

intel 外围器件系列手册之二

存贮器控制器、软盘控制器 和其他外围支持芯片 数据手册·应用说明

上册

Intel 公司 著 张纪罗 戴锷 杨万里 许宪辅 等译 胡传国 审校



上海科学普及出版社

TP 303-62

108

1

380960

Intel 外围器件系列手册之二

存贮器控制器、软盘控制器和其他 外围支持芯片数据手册·应用说明

上册

英特尔公司

Intel 公司

著

张纪罗 戴 铿

等译

杨万里 许宪辅

胡传国

审校



上海科学普及出版社
英特尔计算机技术有限公司

380960



(沪)新登字第 305 号

责任编辑: 胡名正 刘瑞莲

Intel 外围器件系列手册之二
存储器控制器、软盘控制器和其他
外围支持芯片数据手册·应用说明
(上、下册)

Intel 公司 著

张纪罗 戴 铮 等译

杨万里 许宪辅

胡传国 审校

上海科学普及出版社 合作出版
英特尔计算机技术有限公司

(上海曹杨路 500 号 邮政编码 200063)

新华书店上海发行所发行 江苏常熟市教育印刷二厂印刷

开本 787×1092 1/16 印张 62.25 字数 1515000

1994 年 12 月第 1 版 1994 年 12 月第 1 次印刷

ISBN 7-5427-0840-6/TP·204 定价: 130.00 元

JS162/27
内 容 提 要

上海科学普及出版社与英特尔计算机技术有限公司合作出版 Intel 器件系列手册中文译本, 内容完整, 信息准确, 包含设计和应用所需的全部数据资料, 最具权威性, 是计算机专业技术人员必备的工具书。第一批出版的 Intel 器件系列手册中译本包括:

《 Intel 微处理器系列手册》

之一 《486 系列数据手册·应用说明·开发工具》

之二 《386 系列数据手册·应用说明·开发工具》

之三 《286、8086、i860、i750 系列数据手册·应用说明·开发工具》

《 Intel 外围器件系列手册》

之一 《EISA、MCA 系列器件数据手册》

之二 《存储器控制器、软盘控制器和其他外围支持芯片数据手册·应用说明》

《 Intel 单板计算机系列手册》

之一 《MULTIBUS II 和 iSBX 总线产品数据手册·应用说明·开发工具》

之二 《MULTIBUS I、局域网和 BITBUS 产品数据手册·开发工具》

本手册介绍存储器控制器、外围支持芯片、软盘控制器和通用外围接口从设备微控制器四类芯片的完整数据资料。

读者对象: 微型计算机设计人员、维修人员、程序员、大专院校计算机专业师生。



前 言

Intel 公司是微型计算机器件、模块和系统的主流供应商。Intel 公司于 1971 年首次推出了微处理器,为微型计算机时代的到来奠定了基础。现今,Intel 的体系结构已被公认为世界标准。Intel 的产品已被广泛应用于各种场合,包括汽车工业、航空航天工业、远程通信系统中的嵌入式应用,以及个人计算机、网络服务器和超级计算机中的 CPU。

本套系列手册由上海科学普及出版社与英特尔计算机技术有限公司合作出版。手册均按 Intel 公司最新版本数据手册翻译,内容新而准确,篇幅浩瀚,是目前国内唯一获得授权翻译、出版的最新最完整的一套 Intel 系列手册,是一套完备的参考工具书,特别适宜于科研单位、大专院校、工矿企业中从事数字集成电路和计算机、通信等技术领域的科研、开发、生产、教学、应用和维修工作的科技人员使用。

为方便读者按需选购和使用,手册按内容分成若干分册。各分册自成系列,而与整套手册之间又有紧密的联系,不影响整体的完整性。读者可单独购买所需要的手册,并可按需陆续配齐整套系列手册。

第一批出版的 Intel 器件系列手册中译本包括:

《Intel 微处理器系列手册》(共 5 册)

之一 《486 系列数据手册·应用说明·开发工具》(上、下册)

之二 《386 系列数据手册·应用说明·开发工具》(上、下册)

之三 《286、8086、i860、i750 系列数据手册·应用说明·开发工具》

《Intel 外围器件系列手册》(共 4 册)

之一 《EISA、MCA 系列器件数据手册》(上、下册)

之二 《存储器控制器、软盘控制器和其他外围支持芯片数据手册·应用说明》
(上、下册)

《Intel 单板计算机系列手册》(共 2 册)

之一 《MULTIBUS II 和 iSBX 总线产品数据手册·应用说明·开发工具》

之二 《MULTIBUS I、局域网和 BITBUS 产品数据手册·开发工具》

本套系列手册由上海电子计算机厂胡传国高级工程师组织翻译并审校。

参加《Intel 外围器件系列手册》译校工作的主要有:胡传国、曹振羽、张纪罗、廖康乐、戴镔、杨万里、张知奋、许宪辅、丁然文、周红群、程钧之、王荫淞、李德中等。

《Intel 外围器件系列手册》由上海电子计算机厂技术资料科负责电脑录入、排版、作图和校对工作。参加此项工作的有:徐建平、黄再生、郑金宝、杜月琴、赵秋萍、朱中亦、李惠群、顾慧琴、张寿玲、杨明仪、田淑臻、蔡兰芳、查霞娟、陈刘琴、邱江、张永权、吕丽芳等。

上海科学普及出版社胡名正编辑为 Intel 系列手册的出版计划和获得 Intel 公司的出版授权做了大量的工作。

谨对以上各位同志的辛勤工作致以深切的谢意。

本套系列手册中如有错误或不当之处,敬请读者批评指正。

编者

1994 年 8 月

综 述

引言

Intel 的微处理器和外围器件为日益复杂的应用环境提供了一套完整的解决方案。一个外围器件往往能代替 20~100 个 TTL 器件（同时也就节省了相关的设计时间）。

内含的功能和标准的 Intel 微处理器 / 外围器件的接口为微处理器系统的设计人员提供了非常实际的时间和性能方面的优越性。

缩短产品推出的时间

因为你得到的是可以代替许多分立器件的解决方案，所以也就节省了所需的设计、测试和调试时间。

提高可靠性

Intel 非常仔细地跟踪着器件的故障率。达到最高的可靠性是 Intel 的一个明确的目标，这进而能提高你的产品的可靠性，减少停机时间，减少维修成本。此外，随着越来越多的功能被集成在单片 VLSI 器件上，最终系统所需的功耗就会降低，发热量减少，而且机械上的连接也会减少，这些又进一步提高了系统的可靠性。

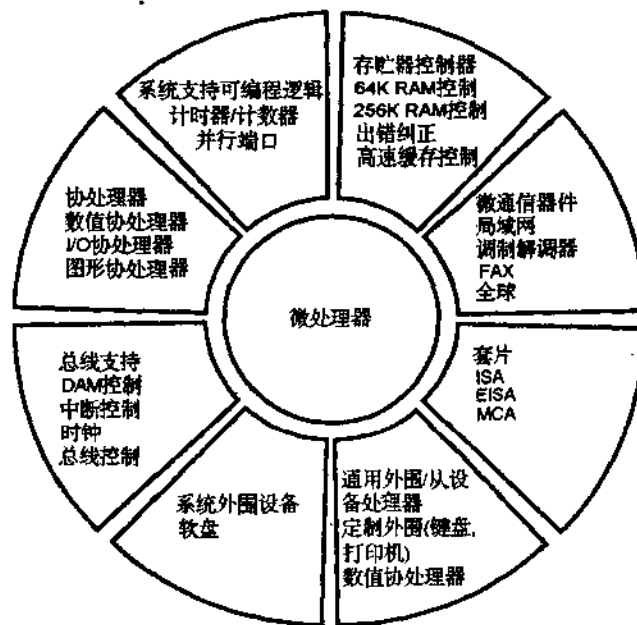
产品成本降低

由于微处理器 / 外围器件的解决方案使得设计时间大大减少，可靠性大大提高，而且代替了大量的元器件，所以明显地降低了产品的成本。

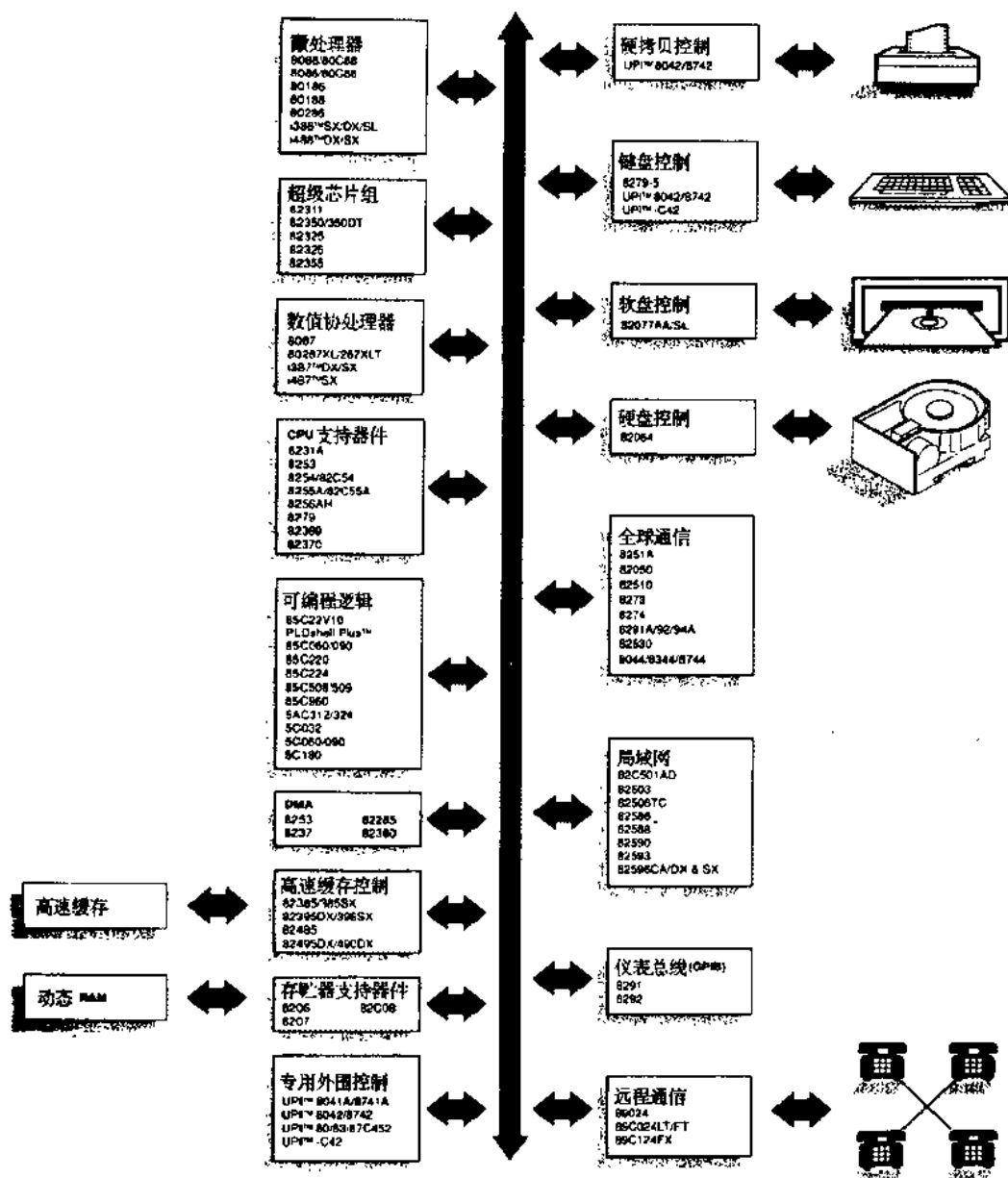
提高系统性能

Intel 的微处理器和外围芯片为现在和将来的以微处理器为基础的应用需求提供了最高的系统性能。例如，Intel 386 / i486™ 微处理器系列为多任务多用户系统提供了 32 位处理的性能。Intel 外围产品的设计已考虑到了未来的需求，这些产品能支持所有的 Intel 8 位、16 位和 32 位处理器。

Intel 微处理器和外围器件系列提供了各种节省时间的高性能解决方案



Intel 微系统配套器件一览



© Intel Corporation 1990

上册

INTEL 外围器件系列手册

总 目 录

综述	0-1
----------	-----

第一部分 EISA 和 MCA 套片

EISA 套片

82350 EISA 套片	1-1
82357 集成的系统外围器件 (ISP)	1-9
82358DT EISA 总线控制器 (EBCDT)	1-11
82352 EISA 总线缓冲器 (EBB)	1-13
82350DT EISA 芯片组系统体系结构综述	1-14
82351 局部 I/O EISA 支持外围器件 (LIO.E)	1-58
82352 EISA 总线缓冲器 (EBB)	1-115
82353 高级数据通路	1-156
82357 集成系统外围芯片 (ISP)	1-234
82358DT EISA 总线控制器	1-339
82359 DRAM 控制器	1-544
82355 总线主设备接口控制器 (BMIC)	1-751
82077 CHMOS 单片软盘控制器	1-847
UPI™-C42 通用外围接口 CHMOS 8 位从属微控制器	1-849

微通道 (MCA) 套片

微通道兼容的外围芯片系列 82311	1-851
82303 局部 I/O 支持芯片	1-870
82304 局部 I/O 支持芯片	1-881
82307 DMA/微通道仲裁控制器	1-901
82308 微通道总线控制器	1-915
82309 地址总线控制器	1-946
82077A CHMOS 单片软盘控制器	1-978

第二部分 存储器控制器

8206 检错和纠错部件	2-1
8207 双端口动态 RAM 控制器	2-27
82C08 CHMOS 动态 RAM 控制器	2-85

应用说明 AP-167 8207 动态 RAM 控制器与 iAPX186 接口	2-130
应用说明 AP-168 8207 高级动态 RAM 控制器与 iAPX286 的接口	2-137

第三部分 外围支持芯片

8231A 算术处理单元	3-1
8237A 高性能可编程 DMA 控制器	3-21
82C37A-5 CHMOS 高性能可编程 DMA 控制器	3-51
8253 / 8253-5 可编程间隔定时器	3-78
8254 可编程间隔定时器	3-96
82C54 CHMOS 可编程间隔定时器	3-121
8255A / 8255A-5 可编程外设接口	3-147
82C55A CHMOS 可编程外设接口芯片	3-176
8256AH 多功能微处理器支持控制器	3-202
8259A 可编程中断控制器	3-236
82C59A-2 CHMOS 可编程中断控制器	3-270
8279 / 8279-5 可编程键盘 / 显示器接口	3-299
82389 信息传递协处理器	3-323
82347 电源管理 PC 外围器件	3-359

第四部分 软盘控制器

82077AA CHMOS 单片软盘控制器	4-1
82077SL CHMOS 单片软盘控制器	4-87

第五部分 通用外围接口从属微控制器

微处理器外围 UPI TM -41A / 41AH / 42 / 42AH 用户手册	5-1
UPI TM -41AH / 42AH 通用外围接口 8 位从属微控制器	5-81
8741A 通用外围接口 8 位微计算机	5-109
8742 通用外围接口 8 位从属微控制器	5-126
UPI TM -C42 通用外围接口 CHMOS 8 位从属微控制器	5-144
UPI-452 CHMOS 可编程 I/O 处理器	5-146
应用说明 AP-281 UPI-452 加速 iAPX286 总线的运行	5-213
iUP-200A / iUP-201A 通用 PROM 编程器	5-239

INTEL 外围器件系列手册之二
存储器控制器、软盘控制器和其他外围
支持芯片数据手册·应用说明

目 录

上 册

第二部分 存储器控制器

8206 检错和纠错部件	2-1
8207 双端口动态 RAM 控制器	2-27
82C08 CHMOS 动态 RAM 控制器	2-85
应用说明 AP-167 8207 动态 RAM 控制器与 iAPX186 接口	2-130
应用说明 AP-168 8207 高级动态 RAM 控制器与 iAPX286 的接口	2-137

第三部分 外围支持芯片

8231A 算术处理单元	3-1
8237A 高性能可编程 DMA 控制器	3-21
82C37A-5 CHMOS 高性能可编程 DMA 控制器	3-51
8253 / 8253-5 可编程间隔定时器	3-78
8254 可编程间隔定时器	3-96
82C54 CHMOS 可编程间隔定时器	3-121
8255A / 8255A-5 可编程外设接口	3-147
82C55A CHMOS 可编程外设接口芯片	3-176
8256AH 多功能微处理器支持控制器	3-202
8259A 可编程中断控制器	3-236
82C59A-2 CHMOS 可编程中断控制器	3-270
8279 / 8279-5 可编程键盘 / 显示器接口	3-299
82389 信息传递协处理器	3-323
82347 电源管理 PC 外围器件	3-359

下 册

第四部分 软盘控制器

82077AA CHMOS 单片软盘控制器	4-1
82077SL CHMOS 单片软盘控制器	4-87

第五部分 通用外围接口从属微控制器

微处理器外围 UPI TM -41A / 41AH / 42 / 42AH 用户手册	5-1
UPI TM -41AH / 42AH 通用外围接口 8 位从属微控制器	5-81
8741A 通用外围接口 8 位微计算机	5-109
8742 通用外围接口 8 位从属微控制器	5-126
UPI TM -C42 通用外围接口 CMOS 8 位从属微控制器	5-144
UPI-452 CMOS 可编程 I/O 处理器	5-146
应用说明 AP-281 UPI-452 加速 iAPX286 总线的运行	5-213
iUP-200A / iUP-201A 通用 PROM 编程器	5-239

8206 检错和纠错部件

- 检测所有一位错和两位错，大多数的多位错
- 纠正所有的一位错
- 三个选择

	8206-1	8206
检测	35ns	42ns
纠错	55ns	67ns
- 用于出错记录的校验子输出
- 与 8207 组成自动错误清除
- 可扩展后对 80 位存储器进行管理
- 无需定时选通的分离的错入和输出总线
- 支持读纠错和不纠错、写、部分（字节）写和读-修改-写操作
- 低功耗 HMOS III 工艺
- 68 引脚的无引线 JEDEC 封装
- 68 引脚网络阵列式封装

HMOS 8206 检错和纠错部件是一高速器件，它为需要高可靠性和高性能的存储系统（静态和动态）提供检错和纠错。每个 8206 器件可管理 8 位或 16 位数据，并最多可有 8 个校验位。可将多个 8206 级联在一起，来为高达 80 位的数据提供纠错和检错。8206 器件还具有处理字节写、存储器初始化和出错记录等特性。

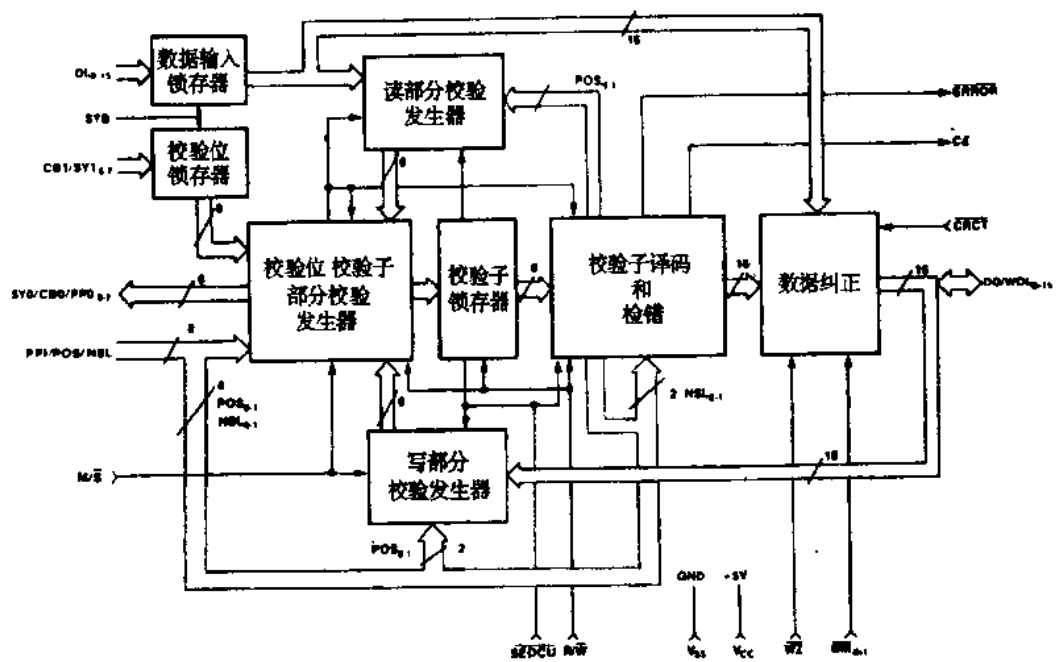


图 0-1 8206 框图

目 录

第一章 8206 引脚说明	2-4
第二章 功能	2-7
2.1 功能说明	2-7
2.2 读周期	2-8
2.3 写周期	2-8
2.4 读—修改—写周期	2-8
2.5 初始化	2-9
2.6 多片系统	2-9
2.7 海明码	2-11
2.8 系统环境	2-14
2.9 存储器板测试	2-14
第三章 技术参数	2-16
3.1 最大绝对值	2-16
3.2 直流特性	2-16
3.3 交流特性	2-17
3.4 波形	2-19
3.5 封装引脚排列	2-26

第一章 8206 引脚说明

表 1.1 8206 引脚说明

符号	引脚号	类型	名称和功能
DI_{0-15}	1, 68-61, 59-53	I	数据输入: 这些输入端接受来自存储器、进行检错和/或纠错的 16 位数据。
CBI/SYI_0 CBI/SYI_1 CBI/SYI_2 CBI/SYI_3 CBI/SYI_4 CBI/SYI_5 CBI/SYI_6 CBI/SYI_7	5 6 7 8 9 10 11 12	I I I I I I I I	校验位输入/校验子输入: 在单个 8206 系统中或在多个 8206 系统中的主 8206 中, 这些输入端接受来自 RAM 的校验位 (5 至 8 位)。在单个 8206 的 16 位系统中, 只使用 CBI_0-5 。在从属 8206 中, 这些输入端接受来自主 8206 的校验子。
DO/WDI_{0-15}	51-44, 42-35	I/O	数据输出/写数据输入: 在读周期, 如果 $\overline{CRCT}$ 为低, 则由 DI_{0-15} 所接受的数据经纠正后将这输出端给出; 如果 $\overline{CRCT}$ 为高, 则在这些输出端给出的是未纠正的数据。在读周期期间, $\overline{BM}$ 输入必须为高, 以使能输出缓冲器。在写周期, 这些输入端接受写入到 RAM 的数据, 用来计算它的写校验位。在部分写周期, 如果 $\overline{BM}_0$ 为高, 则出现在 DO_{0-7} 的字节不经修改, 直接写入 RAM; 如果 $\overline{BM}_1$ 为高, 则 DO_{8-15} 不经修改直接写入 RAM。当 $\overline{WZ}$ 有效时, 将使 8206 在 DO_{0-15} 输出全“0”, 同时在 CBO 输出相应的写校验位。
$SYO/CBO/PPO_{0-7}$	23-25, 27-31	O	校验子输出/校验位输出/部分奇偶位输出: 在单个 8206 系统中或多个 8206 系统的主 8206 中, 在读期间, 这些输出端给出校验子输出信号; 在写期间, 它们给出写校验位。在从属 8206 中, 这些输出端给出给主 8206 使用的部分奇偶位。校验子输出信号在 $R/\overline{W}$ 下跳时被锁存 (在读一修改一写期间)。