

杜毅仁 李慕靖
王建中 陈启帆

编

16位微型计算机

SHI LIU WEI WEI
XING JI SUAN JI

—— 上册 ——

上海交通大学出版社

十六位微型计算机

(上册)

杜毅仁 李慕靖 王建中 陈启帆 编

上海交通大学出版社



表 限 期

内 容 简 介

本书从微型计算机的硬件、软件、系统结构等方面出发,通过 Intel 公司的 8086 系列以及 IBM 公司的个人计算机作为典型,进行系统的介绍和剖析,使读者获得有关微机的基础和应用知识。

全书共分上、中、下三册。上册通俗易懂地介绍了 8086 的硬件结构、指令系统及其程序设计语言,是全书的基础和核心部分;中册就整个 8086 系列,分别介绍了输入/输出处理器 8089、专用数值处理器 8087、操作系统固件 80130、8086 的改进型 80186 和 80286,同时,还对 MULTIBUS 这一标准的系统总线以及 8086 的其它配套系列芯片作了介绍;下册比较系统地分析了 IBM 公司的个人计算机,内容包括 PC 的硬件结构、系统固件及操作系统等。

本书具有硬件、软件相结合的特点,而且既能了解 8086,又能由此了解十六位微型计算机的一般原理及应用。因此,既可作为高等院校的教学参考书,也可作为研究院所、厂矿有关研究人员、工程技术人员乃至一般用户的工作手册。

十六位微型计算机

(上册)

杜毅仁 李慕靖 王建中 陈启帆 编

上海交通大学出版社出版

上海淮海中路 1984 弄 19 号

新华书店上海发行所发行

立信会计专科学校常熟市梅李印刷联营厂印装

开本: 787×1092 毫米 1/16 印张: 25.5 字数: 583,000

1984年7月第一版 1986年1月第2次印

印数10,000—20,000

统一书号: 15324·33 科技书目: 114—234

定 价: 4.70

目 录

第一篇 8086 的体系结构,系统设计和程序编制

第一章 引 言	1—9
§ 1.1 计算机概况	1
§ 1.2 数据格式	3
§ 1.3 堆栈	6
§ 1.4 8086 存贮器的分段	7
§ 1.5 微型计算机的发展简史	7
第二章 8086 的组成	10—54
§ 2.1 概述	10
§ 2.2 存贮器结构	10
§ 2.3 存贮器分段	12
§ 2.4 输入/输出结构	14
§ 2.5 寄存器结构	15
§ 2.6 指令操作数和操作数寻址方式	20
§ 2.7 关于操作数寻址方式的说明	25
§ 2.8 8086 微处理器体系结构综述	34
第三章 8086 指令系统	55—180
§ 3.1 数据传送指令	55
§ 3.2 算术指令	61
§ 3.3 逻辑指令	74
§ 3.4 串指令	77
§ 3.5 无条件转移指令	83
§ 3.6 条件转移指令	87
§ 3.7 中断指令	89
§ 3.8 标志指令	94
§ 3.9 同步指令	95
§ 3.10 关于前缀	97
§ 3.11 标志设置	98
§ 3.12 8086 指令详细解释	101

第四章 8086 系统设计	181—204
§ 4.1 总线结构	181
§ 4.2 地址锁存	183
§ 4.3 数据功率放大	183
§ 4.4 定时	184
§ 4.5 存储器部件	185
§ 4.6 输入/输出转接口	189
§ 4.7 中断服务	191
§ 4.8 较大系统	198
§ 4.9 多处理器系统	200
第五章 8086 汇编语言	205—229
§ 5.1 目标代码和源代码	205
§ 5.2 符号名	206
§ 5.3 一个完整的程序	207
§ 5.4 ASM-86 程序的结构	208
§ 5.5 标记	210
§ 5.6 表达式	212
§ 5.7 语句	215
§ 5.8 指示性语句 (伪指令)	215
§ 5.9 指令性语句	225
第六章 MCS-86 汇编语言程序设计	230—335
§ 6.1 8086 汇编语言程序的基本组成部分	230
§ 6.1.1 引言	230
§ 6.1.2 ASM 86 的字符集	230
§ 6.1.3 ASM 86 的语法元素	231
§ 6.1.4 语句	237
§ 6.1.5 模块 (MODULES)	239
§ 6.2 变量	239
§ 6.2.1 变量说明及其初始化	240
§ 6.2.2 几个属性运算符 (Length, Size, Type)	247
§ 6.2.3 记录定义	249
§ 6.3 汇编命令	250
§ 6.3.1 段的定义: Segment 和 Ends 命令	251
§ 6.3.2 ORG 指示符	256
§ 6.3.3 Group 定义 (成组定义)	257
§ 6.3.4 Assume 命令	258
§ 6.3.5 标号的定义	262

• II •

§ 6.3.6	过程的定义	264
§ 6.3.7	EQU	266
§ 6.3.8	PURGE 命令	267
§ 6.3.9	程序连接命令	267
§ 6.4	表达式	269
§ 6.4.1	数值的允许范围	271
§ 6.4.2	算符优先规则	271
§ 6.4.3	算符综述	272
§ 6.5	宏指令代码	292
§ 6.6	汇编语言程序设计举例	305
第七章	8086 的高级语言程序设计	336—372
§ 7.1	谁需要高级语言	336
§ 7.2	PL/M-86 程序的结构	338
§ 7.3	标记	339
§ 7.4	表达式	341
§ 7.5	语句	343
§ 7.6	可执行语句	343
§ 7.7	说明语句	351
§ 7.8	过程	357
§ 7.9	块结构和作用域	364
§ 7.10	输入/输出	366
§ 7.11	模块程序设计	367
§ 7.12	交通灯管理程序	369
附 录		373—389
A.	8086 指令系统摘要	373
B.	8086 机器指令译码指南	380
C.	ASCII 代码	389

中 册 目 录

第二篇 iAPX 86/88 微处理器系列

第八章 iAPX 86/88 系列的形成和发展

- § 8.1 概述
- § 8.2 iAPX 86/88 系列的发展
 - § 8.2.1 iAPX 86/88 系列对 8 位机的性能提升
 - § 8.2.2 iAPX 86/88 系列性能的横向提升
 - 一、数值数据协处理器 8087 (NPX)
 - 二、输入/输出协处理器 8089 (IOP)
 - 三、操作系统固件 80130 (OSF)
 - § 8.2.3 iAPX 86/88 系列性能的纵向提升
 - 一、高性能的 16 位微处理器 80186
 - 二、超级 16 位微处理器 80286
- § 8.3 iAPX 86/88 系列的总结

第九章 8089 输入/输出处理器

- § 9.1 8089 I/O 处理器概述
- § 9.2 8089 的工作原理
 - § 9.2.1 CPU 与 8089 之间的通信
 - § 9.2.2 8089 的 DMA 传送
 - § 9.2.3 总线和系统结构
- § 9.3 8089 的体系结构
 - § 9.3.1 框图及引脚功能介绍
 - § 9.3.2 公用控制部件
 - § 9.3.3 算逻部件
 - § 9.3.4 装配/拆卸寄存器
 - § 9.3.5 取指令单元
 - § 9.3.6 总线接口部件
 - § 9.3.7 通道
 - § 9.3.8 8089 的存储器结构
 - § 9.3.9 输入/输出机构
- § 9.4 DMA 传送
 - § 9.4.1 外设控制器的初始化

§ 9.4.2	通道的准备工作	108
§ 9.4.3	DMA 传送	109
§ 9.5	8089 处理器的控制和监督	110
§ 9.5.1	8089 的初始化	110
§ 9.5.2	通道命令	111
§ 9.5.3	几个控制信号	112
§ 9.6	8089 对多处理器的支持	113
§ 9.7	8089 的指令系统与寻址方式	114
§ 9.7.1	8089 的指令系统	114
§ 9.7.2	8089 的寻址方式	115
§ 9.7.3	8089 指令系统小结	116
§ 9.8	8089 的程序设计	117
§ 9.8.1	8089 汇编语言 ASM-89	117
§ 9.8.2	iAPX 86/11、iAPX 88/11 的程序设计及实例	118

第十章 iAPX 86/20、88/20 数值处理机的硬件与软件

§ 10.1	概述	120
§ 10.2	8087 数值处理器的结构	121
§ 10.2.1	8087 的结构概貌	121
§ 10.2.2	8087 的引脚功能介绍	122
§ 10.2.3	8087 处理器的结构	123
§ 10.2.4	8087 的数字系统	124
§ 10.3	8087 的指令系统	125
§ 10.3.1	数据传送指令	125
§ 10.3.2	比较指令	126
§ 10.3.3	算术运算指令	127
§ 10.3.4	超越函数计算指令	128
§ 10.3.5	常数指令	129
§ 10.3.6	处理器控制指令	130
§ 10.3.7	8087 指令系统小结	131
§ 10.4	数值处理机的体系结构	132
§ 10.4.1	8087 与 8086/8088 之间的连接	132
§ 10.4.2	iAPX 86、88 的协处理器接口	133
§ 10.4.3	应该考虑的几个问题	134
§ 10.5	软件基础及程序设计技术	135
§ 10.5.1	并发性	135
§ 10.5.2	同步控制	136
§ 10.5.3	程序设计技术	137
§ 10.5.4	iAPX 86/20、88/20 的程序设计	138

第十一章 iAPX 86/30、88/30 操作系统处理机

- § 11.1 引言
- § 11.2 操作系统固件 80130
- § 11.3 操作系统处理机 iAPX 86/30、88/30 的结构
- § 11.4 操作系统处理机的管理功能
 - § 11.4.1 作业与任务管理
 - § 11.4.2 中断管理
 - § 11.4.3 存储器管理
 - § 11.4.4 任务间的通信、同步与互斥
 - § 11.4.5 其它控制功能
- § 11.5 应用举例

第十二章 iAPX 86/88 系列

- § 12.1 iAPX 88 微处理器
 - § 12.1.1 概述
 - § 12.1.2 8088 的结构
 - § 12.1.3 8088 与 8086 的比较
- § 12.2 8284 A 时钟发生和驱动器
 - § 12.2.1 概述
 - § 12.2.2 8284 A 的引脚结构
 - § 12.2.3 8284 A 的功能概述
- § 12.3 8288 总线控制器
 - § 12.3.1 概述
 - § 12.3.2 8288 的引脚结构
 - § 12.3.3 8288 的功能
- § 12.4 8289 总线裁决器
 - § 12.4.1 概述
 - § 12.4.2 8289 的引脚结构与功能
 - § 12.4.3 8289 的工作过程
- § 12.5 8282/8283 八位锁存器
- § 12.6 8286/8287 八位总线收发器

第十三章 MULTIBUS 系统总线

- § 13.1 概述
- § 13.2 MULTIBUS 系统总线的结构
- § 13.3 MULTIBUS 系统总线的操作原理
 - § 13.3.1 数据传送操作
 - § 13.3.2 中断操作
 - § 13.3.3 总线交换技术

第十四章 高性能的 16 位微处理器——80186/80188

§ 14.1 引言

§ 14.2 80186 概况

§ 14.2.1 CPU

§ 14.2.2 得到增强的 80186 CPU

§ 14.2.3 DMA 部件

§ 14.2.4 计时器

§ 14.2.5 中断控制器

§ 14.2.6 时钟发生器

§ 14.2.7 片选和准备就绪信号发生部件

§ 14.3 80186 的使用

§ 14.3.1 总线与 80186 的接口

一、概述

二、物理地址的产生

三、数据总线操作

四、80188 数据总线操作

五、通用数据总线操作

六、控制信号

七、暂停定时

八、8288 和 8289 接口

九、准备就绪接口

十、总线特性总结

§ 14.3.2 存储器系统举例

一、2764 接口

二、2186 接口

三、8203 DRAM 接口

四、8207 DRAM 接口

§ 14.3.3 HOLD/HLDA 接口

一、HOLD 响应

二、HOLD/HLDA 定时和总线等待时间

三、退出 HOLD

§ 14.3.4 8086 总线和 80186 总线的区别

§ 14.4 DMA 部件接口

§ 14.4.1 DMA 的特性

§ 14.4.2 DMA 部件的编程

§ 14.4.3 DMA 传送

§ 14.4.4 DMA 请求

§ 14.4.5 DMA 响应

§ 14.4.6 内部产生的 DMA 请求

§ 14.4.7 外部同步的 DMA 传送

一、源同步的 DMA 传送

二、目同步的 DMA 传送

§ 14.4.8 DMA 暂停和 NMI

§ 14.4.9 DMA 接口举例

一、8272 软磁盘接口

二、8274 串行通讯接口

§ 14.5 计时器部件接口

§ 14.5.1 计时器操作

§ 14.5.2 计时器寄存器

§ 14.5.3 计时器事件

§ 14.5.4 计时器输入引脚操作

§ 14.5.5 计时器输出引脚操作

§ 14.5.6 80186 计时器应用实例

一、80186 计时器实时时钟

二、80186 计时器波特率发生器

三、80186 计时器事件计数器

§ 14.6 80186 中断控制器接口

§ 14.6.1 中断控制器模块

§ 14.6.2 中断控制器操作

§ 14.6.3 中断控制器寄存器

一、控制寄存器

二、请求寄存器

三、屏蔽寄存器和优先级屏蔽寄存器

四、正被服务寄存器

五、查询和查询状态寄存器

六、中断结束寄存器

七、中断状态寄存器

八、中断向量寄存器

§ 14.6.4 中断源

一、内部中断源

二、外部中断源

三、iRMX™ 86 方式中断源

§ 14.6.5 中断响应

一、内部导向、主控制器方式

二、内部导向、iRMX™ 86 方式

三、外部导向

§ 14.6.6 中断控制器的外部连接

一、直接输入方式

二、级联方式

三、特殊的完全嵌套方式

四、iRMX 86 方式

- § 14.6.7 8259 A/级联方式接口举例
- § 14.6.8 80130 iRMX™ 86 方式接口举例
- § 14.6.9 中断等待时间
- § 14.7 时钟发生器
 - § 14.7.1 晶体振荡器
 - § 14.7.2 使用外部振荡器
 - § 14.7.3 时钟发生器
 - § 14.7.4 产生准备就绪信号
 - § 14.7.5 复位
- § 14.8 片选
 - § 14.8.1 存储器片选
 - § 14.8.2 外围片选
 - § 14.8.3 准备就绪信号的产生
 - § 14.8.4 片选用法举例
 - § 14.8.5 重叠的片选区域
- § 14.9 在 80186 系统中的软件
 - § 14.9.1 80186 系统初始化
 - § 14.9.2 iRMX™ 86 系统初始化
 - § 14.9.3 8086 和 80186 之间执行指令的区别
- § 14.10 结论
- § 14.11 80186 技术资料
 - § 14.11.1 外围控制块
 - 一、设置外围控制块的基地址
 - 二、外围控制块寄存器
 - § 14.11.2 80186 同步信息
 - 一、为什么需要同步装置
 - 二、80186 同步装置
 - § 14.11.3 80186 DMA 接口程序举例
 - § 14.11.4 80186 计时器接口程序举例
 - § 14.11.5 80186 中断控制器接口程序举例
 - § 14.11.6 80186/8086 系统初始化程序举例
 - § 14.11.7 80186 等待状态特性
 - § 14.11.8 80186 的新指令
 - § 14.11.9 80186/80188 的区别
 - § 14.11.10 80186 特性

第十五章 超级 16 位微处理器 iAPX 286/10

- § 15.1 概述
- § 15.2 iAPX 286/10 概况
 - § 15.2.1 iAPX 286/10 CPU
 - § 15.2.2 80286 芯片引脚介绍
- § 15.3 iAPX 286/10 基本结构
 - § 15.3.1 寄存器集
 - § 15.3.2 iAPX 286/10 标志字和机器状态字
 - § 15.3.3 iAPX 286/10 指令集
 - § 15.3.4 存储器组成
 - § 15.3.5 寻址方式
 - § 15.3.6 数据类型
 - § 15.3.7 I/O 空间
 - § 15.3.8 中断
 - § 15.3.9 中断优先级
 - § 15.3.10 初始化和处理器复位
 - § 15.3.11 暂停
 - § 15.3.12 扩展能力
- § 15.4 iAPX 286 实地址方式
 - § 15.4.1 存储器容量
 - § 15.4.2 存储器寻址
 - § 15.4.3 保留的存储器单元
 - § 15.4.4 中断
 - § 15.4.5 保护方式初始化
 - § 15.4.6 停机
- § 15.5 iAPX 286 保护虚地址方式
 - § 15.5.1 存储器容量
 - § 15.5.2 存储器寻址
 - 一、选择子
 - 二、描述子
 - 三、代码段和数据段描述子
 - 四、系统控制描述子
 - 五、段描述子 CACHE 寄存器
 - 六、局部和全局描述子表
 - 七、中断描述子表
 - 八、存储器寻址小结
 - § 15.5.3 特权
 - 一、任务特权
 - 二、描述子特权

- 三、选择子特权
- § 15.5.4 描述子访问和特权检查
 - 一、数据段访问
 - 二、控制转移
 - 三、特权层的改变
- § 15.5.5 保护
 - 一、对保护机构的要求
 - 二、保护的实现
 - 三、异常
- § 15.5.6 特殊操作
 - 一、中断
 - 二、任务转换操作
 - 三、虚拟存贮器
 - 四、可恢复的堆栈故障
 - 五、协处理器上下文转换
 - 六、指示器测试指令
 - 七、双重错误停机
 - 八、保护方式初始化
- § 15.5.7 保护虚地址方式的总结
- § 15.6 系统接口
 - § 15.6.1 总线接口信号和定时
 - § 15.6.2 物理存贮器和 I/O 接口
 - § 15.6.3 总线操作
 - § 15.6.4 总线状态
 - § 15.6.5 流水线寻址
 - § 15.6.6 总线控制信号
 - § 15.6.7 命令定时控制
 - § 15.6.8 总线周期结束
 - § 15.6.9 $\overline{\text{READY}}$ 操作
 - 一、同步准备就绪
 - 二、异步准备就绪
 - § 15.6.10 数据总线控制
 - § 15.6.11 总线用途
 - 一、HOLD 和 HLDA
 - 二、取指令
 - 三、协处理器传送
 - 四、中断响应序列
 - 五、局部总线使用优先权
 - 六、暂停或停机周期

- § 15.7 系统结构
- § 15.8 iAPX 286/10 技术资料
 - § 15.8.1 D.C. 特性
 - § 15.8.2 A.C. 特性
 - § 15.8.3 波形
 - § 15.8.4 80286 指令集总结
 - 一、指令定时注释
 - 二、关于指令时钟计数的假定
 - 三、指令集总结注释

第十六章 iSBC 286/10 产品序列

- § 16.1 iSBC 286/10 单板计算机
 - § 16.1.1 iSBC 286/10 功能概述
 - § 16.1.2 中央处理部件
 - § 16.1.3 指令集
 - § 16.1.4 结构特点
 - 一、向量中断控制
 - 二、中断源
 - 三、存储器容量
 - 四、串行 I/O
 - 五、可程序计时器
 - 六、行式打印机接口
 - § 16.1.5 MULTIBUS 系统结构
 - 一、概述
 - 二、系统总线——IEEE 796
 - 三、系统总线扩展能力
 - 四、系统总线——多总线主设备能力
 - 五、iLBX™ 总线——局部协总线
 - 六、iSBX™ 总线 MULTIMODULE™ 在板扩展
 - § 16.1.6 软件支持
- § 16.2 iSBC 028 CX, 056 CX 和 012 CX iLBX™ RAM 板
 - § 16.2.1 功能概述
 - § 16.2.2 双向端口特性
 - § 16.2.3 系统存储器容量
 - § 16.2.4 检错和纠错
 - 一、ECC I/O 地址选择
 - 二、控制状态寄存器
 - § 16.2.5 后备电源/存储器保护
- § 16.3 iSBC 428 通用插座存储器扩展板

- § 16.3.1 功能概述
- § 16.3.2 iLBX™ 总线
- § 16.3.3 存贮体
- § 16.3.4 存贮器寻址
- § 16.3.5 操作方式
- § 16.3.6 存贮器访问
- § 16.3.7 中断
- § 16.3.8 禁止
- § 16.3.9 后备电源
- § 16.3.10 支持器件
- § 16.4 iSBC 580 MULTICHANNEL™ 总线到 iLBX™ 总线的接口
- § 16.4.1 MULTICHANNEL™ 接口能力
- § 16.4.2 iLBX™ 总线接口能力
- § 16.5 iRMX™ 286 R 操作系统
- § 16.5.1 概述
- § 16.5.2 功能描述
- § 16.6 iSDM™ 286 iAPX 286 系统调试监督包
- § 16.6.1 功能概述
- § 16.6.2 通用开发接口
- § 16.6.3 有效的调试命令
- § 16.6.4 格式化显示
- § 16.6.5 对数字数据处理器的支持
- § 16.6.6 高速串行连接

下 册 目 录

第三篇 IBM 个人计算机系统

第十七章 绪 论

第十八章 主 机

- § 18.1 系统板
- § 18.2 系统板内部接口
- § 18.3 I/O 通道
- § 18.4 电源

第十九章 IBM 单色显示器——并行打印机转接器

- § 19.1 概述
- § 19.2 转接器与系统通道的接口及工作方式
- § 19.3 转接器 6845 CRT 控制器编程要点
- § 19.4 IBM 单色显示器

第二十章 彩色/图形监视器转接器

- § 20.1 概述
- § 20.2 字母/数字显示方式(A/N 式)
- § 20.3 全象点寻址方式(APA 式)
- § 20.4 转接器 6845 CRT 控制器编程要点

第二十一章 并行打印机转接器

- § 21.1 概述
- § 21.2 转接器编程要点

第二十二章 IBM 80 CPS 针极打印机

- § 22.1 概述
- § 22.2 打印机端并行接口
- § 22.3 打印机控制码

第二十三章 5-1/4 吋软盘机转接器及 5-1/4 吋软盘驱动器

- § 23.1 概述
- § 23.2 转接器功能部件