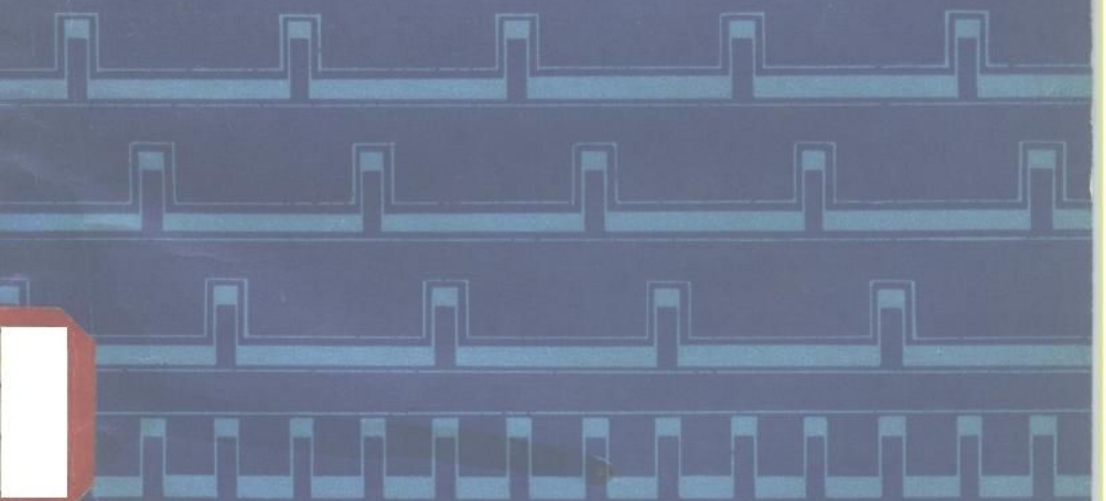


数字复接 技术

孙 玉 编 著



人民邮电出版社

数字复接技术

孙 玉 编著

冯重熙 审校

人民邮电出版社

内 容 简 介

数字复接技术是数字通信网中的一项基础技术,它包括将数字信号复接和分接两个部分。

本书介绍了:数字复接的基本原理、工程设计、国际机构的有关建议资料。材料主要取自国内科研的成果。

本书内容有:数字复接等级、同步复接、各种码速调整及其测量技术、帧调整技术、群复接中的兼容设计和实际举例。

本书供有关专业的工程技术人员使用,也可供大专院校有关专业的师生参考。

数 字 复 接 技 术

孙 玉 编著

冯重熙 审校

责任编辑:俞天林

•

人 民 邮 电 出 版 社 出 版

北京东长安街27号

河北省邮电印刷厂印刷

新华书店北京发行所发行

各 地 新 华 书 店 经 售

•

开本: 850×1168 1/32

1983年6月 第 一 版

印张: 7 24/32 页数: 124

1983年6月河北第一次印刷

字数: 201 千字 插页: 2

印数: 1—5,100册

统一书号: 15045·总2724—无6236

定价: 1.25 元

前 言

本书原稿是近年来在通信研究所数字网专业专题讲座的讲稿，题为〈数字复接〉。现经修改补充定名为〈数字复接技术〉。全书包括三部分内容：数字复接基本原理、工程设计和国际电报电话咨询委员会（CCITT）的有关建议。目的是为数字通信网专业人员提供这方面的专业知识。

另外如果读者具有多路通信或数字传输方面的基础知识，同时又希望了解或准备从事数字复接方面的研究、设计或教学工作，希望本书会给您一点帮助。

本书素材除了取自国内外公开发表的文献之外，主要是取自通信研究所数字网专业近年来的工作成果。在编写成书过程中，董利民、刘国存、吴戎云、高广明、安建亭等工程师给予了多方协助；本书稿最后是由冯重熙教授审定的，在此对各位同志和师长表示感谢。

孙 玉

1981年4月14日

于石家庄通信研究所

本书主要符号说明

- T_s ——帧周期
 F_s ——帧频
 P_l ——虚漏概率
 P_v ——虚井概率
 t_o ——平均搜捕时间
 n ——帧定位信号码长
 i^p_e ——码流的平均误码率
 n_o ——帧定位信号最佳码长
 β ——同步状态保护帧数
 α ——搜捕状态保护帧数
 B_F ——输入帧定位信号的位置信号
 b_F ——本地帧定位信号的位置信号
 P_{ef} ——平均失帧误码率
 ρ_f ——单位时间内的平均失帧频次，即平均失帧频率
 t_r ——每次失帧持续的平均时间
 t_a ——平均搜捕时间
 t_w ——平均同步恢复确认时间
 S_l ——参与复接的支路信码
 f_l ——参与复接的标称支路比特速率
 f_m ——直接进行同步复接的同步支路速率
 f_h ——标称复接比特速率
 m ——参与复接的支路数
 Q ——每帧中每个支路的信息比特数
 K ——每帧中对应每个支路的非信息比特数

L_s ——帧长，即一帧中信息比特数与非信息比特数的总和；
 f_s ——标称塞入速率
 f_{smax} ——最大塞入速率
 S ——码速调整比率
 T_l ——支路数字时隙宽度，通常记做 UI
 T_h ——复接数字时隙宽度
 Δt_x ——在缓冲存储器中，读出第 x 比特时的写入时刻相对于读出时刻的超前量，简称读写时差
 g ——在 0 到 x 读出时刻之间，读出时钟的停拍数
 Δt_0 —— $x = 0$ 即初始时刻的读写时差
 d ——正码速调整稳定调整状态时的申请调整区
 SV ——码速调整数字时隙位置
 $+SV$ ——正码速调整数字时隙位置
 $-SV$ ——负码速调整数字时隙位置
 SZ ——码速调整指示信号
 $\hat{f}_l$ ——码速恢复后的支路比特速率
 N ——码速调整缓冲存储器的级数
 $\hat{S}_l$ ——码速恢复后的支路信码
 K ——码速恢复锁相环的环路增益
 K_{PD} ——码速恢复锁相环的鉴相器传递系数
 K_{LPF} ——码速恢复锁相环的积分—放大器的传递系数
 K_{VCO} ——码速恢复锁相环的压控振荡器的传递系数
 T ——码速恢复锁相环积分器时间常数
 $H(j\omega)$ ——码速恢复锁相环相位抖动传递函数
 ω_n ——码速恢复锁相环的自然谐振角频率
 ξ ——码速恢复锁相环的阻尼系数
 φ_e ——码速恢复锁相环的相位跟踪偏差
 $\Delta\omega$ ——锁相环实际输入角频率相对于压控振荡器中心角频率的偏差

ω_0 —— CCITT 抖动增益样板中的起始抑制角频率
 $A(\text{dB})$ —— CCITT 抖动增益样板中的最大容许增益
 $L(\text{dB/oct})$ —— CCITT 抖动增益样板中的每倍频程最小抑制界
 Δt_{rpp} —— 读写时差峰—峰值
 Δt_{orb} —— 输入支路码流相位抖动峰—峰值
 Δt_{crr} —— 码速恢复锁相环相位跟踪偏差峰—峰值
 A_i —— 塞入抖动瞬时幅度
 A_{rpp} —— 塞入抖动峰—峰值
 p, q —— 互为质数的非零的正实数
 L —— 码速恢复锁相环对相位抖动的抑制斜率
 Δf_s —— 码速调整速率相对于其标称值的偏差
 ΔS —— 码速调整比率相对于其标称值的偏差
 f_i —— 塞入抖动频率
 A_i^k —— 采用 k 个读写时差检测器时的塞入抖动峰—峰值
 Δf_i^{rpp} —— 支路比特速率绝对偏差或绝对容差
 Δf_h —— 复接比特速率绝对偏差或绝对容差
 S_0 —— 码速调整比率标称值
 $\Delta f_i/f_i$ —— 支路比特速率相对容差
 $\Delta f_h/f_h$ —— 复接比特速率相对容差
 S_{max} —— 码速调整比率最大界
 S_{min} —— 码速调整比率最小界
 S' —— 在容差域内对应最大塞入抖动的码速调整比率
 P_{es} —— 平均塞入误码率
 η —— 塞入指示信号比特位数
 d' —— 塞入指示信号容错位数
 ρ_s —— 单位时间内的塞入错误频次, 即平均塞入错误频率
 t_s —— 发生塞入错误的平均时间间隔
 t_d —— 平均确认失帧时间
 T_{ms} —— 正/0/负调整的调整帧周期

F_{ms} ——正/0/负调整的调整帧频
 N_o ——在标称情况下每一调整帧周期读出的支路码元数
 BT ——正/0/负调整中, 码速调整判定时刻
 L_{ms} ——正/0/负调整的调整帧长
 Δt_v ——经过 ν 个调整帧的读写时差变化量
 f_{ms} ——正/0/负调整中实际的调整速率
 E_+ ——正调整门限读写时差
 E_- ——负调整门限读写时差
 N^+ ——正恢复时在 T_{ms} 期间读出的码元数
 N^- ——负恢复时在 T_{ms} 期间读出的码元数
 f_+ ——正恢复支路时钟
 f_- ——负恢复支路时钟
 f_o ——零恢复支路时钟, $f_o = f_i$ 即支路时钟标称值
 M ——脉冲平滑参数
 T_+ ——正恢复时支路码元最大宽度
 T_- ——负恢复时支路码元最小宽度
 f_h^o —— f_o 的 M 倍频
 f_h^+ —— f_+ 的 M 倍频
 f_h^- —— f_- 的 M 倍频
 f_φ —— F_{ms} 的 M 倍频
 $A_i^{(k)}(t)$ ——只含 k 条低频谱线的塞入抖动波形
 V_{PP} ——塞入抖动等效测量值
 S_{PF} ——干扰等效测量值
 ΔE ——鉴相器定标测量值
 $\Delta A'_{iPP}$ ——抖动测量中调整范围误差
 $\Delta A'_{iDP}$ ——抖动测量中观测范围误差
 ΔA_{iDP} ——抖动测量中总的测量范围误差
 σ_{iDP} ——抖动测量中总的测量标准偏差
 Δt_r ——误码仪同步搜捕过程给失帧时间测量引入的偏大时间

误差

T_e ——误码仪的检验周期

φ_{W1R1} ——帧调整器的前置缓冲存储器的读写时差

φ_{W2R1} ——帧调整器的帧缓冲存储器的读写时差

φ_{max} ——前置缓冲存储器的负调整门限

φ_{min} ——前置缓冲存储器的正调整门限

L_{Smin} ——正调整设计中的帧长取值下界

L_{Smax} ——正调整设计中的帧长取值上界

t_f ——相邻两次同步失帧之间的平均间隔

$P_{S\Sigma}$ ——复接器级联时，总的塞入失帧概率

$A_{jpp\Sigma}$ ——复接器级联时，总的塞入抖动峰—峰值

目 录

引言	(1)
一、数字复接等级	(3)
二、同步复接	(6)
1. 同步复接设备组成	(6)
2. 帧结构	(8)
3. 帧定位问题	(10)
4. 同步搜捕方法	(11)
5. 帧定位信号码型	(13)
6. 平均搜捕时间	(14)
7. 帧定位信号最佳长度	(18)
8. 同步状态保护	(21)
9. 搜捕过程校核	(24)
10. 帧定位保护参数	(28)
11. 平均失帧时间和平均同步时间	(30)
12. 同步失帧误码	(31)
13. 帧定位搜捕/保持逻辑	(33)
14. 同步环境保障	(37)
15. CCITT建议	(39)
三、正码速调整	(42)
1. 准同步复接	(42)
2. 正码速调整原理	(43)
3. 正码速调整基本关系式	(45)
4. 码速调整设计	(47)
5. 码速调整过渡过程	(49)
6. 稳定调整过程读写时差变动范围	(52)
7. 码速调整过渡过程分类	(55)
8. 码速恢复设计	(57)

9. 锁相环参数设计	(59)
10. 压控振荡器设计	(64)
11. 缓冲存储器容量	(67)
12. CCITT 建议	(68)
四、正码速调整损伤	(70)
(一)塞入抖动	(70)
1. 塞入抖动物理概念	(70)
2. 在 P 帧内刚好调整 q 次的信码调整过程	(72)
3. 在 P 帧内调整 q 次尚有微小余量的情况	(77)
4. 码速调整检测器数量与塞入抖动的关系	(81)
5. 塞入抖动分布	(85)
(二)塞入误码	(88)
1. 塞入误码物理概念	(88)
2. 塞入误码计算	(89)
3. 塞入错误抑制	(93)
五、正/负码速调整	(95)
1. 正/负码速调整原理	(95)
2. 硬判决控制码速调整	(96)
3. 自适应控制码速调整	(100)
4. 正/负调整控制电路	(108)
5. 码速调整过渡过程	(109)
6. 性能比较	(112)
7. CCITT 建议	(113)
8. 设计举例	(113)
六、正/0/负码速调整	(119)
1. 引言	(119)
2. 正/0/负调整原理	(119)
3. 帧结构	(122)
4. 调整及恢复控制	(125)

5. 码速调整过渡过程·····	(128)
6. 数字锁相平滑·····	(133)
7. 西德PCM30D脉冲平滑原理·····	(136)
8. 澳大利亚2/8Mb/S复接器脉冲平滑原理·····	(139)
9. 技术性能比较·····	(141)
七、码速调整测量技术 ·····	(143)
(一)塞入抖动测量·····	(143)
1. 塞入抖动的特点·····	(143)
2. 测量范围及精度要求·····	(144)
3. 测量设备·····	(145)
4. 测量方法·····	(148)
5. 测量举例·····	(152)
(二)复接误码测量·····	(153)
1. 复接误码的特点·····	(153)
2. 对误码仪的要求·····	(155)
3. 专用误码仪设计·····	(158)
4. 模拟信道设计·····	(159)
5. 测量举例·····	(162)
(三)码速恢复锁相环特性测量·····	(163)
1. 跟踪误差测量·····	(164)
2. 抖动抑制特性测量·····	(165)
八、帧调整原理 ·····	(167)
1. 概述·····	(167)
2. 帧调整分类·····	(169)
3. 前置缓冲帧调整器工作原理·····	(171)
4. 2048Kb/S帧调整器设计·····	(174)
5. 帧调整器的附加功能·····	(182)
九、群复接中的兼容设计 ·····	(183)
(一)通用准同步群复接设计·····	(183)

1. 基本参数设计.....	(183)
2. 过渡过程设计.....	(186)
3. 失帧概率及搜捕特性设计.....	(186)
4. 基本单元划分.....	(187)
5. 设计举例.....	(188)
(二)标准/非标准速率兼容设计	(193)
1. 问题的提出.....	(193)
2. 非标速率码流在标准通道中的传输.....	(194)
3. 设计举例.....	(195)
4. 不同支路速率的兼容复接.....	(196)
(三)准同步/同步复接兼容设计	(199)
1. 问题的提出.....	(199)
2. 指令调整兼容方式.....	(199)
3. 复帧固定控制兼容方式.....	(201)
十、2/34Mb/S群复接系统	(205)
(一)2/34Mb/S复接设计	(205)
1. 2/34Mb/S复接方案比较	(205)
2. B型2/34Mb/S复接器设计.....	(208)
(二)34Mb/S群干线传输中的2Mb/S群分支	(214)
1. 问题的提出.....	(214)
2. 干线分支简化方案之一.....	(215)
3. 干线分支简化方案之二.....	(216)
4. 干线分支简化方案之三.....	(216)
5. 分支控制信号设计.....	(219)
6. 功能补充.....	(221)
(三)应用举例.....	(223)
结语.....	(225)
〔附录一〕 主要名词解释和符号说明.....	(225)
〔附录二〕 主要参考文献.....	(230)

引言

在数字通信网中，为了扩大传输容量和提高传输效率，常常需要把若干个低速数字信号合并成为一个高速数字信号，然后再通过高速信道传输。数字复接就是实现这种数字信号合并的专门技术。数字通信网中的数字复接设备相当于模拟通信网中的载波机。但是数字复接在数字通信网中的地位远比载波机在模拟通信网中的地位重要。在数字通信网中，数字复接不仅仅是与信源编码、数字传输、数字交换相并列的专门技术，而且它还是网同步中的帧调整、线路集中器中的线路复用以及数字交换中的时分接续等技术的基础。可见，数字复接技术是数字通信网的一项基础技术。

数字复接系统包括数字复接器 (*digital multiplexez*) 和数字分接器 (*digital demultiplexer*) 两部分。参见图1，数字复接器是把两个或两个以上的支路数字信号按时分复用方式合并成为单一的合路数字信号的设备；数字分接器是把一个合路数字信号分解为原来的支路数字信号的设备。通常总是把数字复接器和数字分接器装在一起做成一个设备，称为复接分接器 (缩写为 *muldex*)，一般简称数字复接设备 (*digital multiplex equipment*)。

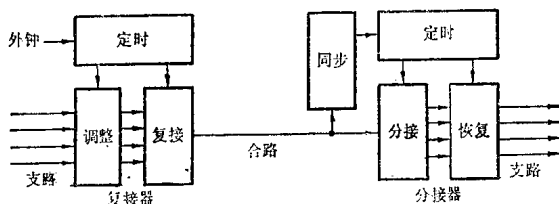


图 1 数字复接设备简图

数字复接器是由定时、调整和复接单元所组成；数字分接器是由同步、定时、分接和恢复单元组成的。定时单元给设备提供统一的基准时间信号。复接器的定时单元备有内部时钟，也可以由外部时钟推动；分接器的定时单元只能由接收的时钟来推动，借助于同

步单元的控制，使得分接器的基准时间信号与复接器的基准时间信号保持正确的相位关系，即保持同步。调整单元与恢复单元是对应的；复接单元与分接单元是对应的。调整单元的作用是把各输入支路数字信号进行必要的频率或相位调整，形成与本机定时信号完全同步的数字信号，然后由复接单元对它们实施时间复用形成合路数字信号；分接单元的作用是把合路数字信号实施时间分离形成同步支路数字信号，然后再通过恢复单元把它们恢复成为原来的支路数字信号。

从时分多路通信原理可知，在复接单元输入端上的各支路数字信号必须是同步的，即它们的生效瞬间与本机相应的定时信号必须保持正确的相位关系。但是在调整单元的输入端上即在复接器的输入端上则不必有这样要求。如果复接器输入支路数字信号与本机定时信号是同步的，那么调整单元只需调整相位，有时甚至连相位也无需调整，这种复接器称同步复接器；如果输入支路数字信号与本机定时信号是异步的，即它们的对应生效瞬间不一定以同一速率出现，那么调整单元要对各个支路数字信号实施频率和相位调整，使之成为同步数字信号，这种复接器称异步复接器；如果输入支路数字信号的生效瞬间相对于本机对应的定时信号是以同一标称速率出现，而速率的任何变化都限制在规定的容差范围内，这种复接器称为准同步复接器。

同步复接是数字复接技术的基本内容，本书将首先讨论有关同步复接的基本问题；提供同步环境是实施同步复接的前提，这是数字复接技术的主要内容，本书将着重讨论提供同步环境的各种码速调整技术；最后，在上述讨论的基础上，归纳出了数字复接器的工程设计方法；鉴于CCITT对于数字复接系列及其技术规范已经做出一整套相互关联、结构严谨的建议，这些建议既是权威的国际标准又是珍贵的国际经验，本书内容密切结合了这些建议；附录中列出了主要名词解释、主要符号说明以及主要参考文献以便读者查考。

一、数字复接等级

数字复接等级(*digital multiplex hierarchy*)是指按照复接的可能性把数字复接系列划分开的不同等级。其中某一级的复接是把一定数目的具有较低规定速率的数字信号合并成为一个具有较高规定速率的数字信号；这个数字信号在更高一级的数字复接中，与具有同样速率的其它数字信号一起做进一步的合并〔1〕。所以，在具体讨论数字复接技术之前必须规定数字复接等级和数字速率系列。

规定数字速率系列和规划数字复接等级是涉及数字网全局的问题。它取决于数字传输、数字复接、信源编码和网络开发等各个方面；而且其中每一个方面又都牵涉到多种因素，例如：数字复接要涉及到PCM基群结构、帧结构的要求、网同步制式和数字交换制式等各种因素；而其中对帧结构的要求又牵涉到帧定位、码速调整、信令和勤务数字等各个更细的因素。数字速率系列与这些方面或因素的因果关系参见图1-1〔2〕。这些因果关系有的能够写出解析表达式，有些则不能。总的说来，这只不过是事后的归纳而已。因为在数字通信网技术不算短的发展演变过程之中，诸方面或诸因素之间已经历史地形成了千丝万缕的相互约束。这些约束有些是恰当的，有些则不尽然，甚至有些是相互矛盾的。有些方面或因素即使后来发现有不当之处，一般地也难以改变既成的事实。因为这不仅仅是个技术合理与否的问题，而且是个涉及面甚广代价甚大的经济问题。

CCITT在各国大量的理论和试验研究的基础上，经充分讨论和反复折衷，现在已经推荐了两类数字速率系列和数字复接等级。参见图1-2〔3〕，北美和日本采用以1544Kb/s为第一级速率（简称基群）的数字速率系列；欧洲和苏联采用以2048Kb/s为第一级速率

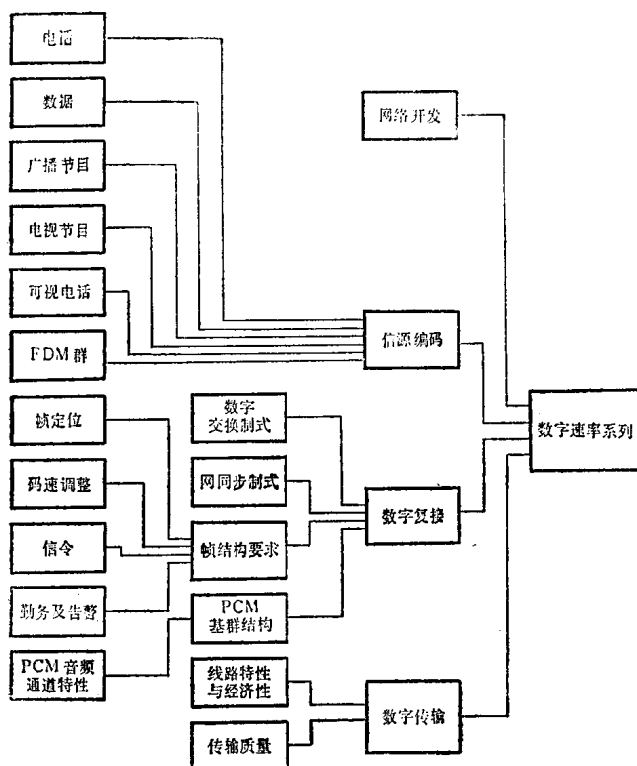


图 1-1 决定数字速率等级的因素

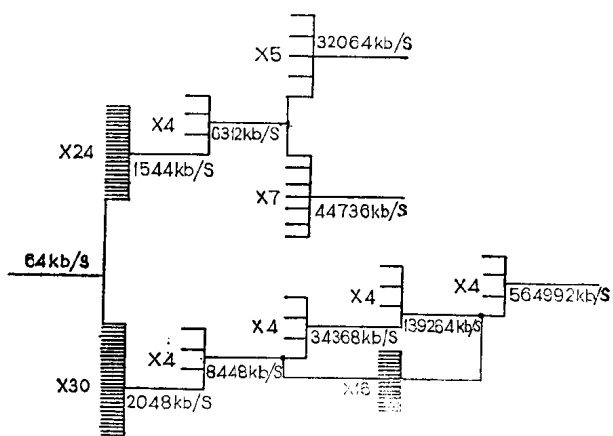


图 1-2 CCITT推荐的数字速率系列和数字复接等级