



21 世纪高等院校电气工程与自动化规划教材
21 century institutions of higher learning materials of Electrical Engineering and Automation Planning

DSP technology and Application

DSP 技术与应用

— 段丽娜 主编

虞沧 孟文中 副主编



 人民邮电出版社
POSTS & TELECOM PRESS



21 世纪高等院校电气工程与自动化规

21 century institutions of higher learning materials of Electrical Engineering and Auto

DSP technology and Application

DSP 技术与应用

段丽娜 主编

虞沧 孟文中 副主编



人民邮电出版社

北京

图书在版编目 (C I P) 数据

DSP技术与应用 / 段丽娜主编. — 北京 : 人民邮电出版社, 2013. 7
21世纪高等院校电气工程与自动化规划教材
ISBN 978-7-115-31833-6

I. ①D… II. ①段… III. ①数字信号处理—高等学校—教材 IV. ①TN911. 72

中国版本图书馆CIP数据核字(2013)第123615号

内 容 提 要

本书以 TMS320LF2xx 系列 DSP 为例, 重点介绍了 TMS320C2xx 及 TMS320LF24x 芯片的 CPU 结构、TMS320LF2407A 的中断系统、事件管理器、ADC、SCI、SPI、CAN、通用 I/O 器、WD、PLL 等丰富 DSP 集成外设模块的软硬件资源与编程方法, 初学者可以按照书中给出的步骤动手操作, 结合本书的实验教程掌握 DSP 应用技术。

本书既可作为高校自动化专业本科生和研究生学习 DSP 的教材和参考书, 也可供从事 DSP 芯片开发与应用的广大工程技术人员参考。

-
- ◆ 主 编 段丽娜
 - 副 主 编 虞 沧 孟文中
 - 责任编辑 王小娟
 - 责任印制 沈 蓉 焦志炜
 - ◆ 人民邮电出版社出版发行 北京市崇文区夕照寺街 14 号
邮编 100061 电子邮件 315@ptpress.com.cn
网址 <http://www.ptpress.com.cn>
北京昌平百善印刷厂印刷
 - ◆ 开本: 787×1092 1/16
印张: 11.5 2013 年 7 月第 1 版
字数: 286 千字 2013 年 7 月北京第 1 次印刷
-

定价: 26.00 元

读者服务热线: (010)67132746 印装质量热线: (010)67129223

反盗版热线: (010)67171154

广告经营许可证: 京崇工商广字第 0021 号

目前,各种各样的控制系统、通信系统、网络设备、仪器仪表等都是以微处理器为核心的。几十年来,随着大规模集成电路技术的不断发展,微处理器的性能越来越高、体积越来越小、系列越来越多。微处理器从过去单纯的中央处理单元,发展到将众多外围设备集成进片内形成单片机;由过去的8位机,发展到16位机、32位机。DSP控制器就是一款高性能的单片机。

为了实现高性能,就需要能快速地完成复杂算法,这是普通单片机的瓶颈。由于大规模集成电路工艺技术的突破,DSP控制器的价格已和普通单片机相接近,但其性能远远超过了普通单片机。DSP控制器由原来DSP处理器(数信号处理)发展而来,它的突出特点就是采用多组总线技术实现了并行机制,有独立的加法器和乘法器,有灵活的寻址方式,从而可以非常快速地处理复杂算法。可以预见,在不远的将来,DSP控制器将在控制系统、通信系统、网络设备、仪器仪表甚至高性能的家用电器上得到非常广泛的应用。

在DSP领域中,美国德州仪器(Texas Instruments)公司的产品有着较强的竞争力。其中TMS320DSP是其代表系列。1982年,TI公司推出了TMS320系列的第一种产品——TMS32010。现在TMS320系列已有定点型的C1x、C2x、C2xx、C5x、C54x,浮点型的C3x、C4x,多处理器型的C8x。DSP控制器——TMS320C24x是在TMS320C2xx的基础上集成了大量的片内外设而成的一款适用于工业控制的DSP芯片。目前该款芯片在国内控制界得到广泛的关注。

DSP控制器出现的时间不长,可以利用的资料较少,主要是各厂家的说明书与使用手册。为了使广大工程技术人员更好地进行DSP控制器的开发工作,本书作者在近几年从事DSP控制器的教学与研发工作的基础上写下了这本书。本书首先概述DSP控制器的发展过程及其特点;接着介绍DSP控制器的总体结构,特别说明了DSP控制器多组总线技术与并行机制的实现;然后分别介绍片内外设的结构、原理与使用方法;跟着介绍了DSP控制器的指令系统;最后给出两个应用实例。本书的第1~第4章和第6章由段丽娜编写;第5章由虞沧和孟文中共同编写;所有插图由孟文中完成。

赵金博士全面审阅了本书的内容并提出了宝贵的修改意见,在此向他表示感谢。雷迈特公司在华中科技大学武昌分校机电与自动化学院设立DSPs开发实验室并提供了许多相关技术资料,也在此向他们表示感谢。

由于作者水平有限,不足之处敬请读者批评指正。

作者
2013年

目 录

第 1 章 概述	1	3.3.1 串行通信的工作原理	72
1.1 引言	1	3.3.2 串行通信接口模块 SCI	
1.2 DSP 芯片	2	的结构	74
1.2.1 DSP 芯片概述	2	3.3.3 多机通信	82
1.2.2 DSP 芯片的结构特征	5	3.4 SPI 串行外设接口模块	83
1.3 DSP 控制器的基本原理	6	3.4.1 串行外设接口结构与	
第 2 章 总体结构	9	工作原理	84
2.1 总线结构	9	3.4.2 SPI 的多机通信	92
2.2 中央处理单元	12	3.4.3 SPI 引脚功能的选择	94
2.2.1 输入比例部分	12	3.5 数字 I/O 端口	95
2.2.2 中央算术逻辑部分	14	3.5.1 数字 I/O 端口概述	95
2.2.3 乘法部分	14	3.5.2 数字 I/O 端口寄存器	97
2.3 辅助寄存器算术单元	15	3.6 “看门狗”与实时时钟	98
2.4 状态寄存器 ST0 和 ST1	16	3.7 中断管理系统	102
2.5 存储器与 I/O 空间	17	3.7.1 DSP 内核中断	104
2.5.1 与外部存储器和 I/O 空间接		3.7.2 事件管理模块的中断	106
口的信号	18	3.7.3 系统模块中断	110
2.5.2 程序存储器	19	第 4 章 寻址方式与指令系统	113
2.5.3 局部数据存储器	21	4.1 寻址方式	113
2.5.4 全局数据存储器	23	4.1.1 立即寻址方式	113
2.5.5 I/O 空间	25	4.1.2 直接寻址方式	114
2.6 程序控制	26	4.1.3 间接寻址方式	118
2.7 时钟源模块	27	4.2 指令系统	122
2.8 系统复位	31	4.2.1 指令集分类与列表	123
第 3 章 片内外设	34	4.2.2 典型指令说明	130
3.1 事件管理模块	34	第 5 章 CCS 集成开发环境	137
3.1.1 通用定时器	36	5.1 开发流程和开发工具	137
3.1.2 比较单元与 PWM 发生器	49	5.1.1 代码生成工具	137
3.1.3 捕获单元	61	5.1.2 CCS 的菜单和工具条	138
3.1.4 正交编码脉冲电路	65	5.1.3 CCS 工程管理	143
3.2 模/数转换模块	66	5.1.4 CCS 源文件管理	145
3.2.1 结构概述	67	5.1.5 通用扩展语言 GEL	146
3.2.2 模/数转换控制与操作	71	5.2 CCS 应用举例	146
3.3 SCI 串行通信接口模块	71	5.2.1 基本应用	146

2 | DSP 技术与应用

5.2.2 探针和显示图形的使用	151	6.1 基于空间矢量的通用变频器.....	166
5.3 CCS 仿真	155	6.2 快速傅里叶变换 (FFT)	169
5.3.1 用 Simulator 仿真中断	155	6.2.1 快速傅里叶变换的基本 原理	169
5.3.2 用 Simulator 仿真 I/O 口	158	6.2.2 快速傅里叶变换的 DSP 实现	173
5.4 DSP/BIOS 的功能	160	参考文献	178
5.4.1 DSP/BIOS 简介	160		
5.4.2 一个简单的 DSP/BIOS 实例 ..	161		
第 6 章 应用实例	166		

1.1 引言

我们通常所说的 DSP 有两个含义。其一是 Digital Signal Processing 的简称，是指数字信号处理技术。它不仅涉及许多学科，还广泛应用于多种领域，特别是从 20 世纪 60 年代开始，计算机和信息技术的迅猛发展推动了数字信号处理技术的理论和应用领域的发展。其二是 Digital Signal Processor 的简称，即数字信号处理器（也称为 DSP 芯片）。它不仅具有可编程性，而且其实时运行速度远远超过通用微处理器。它是一种适合于数字信号处理的高性能微处理器。数字信号处理器已成为数字信号处理技术和实际应用之间的桥梁，促进了数字信号处理技术的发展，也极大地拓展了数字信号处理技术的应用领域。

在微电子技术发展的带动下，DSP 芯片的功能日益强大，开发环境日臻完善，应用领域不断扩大。在步入数字化时代的进程中，数字信号处理器扮演着举足轻重的角色。

本书中的 DSP 主要是指数字信号处理器，书中详细介绍了 DSP 芯片的结构、指令系统及应用。当然，要充分利用好数字信号处理器，必须要掌握相关的数字信号处理技术。在介绍 DSP 芯片之前，先简单回顾一下数字信号处理的一般流程。

数字信号处理系统一般是利用计算机或专用处理设备对信号进行滤波、采集、变换、存储和处理，得到需要的信号形式。采用 DSP 芯片的信号处理系统的一般框图如图 1.1 所示。

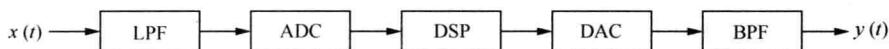


图 1.1 DSP 数字信号处理系统结构框图

由图 1.1 可见，DSP 模块的输入和输出数据都是数字信号，利用 DSP 的快速实时的数字处理能力以及根据数字信号处理的要求，在数字信号处理之前必须加预处理模块；同样，DSP 的数字输出信号也必须转换为系统需要的信号形式。当然在有些系统中并不一定每部分都需要。例如，如果系统输入信号本身就是数字信号，显然不需要低通滤波和 ADC 模块，有些 DSP 芯片包括了 ADC 甚至 DAC。

数字信号处理模块是系统的核心，贯穿本书的始末。下面先对框图中数字信号处理前后的各模块略做说明。

低通滤波——将连续信号 $x(t)$ 中的一些次要成分滤除。例如，滤去幅度较小的高频成

分及一些杂散信号，以满足采样定理等数字信号预处理要求。

ADC——一般系统中待处理的信号往往是模拟信号，那么在数字信号处理前，首先需要将模拟信号经过模—数转换器（ADC）转换为数字信号。对模拟信号的采样必须满足采样定理，即采样频率必须大于或等于模拟信号最大频率分量的 2 倍，这样才能由采样信号无失真地恢复原模拟信号。在此前提下，通道按等间隔 T 对模拟信号的采样，得到一串采样点上的样本数据，当一串数据可看作时域离散信号 $x(n)$ ，用 m 位的 ADC，将各 $x(n)$ 转换为 m 位二进制数据，即形成数字信号。

DAC 与平滑滤波——数字信号经过处理后，要经过 DAC 转换为模拟信号，DAC 输出是一个零阶保持器输出，即输出是台阶形的。所以一般在 DAC 之后加一平滑低通滤波器，清除多余的高频分量，对产生时间域模拟信号波形起平滑作用。

以上这些环节包括数字信号处理的一些算法，请读者参阅有关信号处理技术的专著。本教材仅介绍数字信号处理器，即 DSP 芯片。只有掌握 DSP 技术和熟悉 DSP 芯片的功能及应用技巧，才能设计、实现一个高效的信号处理系统。

1.2 DSP 芯片

1.2.1 DSP 芯片概述

1. DSP 的发展和分类

在数字信号处理技术发展的初始阶段，人们只能在通用的计算机上进行算法的研究和系统的模拟与仿真。随着数字信号处理技术和集成电路技术的发展，以及数字系统的显著优越性，促进了 DSP 芯片的产生和迅速发展，DSP 芯片的出现才使实时数字信号处理成为现实。

第一个 DSP 器件是 1978 年 AMI 公司宣布的 S2811。

1979 年 Intel 公司推出的 Intel 2920 是第一块脱离了通用型微处理器结构的 DSP 芯片，成为 DSP 芯片的一个主要里程碑。

1980 年前后，日本 NEC 公司推出的 μ PD7720 是第一个具有硬件乘法器的商用 DSP 芯片。第一个采用 CMOS 工艺生产浮点 DSP 芯片的是日本 Hitachi 公司，它于 1982 年推出了浮点 DSP 芯片。1983 年，日本 Fujitsu 公司推出的 MB8764，其指令周期为 120ns，且具有双内部总线，从而使处理器的数据吞吐量发生了一个大的飞跃。而第一片高性能的浮点 DSP 芯片应是 AT&T 公司于 1984 年推出的 DSP32。

1982 年前后，美国德州仪器公司（Texas Instrument, TI）成功推出其第一代 DSP 芯片 TMS32010 及其系列产品 TMS32011、TMS32C10 / C14 / C15 / C16 / C17 等，之后相继推出了第二代 DSP 芯片 TMS32020、TMS320C25 / C26 / C28，第三代 DSP 芯片 TMS32C30 / C31 / C32，第四代 DSP 芯片 TMS32C40 / C44，第五代 DSP 芯片 TMS32C50 / C51 / C52 / C53 以及集多个 DSP 于一体的高性能 DSP 芯片 TMS32C80 / C82，第六代为更高性能的 TMS320C64x / C67x 和高性能的 DSP 控制器 C28x 等。

TI 在其 TMS320 系列芯片上设置了符合 IEEE1149 标准的 JTAG (Joint Test Action Group) 标准测试接口及相应的控制器，通过 JTAG 和专用的仿真器支持 DSP 的仿真和程序的装入（下载），方便了 DSP 应用系统的开发。

Motorola 公司 1986 年推出了 MC56001 定点 DSP 芯片，1990 年推出了与 IEEE 浮点格式

兼容的 MC96002 浮点 DSP 芯片。Motorola 的 DSF 芯片上设置了一个 OnCE (On-Chip Emulahan) 功能模块、用特定的电路和引脚使用户可以检查片内的寄存器、存储器及外设, 用单步、断点和跟踪等方式控制和调试程序。目前在 DSP 市场仍有一定影响。

美国模拟器件公司 (Analog Devices, 简称 AD) 也相继推出了一系列具有自己特点的 DSP 芯片, 在 DSP 市场上也占有一定份额。

还有许多其他厂家生产 DSP, 市场占有率排名前 4 位的公司有 TI、Agere (原 Lucent, 中文名为朗讯)、Motorola 和 ADI。它们的市场份额分别是: TI 为 43.5%, Agere 为 16.1%, Motorola 为 12.0%, ADI 占 8.2%。2001 年 DSP 市场总营收为 42.6 亿美元。

我国 DSP 技术起步早, 基本上与国外同步发展。我国已有上百所大学从事 DSP 的教学和科研, 在信号处理理论和算法上与国外处于同一水平。但 DSP 芯片几乎完全依赖进口, 其中 TI 公司产品占 80% 以上。TI 国内技术支持公司主要有 TI 中国办事处、北京闻亭 (WINTECH) 公司、北京台众达公司、武汉力源公司等。目前所用的 DSP 开发工具基本上都是这几家公司的产品。

如上所述, DSP 芯片型号多种多样, 分类也有多种方法, 但主要有以下两种。

按 DSP 芯片处理的数据格式来分, 可以分为定点 DSP 芯片和浮点 DSP 芯片, 不同的浮点 DSP 芯片所采用的浮点格式不完全一样, 有的 DSP 芯片采用自定义的浮点格式, 有的 DSP 芯片则采用 IEEE 的标准浮点格式。

按 DSP 芯片的用途来分, 可分为通用型 DSP 芯片和专用型的 DSP 芯片。通用型 DSP 芯片适合普通的 DSP 应用, 如 TI 公司的一系列 DSP 芯片。专用型 DSP 芯片是为特定的 DSP 运算而设计, 更适合特殊的运算, 如数字滤波、卷积和 FFT 等。

2. 当前 DSP 芯片发展的主要特点

自 1980 年以来, DSP 芯片得到了突飞猛进的发展, DSP 芯片的应用越来越广泛。从运算速度来看, MAC (一次乘法和一次加法) 时间已经从 20 世纪 80 年代初的 400ns (如 TMS32010) 减小到 10ns 以下 (如 TMS32C54x), 处理能力提高了几十倍。DSP 芯片内部关键的硬件乘法器占模片区 (Die area) 从 1980 年的 40% 左右下降到 5% 以下, 片内 RAM 增加一个数量级以上。从制造工艺来看, 1980 年采用 NMOS 工艺, 而现在则普遍采用亚微米 CMOS 工艺。DSP 芯片的引脚数量从 1980 年的最多 64 个增加到现在的 200 个以上, 引脚数量的增加, 意味着结构灵活性的增加。

随着 DSP 的时钟频率和处理速度越来越高, 功能越来越强, 芯片的功耗 (CMOS 芯片的功耗主要取决于动态功耗) 也急速加大。尽管各生产厂家几乎无一例外地采用 CMOS 工艺等技术来降低功耗, 但对用于电池供电的便携式设备 (如笔记本电脑、移动通信设备和 PDA 等) 中的 DSP, 迫切要求在提高性能的同时, 进一步降低工作电压, 减小功耗。为此, 各 DSP 生产厂家陆续推出低电压 (3.3V、2.7V、1.8V 等) DSP 芯片, 多数的 DSP 芯片还设置了多种低功耗工作方式。

未来 10 年, 全球 DSP 产品将向着高性能、低功耗、加强融合和拓展多种应用的趋势发展, DSP 芯片将越来越多地渗透到各种电子产品当中, 成为各种电子产品尤其是通信类电子产品的技术核心, 将会越来越受到业界的青睐。ADI 公司副总裁 Ben Naskar 指出: “面对新世纪的网络产品、消费类电子产品以及无线通信等领域不断涌现的新应用, DSP 产品在不断地提高性能和增加功能的同时, 正在不断地降低功耗、减小体积, 以便适应市场的需求。”

随着 DSP 应用的日益广泛, DSP 已成为许多应用系统设计中不可缺少的组成部分, 其结

果使 DSP 厂商的投资集中于 DSP 体系结构的完善和支持软件的升级。例如, TI 为 TMS320 系列提供了 `expressDSP` 实时软件技术的支持, 它包括 `Code Composer Studio V2.0` (即 `CCS2.0`) 集成开发环境、`DSP / BIOS` 实时软件内核、`TMS320` 算法标准以及业界最大的第三方网络提供的可重用的软件模块。

由于汇编语言是面向机器的, 具体地说是面向芯片, 即不同厂商的 DSP 有不同的汇编语言指令系统, 使用汇编语言编写 DSP 应用软件是一件烦琐与困难的事。而且随着 DSP 寻址空间越来越大, 减小了对程序目标代码容量的限制。因此, 各公司陆续推出了高级语言编译器, 主要是 C 语言编译器, 它可以将 C 语言程序编译并优化处理成相应的 DSP 汇编程序或目标程序。对于 TI 的高性能 `TMS320C6000` 系列及 `TMS320C2000` 的新成员 `C8X`, 用 C 语言编程效率非常高, 代码优化可达 85% 左右, 缩短了软件开发周期, 程序可移植性好。

为了缩短 DSP 应用系统开发周期, 各 DSP 生产厂家为应用软件的开发准备了一些常用数字信号处理函数库与软件工具包, 以及各种接口程序等, 这些经过优化的子程序为用户提供了很大的方便, 使得程序设计更加简单快捷。

对 DSP 芯片的发展, 可以总结为 4 个字: 多、快、好、省。

- 多——型号越来越多, 集成的片内外设越来越多。
- 快——DSP 频率越来越高, 速度越来越快。
- 好——性能价格比越来越高。
- 省——功耗相对越来越低。

3. DSP 的应用

随着 DSP 的高速发展, 性能价格比的不断提高, 使 DSP 成为当今和未来技术发展的新热点, 使用范围日益扩大, 几乎遍及电子技术的所有领域。DSP 的典型应用主要有如下几个方面。

- 数字信号处理: 如滤波、FFT、相关、卷积、模式匹配、窗函数和波形产生等。
- 通信: 如调制解调、扩频通信、纠错编码、传真、语音信箱、噪声对消和可视电话等。
- 语音处理: 如语音编码、语音合成、识别、增强、语音存储及语音邮件等。
- 图形 / 图像处理: 如三维图形变换处理、模式识别、图像压缩与传输、图像增强、动画、机器人视觉和电子地图等。
- 仪器仪表: 如频谱分析、函数/波形发生、数据采集。
- 军事: 如保密通信、全球定位、雷达与声纳信号处理、搜索与跟踪导航与制导等。

另外, DSP 在医疗和消费电子等许多领域都得到广泛应用, 并且会随着 DSP 性价比的不断提高和开发工具的进一步完善扩展更多的应用领域。

4. DSP 芯片的选择

设计 DSP 应用系统时, 其中首要且非常重要的一个环节就是选择 DSP 芯片。只有选定了 DSP 芯片才能进一步设计外围电路。DSP 芯片的选择应根据实际的应用系统需要而确定。一般来说, 选择 DSP 芯片时考虑如下诸多因素。

- DSP 芯片的运算速度。运算速度是 DSP 芯片的一个最重要的性能指标, 也是选择 DSP 芯片时所需要考虑的一个主要因素。DSP 芯片的运算速度主要由指令周期和 MIPS (即每秒执行百万条指令) 来衡量。
- DSP 芯片的硬件资源及性价比。
- DSP 芯片的开发工具是否易学易用。

- 应用系统对功耗的要求。

其他的因素，如封装的形式、质量标准、生命周期等。

下面对功耗和运算速度两方面做较详细的介绍。如果应用系统对功耗要求很高时，要考虑以下几个方面。

- 选择低功耗 DSP 器件。
- 合理设计软件降低功耗。TI 的 TMS320 系列 DSP 有几种低功耗模式，使 IDLE 指令进入低功耗模式。

- 合适的 DSP 运行速度。TMS320 系列的 DSP 一般采用 CMOS 工艺，CMOS 电路的静态功耗极小，而 CMOS 电路的动态功耗的大小与该电路改变逻辑状态的频率和速度密切相关，当时钟频率增加时，电流也相应地增加。TMS320 系列应用系统的功耗与 DSP 的工作频率几乎成正比。在不需要 DSP 的全部运算能力时，可以适当地降低 TMS320 的系统时钟频率使 DSP 适速运行以降低系统功耗。

- 正确处理外围电路。应尽可能地选用低功耗的外围器件，如系统的显示部分应选用 LCD（液晶显示器）等。复杂的外围电路尽量采用单片的 CPLD 来完成。对 DSP 芯片中未使用的输入引脚应接地或接电源电压。若将这些引脚悬空，在引脚上很容易积累电荷，产生较大的感应电动势，使输入引脚电位处 0 与 1 间的过渡区域、内部门电路处于动态过程（即反相器上、下两个场效应管都处于导通状态），使系统功耗大大增加。

DSP 的运算速度的快慢是选择 DSP 芯片首先要考虑的问题。DSP 应用系统的运算量是确定 DSP 芯片的基础。DSP 对数据的处理一般有两种方法，下面介绍按照运算量来选择 DSP 芯片的简单方法。

(1) 按样点处理

按样点处理就是 DSP 算法对每一个输入样点循环处理一次。例如，一个采用 LMS 算法的 256 抽头的自适应 FIR 滤波器，假定每个抽头的计算需要 3 个 MAC 周期，则 256 抽头计算需要 $256 \times 3 = 768$ 个 MAC 周期。如果采样频率为 8kHz，即样点之间的间隔为 $125\mu\text{s}$ ，若 DSP 芯片的 MAC 周期为 200ns，则 768 个周期需要 $153.6\mu\text{s}$ 的时间，显然无法实时处理，需要选用速度更快的芯片。

(2) 按帧处理

有些数字信号处理算法不是对每个输入样点进行处理，而是在一定的时间间隔（记为 $\Delta\tau\text{ns}$ ）对多个数据（通常也称为帧）循环处理一次。所以选择 DSP 芯片应该比较一帧内 DSP 芯片的处理能力和 DSP 算法的运算量。假设所选 DSP 芯片的指令周期为 $T(\text{ns})$ ，则该 DSP 芯片在一帧内最多能运行 $\Delta\tau/T$ 条指令。

1.2.2 DSP 芯片的结构特征

为了实现快速的数字信号处理，DSP 芯片一般都采用特殊的软硬件结构。下面以公司的 TMS320 系列为例介绍 DSP 芯片的基本结构。

TMS320 系列 DSP 主要采取了哈佛结构、流水线技术、硬件乘法器和特殊 DSP 指令等。以下对这些特点分别介绍。

1. 哈佛结构

早期的微处理器内部大都采用冯·诺伊曼（Von Neuman）结构，其特点是数据和程序共用总线 and 存储空间，因此在某一时刻，只能读写程序或只能读写数据。哈佛结构是不同于传

统的冯·诺伊曼结构的并行体系结构，其主要特点是将程序和数据存储在不同的存储器空间，对程序和数据独立编址，独立访问。而且在 DSP 中设置了数据和程序两套总线，使得取指令和执行能完全重叠运行，提高数据吞吐量。为了进一步提高速度和灵活性，TMS320 系列产品中，在哈佛结构上做了改进：一是允许程序存储在高速缓存（Cache）中，提高指令读取速度；二是允许数据存放在程序存储器中，并被算术运算指令直接使用，增强芯片的灵活性。另外，DSP 中的双口 RAM（DARAM）及独立读写总线使数据存取速度提高。

2. 流水线技术

DSP 芯片广泛采用流水线技术，增强了处理器的处理能力。TMS320 系列流水线深度为 2~6 级不等，也就是说，处理器在一个时钟周期可并行处理 2~6 条指令，每条指令处于流水线的不同阶段。图 1.2 所示为四级流水线操作的例子。在四级流水线操作中，取指令、指令译码和执行可以独立地处理，这样 DSP 可以同时处理多条指令，只是每条指令处于不同的处理阶段。例如，在取第 N 条指令时，前一条指令（即第 $N-1$ 条）处于译码阶段，而第 $N-2$ 条指令则在执行阶段。

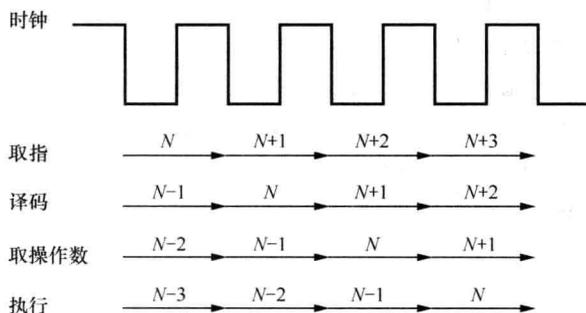


图 1.2 四级流水线操作

3. 硬件乘法器

在数字信号处理的许多算法中（如 FFT 和 FIR 等），需要做大量的乘法和加法。显然，乘法速度越快，数据处理能力就越强。在通用的微处理器中，有些根本没有乘法指令，有乘法指令的处理器，其乘法指令的执行时间也较长。相比而言，DSP 芯片一般都有一个硬件乘法器，在 TMS320 系列中，一次乘累加最少可在一个时钟周期完成。

4. 特殊 DSP 指令

DSP 芯片的另外一个特点就是采用了特殊的寻址方式和指令。例如，TMS320 系列的位反转寻址方式，ITD、MPY、RPTK 等特殊指令。采用这些适合于数字信号处理的寻址方式和指令，进一步减小了数字信号处理的时间。

另外，由于 DSP 的时钟频率提高，执行周期的缩短，加上以上一些 DSP 结构特征使得 DSP 实现实时数字信号处理成为可能。

1.3 DSP 控制器的基本原理

无论是微处理器、单片机还是 DSP 控制器，它们的工作原理是基本一致的。要做的工作不外乎都是从存储器、I/O 接口等地方取数，按某种规律运算，再把结果放到存储器、I/O 接口等地方。因此，在其工作过程中数据流与地址流占“统治”地位。为了实现数据流、地址

流有序的管理和控制，采用数据总线和地址总线是一种最佳的结构方式。数据总线和地址总线就像两条高速公路，数据信息与地址信息分别在其上快速地流动。中央处理单元（CPU）、程序存储器、数据存储器 and 内部外设等功能模块分别挂接在数据总线和地址总线上。中央处理单元是控制中心，由它指挥当前时刻谁可以占用数据总线或地址总线，同时它还可以进行有关的运算；程序存储器是物理芯片与人的交接面，由人编写程序指令并写入到程序存储器中，体现了人的意志，中央处理单元只能根据程序的流程进行指挥不能随意发挥；数据存储器用于记录工作过程中的原始数据、中间结果和最后结论；内部外设是集成在芯片内部的与外部世界进行信息交换的功能模块，一般包含 I/O、A/D、串行通信等。另外，数据总线和地址总线一般情况下都延伸到芯片外部（到引脚上）。图 1.3 说明了上述情况。

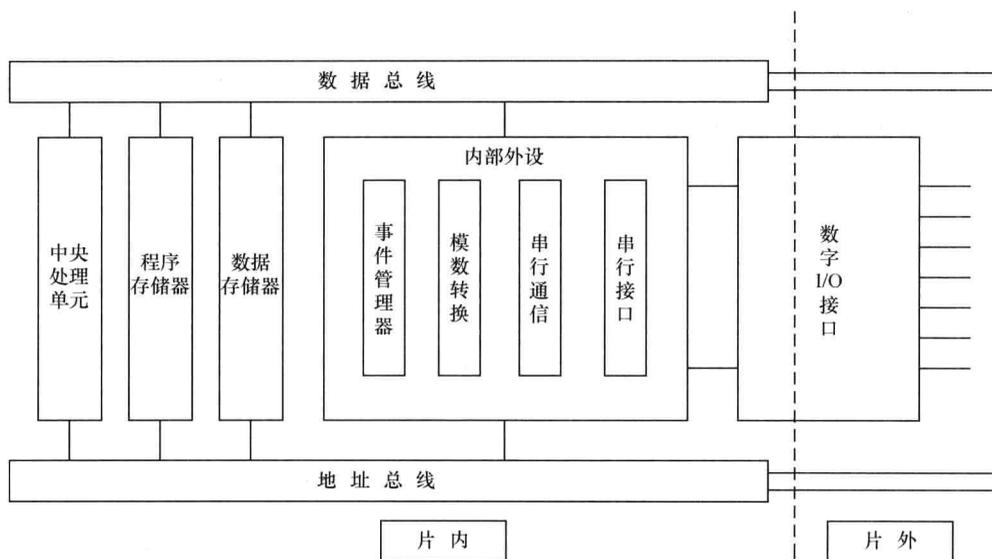


图 1.3 DSP 控制器的基本原理

一般的微处理器的数据总线和地址总线是单总线方式，相当于一辆车在只有一条道的高速公路上跑，这辆车分时地为大家服务。DSP 控制器与此不同，采用多总线方式，相当于多条道的高速公路，这样一来，多辆车可以同时在其上行驶，极大地加快了运行速度。这实质是一种并行机制。

数据和地址是贯穿任何一种微处理器设计、编程的两个基本概念，特别是地址，它就是数据源、专用寄存器、I/O 的代表。每一个存储器、寄存器都有地址，这个容易为大家接受。对于可编程的功能模块（片内的或片外的）它也有地址，准确地说，对可编程的功能模块的操作，实际上是对它的寄存器（控制的数据等）进行操作，这些寄存器必须有唯一地址，否则会引起工作混乱。对于片内外设的功能模块各寄存器的地址是由芯片厂家确定的，应仔细查看手册，不可更改。片外设功能模块各寄存器的地址与所连接的外部地址总线有关，这是设计者一个重要的设计任务，即给每个功能模块分配地址，一旦完成设计，印制电路也就被固定了下来。

当设计者明确了存储器地址空间、I/O 地址空间、片内或片外设功能模块各寄存器的地址后，程序设计的工作就有了一个明晰的轮廓，剩下的任务就是如何组织数据，采用什么控制律或算法，以何种流程来实现。

DSP 控制器在工作时要注意如下问题。

- 加电后，中央处理单元自动从复位地址（0000H）取出首条指令。
- 指令处理周期分为取指令、指令译码、取操作数、执行指令 4 个阶段。
- 一条指令执行完后，顺序处理下一条指令，除非遇到分文指令或中断响应。
- 数据的地址由指令的寻址方式和相应的操作数确定。
- 对外部世界的访问有两种方式：通过 I/O 端口或者特定的映射寄存器，前者使用 I/O 传送指令，后者使用存储器传送指令。

思考题

1. 简述 DSP 芯片的主要特点。
2. 结合自己的专业方向，试举出一个 DSP 具体应用的实例，并说明为什么要采用 DSP。
3. 请详细描述冯·诺伊曼结构和哈佛结构，并比较它们的不同。

DSP 控制器是一款高性能的单片机。DSP 控制器的总体结构有许多独特的地方：一是采用多组总线结构实现并行处理机制，允许 CPU 同时进行程序指令和存储数据的访问；二是采用独立的累加器和乘法器，使得复杂的乘法运算能快速进行；三是累加器和乘法器分别连接了比例移位器，使得许多复杂运算或者运算后的定标能在一条指令中完成；四是有丰富的寻址方式，可方便灵活地编程；五是有完善的片内外设，可以构成完整的单片系统。本章主要介绍 DSP 控制器的总体结构，包括总线结构、中央处理单元、存储器与 I/O 空间以及系统的复位等。图 2.1 所示是 DSP 控制器的总体结构图。

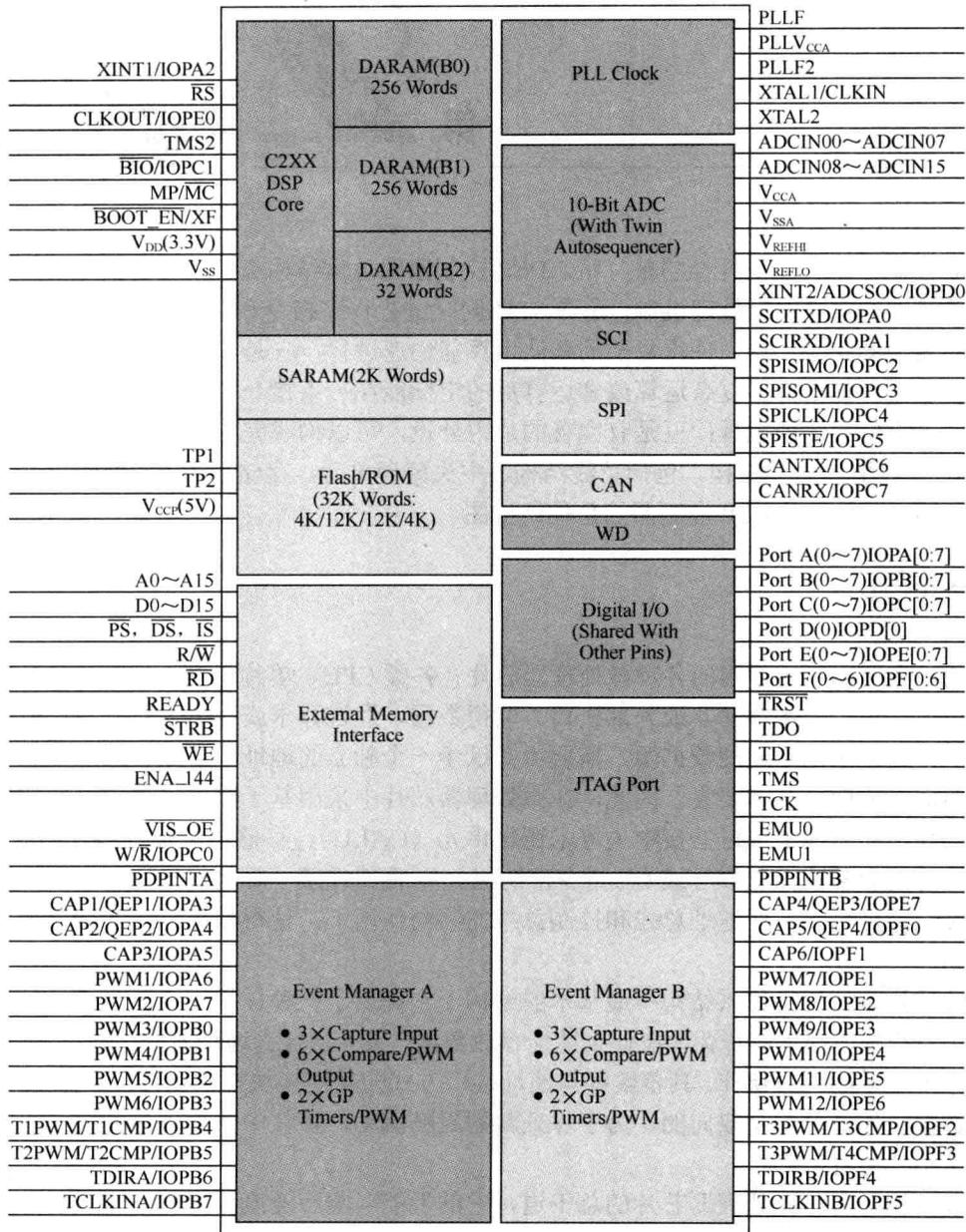
2.1 总线结构

目前，在控制领域使用的各种微处理器芯片（各类 CPU、单片机等）的基本任务，就是从某个地方（内、外部存储器或外部接口）取得数据，经过算术或逻辑运算，然后放到相应的地方上。为了区别不同的数据源，需要给其赋予一个独立的地址。数据和地址是任何微处理器都要面对的两个基本要素。因此，在微处理器芯片中采用基于数据 / 地址总线的结构是最佳的选择。在总线上可以挂接中央算术逻辑单元（CALU）、存储器、定时器等功能模块。通过地址总线和某些控制信号线（与指令密切相关），使得在某一时刻仅仅让某个数据源占用数据总线。这样一来，在地址总线和控制总线的共同作用下，使得数据总线的数据得以有序的“流动”。

总线结构是计算机体系结构中最基本的结构，它提供了一种标准的接口方式。功能模块之间的信息交换，都可解释为“在什么地址存放数据”或“从什么地址取回数据”。数据与地址成为密不可分的一对伙伴。具备数据与地址接口方式的功能模块都可以挂接到数据/地址总线上。数据 / 地址总线是双向的，为了保证数据通畅流动，要在中央处理单元统一“指挥”下按“节拍”进行工作。

总线结构是各种微处理器芯片的总干道，它的性能（响应速度、位宽、负载能力等）在很大程度上决定了微处理器芯片的性能。为了提高处理速度，一方面可以通过新的工艺使得微处理器芯片能够采用更高频串的晶振以加快响应的速度；另一方面可以加宽数据总线（32 位或 64 位）以增加高精度复杂运算的指令。除此之外，加快处理速度的最佳方案是采用并行机制。一般情况下，总线的操作时序分为 4 个独立的阶段：取指令、指令译码、取操作数和执行指令。这 4 个阶段分别面向程序读、数据读和数据写。如果将数据 / 地址总线分开为 3

组数据 / 地址总线，分别对应程序读、数据读和数据写 3 种情况，这样一来就可以使总线操作时序的 4 个独立阶段并行处理，从而极大地加快微处理器芯片的处理速度。可以形象地理解，单总线方式就像是一辆车在只有一条道的高速公路上跑，而多组总线方式就像是多辆车在多条道的高速公路上跑。后者的运行速度和效率肯定要超过前者。



表示可选模块。
对于不同的 240xA 器件，这些模块选择的内存大小和外设有所不同。

图 2.1 DSP 控制器的总体结构图

DSP 控制器就是采用了多组总线的结构，图 2.2 所示是 DSP 控制器的总线结构图。其中内部地址总线分为 3 条总线：

- 程序读地址总线（PAB），提供读程序的地址；
- 数据读地址总线（DRAB），提供读数据存储器的地址；
- 数据写地址总线（DWAB），提供写数据存储器的地址。

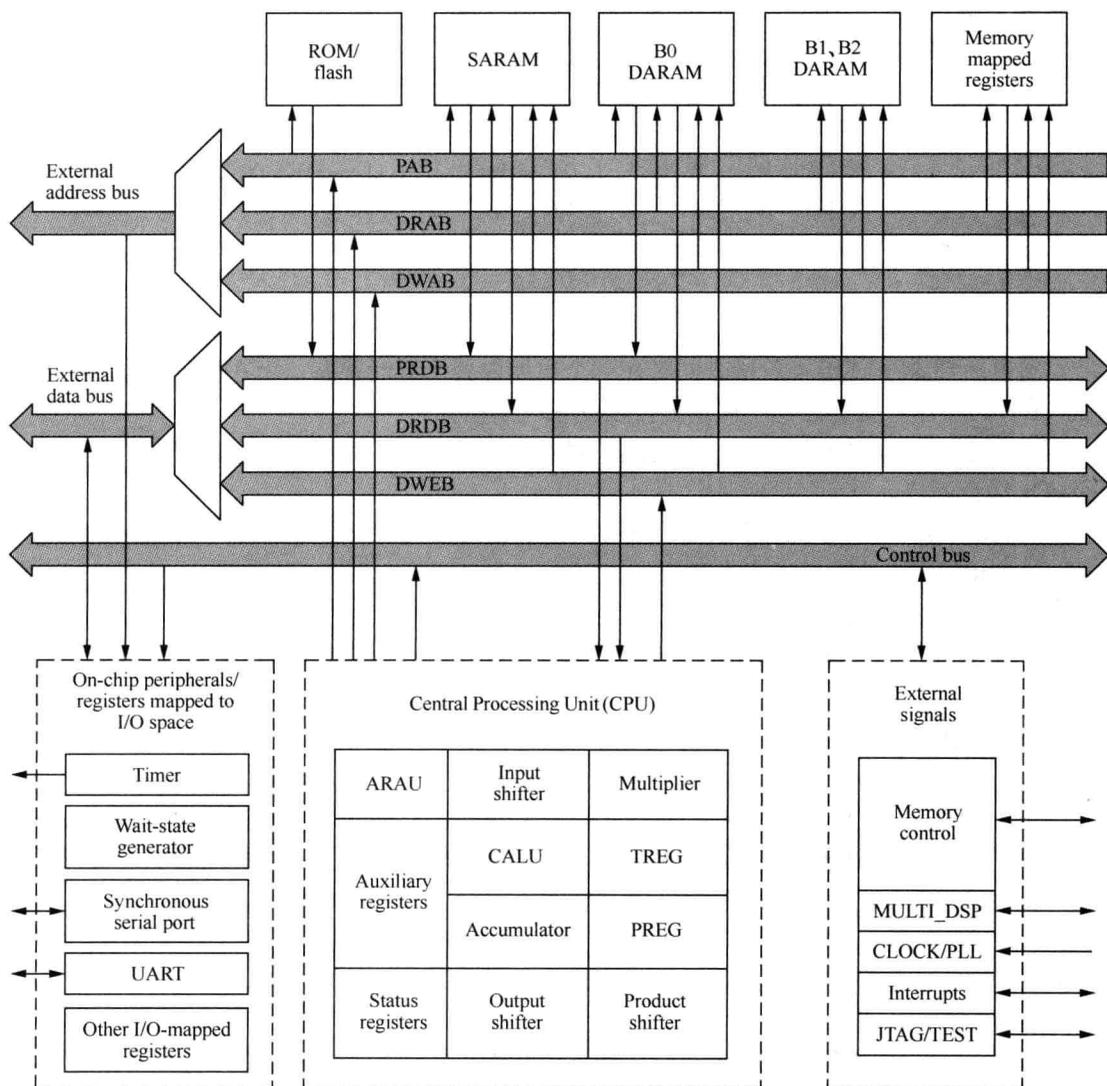


图 2.2 DSP 控制器的总线结构图

内部数据总线也对应分为 3 条总线：

- 程序读数据总线（PRDB），将指令代码中的立即数以及表信息传送到 CPU；
- 数据读数据总线（DRDB），将数据存储器的数据传送到 CPU；
- 数据写数据总线（DWDB），将处理后的数据传送到数据存储器和程序存储器。

外部数据 / 地址总线仍为单一形式，这使得众多的外围芯片可与其兼容。

每条指令的执行过程可以分为 4 个阶段：取指令（P）、指令译码（T）、取操作数（D）