

高等学校计算机专业规划教材

计算机组成与设计 实验教程

(第2版)

王炜 杨春武 曾光裕 李清宝 编著

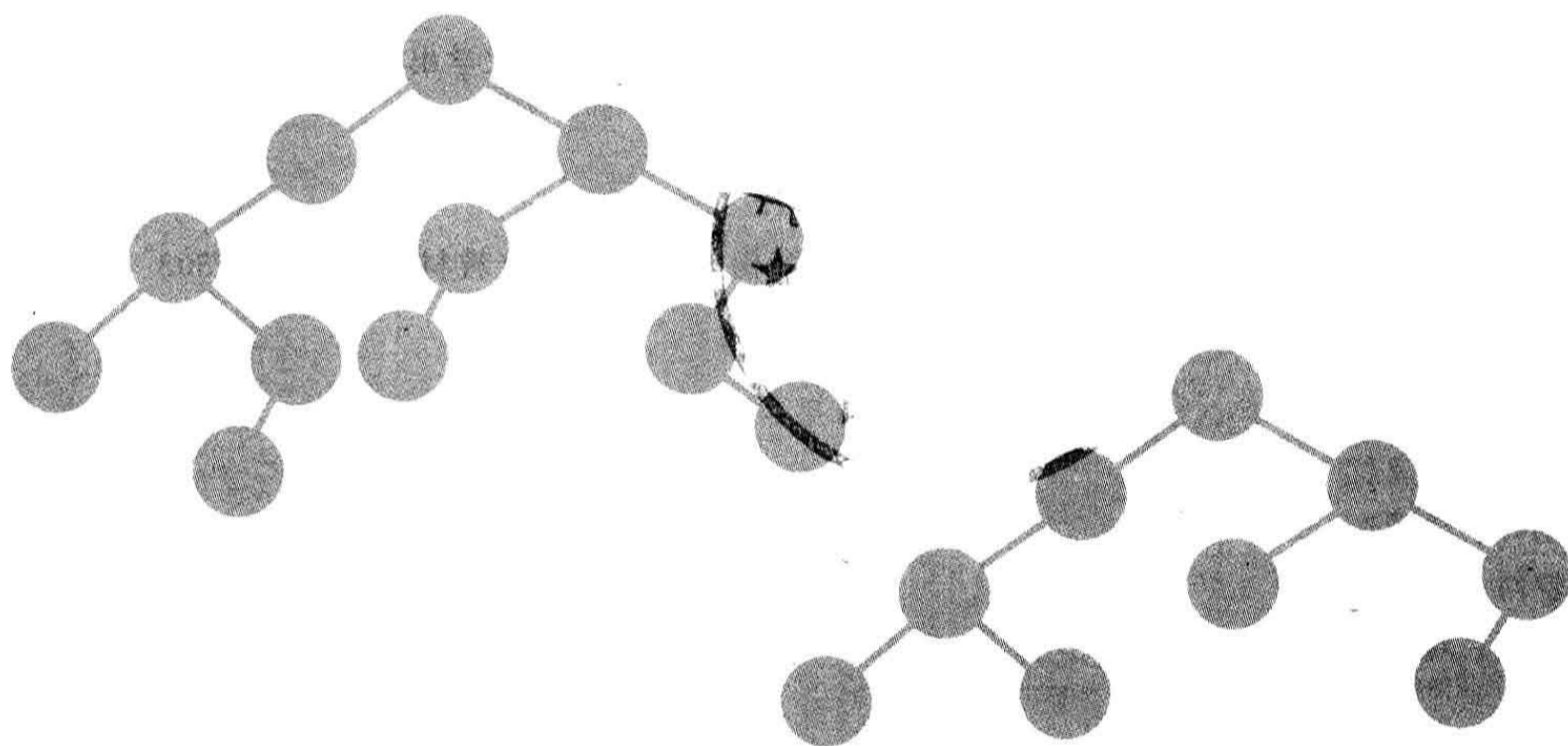
清华大学出版社



高等学校计算机专业规划教

计算机组成与设计 实验教程 (第2版)

王炜 杨春武 曾光裕 李清宝 编著



清华大学出版社

内 容 简 介

本书以 TEC-8 计算机硬件综合实验系统为实验平台,全面介绍了计算机组成原理及数字逻辑实验。全书共 8 章,第 1 章详细介绍了 TEC-8 计算机硬件综合实验系统;第 2 章和第 3 章介绍了计算机组成与结构部分的实验,第 2 章给出 6 个基本实验,第 3 章给出 4 个综合设计实验;第 4 章和第 5 章介绍了数字逻辑与数字系统的实验,第 4 章给出 10 个基本实验,其中的部分实验同时可作为计算机组成的基本实验,第 5 章给出 4 个综合设计实验,这些实验同时可作为 EDA 技术的基本实验;第 6 章~第 8 章主要介绍了 EDA 设计的相关基础技术,第 6 章和第 7 章分别对 VHDL 和 Verilog HDL 进行简单介绍,第 8 章介绍了 Quartus II 的使用。

本书可作为高等院校计算机科学与技术及相关专业的计算机组成原理及数字逻辑实验课程教材,也可供计算机硬件技术领域的设计人员自学参考。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

计算机组成与设计实验教程/王炜等编著.--2版.--北京:清华大学出版社,2013.8

高等学校计算机专业规划教材

ISBN 978-7-302-32471-3

I. ①计… II. ①王… III. ①计算机体系结构—高等学校—教材 IV. ①TP303

中国版本图书馆 CIP 数据核字(2013)第 105205 号

责任编辑:龙启铭 战晓雷

封面设计:常雪影

责任校对:焦丽丽

责任印制:刘海龙

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>,010-62795954

印 刷 者:北京富博印刷有限公司

装 订 者:北京市密云县京文制本装订厂

经 销:全国新华书店

开 本:185mm×260mm 印 张:15.5 插 页:1 字 数:357千字

版 次:2013年8月第2版 印 次:2013年8月第1次印刷

印 数:1~2000

定 价:29.00元



“计算机组成原理”是计算机科学与技术专业的重要专业基础课之一，也是一门实践性很强的课程。“计算机组成原理实验”是计算机科学与技术学科的必修环节，本课程的主要目的是：使学生通过自己动手，进一步融会贯通理论教学的内容，掌握计算机各功能模块的工作原理和相互联系，完整地建立计算机的整机概念，同时，培养独立分析问题、解决问题的能力。

本书是为采用 TEC-8 计算机硬件综合实验系统开展计算机组成原理以及数字逻辑实验的师生而编写的教材。TEC-8 计算机硬件综合实验系统由清华科教仪器厂研发，它是一个 8 位计算机模型实验系统，可用于数字逻辑与数字系统、计算机组成原理的实验教学，也可用于数字系统的研究开发，为提高学生的动手能力、培养学生的创新精神提供了一个良好的平台。TEC-8 计算机硬件综合实验系统采用了数据总线和指令总线双总线结构，能够实现流水控制；控制器有微程序控制器和硬连线控制器两种类型，每种类型又有流水和非流水两种方案。通过该实验系统，既能完成元件级、部件级的实验，又能完成系统实验；使实验者透彻地剖析计算机的基本组成与工作原理，了解计算机的内部运行机理，掌握计算机系统设计的基本技术，培养独立分析、解决问题特别是硬件设计与调试方面问题的能力。同时，通过与计算机相连，实验者在完成相关实验的同时，能够深入地学习 EDA 技术，提高数字系统设计的能力。

全书共分 8 章，从内容上看可分为 4 个部分：第一部分主要包括第 1 章，对 TEC-8 计算机硬件综合实验系统进行详细介绍；第二部分包括第 2 章和第 3 章，介绍计算机组成与结构的实验，其中第 2 章给出 6 个基本实验，第 3 章列出 4 个计算机组成与结构的综合设计实验；第三部分包括第 4 章和第 5 章，主要介绍数字逻辑实验，第 4 章给出 10 个数字逻辑与数字系统的基本实验，其中部分实验同时可作为计算机组成的基本实验项目；第 5 章给出 4 个数字逻辑与数字系统的综合设计实验项目，这些项目同时可作为 EDA 技术的基本实验项目。第四部分包括第 6 章、第 7 章和第 8 章，主要介绍 EDA 设计的相关基础技术，其中第 6 章、第 7 章分别对 VHDL 和 Verilog HDL 进行简要介绍，第 8 章介绍了 Quartus II 的使用。

希望本书对于计算机组成原理以及数字逻辑的学习和教学实践工作有一定的帮助。



全书由王伟、杨春武统筹、策划，曾光裕、李清宝参与了部分章节的编写，信息工程大学王玉龙同学和清华大学科教仪器厂刘敬晗、张改革参与了部分实验项目的设计、调试与仿真、验证工作。本书编写过程中得到信息工程大学各部门和清华大学科教仪器厂的大力支持，赵荣彩老师审订了书稿，并提出许多宝贵意见，在此一并表示感谢。

由于作者水平有限，错误和疏漏在所难免，敬请读者批评指正。

编著者
2013年3月



第 1 章	TEC-8 计算机硬件综合实验系统	/1
1.1	TEC-8 实验系统的用途	1
1.2	TEC-8 实验系统技术特点	1
1.3	TEC-8 实验系统组成	2
1.4	逻辑测试笔	2
1.5	TEC-8 实验系统结构和操作	3
1.5.1	模型计算机时序信号	3
1.5.2	模型计算机组成	3
1.6	模型计算机指令系统	6
1.7	指示灯、按钮和开关	7
1.8	数字逻辑和数字系统实验部分	9
1.8.1	基本实验通用区	9
1.8.2	大型综合设计实验装置	9
1.9	E ² PROM 中微代码的修改	10
第 2 章	计算机组成原理基本实验	/16
2.1	运算器组成实验	16
2.2	双端口存储器实验	22
2.3	数据通路实验	26
2.4	微程序控制器实验	30
2.5	CPU 组成与机器指令的执行	36
2.6	中断原理实验	41
第 3 章	计算机组成原理课程综合设计	/45
3.1	模型机硬连线控制器设计	45
3.2	模型机流水微程序控制器设计	51
3.3	模型机流水硬连线控制器设计	53
3.4	含有阵列乘法器的 ALU 设计	54
第 4 章	数字逻辑与数字系统基本实验	/58
4.1	基本逻辑门逻辑实验	58



4.2	TTL、HC 和 HCT 器件的电压传输特性实验	60
4.3	三态门实验	63
4.4	数据选择器和译码器实验	65
4.5	全加器构成及测试实验	67
4.6	组合逻辑中的冒险现象实验	69
4.7	触发器实验	70
4.8	简单时序电路实验	73
4.9	计数器和数码管实验	75
4.10	四相时钟分配器实验	79
第 5 章 数字逻辑与数字系统综合设计实验		/81
5.1	简易电子琴实验	81
5.2	简易频率计实验	84
5.3	简易交通灯实验	89
5.4	VGA 接口设计	92
第 6 章 VHDL 简介		/96
6.1	VHDL 程序的基本结构	97
6.1.1	实体说明	97
6.1.2	结构体说明	98
6.1.3	程序包	101
6.1.4	库	102
6.1.5	配置	103
6.2	VHDL 的客体及词法单元	104
6.2.1	标识符	104
6.2.2	词法单元	106
6.2.3	VHDL 的数据类型	107
6.2.4	VHDL 的对象	110
6.2.5	VHDL 运算符	113
6.3	VHDL 的基本描述语句	115
6.3.1	进程语句	115
6.3.2	并行语句	118
6.3.3	顺序语句	131
6.4	属性的描述与定义	135
6.4.1	数值类属性	135
6.4.2	函数类属性	136
6.4.3	带属性函数的信号	138
6.5	决断函数与信号延迟	140



6.5.1	决断信号与决断函数	140
6.5.2	信号延迟	141
第 7 章 Verilog HDL 基本语法 /142		
7.1	简单的 Verilog HDL 模块	143
7.1.1	简单的 Verilog HDL 程序介绍	143
7.1.2	模块的结构	144
7.1.3	模块的端口定义	145
7.1.4	模块内容	145
7.2	数据类型及其常量、变量	146
7.2.1	常量	147
7.2.2	变量	149
7.3	运算符及表达式	152
7.3.1	基本的算术运算符	153
7.3.2	位运算符	153
7.3.3	逻辑运算符	155
7.3.4	关系运算符	156
7.3.5	等式运算符	156
7.3.6	移位运算符	157
7.3.7	位拼接运算符	157
7.3.8	缩减运算符	158
7.3.9	优先级别	158
7.3.10	关键词	159
7.4	赋值语句和块语句	159
7.4.1	赋值语句	159
7.4.2	块语句	161
7.5	条件语句	164
7.5.1	if-else 语句	164
7.5.2	case 语句	167
7.5.3	由于使用条件语句不当产生意外的锁存器	169
7.6	循环语句	171
7.6.1	forever 语句	171
7.6.2	repeat 语句	171
7.6.3	while 语句	172
7.6.4	for 语句	172
7.7	结构说明语句	174
7.7.1	initial 语句	174
7.7.2	always 语句	175



7.7.3	task 和 function 说明语句	176
7.8	系统函数和任务	180
7.8.1	\$ display 和 \$ write 任务	180
7.8.2	系统任务 \$ monitor	184
7.8.3	时间度量系统函数 \$ time	185
7.8.4	系统任务 \$ finish	186
7.8.5	系统任务 \$ stop	186
7.8.6	系统任务 \$ readmemb 和 \$ readmemh	186
7.8.7	系统任务 \$ random	188
7.9	编译预处理	189
7.9.1	宏定义`define	189
7.9.2	文件包含处理`include	191
7.9.3	时间尺度`timescale	193
7.9.4	条件编译命令`ifdef、`else 和`endif	195
7.10	小结	196
第 8 章 Quartus II 的使用方法 /197		
8.1	Quartus II 介绍	197
8.2	Quartus II 安装	199
8.2.1	Quartus II 安装准备	199
8.2.2	Quartus II 软件安装	199
8.3	Quartus II 设计示例	203
附录 A 部分 74 系列芯片资料及实验箱器件布局图 /220		
图索引 /233		
表索引 /237		

1.1 TEC-8 实验系统的用途

TEC-8 计算机硬件综合实验系统(以下简称 TEC-8 实验系统)用于“数字逻辑与数字系统”和“计算机组成原理”的实验教学,也可用于数字系统的研究开发,为提高学生的动手能力、培养学生的创新精神提供了一个良好的平台。

1.2 TEC-8 实验系统技术特点

TEC-8 实验系统具有以下技术特点:

(1) 模型计算机采用 8 位字长,简单而实用,有利于学生掌握模型计算机整机的工作原理。通过 8 位数据开关用手动方式输入二进制测试程序,有利于学生从最底层开始了解计算机的工作原理。

(2) 指令系统采用 4 位操作码,可容纳 16 条指令。已实现加、减、与、加 1、存数、取数、条件转移、无条件转移、输出、中断返回、开中断、关中断和停机等 14 条指令,指令功能非常典型。

(3) 采用双端口存储器作为主存,实现数据总线和指令总线双总线体制,实现指令流水功能,体现出现代 CPU 设计思想。

(4) 控制器采用微程序控制器和硬连线控制器两种类型,体现了当代计算机控制器技术的完备性。

(5) 微程序控制器和硬连线控制器之间的转换采用独创的一次全切换方式,切换不用断开电源,切换简单、安全可靠。

(6) 控制存储器中的微代码可用 PC 下载,省去了 E²PROM 器件的专用编辑器和对器件的插拔。

(7) 运算器中 ALU 采用 2 片 74181 实现,4 个 8 位寄存器组用一片 EPM7064 实现,设计新颖。

(8) 一条机器指令的时序采用不定长机器周期方式,符合现代计算机设计思想。

(9) 通用区提供了若干双列直插的器件插座,用于“数字逻辑和数字系统”课程的基本实验。

(10) 一片在系统可编程(ISP)器件 Altera EPM7128S CPLD 既可作为硬连线控制器使用,又可用于“数字逻辑与数字系统”课程的大型设计实验。为了安排大型设计实验,提

供了用发光二极管代表的按东、西、南、北方向安排的 12 个交通灯、6 个数码管、一个喇叭和一个 VGA 接口。

1.3 TEC-8 实验系统组成

TEC-8 实验系统由下列部分构成。

1. 电源

电源安装在实验箱的下部,输出+5V,最大电流为 3A。220V 交流电源开关安装在实验箱的右侧。220V 交流电源插座安装在实验箱的背面。实验台上有一个+5V 电源指示灯。

2. 实验台

实验台安装在实验箱的上部,由一块印制电路板构成。TEC-8 模型计算机安装在这块印制电路板上。学生在实验台上进行实验。

3. 下载电缆

下载电缆用于将新设计的硬连线控制器或者其他电路下载到 Altera EPM7128S CPLD 器件中。下载前必须将下载电缆的一端和 PC 连接,另一端和实验台上的下载插座(J7)连接。

4. 通信线

通信线用于在 PC 上在线修改控制存储器中的微代码。TEC-8 实验系统使用一片 89S52 单片机将新设计的微程序写入 E²PROM。通信线一端接实验台上的 COM 口(RS232,J3),另一端直接连 PC 的 COM 口,或通过 USB 转 COM 接头接 PC 的 USB 口。

1.4 逻辑测试笔

在数字电路实验中,对信号的测量是一个重要问题。常用的测试工具有示波器、万用表和逻辑测试笔。示波器的好处是直观、准确,用波形显示信号的状态,常用于对连续的周期波形进行测量,数字示波器对非周期信号的测量也很有效,缺点是价格较高。万用表价格便宜,使用方便,对信号电压能进行精确测量,缺点是不能测量脉冲信号。逻辑测试笔常用于测量信号的电平,判断一个较窄的脉冲是否发生以及发生了几个脉冲,缺点是无法对信号的电压作精确测量。数字电路实验中,关心的不是信号的具体电压而是信号的电平,逻辑测试笔作为一种方便、直观的测试工具,得到了广泛应用。TEC-8 实验台上许多信号都连接发光二极管作为指示灯,指示信号的电平,同时配备了逻辑测试笔。TEC-8 实验系统上配置的逻辑测试笔在测试信号的电平时,红灯亮表示高电平,绿灯亮表示低电平,红灯和绿灯都不亮表示高阻态。在测试脉冲个数时,首先按一次 Reset 按钮,使 2 个黄灯 D1、D0 灭,处于测试初始状态。TEC-8 实验台上的逻辑测试笔最多能够测试 3 个连续脉冲。测试信号的状态显示如表 1.1 所示。

表 1.1 指示灯对应的信号状态

电平指示			脉冲计数		
红灯	绿灯	测试结果	D1(黄灯)	D0(黄灯)	测试结果
0	0	高阻态	0	0	没有脉冲
1	0	高电平	0	1	1个脉冲
0	1	低电平	1	0	2个脉冲
			1	1	3个脉冲

数字电路的测试大体上分为静态测试和动态测试两部分。静态测试指的是给定数字电路若干静态输入值,测量输出是否正确。在静态测试基础上,给数字电路输入端加脉冲信号,用示波器或者逻辑测试笔测试数字电路输出是否正确。一般地,时序电路应当进行动态测试。

1.5 TEC-8 实验系统结构和操作

1.5.1 模型计算机时序信号

TEC-8 模型计算机主时钟 MF 的频率为 1MHz,执行一条微指令需要 3 个节拍脉冲 T1、T2、T3。TEC-8 模型计算机时序采用不定长机器周期,绝大多数指令采用 2 个机器周期 W1、W2,少数指令采用一个机器周期 W1 或者 3 个机器周期 W1、W2、W3。

图 1.1 是 TEC-8 模型计算机 3 个机器周期的时序图。

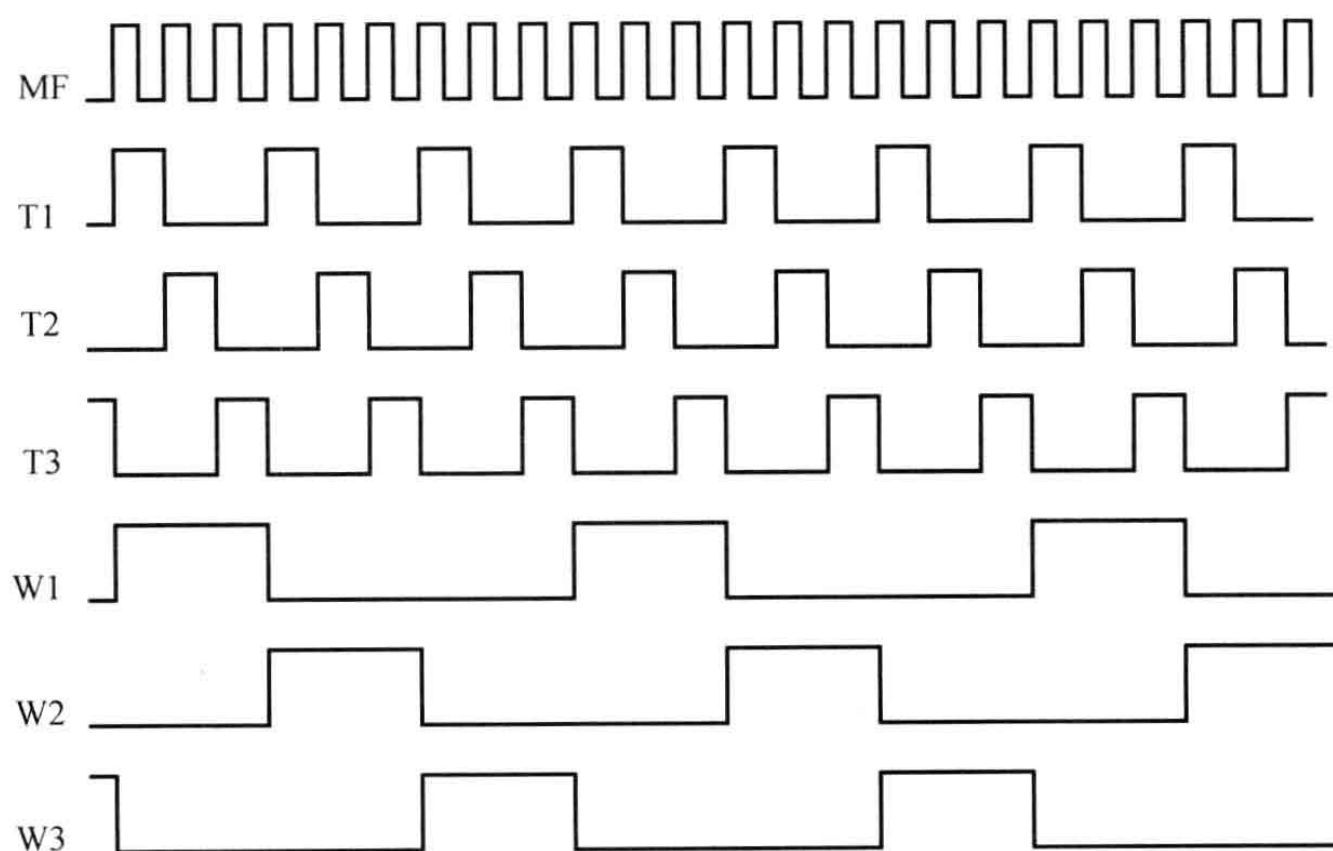


图 1.1 TEC-8 模型计算机时序图

1.5.2 模型计算机组成

图 1.2 是 TEC-8 模型计算机的电路框图。下面介绍其主要组成模块。

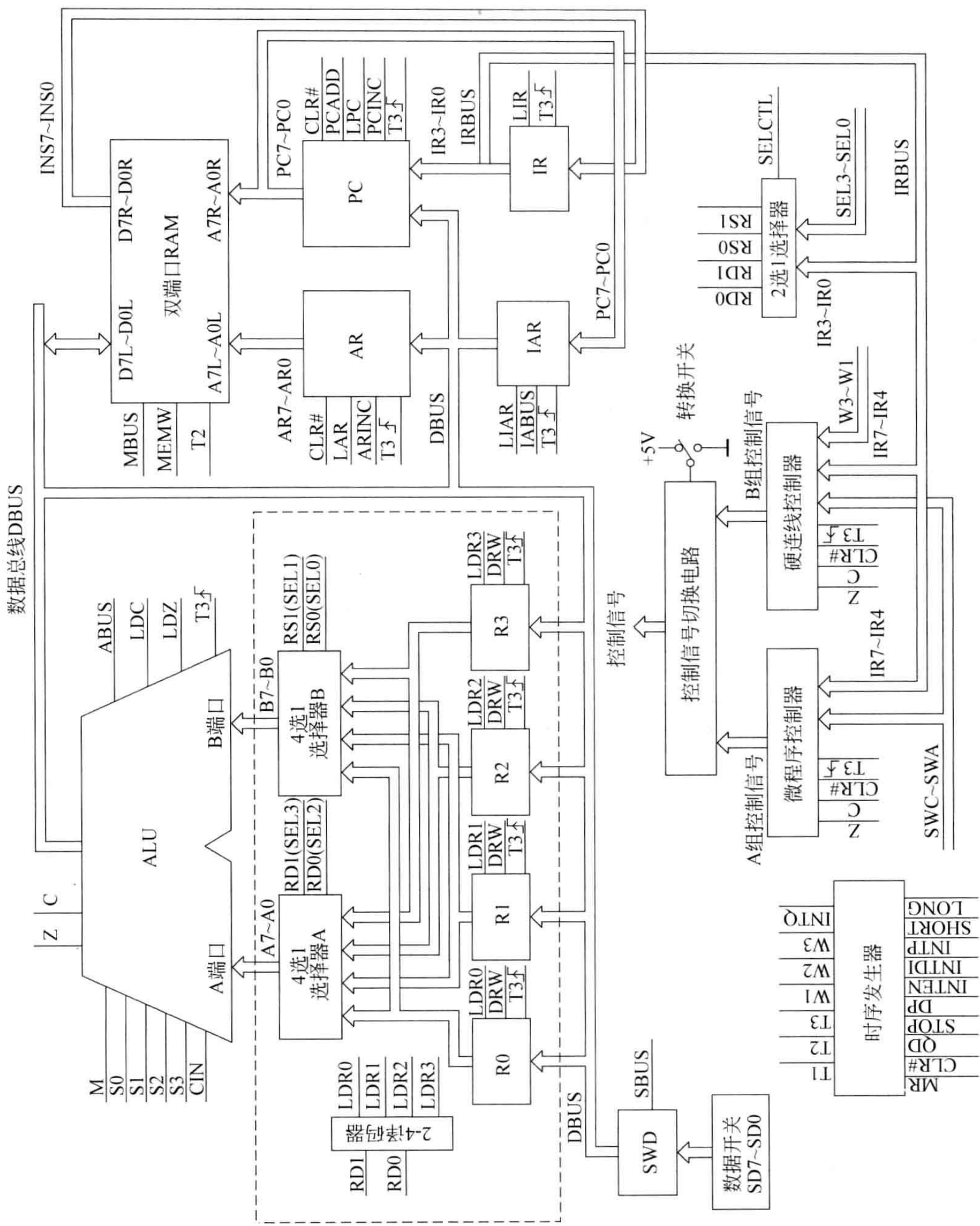


图 1.2 TEC-8 模型计算机电路框图

1. 时序发生器

时序发生器由 2 片 GAL22V10(U70、U71)组成,产生节拍脉冲 T1、T2、T3,节拍电位 W1、W2、W3,以及中断请求信号 ITNQ。主时钟 MF 采用石英晶体振荡器产生的 1MHz 时钟信号。T1、T2、T3 的脉宽为 $1\mu\text{s}$ 。一个机器周期包含一组 T1、T2、T3。

2. 算术逻辑单元(ALU)

算术逻辑单元由 2 片 74181(U41、U42)加 1 片 7474、1 片 74244、1 片 74245 和 1 片 7430 组成,用于进行算术逻辑运算。74181 是一个 4 位的算术逻辑器件,2 个 74181 级联构成一个 8 位的算术逻辑单元。在 TEC-8 模型计算机中,算术逻辑单元对 A 端口的 8 位数和 B 端口的 8 位数进行加、减、与、或和数据传送 5 种运算,产生 8 位数据结果、进位标志 C 和结果为 0 标志 Z。当信号 ABUS 为 1 时,将运算的数据结果送数据总线 DBUS。

3. 双端口寄存器组

双端口寄存器组由 Altera 公司的 1 片可编程器件 EPM7064S 组成,向 ALU 提供两个运算操作数 A 和 B,保存运算结果。EPM7064S 中包含 4 个 8 位寄存器 R0~R3、4 选 1 选择器 A、4 选 1 选择器 B 和 2-4 译码器。在图 1.2 中,用虚线围起来的部分全部放在一个 EPM7064S 中。4 个寄存器通过 4 选 1 选择器 A(受 RD1 和 RD0 控制)向 ALU 的 A 端口提供 A 操作数,通过 4 选 1 选择器 B(受 RS1 和 RS0 控制)向 ALU 的 B 端口提供 B 操作数,2-4 译码器(受 RD1、RD0 控制)产生信号 LDR0、LDR1、LDR2 和 LDR3,选择保存运算数据结果的寄存器。

4. 数据开关 SD7~SD0

8 位数据开关 SD7~SD0 是双位开关,拨到朝上位置时表示“1”,拨到朝下位置时表示“0”。用于编制程序并把程序放入存储器,设置寄存器 R3~R0 的值。通过拨动数据开关 SD7~SD0 得到的程序或者数据通过 SWD 送往数据总线 DBUS。SWD 是 1 片 74244。

5. 双端口 RAM

双端口 RAM 由 1 片 IDT7132 及少许附加电路组成,存放程序和数据。双端口 RAM 是一种 2 个端口可同时进行读、写的存储器,2 个端口各有独立的存储器地址、数据总线和读、写控制信号。在 TEC-8 中,双端口存储器的左端口是一个真正的读、写端口,用于程序的初始装入操作,从存储器中取数到数据总线 DBUS,将数据总线 DBUS 上的数写入存储器;右端口设置成只读方式,从右端口读出的指令 INS7~INS0 被送往指令寄存器 IR。

6. 程序计数器(PC)、地址寄存器(AR)和中断地址寄存器(IAR)

程序计数器由 2 片 GAL22V10 和 1 片 74244 组成,向双端口 RAM 的左端口提供存储器地址 PC7~PC0,程序计数器具有 PC 复位功能、从数据总线 DBUS 上装入初始 PC 功能、PC 加 1 功能、PC 和转移偏量相加功能。

地址寄存器由 1 片 GAL22V10 组成,向双端口 RAM 的左端口提供存储器地址 AR7~AR0。它具有从数据总线 DBUS 上装入初始 AR 功能和 AR 加 1 功能。

中断地址寄存器是 1 片 74374,它保存中断时的程序地址 PC。

7. 指令寄存器(IR)

指令寄存器是1片74273,用于保存从双端口RAM中读出的指令。它的输出IR7~IR4送往硬连线控制器和微程序控制器,IR3~IR0送往2选1选择器。

8. 微程序控制器

微程序控制器产生TEC-8模型计算机所需的各种控制信号。它由5片HN58C65、1片74174、3片7432和2片7408组成。5片HN58C65组成控制存储器,存放微程序代码;1片74174是微地址寄存器;3片7432和2片7408组成微地址转移逻辑。

9. 硬连线控制器

硬连线控制器由1片可编程器件Altera EPM7128S CPLD组成,产生TEC-8模型计算机所需的各种控制信号。

10. 控制信号切换器

控制信号切换器由7片74244和1个转换开关SW9组成。拨动一次转换开关,就能够实现一次控制信号的切换。当转换开关拨到朝上位置时,TEC-8模型计算机使用硬连线控制器产生的控制信号;当转换开关拨到朝下位置时,TEC-8模型计算机使用微程序控制器产生的控制信号。

11. 2选1选择器

2选1选择器由1片74244组成,受信号SELCTL控制,用于在指令中的操作数IR3~IR0和控制信号SEL3~SEL0之间进行选择,产生目的寄存器编码RD1和RD0,产生源寄存器编码RS1和RS0:SELCTL为1时,执行控制台操作,由控制信号SEL3~SEL0控制产生源/目的寄存器编码;为0时,由操作数IR3~IR0控制产生源/目的寄存器编码。

1.6 模型计算机指令系统

TEC-8模型计算机是8位机,字长是8位。指令使用4位操作码,最多容纳16条指令,已实现加法、减法、逻辑与、加1、存数、取数、Z条件转移、C条件转移、无条件转移、输出、中断返回、开中断、关中断和停机14条指令。指令系统如表1.2所示。

表 1.2 TEC-8 模型计算机指令系统

名称	助记符	功能	指令格式			
			IR7~IR4	IR3	IR2	IR1 IR0
加法	ADD Rd, Rs	$Rd \leftarrow Rd + Rs$	0001	Rd	Rs	
减法	SUB Rd, Rs	$Rd \leftarrow Rd - Rs$	0010	Rd	Rs	
逻辑与	AND Rd, Rs	$Rd \leftarrow Rd \text{ AND } Rs$	0011	Rd	Rs	
加1	INC Rd	$Rd \leftarrow Rd + 1$	0100	Rd	XX	
取数	LD Rd, [Rs]	$Rd \leftarrow [Rs]$	0101	Rd	Rs	
存数	ST Rs, [Rd]	$Rs \rightarrow [Rd]$	0110	Rd	Rs	

续表

名称	助记符	功能	指令格式		
			IR7~IR4	IR3 IR2	IR1 IR0
C 条件转移	JC offset	若 $C=1$, 则 $PC \leftarrow @ + \text{offset}$	0111	offset	
Z 条件转移	JZ offset	若 $Z=1$, 则 $PC \leftarrow @ + \text{offset}$	1000	offset	
无条件转移	JMP Rd	$PC \leftarrow Rd$	1001	Rd	XX
输出	OUT Rs	$DBUS \leftarrow Rs$	1010	XX	Rs
中断返回	IRET	返回断点	1011	XX	XX
关中断	DI	禁止中断	1100	XX	XX
开中断	EI	允许中断	1101	XX	XX
停机	STP	暂停运行	1110	XX	XX

表 1.2 中, XX 代表任意值。Rs 代表源寄存器号, Rd 代表目的寄存器号。在条件转移指令中, @ 代表当前 PC 的值, offset 是一个 4 位的有符号数(补码表示), 第 3 位是符号位, 0 代表正数, 1 代表负数。注意: @ 不是当前指令的 PC 值, 而是当前指令的 PC 值加 1。

指令系统中, 指令操作码 0000B 没有对应的指令, 实际上指令操作码 0000B 对应着一条 NOP 指令, 即什么也不做的指令。当复位信号为 0 时, 对指令寄存器 IR 复位, 使 IR 的值为 00000000B, 对应一条 NOP 指令。这样设计的目的是适应指令流水的初始状态要求。

1.7 指示灯、按钮和开关

为了在实验过程中观察各种数据, TEC-8 实验系统设置了大量的指示灯。

1. 与运算器有关的指示灯

- D7~D0 数据总线指示灯。
- A7~A0 运算器 A 端口指示灯。
- B7~B0 运算器 B 端口指示灯。
- C 进位信号指示灯。
- Z 结果为 0 信号指示灯。

2. 与存储器有关的指示灯

- PC7~PC0 程序计数器指示灯。
- AR7~AR0 地址指示灯。
- IR7~IR0 指令寄存器指示灯。
- INS7~INS0 双端口存储器右端口数据指示灯。

3. 与微程序控制器有关的指示灯

- $\mu A5 \sim \mu A0$ 微地址指示灯, 指示当前的微地址。

$N_{\mu A5} \sim N_{\mu A0}$ 后继微地址指示灯,指示当前微指令的默认后继微地址。

$P4 \sim P0$ 判别位指示灯,指示形成后继微地址需判别的条件。

上述指示灯仅在使用微程序控制器时有效;在使用硬连线控制器时,微地址指示灯 $\mu A5 \sim \mu A0$ 、后继微地址指示灯 $N_{\mu A4} \sim N_{\mu A0}$ 和判别位指示灯 $P4 \sim P0$ 没有实际意义。

4. 节拍脉冲信号和节拍电位信号指示灯

按下启动按钮 QD 后,至少产生一组节拍脉冲 T1、T2 和 T3,无法用指示灯显示 T1、T2 和 T3 的状态,因此设置了 T1、T2 和 T3 观测插孔,使用 TEC-8 实验台上提供的逻辑测试笔能够观测 T1、T2 和 T3 是否产生。

硬连线控制器产生的节拍电位信号 W1、W2 和 W3 有对应的指示灯。

5. 其他指示灯

控制台操作指示灯 当它亮时,表明进行控制台操作;当它不亮时,表明运行测试程序。

硬连线控制器指示灯 当它亮时,表明使用硬连线控制器;当它不亮时,表明使用微程序控制器。

+5V 指示灯 指示+5V 电源的状态。

TEC-8 实验平台上有下列按钮。

1. 启动按钮 QD

按一次启动按钮 QD,则产生 2 个脉冲 QD 和 QD#。QD 为正脉冲,QD# 为负脉冲,脉冲的宽度与按下 QD 按钮的时间相同。正脉冲 QD 启动节拍脉冲信号 T1、T2 和 T3。

2. 复位按钮 CLR

按一次复位按钮 CLR,则产生 2 个脉冲 CLR 和 CLR#。CLR 为正脉冲,CLR# 为负脉冲,脉冲的宽度与按下 CLR 按钮的时间相同。负脉冲 CLR# 使 TEC-8 模型计算机复位,处于初始状态。

3. 中断按钮 PULSE

按一次中断按钮 PULSE,则产生 2 个脉冲 PULSE 和 PULSE#。PULSE 为正脉冲,PULSE# 为负脉冲,脉冲的宽度与按下 PULSE 按钮的时间相同。正脉冲 PULSE 向 TEC-8 模型计算机发出中断请求。

TEC-8 实验平台上有下列开关。

1. 数据开关 SD7~SD0

这 8 个双位开关用于向寄存器中写入数据、向存储器中写入程序或者用于设置存储器初始地址。当开关拨到朝上位置时为 1,拨到朝下位置时为 0。

2. 电平开关 S15~S0

这 16 个双位开关用于在实验时设置信号的电平。每个开关上方都有对应的接插孔,供接线使用。开关拨到朝上位置时为 1,拨到朝下位置时为 0。

3. 单微指令开关 DP

单微指令开关控制节拍脉冲信号 T1、T2 和 T3 的数目。当单微指令开关 DP 朝上时,处于单微指令运行方式,每按一次 QD 按钮,只产生一组 T1、T2 和 T3;当单微指令开关 DP 朝下时,处于连续运行方式,每按一次 QD 按钮,开始连续产生 T1、T2 和 T3,直到