



普通高等教育“十一五”国家级规划教材

计算机技术基础 (第2版)

郝兴伟 主编

殷晓峰 张鸿烈 李 明 杨占敏 焦文江 李云峰 编



高等教育出版社
HIGHER EDUCATION PRESS

普通高等教育“十一五”国家级规划教材

计算机技术基础

Jisuanji Jishu Jichu

(第2版)

郝兴伟 主编

殷晓峰 张鸿烈 李 明 杨占敏 焦文江 李云峰 编



高等教育出版社·北京
HIGHER EDUCATION PRESS BEIJING

内容提要

本书是为高等学校非计算机专业高年级学生开设的计算机技术课程编写的综合性教材。本书凝练了计算机学科中的基础性、原理性和技术性内容,目的是建立一个计算机学科的基础知识框架,为实现计算机应用和进行专业融合奠定基础。全书共分为7章,分别是:计算机的组成与工作原理、计算机操作系统、数据结构与算法、面向对象程序设计与软件开发、数据库技术及应用、软件工程、计算机网络与信息安全。

本书采用模块化方法进行组织,各个知识模块相对独立,各个学校可根据学科需要、学生情况选择相应的模块进行讲解。作为综合性教材,本书基本上涵盖了计算机学科的主要基础知识,因此可以作为非计算机专业学生学习计算机知识的教材,也可用于考查学生对计算机基础知识的掌握情况。

图书在版编目(CIP)数据

计算机技术基础 / 郝兴伟主编 ; 殷晓峰等编. -- 2
版. -- 北京 : 高等教育出版社, 2011.6
ISBN 978-7-04-033171-4

I. ①计… II. ①郝… ②殷… III. ①电子计算机—
高等学校—教材 IV. ①TP3

中国版本图书馆CIP数据核字(2011)第257032号

策划编辑 刘 茜	责任编辑 张 龙	封面设计 王 洋	版式设计 余 杨
责任校对 刁丽丽	责任印制 朱学忠		

出版发行 高等教育出版社	网 址 http://www.hep.edu.cn
社 址 北京市西城区德外大街4号	http://www.hep.com.cn
邮政编码 100120	网上订购 http://www.landracom.com
印 刷 保定市中国画美凯印刷有限公司	http://www.landracom.com.cn
开 本 787mm×1092mm 1/16	
印 张 23	版 次 2003 年 6 月第 1 版
字 数 570 千字	2011 年 6 月第 2 版
购书热线 010-58581118	印 次 2011 年 6 月第 1 次印刷
咨询电话 400-810-0598	定 价 31.20 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换
版权所有 侵权必究
物 料 号 33171-00

前言

今天,计算机技术和其他学科的融合已经越来越密切、越来越深入。在高等学校的人才培养中,有关计算机技术内容的课程已经成为许多理工类专业学生的专业基础课或公共基础课。但是,由于计算机技术的发展很快,涉及的内容很多,加之教学课时有限,这给课程内容的选取和课程教学增加了一定的难度。

对于计算机基础教学,教育部高教司于1997年发布了《加强非计算机专业计算机基础教学工作的几点意见》(即155号文件),提出了计算机基础教学3个层次的教学体系,即计算机文化基础、计算机技术基础和计算机应用基础。2009年,为适应新形势的发展,教育部高教司发布了《高等学校计算机基础教学发展战略研究报告暨计算机基础课程教学基本要求》(简称“白皮书”),明确地提出了计算机基础教学的“1+X”课程设置和“4个领域×3个层次”的计算机基础教学内容知识结构。

针对上述情况,根据“培养学生的计算机应用能力和学习能力相融合的教学理念”,我们希望在“4个领域×3个层次”的知识框架下,根据计算机基础教学的分类、分层次教学需要,将在长期的计算机发展和应用中凝练的,与时间、软硬件关联度较小的,计算机基础教学知识体系中有关计算机学科的基础性、原理性和技术性内容组织成一门综合性的课程“计算机技术基础”。

全书分为7章,主要内容如下。

第1章为计算机的组成与工作原理。介绍计算机的基本硬件组成、指令系统及计算机的基本工作原理。

第2章为计算机操作系统。介绍计算机操作系统的基本概念、主要功能以及涉及的操作系统基本理论,并对目前主流的操作系统 Windows、UNIX 和 Linux 的体系结构进行介绍。

第3章为数据结构与算法。讲解程序、算法、数据结构的主要概念及关系,并用 C/C++ 语言对数据结构中的经典算法进行描述。

第4章为面向对象程序设计与软件开发。介绍面向对象的思维方式、面向对象技术给软件开发所带来的系统可扩展性、低耦合性、更高层次的软件重用性的重要价值和优势。然后以 C++ 语言为例讲解面向对象程序设计的主要概念,并以 Visual C++ 作为开发环境讲解软件开发的方法。

第5章为数据库技术及应用。介绍数据库理论中的基本概念,数据库系统的组成以及数据库管理系统等概念,并对在数据库技术中普遍应用的 SQL 语言及相关的数据库管理系统进行介绍。

第6章为软件工程。介绍软件工程的基本概念和主要方法。分别对可行性研究、需求分析、系统设计、软件编码、软件测试、系统维护等软件开发阶段中涉及的概念进行讲解。

第7章为计算机网络与信息安全。介绍计算机网络的基本概念和基础理论,网络硬件和网络设备等的基本组成、功能和原理。讲解互联网的构成、各种网络服务,以及网络安全性威胁、

数据加密技术等网络信息安全技术。

本书第1章由殷晓峰编写,第2章由张鸿烈编写,第3、4、5、7章由郝兴伟编写,第6章由李明编写,此外,参与本书编写的还有杨占敏、焦文江、李云峰等,最后由郝兴伟负责全书的统稿。该书为普通高等教育“十一五”国家级规划教材,并得到教育部质量工程项目“计算机基础教学核心课程实施方案研究”的支持。

本书在写作过程中得到国内许多同行专家的良好建议,对他们的帮助深表谢意。由于时间紧促,不足之处在所难免,敬请同行教师和广大同学提出宝贵意见,以便我们在以后的版本中进行改进。

本书配备了完整的教学课件和案例源代码,如果需要可登录课程网站下载,课程网站网址为 <http://gsl.sdu.edu.cn/>,也可给作者发送 E-mail,邮箱地址为: hwx@sdu.edu.cn。

编 者

2011 年 11 月

目录

第1章 计算机的组成与工作原理 ... 1

1.1 计算机的硬件组成 1

1.1.1 中央处理器的功能及组成 1

1.1.2 存储器及其接口 7

1.1.3 输入输出系统 10

1.1.4 外围设备 12

1.1.5 计算机的性能指标 13

1.2 计算机指令系统 14

1.2.1 指令的分类 14

1.2.2 指令的格式 16

1.2.3 指令的寻址方式 18

1.3 计算机硬件技术及其发展 23

1.3.1 计算机系统结构的发展 23

1.3.2 MMX 技术 25

1.3.3 SSE 指令集 27

1.3.4 超线程技术 28

1.3.5 单片多微处理器 29

1.3.6 并行超级计算机 29

1.3.7 多核体系结构 31

1.3.8 网格计算 31

1.3.9 云计算 33

1.4 新型计算机 35

习题一 38

第2章 计算机操作系统 40

2.1 操作系统的概念与功能 41

2.1.1 用户和计算机硬件的接口 41

2.1.2 计算机系统的资源管理器 42

2.2 操作系统的发展 43

2.2.1 串行处理 43

2.2.2 简单批处理系统 43

2.2.3 多道程序批处理系统 44

2.2.4 分时系统 45

2.2.5 现代操作系统 46

2.3 进程管理 47

2.3.1 进程的概念 47

2.3.2 进程状态及其转换 48

2.3.3 进程控制 50

2.3.4 进程调度 50

2.3.5 进程同步 51

2.3.6 进程通信 53

2.3.7 死锁 53

2.4 存储器管理 55

2.4.1 存储器管理的任务和功能 55

2.4.2 分区分配存储管理 55

2.4.3 分页存储管理 56

2.4.4 分段存储管理 57

2.4.5 段页式存储管理 58

2.4.6 请求式存储管理和虚拟存储 59

2.5 文件与外存管理 61

2.5.1 文件系统及其功能 61

2.5.2 外存分配方式 62

2.5.3 文件存储空间管理 62

2.6 设备管理 64

2.6.1 设备的类型 64

2.6.2 设备与控制器之间的接口 65

2.6.3 设备分配 65

2.6.4 设备分配算法 65

2.6.5 设备独立性 66

2.6.6 逻辑设备名到物理设备名的映射 66

2.7 典型的操作系统 67

2.7.1 Windows 操作系统 67

2.7.2 UNIX 操作系统 71

2.7.3 Linux 操作系统 73

习题二 76

第3章 数据结构与算法 78

3.1 问题求解与计算机软件 79

3.1.1 计算机求解问题概念模型	79	3.8 排序	147
3.1.2 计算机软件与程序设计	79	3.8.1 基本概念	147
3.2 C/C++ 程序设计语言基础	81	3.8.2 插入排序	148
3.2.1 C 语言程序结构	81	3.8.3 交换排序	149
3.2.2 C 语言基本符号	82	3.8.4 选择排序	152
3.2.3 数据与简单数据类型	83	3.8.5 归并排序	153
3.2.4 运算符、表达式、赋值运算和赋值 表达式	86	3.8.6 基数排序	154
3.2.5 赋值语句和输入输出	88	习题三	156
3.2.6 分支语句	89	第4章 面向对象程序设计与软件 开发	161
3.2.7 循环控制语句	91	4.1 面向对象的思维方式	161
3.2.8 构造数据类型与类型定义	94	4.2 面向对象程序设计语言	162
3.2.9 函数	99	4.2.1 从 C 到 C++	162
3.2.10 文件操作	103	4.2.2 Java 技术	169
3.3 数据结构与算法的基本概念	106	4.2.3 C++ 和 Java	172
3.3.1 数据与数据结构的概念	106	4.3 类与对象	172
3.3.2 数据的逻辑结构	106	4.3.1 类的定义	173
3.3.3 数据的存储结构	107	4.3.2 创建对象	175
3.3.4 算法与算法分析	107	4.3.3 代码质量和 const 修饰符	176
3.3.5 算法设计	111	4.3.4 静态成员	177
3.4 线性结构	112	4.3.5 友元	178
3.4.1 线性表	112	4.3.6 构造函数和析构函数	178
3.4.2 栈	117	4.3.7 输入输出流对象	180
3.4.3 队列	117	4.4 类的继承性与派生类	182
3.5 树	118	4.4.1 公有和私有派生类	182
3.5.1 树的概念	118	4.4.2 多重继承	184
3.5.2 树的存储结构	119	4.4.3 抽象基类	188
3.5.3 二叉树	122	4.4.4 派生类构造函数和析构函数 调用规则	188
3.5.4 常用操作及算法	125	4.5 多态性和虚函数	190
3.6 图	126	4.5.1 多态性	190
3.6.1 图的概念	126	4.5.2 虚函数	191
3.6.2 图的存储	130	4.6 C++ 程序设计综合举例	196
3.6.3 图的遍历	134	4.6.1 类的设计与应用综合举例	196
3.6.4 图的应用	136	4.6.2 继承与派生综合举例	198
3.7 查找	139	4.7 可视化编程	201
3.7.1 基本概念	139	4.7.1 Visual C++ 开发环境	201
3.7.2 顺序查找	139	4.7.2 消息驱动的程序框架	205
3.7.3 折半查找	141	4.7.3 MFC 基础类库	208
3.7.4 二叉排序树和平衡二叉树	143		
3.7.5 B ⁺ 树和 B ⁺ 树	144		
3.7.6 散列法	146		

4.7.4 MFC Windows 程序的创建及 消息机制	210	6.1.3 软件生命周期	266
4.7.5 可视化编程示例	215	6.1.4 软件过程模型	266
习题四	220	6.1.5 面向对象开发模型	269
第 5 章 数据库技术及应用	224	6.1.6 软件项目管理概述	270
5.1 数据库基础知识	224	6.2 可行性研究	271
5.1.1 数据库技术的产生与发展	224	6.2.1 可行性研究的任务	272
5.1.2 数据库系统的组成	226	6.2.2 可行性研究的过程	272
5.1.3 数据库的体系结构与数据 独立性	227	6.2.3 成本/效益分析	272
5.1.4 数据模型	228	6.3 需求分析	274
5.1.5 数据库管理系统	229	6.3.1 需求分析的任务	274
5.2 关系型数据库	230	6.3.2 需求分析的方法	275
5.2.1 关系数据模型的基本概念	230	6.3.3 结构化分析方法	275
5.2.2 关系模式的规范化设计	232	6.3.4 获取需求的方法	281
5.2.3 函数依赖	233	6.3.5 软件需求规格说明书	281
5.2.4 范式	235	6.4 软件设计	282
5.3 结构化查询语言	238	6.4.1 概要设计	282
5.3.1 SQL 概述	238	6.4.2 详细设计	288
5.3.2 SQL 的数据定义	239	6.5 软件实现	291
5.3.3 SQL 的数据查询	241	6.5.1 软件编码	292
5.3.4 SQL 的数据更新	245	6.5.2 软件测试	294
5.3.5 嵌入式 SQL	247	6.6 软件维护	299
5.4 数据库设计与管理	248	6.6.1 软件维护的种类	299
5.4.1 数据库设计概述	248	6.6.2 软件的可维护性	300
5.4.2 实体联系数据模型	250	6.6.3 软件维护过程	300
5.4.3 E-R 模型转换成关系模型	253	习题六	302
5.4.4 数据库的完整性	254	第 7 章 计算机网络与信息安全	304
5.4.5 并发处理与并发控制	255	7.1 计算机网络基础知识	305
5.5 数据库管理系统及应用	256	7.1.1 计算机网络的概念	305
5.5.1 桌面数据库管理系统	257	7.1.2 计算机网络的功能	306
5.5.2 数据库服务器系统	258	7.1.3 计算机网络的分类	307
5.5.3 存储过程与触发器	260	7.1.4 网络拓扑结构	308
5.5.4 存储过程与嵌入式 SQL 的比较	260	7.2 网络模型与网络协议	311
习题五	262	7.2.1 OSI 参考模型	311
第 6 章 软件工程	264	7.2.2 TCP/IP 模型	313
6.1 软件工程概述	264	7.2.3 网络协议	314
6.1.1 软件工程的目标和内容	265	7.2.4 TCP/IP 协议族	315
6.1.2 软件工程的基本原则	265	7.3 网络硬件和网络设备	322
		7.3.1 网卡	322
		7.3.2 中继器	325
		7.3.3 集线器	325

7.3.4 网桥	326	7.5.3 综合业务数字网	340
7.3.5 交换机	326	7.5.4 帧中继	342
7.3.6 路由器	329	7.6 互联网及其应用	344
7.3.7 调制解调器	330	7.6.1 互联网的发展	344
7.4 局域网技术	330	7.6.2 互联网的构成	346
7.4.1 以太网与 CSMA/CD	330	7.6.3 互联网的应用	348
7.4.2 令牌环技术	334	7.7 网络信息安全	349
7.4.3 FDDI 局域网技术	335	7.7.1 网络安全性面临的威胁	349
7.4.4 无线局域网技术	336	7.7.2 数据加密技术	350
7.4.5 IEEE 局域网标准	336	7.7.3 信息安全措施	353
7.5 广域网技术	337	习题七	354
7.5.1 公共通信基础设施	337	参考文献	357
7.5.2 点对点协议	339		

第1章 计算机的组成与工作原理

本章导读

计算机系统分成硬件和软件两部分,了解计算机系统的硬件组成和简单的工作原理能够加深对计算机的认识,提高计算机的应用水平。计算机组成与工作原理内容的教学具有知识面广、内容多、难度大、更新快等特点,本章将为计算机的硬件组成和简单的工作原理建立一个简洁清晰的知识框架,以便为后面章节的学习打好基础。

本章将以计算机的硬件结构为主线,介绍计算机系统的硬件组成、工作原理、指令系统、计算机的性能指标、计算机主要硬件技术及其发展,尤其是单指令流多数据流(SIMD)、多核技术、集群计算、网格计算、云计算等并行处理技术的快速发展与应用,从而使学生对计算机获得全面的了解。本章最后将对新型计算机系统的发展进行简要介绍。

本章要点

第1节:CPU的功能,CPU的组成,CPU中的主要寄存器,操作控制器及时序产生器,Pentium的主要性能和内部结构,半导体存储器的分类,半导体存储器的主要技术指标,RAM芯片的内部结构,接口的概念和作用,外围设备的分类,计算机的性能指标。

第2节:指令的分类,基本寻址方式,指令格式。

第3节:冯·诺依曼型机器,Flynn分类法,CISC与RISC结构,计算机系统结构的改进,多媒体扩展技术,SSE(单指令多数据扩展)指令集,超线程技术,单片多处理器,并行超级计算机,多核体系结构,网格计算,云计算。

第4节:光计算机,用脑电波控制的计算机,模糊计算机系统,神经计算机,量子计算机,生物计算机,高速超导计算机。

1.1 计算机的硬件组成

1.1.1 中央处理器的功能及组成

计算机的硬件系统主要由运算器、控制器、存储器、输入和输出设备所组成。当人们使用计算机去解决某一个问题时,首先要编写程序并在计算机上运行这一程序,才能达到目的。所谓程序是指一个指令序列,这个序列明确告诉计算机应该执行什么操作,在何处找到操作的数据。一旦把程序装入内存储器,就可由计算机自动完成取指令和执行指令的任务,专门用来完成此项工作的计算机部件称为中央处理器,即CPU(Central Processing Unit)。

1. CPU 的功能

计算机对信息进行处理(或计算)是通过程序的执行而实现的。CPU 负责控制整个程序的执行,它具有以下基本功能。

(1) 程序控制

由于程序是一个指令序列,这些指令的先后顺序不能任意颠倒,必须严格按程序规定的顺序执行。因此,保证机器按一定顺序执行程序是 CPU 的首要任务。

(2) 操作控制

一条指令的功能往往是由若干个操作信号的组合来实现的。因此,CPU 管理并产生每条指令的操作信号,把操作信号送往相应的部件,从而控制这些部件按指令的要求进行操作。

(3) 时间控制

对各种操作实施时间上的控制称为时间控制。因为在计算机中各种指令的操作信号均受到时间的严格控制,另一方面,一条指令的整个执行过程也受到时间的严格控制。只有这样,计算机才能有条不紊地自动工作。

(4) 数据加工

所谓数据加工,就是对数据进行算术运算和逻辑运算处理。完成数据的加工处理是 CPU 的基本任务。因为原始信息只有经过加工处理后才能对人们有用。

2. CPU 的组成

指令的解释执行是由 CPU 完成的。CPU 主要由两部分组成:运算器和控制器。CPU 主要组成部分的逻辑结构如图 1-1 所示。

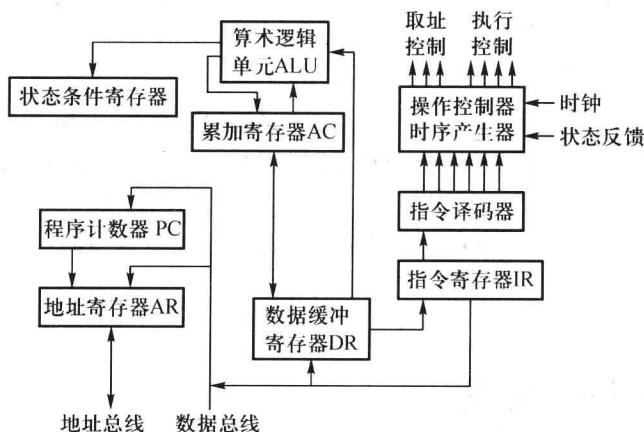


图 1-1 CPU 主要组成部分的逻辑结构

运算器由算术逻辑单元 ALU、累加寄存器 AC、数据缓冲寄存器 DR 和状态条件寄存器组成,它是数据加工处理部件,通过接收控制器的命令而执行相应的操作,即运算器所进行的全部操作都是由控制器发出的控制信号来指挥的,所以它是执行部件。

控制器由程序计数器 PC、指令寄存器 IR、指令译码器、时序产生器和操作控制器组成,它是发布命令的“决策机构”,即指挥和协调整个计算机系统的操作。控制器的主要功能如下。

(1) 取指令

从内存中取出一条指令,并指出下一条指令在内存中的位置。取出的指令被传送到指令寄存器中。

(2) 分析指令

分析指令又称为解释指令、译码指令,用于对取得的指令进行分析,指出要求执行什么操作,并产生相应的操作控制命令。如果参与操作的数据在存储器中,还需要形成操作数地址。

(3) 执行指令

根据分析指令时产生的“操作命令”和操作数地址形成相应的操作控制信号,通过运算器、存储器及输入输出设备的执行,实现每条指令的功能,其中包括对运算结果的处理以及下一条指令地址的形成。然后再取出下一条指令,并分析、执行……如此循环,直到遇到停机指令或外来的干预为止。

以上介绍的指令控制方式(取指、分析、执行)主要是顺序执行方式。目前计算机控制方式还有重叠和流水方式等。此外,程序和数据要输入机器中,运算结果要输出,对机器在运行过程中出现的某些异常情况或请求要进行处理,人与机器之间要进行对话,因此控制器还应该具有以下功能。

(1) 控制程序和数据的输入与结果的输出

根据程序的安排或人工干预,在适当的时候向输入输出设备发出一些相应的命令来完成输入输出功能,这实际上也是通过执行程序来完成的。

(2) 对异常情况和某些请求的处理

当机器出现某些异常情况,如算术运算溢出或数据传送的奇偶校验错等情况时,或者某些外来请求,如磁盘上的成批数据需传送到存储器中或程序员从键盘输入命令等,此时由这些部件或设备发出中断请求,CPU 响应中断请求并进行处理。

3. CPU 中的主要寄存器

各种计算机的 CPU 可能存在一些差异,但是在 CPU 中至少有 6 个主要寄存器(见图 1-1),分别是数据缓冲寄存器 DR、指令寄存器 IR、程序计数器 PC、地址寄存器 AR、累加寄存器 AC、状态条件寄存器。上述这些寄存器常用来暂存少量的信息,一般来说,只能存储一个计算机字。下面详细介绍这些寄存器的功能与结构。

(1) 数据缓冲寄存器

数据缓冲寄存器(DR)用来暂时存放从内存中读出的一条指令或一个数据字;反之当向内存中写入一条指令或一个数据字时,也暂时将它们存放在这里。数据缓冲寄存器的作用如下。

- ① 在 CPU 和内存、外部设备之间充当信息传送中转站。
- ② 缓冲及补偿 CPU 和内存、外围设备之间在操作速度上的差别。
- ③ 在单累加器结构的运算器中数据缓冲寄存器还可兼作操作数寄存器。

(2) 指令寄存器

指令寄存器(IR)是放置将要执行的指令的部件。例如,当执行一条指令时,先把它从内存取到数据缓冲寄存器中,然后再传送到指令寄存器中。指令分为操作码和地址码两部分,由二进制数字组成。为执行任何给定的指令,必须对操作码进行译码,以便指出所要求的操作。紧跟其后的“指令译码器”部件就是负责这项工作的。指令寄存器中操作码字段的输出就是指令

译码器的输入。操作码一经译码后,即可向操作控制器发出具体操作的特定信号。

(3) 程序计数器

为了保证程序能够连续地执行下去,CPU 必须能够通过某些手段来确定下一条指令的地址,这时就要用到程序计数器 PC,所以通常又称为指令计数器。在程序开始执行前,必须将它的起始地址,即程序的第一条指令所在的内存单元地址送入 PC 中,这时,PC 的内容就是要从内存中提取的下一条指令的地址。当执行指令时,CPU 将自动修改 PC 的内容,其内容总是保持为将要提取的下一条指令的地址。由于大多数指令都是按顺序执行的,所以修改的过程通常只是简单的 PC 加 1。

但是,当遇到转移指令时,后继指令的地址必须从指令寄存器中的地址字段取得。在这种情况下,下一条从内存取出的指令将由转移指令来规定,而不是像通常一样按顺序方式来取得。

(4) 地址寄存器

地址寄存器(AR)用来保存当前 CPU 所要访问的内存单元的地址。由于内存和 CPU 之间存在着操作速度上的差异,所以必须使用地址寄存器来保存地址信息,直到内存读写操作完成为止。

显而易见,当 CPU 和内存进行信息交换时,即 CPU 向存储器存取数据或者 CPU 从内存中读出指令时,都要使用地址寄存器和数据缓冲寄存器。同样,如果将外围设备的设备地址按照内存的地址单元那样来看待,那么,当 CPU 和外围设备交换信息时,同样使用地址寄存器和数据缓冲寄存器。

(5) 累加寄存器

累加寄存器(AC)通常简称为累加器。它的功能是:当运算器的算术逻辑运算单元 ALU 执行全部算术和逻辑运算时,为 ALU 提供一工作区。例如,在执行一个加法运算前,先将一个操作数暂时存放在 AC 中,再从内存中取出另一个操作数,然后同 AC 的内容相加,所得结果送回 AC 中,而 AC 中原有的内容随即被破坏。累加寄存器就是用来暂存 ALU 运算的结果信息的。显然,运算器中至少要有一个累加寄存器。

有些计算机的运算器提供了多个累加寄存器,例如有 2 个、4 个、8 个,甚至更多个。当使用多个累加器时,就变成通用寄存器结构,其中任何一个都既可存放源操作数,也可存放结果操作数。在这种情况下,需要在 ALU 的两个输入端加入多路开关或使用三态门,以便选择输入信息源。

(6) 状态条件寄存器

状态条件寄存器用来保存由算术指令和逻辑指令的运行或测试结果建立的各种状态码内容,如运算进位标志(C)、运算结果溢出标志(V)、运算结果为零标志(Z)、运算结果为负标志(N)等。这些标志位通常分别由 1 位触发器保存。

此外,状态条件寄存器还用来保存中断和系统工作状态等信息,以便使 CPU 和系统能及时了解机器及程序运行状态。因此,状态条件寄存器是一个由各种状态标志组合而成的寄存器。

4. 操作控制器及时序产生器

CPU 中的各个主要寄存器分别用来完成一种特定的功能。通常把许多寄存器之间传送信息的通路称为“数据通路”。对信息从什么地方开始,中间经过哪个寄存器或多路开关,最后传

送到哪个寄存器,都要加以控制。在各个寄存器之间建立数据通路的任务是由称为“操作控制器”的部件来完成的。操作控制器的功能就是根据指令操作码和时序信号产生各种操作控制信号,以便正确地建立数据通路,从而实现取指令和执行指令的控制。

由于设计方法不同,可以将操作控制器分为组合逻辑型、存储逻辑型、组合逻辑与存储逻辑结合型3种。第一种称为常规控制器,采用组合逻辑技术来实现;第二种称为微程序控制器,采用存储逻辑来实现;第三种称为“可编程逻辑阵列”控制器,它有 PLA、PAL 和 GAL 共3种实现方式。

CPU 中除了操作控制器外,还必须有时序产生器,因为计算机要高速地进行工作,每一个动作进行的时间应非常精确,不能有任何差错。时序产生器的作用就是对各种操作实施时间上的控制。

以上介绍了中央处理器的有关部件,现在归纳一下,一个典型的 CPU 需要有以下部件。

- ① 6个主要寄存器,保存 CPU 运行时所需要的各类数据信息或运行状态信息。
- ② 算术逻辑单元,对寄存器中的数据进行加工处理。
- ③ 操作控制器和指令译码器,产生各种操作控制信号,以便在各个寄存器之间建立数据通路。
- ④ 时序产生器,用于对各种操作控制信号进行定时,以便进行时间上的约束。

计算机执行指令时,从内存中取出的一条指令经数据缓冲寄存器送往指令寄存器中。指令的操作码被传送到指令译码器中译码,地址码送往地址寄存器。对于转移指令,要将形成的有效转移地址送往程序计数器中,实现程序的转移。操作控制器根据指令译码器对指令操作码的译码,产生实现指令功能所需要的全部动作的控制信号。这些控制信号按照一定的时间顺序发往各个部件,控制各个部件的动作。

5. Pentium 微处理器简介

Pentium 微处理器是 Intel 80386/80486 微处理器系列的下一代产品,它的性能比 Intel 80486 又有较大幅度的提高,但它与 Intel 8086/8088、Intel 386DX、Intel 386SX、Intel 486DX、Intel 486SX 等 CPU 二进制兼容。

(1) Pentium CPU 的内部结构

Pentium CPU 内部结构如图 1-2 所示。

Pentium CPU 有两条流水线,即 U 流水线和 V 流水线,U 和 V 都可执行整数指令,但只有 U 流水线执行浮点指令。在 V 流水线中也可以执行一条异常的 FXCH 指令。因此,Pentium CPU 能够在每个时钟内执行两条整数指令,或在每个时钟内执行一条浮点指令。如果两条浮点指令中有一条为 FXCH 指令,那么在一个时钟内可以执行两条浮点指令。每条流水线都有自己独立的地址生成逻辑部件、算术逻辑部件和数据超高速缓存接口。

Pentium CPU 有两个独立的高速缓存,即一个指令高速缓存和一个数据高速缓存。数据高速缓存有两个端口,分别用于两条流水线。数据高速缓存有一个专用的转换后援缓冲器(TLB),用来将线性地址转换成数据高速缓存所用的物理地址。指令高速缓存、转移目标缓存和预取缓存负责将原始指令送入 Pentium CPU 的执行部件。指令取自指令高速缓存或外部总线。转移地址由转移目标缓存予以记录。指令高速缓存的 TLB 用于将线性地址转换成指令高速缓存所用的物理地址。译码部件将预取的指令译码成 Pentium CPU 可以执行的指令。控制

ROM 部件含有控制 Pentium CPU 体系结构必须执行的运算的顺序的微代码。控制 ROM 部件直接控制两条流水线。

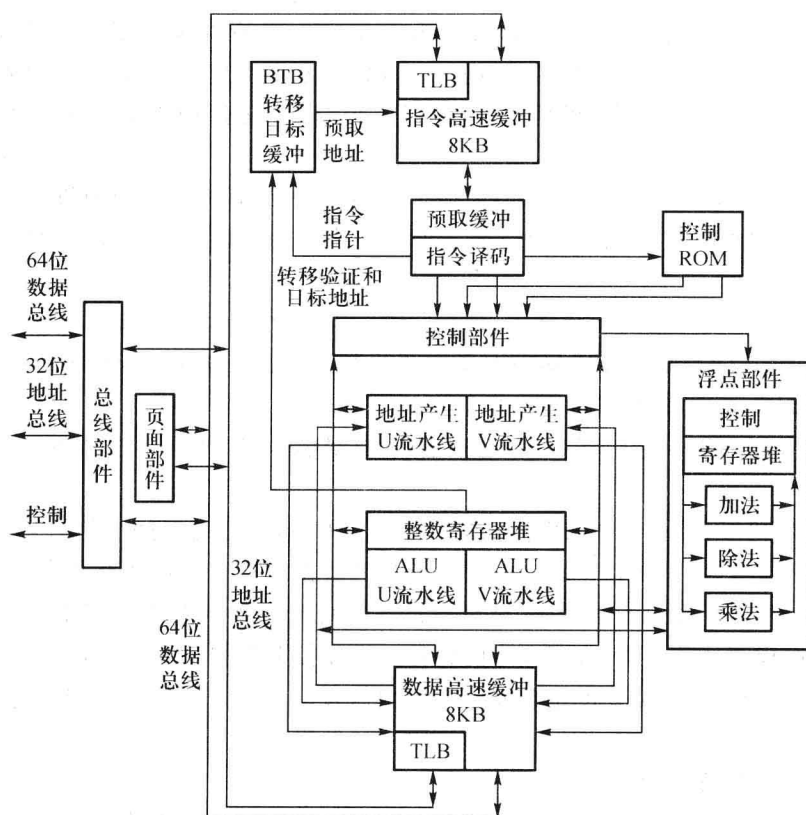


图 1-2 Pentium CPU 内部结构

(2) Pentium 的主要性能

Intel Pentium(P5)是采用线宽为 $0.8\ \mu\text{m}$ 的单芯片超标量微处理器,片内集成有 310 万个晶体管,与 Intel 486 相比有以下重要改进。

- ① 超标量体系结构。
- ② 动态转移预测。
- ③ 流水线浮点部件。
- ④ 较大容量的片上高速缓存(增加 8 KB)。
- ⑤ Pentium CPU 与 Intel 486 CPU 以相同的频率工作时,整数运算速度提高 1 倍,浮点运算速度提高 5 倍。
- ⑥ 两条流水线和浮点运算部件能够独立工作。每条流水线在一个时钟内发送一条常用的指令。这两条流水线在一个时钟内可以发送两条整数指令,或在一个时钟内发送一条浮点指令。
- ⑦ 对浮点运算部件重新进行了改进设计。快速算法可以使诸如 ADD、MUL 和 LOAD 等公

用运算的速度最少提高 3 倍。许多应用程序可以利用指令的高度重叠和流水执行,使性能提高 5 倍或更多。

⑧ Pentium 外部地址总线宽度是 36 位,但一般使用 32 位,故物理地址空间为 4 096 MB (4 GB),虚拟地址空间为 64 TB。

1.1.2 存储器及其接口

1. 半导体存储器的基本知识

存储器是计算机系统中必不可少的组成部分,用来存放计算机系统工作时所用的信息——程序和数据。根据其在计算机系统中的地位可分为内存储器(简称内存)和外存储器(简称外存)。内存储器又称为主存储器(简称主存),外存储器又称为辅助存储器(简称辅存)。内存储器通常由半导体存储器组成,而外存储器的种类较多,通常由磁盘存储器、光盘存储器及磁带存储器等组成。

半导体存储器的特点如下。

① 速度快,存取时间可为纳秒级。

② 集成化,不仅存储单元所占的空间小,而且译码电路和缓冲寄存器以及存储单元都集成在同一芯片中,体积特别小。

③ 非破坏性读出,特别是半导体静态存储器,不仅读操作不会破坏原来的信息,而且不需要再生,这样既缩短了读写周期,又简化了控制操作。

2. 半导体存储器的分类

从器件组成的角度来分类,可以将半导体存储器分为单极型存储器和双极型存储器两种。双极型存储器是用 TTL(Transistor-Transistor Logic,晶体管-晶体管逻辑)电路制成的存储器,其特点是速度快、功耗不大,但集成度较低;单极型存储器是用 MOS(Metal-Oxide-Semiconductor,金属氧化物半导体)电路制成的存储器,其特点是集成度高、功耗低、价格便宜,而且随着半导体集成工艺和技术的长足进展,目前 MOS 存储器的速度已经可以同双极型 TTL 存储器媲美。

从存储器工作特点、作用和制作工艺的角度来看,又可以将存储器分为如下几种。

(1) 随机存取存储器(RAM)

RAM(Random Access Memory)的特点是存储器中的信息能读能写,且对存储器中的任一存储单元进行读写操作所需的时间基本上是一样的,RAM 中的信息在关机后即消失。RAM 又可分为静态 RAM(SRAM)和动态 RAM(DRAM)两种。

① SRAM:SRAM 利用半导体触发器的两个稳定状态表示“1”和“0”,最简单的由 TTL 电路组成的 SRAM 是由两个发射极晶体和两个电阻构成的触发器电路;而由 MOS 管组成的单极型 SRAM 是由 6 个 MOS 管组成的双稳态触发电路。SRAM 的特点是只要电源不撤除,写入 SRAM 的信息就不会消失,不需要刷新电路。同时再读出时不会破坏原存信息,一经写入可多次读出。SRAM 的功耗较大,容量较小,存取速度较快。

② DRAM:DRAM 是利用 MOS 管的栅极对其衬底间的分布电容来保存信息的,以存储电荷的多少,即电容端电压的高低来表示“1”和“0”。DRAM 的每个存储单元所需的 MOS 管较少,可以由 4 管、3 管和单管 MOS 组成,因此 DRAM 的集成度较高、功耗较低。但缺点是保存在 DRAM

中的信息——MOS管栅极分布电容上的电荷会随着电容器的漏电而逐渐消失,信息的保存时间一般为2 ms左右。为了保存 DRAM 中的信息,每隔 1~2 ms 要将其刷新一次,因此采用 DRAM 的计算机必须配置刷新电路。另外,DRAM 的存取速度较慢,容量较大,一般微型计算机系统内存都采用 DRAM。

(2) 只读存储器(ROM)

ROM(Read Only Memory)的特点是用户在使用时只能读出其中的信息,不能修改和写入新的信息,存储单元中的信息由 ROM 制造厂生产时一次性写入,ROM 中的信息在关机后不会消失。这种 ROM 称为掩膜 ROM(Masked ROM)。此外,ROM 还有如下几种类型。

① PROM(Programmable ROM,可编程 ROM):PROM 中的程序和数据是由用户自行写入的,一经写入,就无法更改,是一次性写入的 ROM。

② EPROM(Erasable Programmable ROM,可擦除可编程 ROM):EPROM 可由用户自行写入程序和数据,写入后的内容可由紫外线照射擦除,然后可重新写入新的内容,EPROM 可多次擦除,多次改写。

③ E²PROM(Electrically Erasable Programmable ROM,电可擦除可编程 ROM):可用电信号进行清除和改写的存储器,使用方便,芯片不离开插件板便可擦除或改写其中的数据。又可表示为 EEPROM 或 EAPROM(Electrically Alterable ROM,电可改写的 ROM)。E²PROM 使用方便,但存取速度较慢,价格较贵。

3. 内存存储器的基本结构

计算机系统内存存储器的基本结构如图 1-3 所示,其中显示出了内存存储器与 CPU 的连接和信息在其间流动的概貌。

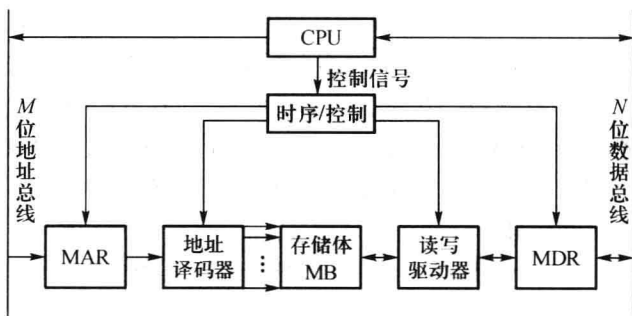


图 1-3 内存存储器的基本结构

在图 1-3 中,MB 为存储体,是存储单元的集合体,内存存储器通过 M 位地址线、 N 位数据线和一些有关控制线同 CPU 交换信息。 M 位地址线用来指出所需访问的存储单元的地址, N 位数据线用来在 CPU 与内存之间传送数据信息,而控制线用来协调和控制 CPU 与内存之间的读写操作。当 CPU 启动一次存储器读操作时,先将地址码由 CPU 通过地址线送入地址寄存器 MAR 中,然后使控制线中的读信号 READ 线有效,MAR 中的地址码经过地址译码后选中该地址对应的存储单元,并通过读写驱动电路,将选中单元的数据送入数据寄存器 MDR 中,然后通过数据总线读入 CPU。