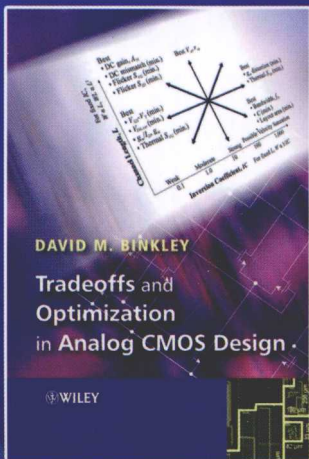


国外电子与通信教材系列

WILEY

模拟CMOS电路设计 折中与优化

Tradeoffs and Optimization
in Analog CMOS Design



[美] David M. Binkley 著

冯军 胡庆生 等译



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

013044987

TN432.02
06

国外电子与通信教材系列

模拟 CMOS 电路设计折中与优化

Tradeoffs and Optimization in Analog CMOS Design

[美] David M. Binkley 著

冯 军 胡庆生 等译



TN432.02
06

电子工业出版社
Publishing House of Electronics Industry



北航

C1651549

内 容 简 介

本书从崭新的视角给出模拟 CMOS 电路设计的折中和优化方法,提出了反型系数的概念,推出采用反型系数、漏极电流和沟道长度作为器件与电路设计的三个选项的设计方法。全书分为两部分,第一部分深入、细致地研究了三个选项对器件、基本电路各种性能的影响;对于诸如速度饱和、垂直电场迁移率减小、漏致势垒降低等短沟道效应以及热噪声、闪烁噪声和失配等高阶效应对器件和电路性能的影响给出较为深入、详细的介绍;在给出由基本物理概念推导得出公式的同时,本书常会给出适合于手工计算的简单表达式,以及设计选项对性能影响的变化趋势,并配以预测或实测的图表。第二部分采用 CMOS 工艺结合典型电路(运算跨导放大器和微功耗,低噪声前置放大器)设计进行实例介绍,给出了各种情况下电路优化设计的结果和相应的分析。其中,值得一提的是本书介绍了一种采用模拟 CMOS 设计、折中和优化电子数据表的设计方法。采用该方法,设计者可以通过调整 MOS 器件的漏极电流、反型系数和沟道长度,对模拟 CMOS 电路进行快速的初始优化,并观察所得到器件和完整电路的性能。这种设计方法在设计之初就为设计者提供了一种设计直觉和今后优化的方向。

本书可以用做已掌握了模拟电路设计的基本概念、部分功能电路的基本拓扑结构,对电路设计有更高要求的高等院校的研究生教材,也可以作为集成电路设计领域高水平技术人员很有价值的参考书。

Tradeoffs and Optimization in Analog CMOS Design, David M. Binkley

ISBN: 978-0-470-03136-0

Copyright © 2008, John Wiley & Sons, Ltd.

All rights reserved. This translation published under license.

AUTHORIZED TRANSLATION OF THE EDITION PUBLISHED BY JOHN WILEY & SONS, LTD.

No part of this book may be reproduced in any form without the written permission of John Wiley & Sons, Ltd.

Copies of this book sold without a Wiley sticker on the cover are unauthorized and illegal.

本书简体中文字版专有翻译出版权由 John Wiley & Sons, Ltd. 授予电子工业出版社。未经许可,不得以任何手段和形式复制或抄袭本书内容。

本书封底贴有 John Wiley & Sons, Ltd. 防伪标签,无标签者不得销售。

版权贸易合同登记号 图字: 01-2009-3033

图书在版编目(CIP)数据

模拟 CMOS 电路设计折中与优化/(美)宾克利(Binkley, D. M.)著;冯军等译.

北京:电子工业出版社,2013.5

书名原文:Tradeoffs and Optimization in Analog CMOS Design

国外电子与通信教材系列

ISBN 978-7-121-20188-2

I. ①模… II. ①宾… ②冯… III. ①CMOS 电路-电路设计-高等学校-教材 IV. ①TN432.02

中国版本图书馆 CIP 数据核字(2013)第 077300 号

策划编辑:马 岚

责任编辑:李秦华

印 刷:三河市鑫金马印装有限公司

装 订:三河市鑫金马印装有限公司

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本:787×1092 1/16 印张:34.5 字数:883.2 千字

印 次:2013 年 5 月第 1 次印刷

定 价:79.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zlt@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

序

2001年7月间,电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师,商量引进国外教材问题。与会同志对出版社提出的计划十分赞同,大家认为,这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。编写、出版一本好的教材,意味着开设了一门好的课程,甚至可能预示着一个崭新学科的诞生。20世纪40年代MIT林肯实验室出版的一套28本雷达丛书,对近代电子学科、特别是对雷达技术的推动作用,就是一个很好的例子。

我国领导部门对教材建设一直非常重视。20世纪80年代,在原教委教材编审委员会的领导下,汇集了高等院校几百位富有教学经验的专家,编写、出版了一大批教材;很多院校还根据学校的特点和需要,陆续编写了大量的讲义和参考书。这些教材对高校的教学工作发挥了极好的作用。近年来,随着教学改革不断深入和科学技术的飞速进步,有的教材内容已比较陈旧、落后,难以适应教学的要求,特别是在电子学和通信技术发展神速、可以讲是日新月异的今天,如何适应这种情况,更是一个必须认真考虑的问题。解决这个问题,除了依靠高校的老师 and 专家撰写新的符合要求的教科书外,引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,是会有好处的。

一年多来,电子工业出版社为此做了很多工作。他们成立了一个“国外电子与通信教材系列”项目组,选派了富有经验的业务骨干负责有关工作,收集了230余种通信教材和参考书的详细资料,调来了100余种原版教材样书,依靠由20余位专家组成的出版委员会,从中精选了40多种,内容丰富,覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面,既可作为通信专业本科生和研究生的教学用书,也可作为有关专业人员的参考材料。此外,这批教材,有的翻译为中文,还有部分教材直接影印出版,以供教师用英语直接授课。希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里,我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度,充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步,对高校教学工作会不断提出新的要求和希望。我想,无论如何,要做好引进国外教材的工作,一定要联系我国的实际。教材和学术专著不同,既要注意科学性、学术性,也要重视可读性,要深入浅出,便于读者自学;引进的教材要适应高校教学改革的需要,针对目前一些教材内容较为陈旧的问题,有目的地引进一些先进的和正在发展中的交叉学科的参考书;要与国内出版的教材相配套,安排好出版英文原版教材和翻译教材的比例。我们努力使这套教材能尽量满足上述要求,希望它们能放在学生们的课桌上,发挥一定的作用。

最后,预祝“国外电子与通信教材系列”项目取得成功,为我国电子与通信教学和通信产业的发展培土施肥。也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题,提出意见和建议,以便再版时更正。



中国工程院院士、清华大学教授
“国外电子与通信教材系列”出版委员会主任

出版说明

进入21世纪以来,我国信息产业在生产和科研方面都大大加快了发展速度,并已成为国民经济发展的支柱产业之一。但是,与世界上其他信息产业发达的国家相比,我国在技术开发、教育培训等方面都还存在着较大的差距。特别是在加入WTO后的今天,我国信息产业面临着国外竞争对手的严峻挑战。

作为我国信息产业的专业科技出版社,我们始终关注着全球电子信息技术的发展方向,始终把引进国外优秀电子与通信信息技术教材和专业书籍放在我们工作的重要位置上。在2000年至2001年间,我社先后从世界著名出版公司引进出版了40余种教材,形成了一套“国外计算机科学教材系列”,在全国高校以及科研部门中受到了欢迎和好评,得到了计算机领域的广大教师与科研工作者的充分肯定。

引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,将有助于我国信息产业培养具有国际竞争能力的技术人才,也将有助于我国国内在电子与通信教学工作中掌握和跟踪国际发展水平。根据国内信息产业的现状、教育部《关于“十五”期间普通高等教育教材建设与改革的意见》的指示精神以及高等院校老师们反映的各种意见,我们决定引进“国外电子与通信教材系列”,并随后开展了大量准备工作。此次引进的国外电子与通信教材均来自国际著名出版商,其中影印教材约占一半。教材内容涉及的学科方向包括电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等,其中既有本科专业课程教材,也有研究生课程教材,以适应不同院系、不同专业、不同层次的师生对教材的需求,广大师生可自由选择 and 自由组合使用。我们还将与国外出版商一起,陆续推出一些教材的教学支持资料,为授课教师提供帮助。

此外,“国外电子与通信教材系列”的引进和出版工作得到了教育部高等教育司的大力支持和帮助,其中的部分引进教材已通过“教育部高等学校电子信息科学与工程类专业教学指导委员会”的审核,并得到教育部高等教育司的批准,纳入了“教育部高等教育司推荐——国外优秀信息科学与技术系列教学用书”。

为作好该系列教材的翻译工作,我们聘请了清华大学、北京大学、北京邮电大学、南京邮电大学、东南大学、西安交通大学、天津大学、西安电子科技大学、电子科技大学、中山大学、哈尔滨工业大学、西南交通大学等著名高校的教授和骨干教师参与教材的翻译和审校工作。许多教授在国内电子与通信专业领域享有较高的声望,具有丰富的教学经验,他们的渊博学识从根本上保证了教材的翻译质量和专业学术方面的严格与准确。我们在此对他们的辛勤工作与贡献表示衷心的感谢。此外,对于编辑的选择,我们达到了专业对口;对于从英文原书中发现的错误,我们通过与作者联络、从网上下载勘误表等方式,逐一进行了修订;同时,我们对审校、排版、印制质量进行了严格把关。

今后,我们将进一步加强同各高校教师的密切关系,努力引进更多的国外优秀教材和教学参考书,为我国电子与通信教材达到世界先进水平而努力。由于我们对国内外电子与通信教育的发展仍存在一些认识上的不足,在选题、翻译、出版等方面的工作中还有许多需要改进的地方,恳请广大师生和读者提出批评及建议。

电子工业出版社

教材出版委员会

主任	吴佑寿	中国工程院院士、清华大学教授
副主任	林金桐 杨千里	北京邮电大学校长、教授、博士生导师 总参通信部副部长，中国电子学会会士、副理事长 中国通信学会常务理事、博士生导师
委员	林孝康	清华大学教授、博士生导师、电子工程系副主任、通信与微波研究所所长 教育部电子信息科学与工程类专业教学指导分委员会委员
	徐安士	北京大学教授、博士生导师、电子学系主任
	樊昌信	西安电子科技大学教授、博士生导师 中国通信学会理事、IEEE 会士
	程时昕	东南大学教授、博士生导师
	郁道银	天津大学副校长、教授、博士生导师 教育部电子信息科学与工程类专业教学指导分委员会委员
	阮秋琦	北京交通大学教授、博士生导师 计算机与信息技术学院院长、信息科学研究所所长 国务院学位委员会学科评议组成员
	张晓林	北京航空航天大学教授、博士生导师、电子信息工程学院院长 教育部电子信息科学与电气信息类基础课程教学指导分委员会副主任委员 中国电子学会常务理事
	郑宝玉	南京邮电大学副校长、教授、博士生导师 教育部电子信息与电气学科教学指导委员会委员
	朱世华	西安交通大学副校长、教授、博士生导师 教育部电子信息科学与工程类专业教学指导分委员会副主任委员
	彭启琮	电子科技大学教授、博士生导师、通信与信息工程学院院长 教育部电子信息科学与电气信息类基础课程教学指导分委员会委员
	毛军发	上海交通大学教授、博士生导师、电子信息与电气工程学院副院长 教育部电子信息与电气学科教学指导委员会委员
	赵尔沅	北京邮电大学教授、《中国邮电高校学报（英文版）》编委会主任
	钟允若	原邮电科学研究院副院长、总工程师
	刘 彩	中国通信学会副理事长兼秘书长，教授级高工 信息产业部通信科技委副主任
	杜振民	电子工业出版社原副社长
	王志功	东南大学教授、博士生导师、射频与光电集成电路研究所所长 教育部高等学校电子电气基础课程教学指导分委员会主任委员
	张中兆	哈尔滨工业大学教授、博士生导师、电子与信息技术研究院院长
	范平志	西南交通大学教授、博士生导师、信息科学与技术学院院长

译者序

Tradeoffs and Optimization in Analog CMOS Design 一书是由美国北卡罗来纳大学夏洛特分校的 David M. Binkley 教授撰写的关于优化与折中的专著。书中首次将模拟 CMOS 设计的折中和优化这一重要主题展示给读者,书中很多内容都是对现有书籍的一个补充。本书介绍了一种从源头进行优化设计的方法,并以实例介绍了方法的实际应用,理论与实际相结合。这是一种优化方法学的研究,有利于拓展读者对电路设计进行优化的思路。在 CMOS 工艺设计实例介绍中除了 $0.5\ \mu\text{m}$ 、 $0.35\ \mu\text{m}$ 工艺外,大量的数据来自于 $0.18\ \mu\text{m}$ CMOS 工艺设计的测试,突出显示出本书紧跟科学技术的发展,给出的工艺具有先进性的特点,有一定的实际指导作用,有些结论甚至可以在设计中起到直接的参考作用。在这个设计优化方法的介绍中,对实际高水平设计中需要考虑的一些二阶效应的影响给出了较为深入细致的分析,因而,这是一种更深层次的研究。书中的分析和结论有利于读者在以后更小尺寸(更高水平)工艺上进行更高水平电路的设计。因此,本书可以用做已掌握了模拟电路设计的基本概念、部分功能电路的基本拓扑结构,对电路设计提出更高要求的高等院校的研究生教材,也可以作为集成电路设计领域高水平技术人员很有价值的参考书。

我们受电子工业出版社的委托,对该书进行了翻译,旨在向相关领域的学生和业内的设计人员介绍一本极有价值的参考书,为我国已经起步并正蓬勃发展的集成电路领域,尤其是模拟集成电路设计的更快速发展尽绵薄之力。

本书的序、前言和第 1 章至第 3 章由冯军教授主持翻译,第 4 章至第 7 章和附录由胡庆生教授主持翻译。

2009 年在东南大学信息科学与工程学院射频与光电集成电路研究所从事研究工作的研究生朱佳雯、刘全、龚坤、沈炎俊、杜文俊、刘羽、孙翔、石集峻、陈准、苏燕、窦建华和李育军为本书的翻译做了大量的准备工作,再次对他们表示感谢。

鉴于译者水平,译文中难免有错误之处,敬请读者批评指正。

冯 军,胡庆生

序

模拟电路设计常被认为是一种艺术,有时甚至是一种具有“黑色魔法”体验的“神秘”艺术。这种艺术的表象可能来自于要求发现、改进或者最终发明一个电路的创造力,这个电路能够完成一种可实现的功能,也可能来自于了解和掌握在所有不同约束之间进行正确折中以达到规定目标所必需的技巧。它也是一门工程性学科,因为它必定需要一个清晰的方法学以便及时顺利地完成任务。模拟电路设计的一个重要步骤是寻求合适的电路以达到所希望的功能。一旦选定电路,设计者必须找到正确的折中,然后确定不同元件的大小,特别是选择偏置电流、MOS 晶体管的宽度和长度以达到所希望的性能。通常,在设计过程的初期,需要采用允许手工计算的简化器件模型,诸如 EKV MOS 模型,以便预测性能和进行一阶电路优化。一旦确定所有器件的尺寸,即可用电路仿真软件对电路进行更详细的仿真,精细的调整,最终对整个工艺、电压和温度的变化进行验证。

多数时间,用单纯平方律晶体管模型确定尺寸,而这个方法在强反型层经常是不准确的,在弱反型层则是完全错误的。随着当今 CMOS 工艺尺寸迅速减小,模拟电路中所用晶体管的工作点常常选在弱和强反型层之间,即所谓的中等反型层。

EKV MOS 晶体管模型引进了强有力的反型系数(IC)概念(有时也称为反型因子)。作为主要的晶体管设计参数,这是一个更通用的参数,而且替代了长期使用的、在强反型层模型中有特色的过驱动电压。它允许以连续的方式表示 MOS 晶体管在所有工作区域的特性。这个方法能够简单地以反型系数表示单个晶体管的所有重要参数,诸如小信号参数,包括跨导、电容和噪声参数。因此,对于单个晶体管可以在所有设计区间扫描反型系数以寻找适当的偏置工作点。

距今 25 年以前, Eric Vittoz 和我一直基于反型系数概念,讲授使用这一概念的模拟电路设计。1996 年我创立了第一个确定尺寸的工具,实际被称为模拟设计器(Analog Designer),在 Mac 上运行^[1]。图形化的用户界面如图 1 所示。它允许由基本反型系数(对应于图中顶端的轴)计算所有重要的设计参数。然后,当移动垂直标尺扫描反型系数时,可以同时更新所有其他参数。这样对于确定单个晶体管尺寸的特定任务,设计者可以优化得到最适当的工作点。

我记得 2000 年在加利福尼亚的一个会议上第一次遇到 David Binkley。我们一起共进早餐而且很快转入关于采用反型系数进行模拟设计方法的讨论。我惊奇地发现一个美国教授竟然也了解这个方法;这一方法,虽然我们已讲授多年,但是从来没有传播进入美国的设计者群体,他们仍旧使用最简单的平方律 MOS 晶体管模型。我们如此热烈的讨论以至于忘了我的特邀演讲,被提醒才不得不快步去给等待的听众演讲 EKV MOS 晶体管模型和反型系数。那时 David 并没有真正谈到关于写书的事,不过我已经想到了,在工业设计中,他应用这个方法学已经积累了相当的实际经验,写一本介绍和突出反型系数设计方法的书,他应该是适当的人选。

David 的书首次介绍了这个强有力的设计方法学。它甚至被扩展至远超过由 Eric Vittoz 和我本人最初创立的方法学,着眼于所有可能面临的不同设计情况。例如,扩展了手工设计表达式以便包括一些重要的影响,诸如速度饱和和由垂直电场引起的迁移率减小(VFMR),从而允许对高 IC 的短沟道器件进行更准确的设计。漏致势垒降低(DIBL)也包括在电压增益的计算

中,因为在短沟道长度和低 IC 时,它常常主导沟道长度调制(CLM)效应。所有这些效应,包括闪烁噪声随反型系数的增加,是在 0.18 μm CMOS 工艺中经大量测得的规一化数据仔细验证的。所有这些概念均由几个设计实例做了非常精细地介绍,包括运算跨导放大器,对于直流和交流性能各种折中的优化。还有低功耗、低噪声前置放大器,对于最小热噪声和闪烁噪声的优化。这些实例已经被制造并且明确地证明了这个方法学的强有力性和准确性。最后,David 也已经开发了一个非常有用的电子数据表,此表不仅有益于器件和电路的设计和 optimization,而且也保存了一个非常有用的文件,用来说明如何确定给定电路中不同晶体管的大小以满足目标规范。所有这些扩展和改进使 David 的工作是独一无二的,他的书对于任何模拟设计人员都是不可缺少的。

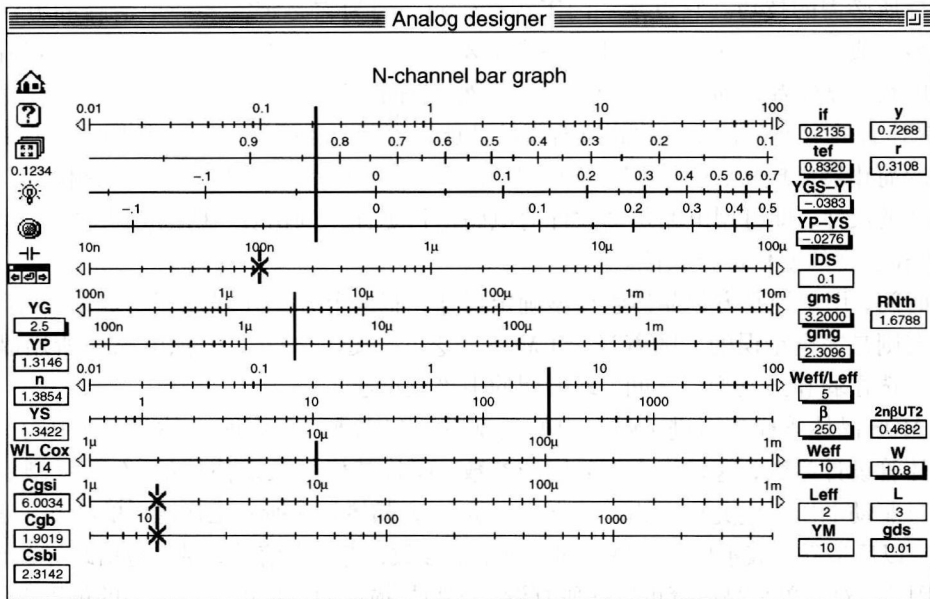


图 1 基于反型系数设计方法的模拟设计器用户界面^[1]

由于模拟电路,甚至单个晶体管的尺寸优化存在着巨大的设计空间,写一本有关这个主题的书是一个真正的挑战。在这本书中 David 已将建立一个一致的和实用的设计方法所需的所有重要内容融合在一起,该方法现在已经能够有效地应用到模拟 CMOS 电路的设计中。一直以来我相信这是一个有用的方法,现在终于可以奉献给读者,我感到非常欣慰。对于任何一个模拟电路设计者,本书一定会成为极有用的参考书。最后,我将用本书作为我的模拟设计课程的教科书。

Christian C. Enz 教授
瑞士电子和微技术中心
瑞士联邦技术研究院,洛桑

参考文献

- [1] C. C. Enz and E. A. Vittoz, "CMOS Low-power Analog Circuit Design," in *Emerging Technologies, Designing Low-power Digital Systems, Tutorial for 1996 International Symposium on Circuits and Systems*, Eds. R. Cavin and W. Liu, pp. 79-133. IEEE Service Center, Piscataway, 1996.

前 言

20 世纪 90 年代后期，我的同事和我在设计一个大规模的 CMOS 集成电路，该电路目前安装在商用正电子断层扫描 (PET) 医学成像系统中。在这个设计项目期间，Scott Puckett 问我“在模拟电路设计中你如何选择 MOS 晶体管沟道的宽和长？”然后我们走到会议室的黑板前，我试着回答 Scott 的问题。因为有如此多的衡量模拟性能的量，且性能依赖于器件工作在弱、中等或者强反型层，黑板上很快写满了各种想法和表达式。在那个下午，我可能仅仅开始考虑在模拟电路中除了选择 MOS 晶体管的漏极电流外，如何确定晶体管的尺寸这个重要问题。现在，几乎是十年后的今天，本书试图回答漏极电流和尺寸问题。其中包括为获得优化设计以满足应用需求所进行的多种性能的折中。

因为考虑更多的是漏极电流和尺寸问题，我认识到通过反复的电路仿真选择漏极电流和 MOS 晶体管尺寸的反复试验方法花费了大量的设计时间，而且只能提供少量的设计直觉知识。可以清楚地看到，预先选择漏极电流，弱、中等或者强反型层级别和沟道长度是在模拟电路设计中确定 MOS 晶体管尺寸最具有物理意义和时效性的方法。用这种设计方法，沟道宽度的选择不再是一个设计选项，但是对于表达式、仿真和版图中所需的沟道宽度可以很容易地由所选择的漏极电流、反型层级别和沟道长度求得。对于这个设计方法来说，采用数字化表示 MOS 反型级别的反型系数^①和由 EKV MOS 模型实现的在弱、中等或者强反型层 MOS 性能有效的简单表达式似乎是理想的。事实上，这个设计方法与 Christian Enz, Eric Vittoz 和其他学者研究的方法是类似的，只是这些目前并没有被广泛获知或者使用。我希望这里介绍一些新的材料并给出对于一个工业设计者有用的详细设计方法。

本书介绍的设计方法是我的同事和我在 Concorde Microsystems 公司研究工作的扩展。这包括早期的电子数据表格设计工具，Jim Rochelle 称其为“preSPICE”。这个名字汲取本书所含内容的意图：在给出有效设计所要求的计算机仿真之前，为设计者提供设计直觉和指导，引导其朝着最优模拟 CMOS 设计逼近。第 1 章进一步介绍了本书包含的内容，且给出相关主题的概述。

我希望，对于致力于采用很有趣和复杂的 MOS 晶体管进行模拟电路设计并优化电路性能的学生和设计人员，本书将有一定的帮助。

本书的配套网站是 www.wiley.com/go/binkley_tradeoffs

David M. Binkley
夏洛特，北卡罗来纳州

^① 反型系数和 EKV MOS 模型以及弱、中等和强反型层的讨论请参见第 2 章。

致 谢

如果没有 EKV MOS 模型, 本书就不可能出版, 该模型用指导设计者所必需的清楚、简单的方式提供了 MOS 器件在弱、中等和强反型层的性能预测。我衷心地感谢 Christian Enz, Eric Vittoz, Francois Krummenacher, Matthias Bucher, Wladek Grabinski, 以及每一位与 EKV 模型开发有关的人士, 还有第一个将这个模型介绍给我的 Daniel Foty。另外, 感谢向我介绍 MOS 反型因子或者反型系数的 Christian Enz 和 Eric Vittoz, 反型系数是本书所述内容的基础。

MOS 建模和模拟电路设计领域拥有一个广阔而丰富的历史, 虽然我已收集了几百篇他人工作的参考文献, 多数在第 3 章, 但是我还是不可能引用所有前人的工作。如果我遗漏了引用某个关键工作, 请尽可能让我知道, 以便在本书可能进行的第二版修订中能够引用。

非常感谢 Christian Enz 和 Yannis Tsvividis 的鼓励和一些想法。写这本书的最后几个月我在慕尼黑技术大学的电子设计自动化研究所, 非常感激 Helmut Graeb 和 Ulf Schlichtmann 在此期间对我的热情招待。通过广泛的讨论, 我在 MOS 建模、模拟电路设计和电子设计自动化之间建立的联系得到了高度肯定。

我将始终感谢 Ron Nutt, Terry Douglass, Kelly Milam 和 Mike Crabtree, 是他们在 CTI PET Systems 引领着 PET 医学成像技术的商业开发。致力于这项工作 20 多年之后, 因这些杰出人物的想象, PET 的确实应用于临床, 现在用于肿瘤、心脏、大脑和世上其他疾病的生物学成像。正是这个 PET 医学成像中复杂的前端电子设备的需求, 引导 Jim Rochelle、Brian Swann、Mike Paulus、Scott Puckett 和我开始从事模拟 CMOS 设计。十分感谢 Ron Nutt, 正是 Ron Nutt 利用在一个小公司的小设计团队的机会冒险进入了模拟 CMOS 设计。正是因为设计团队早期从位于诺克斯维尔的田纳西州大学的 T. Vaughn Blalock、Ed Kennedy 和 Jim Rochelle 接受的知识 and 灵感的深度, 这才成为可能。设计团队也受到 CTI PET 公司的 Clif Moyers 和 Mike Casey 的支持, 以及在附近的橡木脊国家实验室的更大范围的设计团队的支持, 包括 Chuck Britton, Mike Simpson, Nance Ericson, Alan Wintenberg 和 Lloyd Clonts。还要感谢 Robert Nutt、Rhonda Goble 和 Stefan Siegel, 正是他们在 Concorde Microsystems 公司引领着小动物 PET 成像的商业开发。CTI PET Systems 和 Concorde Microsystems 公司目前是西门子公司的一部分, 西门子公司继续推动 PET 医学成像拯救生命的使命向前发展。

我将不会忘记那几年与 Jim Rochelle 一起在 CTI PET Systems 和 Concorde Microsystems 公司并肩工作的美好时光, 非常幸运, Jim 是我的良师益友。我知道业界设计者阅读本书时能够体会到 Jim 和我为发布一个含有模拟 CMOS 电路的集成电路所经历的无数的设计时间、通宵工作以及兴奋和激动。早先在田纳西大学, Jim 就向我和其他人介绍了模拟 CMOS 设计, 他是我的博士生导师。

我衷心感谢 Don Bouldin 和 Chuck Stroud, 在我的生涯中期转入高校时给予的指导和鼓励。我也感谢我们学院的院长 Bob Johnson, 系主任 Farid Tranjan 和 Lee Casperson, 对于我在夏洛特的北卡罗来纳大学写此书时给予的鼓励。还感谢学生 Norbert Ulshoefer, David Ihme, Clark Hopper, Brian Moss(他中间名字的首字母确实是“C”), Steve Tucker, Srikanth Mohan, Jeremy

Yager 和 Nikhil Verma 以及学校的同事 Arun Ravindran, Tom Weldon 和 Steve Bobbio, 感谢他们在设计思想、测试、计算机编程、集成电路版图和显微照片方面给予的帮助。再要感谢 Mohammad Mojarradi, Ben Blalock, Harry Lee, Alan Mantooth 和 Bill Kuhn, 为与他们在一起合作研究的愉快, 对 Ben Blalock, Nance Ericson 和 Andries Scholten 在测试上为本书做出的贡献也表示感谢。

我衷心感谢 John Wiley & Sons Ltd. 出版社, 在 2008 年为我们出版了此书。我非常感谢本书责任编辑 Simone Taylor、出版经理 Mary Lawrence, 为他们在长时间的出版过程中给予的鼓励、耐心和职业水准。对 Sarah Kiddle 在内容编辑和 Laura Bell 在封面设计上的帮助表示感谢。我还要感谢 Wiley 出版社评阅人认真仔细的评审意见, 和来自富有经验的作家 Chuck Stroud 和 Jim Conrad 的指导和鼓励。

最后, 我尤其要感谢我的妻子 Jacqueline 与孩子 Anna 和 Christopher, 在漫长的看似无尽的五年写作过程中给予我的鼓励。我是真正享受了我们在一起的时光。我也感谢我的父亲 Jerry Binkley 给予我的鼓励。

符号与缩写表

下面按照意义列出通用的符号及缩写。一些局部使用和定义的符号和缩写不包括在内。

表 0.1 与 MOS 工作参数相关的符号

符号	描述	参考 (第一次出现或主要的)
几何参数		
A_D	漏极面积	3.9.4
A_S	源极面积	3.9.4
l_p	漏和夹断点之间耗尽区宽度	图 3.9
L	有效沟道长度 ^a $L = L_{\text{drawn}} - DL$	图 3.9
L_{drawn}	设计沟道长度	3.3.2
m	叉指数(栅指数)	3.9.4
P_D	漏周长	3.9.4
P_S	源周长	3.9.4
S	形状系数或者尺寸比, W/L	3.6.1
S	器件间间距(由前后文确定)	3.11.2.1
t_{dep}	P/N 结或 MOS 沟道下面耗尽区厚度	图 3.9
W	有效沟道宽度 ^a $W = W_{\text{drawn}} - DW$	图 3.9
W_{drawn}	设计的沟道宽度	3.3.2
WL	有效栅面积	3.6.3
电压和电势		
$\partial V_T / \partial V_{\text{DS}} \textcircled{1}$	由 DIBL 引起的阈值电压随漏-源电压的变化	3.8.4.2
ϕ_s	硅表面电势 ^b	3.4.1
LE_{CRIT}	速度饱和电压, $L \cdot E_{\text{CRIT}}$	3.7.1.5
$(LE_{\text{CRIT}})'$	包含 VFMR 效应的等效速度饱和电压 $L \cdot E_{\text{CRIT}} // 1/\theta$	3.7.1.5
V_{CB}	沟道-体电压 ^b	表 3.1
V_{DB}	漏-体电压 ^b	图 3.9
V_{DS}	漏-源电压 ^b	图 3.9
$V_{\text{DS, sat}}$	漏-源饱和电压 ^b	3.7.3
V_{EFF}	有效栅-源电压 ^c $V_{\text{GS}} - V_T$	3.7.2
$V_{\text{EFF, L}}$	大几何尺寸, 有效栅-源电压 ^c $V_{\text{GS}} - V_T$ 无因速度饱和与 VFMR 引起的增加	3.7.2.2
V_{GS}	栅-源电压 ^b	图 3.9
V_{INV}	与反型层电荷相关的电压	3.12.1.1
V_{SB}	源-体电压 ^b	图 3.9
V_T	阈值电压 ^b (U_T 被用做热电压)	3.7.1.7
V_{TO}	零 V_{SB} 时的阈值电压 ^b	3.7.1.7
V_{ox}	栅-氧电压	3.12.1.1
电场		
E_x	水平电场(漏到源的方向)	3.7.1.2
E_y	垂直电场(栅极到沟道的方向)	3.7.1.3
电流和电流密度		
I_D	总漏电流 ^b $I_D = I_{\text{DS}} + I_{\text{DB}}$, 忽略 I_{DB} 时等于 I_{DS}	图 3.9
$I_{D, L}$	大几何尺寸, 无因速度饱和与 VFMR 效应减小的总漏电流 ^b	3.7.3.3
I_{DB}	漏-体电流 ^b	3.8.4.3, 3.12.3

① 本书原英文版中, 可能是排版制作时误将全书文字叙述中的偏微分符号(∂)排为希腊字母(δ), 我们翻译本书时逐一进行了订正, 如有疏漏请谅解——译者注。

(续表)

符号	描述	参考(第一次出现或主要的)
I_{DS}	漏-源电流 ^b	3.8.4.3
I_G	总栅极电流, $I_G = I_{GS} + I_{GD}$	3.12.1.1
I_{GD}	栅-漏电流	3.12.1.1
I_{GS}	栅-源电流	3.12.1.1
I_{SB}	源-体电流 ^b	3.12.3
J_{DB}	漏-体泄漏电流密度	3.12.3
J_{GS}	栅-源泄漏电流密度	3.12.1.1
J_{SB}	源-体泄漏电流密度	3.12.3
J_S	二极管饱和电流密度	3.12.3
与漏极电流相关的参数		
k	跨导系数 $\mu C'_{ox}$ 的工作值	3.3.1
μ	载流子迁移率的工作值	3.3.1
$\mu C'_{ox}$	跨导系数 k 的工作值	3.3.1
n	衬底系数的工作值	3.4.1
S	弱反型层(亚阈区)电压摆幅, $2.3nU_T$ (由上下文区分 $S = W/L$)	2.4.1
VSF	速度饱和系数 $V_{EFF}/(LE_{CRIT})$	3.7.1.5
VSF'	包含 VFMR 的速度饱和系数 $V_{EFF}/(LE_{CRIT})'$	3.7.1.5
电荷		
Q_{inv}	总反型层电荷	3.10.2.1
Q'_{inv}	单位面积反型层电荷	3.12.1.1
电阻		
R_B	包括接触电阻的体串联电阻	3.10.4
R_D	包括源-漏扩展和接触电阻的漏极串联电阻	3.10.4
R_G	包括接触电阻的栅极串联电阻	3.10.4
R_S	包括源-漏扩展和接触电阻的源极串联电阻	3.10.4
总电容		
C_{DB}	总漏-体电容 ^d	图 3.21
C_{DB0}	总漏-体电容 ^d , 零偏置 ($V_{DB} = 0$ V)	3.9.4
C_{GB}	总栅-体电容, $C_{gbi} + C_{GBO}$	图 3.21
C_{GD}	总栅-漏电容, $C_{gdi} + C_{GDO}$	图 3.21
C_{GS}	总栅-源电容, $C_{gsi} + C_{GSO}$	图 3.21
C_{SB}	总源-体电容 ^d	图 3.21
C_{SBO}	总源-体电容 ^d , 零偏置 ($V_{SB} = 0$ V)	3.9.4
本征电容		
C_{dbi}	本征漏-体电容	3.9.5
C_{gbi}	本征栅-体电容	3.9.2
C_{gdi}	本征栅-漏电容	3.9.2
C_{gsi}	本征栅-源电容	3.9.2
C_{sbi}	本征源-体电容	3.9.5
\hat{C}_{gbi}	归一化本征栅-体电容 C_{gbi}/C_{GOX}	3.9.2
\hat{C}_{gdi}	归一化本征栅-漏电容 C_{gdi}/C_{GOX}	3.9.2
\hat{C}_{gsi}	归一化本征栅-源电容 C_{gsi}/C_{GOX}	3.9.2
本征交叠电容		
C_{GBO}	非本征栅-体交叠电容	3.9.3
C_{GDO}	非本征栅-漏交叠电容	3.9.3
C_{GSO}	非本征栅-源交叠电容	3.9.3

(续表)

符号	描述	参考(第一次出现或主要的)
其他电容		
C_{GOX}	(总)栅-氧化层电容 $C_{OX} WL$	3.9.1
C'_{DEP}	沟道下单位面积耗尽电容	3.4.1
C'_{INT}	单位面积界面态电容	3.4.1
\hat{C}_J	漏, 源面电容减小系数, 因非零 V_{DB} 或者 V_{SB}	3.9.4
\hat{C}_{JSW}	漏, 源周边电容减小系数, 因非零 V_{DB} 或者 V_{SB}	3.9.4
小信号参数		
η	体效应跨导比 g_{mb}/g_m , 其中 $g_{mb} = \eta \cdot g_m$	3.8.3
g_{ds}	漏-源电导 ($1/r_{ds}$)	3.8.4
g_{ds}/I_D	漏-源电导效率, 其中 $g_{ds} = (g_{ds}/I_D) \cdot I_D = I_D/V_A^c$	3.8.4
g_{gs}	与栅泄漏有关的栅-源电导	3.12.1.2
g_{gs}/I_{GS}	栅-源电导效率, 其中 $g_{gs} = (g_{gs}/I_{GS}) \cdot I_{GS}$	3.12.1.2
g_m	跨导, 由栅极输入	3.8.2
g_m/I_D	跨导效率, 其中 $g_m = (g_m/I_D) I_D$	3.8.2
g_{mb}	体效应跨导, 由衬底输入	3.8.3
g_{ms}	总源跨导, $g_{ms} = g_m + g_{mb} + g_{ds}$	3.8.1
r_{ds}	漏-源电阻 ($1/g_{ds}$)	3.8.4
V_A	厄利电压, 用做归一化漏-源电导, 其中 $g_{ds} = 1/r_{ds} = I_D/V_A^c$	3.8.4
V_{AL}	厄利电压系数 V_A/L , 其中 $V_A = V_{AL} \cdot L$	3.8.4.1
V_{gds}	漏-源电导有效电压 $(g_{ds}/I_D)^{-1}$, 其中 $g_{ds} = 1/r_{ds} = I_D/V_{gds}; V_{gds} = V_A^c$	3.8.4
V_{gm}	跨导有效电压 $(g_m/I_D)^{-1}$, 其中 $g_m = I_D/V_{gm}$	3.8.2.1
本征增益测量		
A_{ii}	漏极负载短路时本征栅极到漏极的电流增益, g_m/g_{gs}	3.12.2.2
A_{vi}	漏极负载开路时本征栅极到漏极的电压增益, $g_m/g_{ds} = g_m \cdot r_{ds}$	3.8.5
与带宽相关的频率		
f_{diode}	二极管连接带宽, 其中包括非本征栅交叠和漏-体电容, $g_m/[2\pi(C_{gsi} + C_{CSO} + C_{gbi} + C_{GBO} + C_{DB})]$	3.9.7
f_{gate}	栅-源电导影响前的最小工作频率	3.12.2.1
f_{Ti}	本征带宽, $g_m/[2\pi(C_{gsi} + C_{gbi})]$	3.9.6
f_{Ti}^*	只包含 C_{gsi} 的本征带宽 $g_m/(2\pi C_{gsi})$	3.10.6
f_T	包括非本征交叠电容的非本征带宽 $g_m/[2\pi(C_{gsi} + C_{CSO} + C_{gbi} + C_{GBO})]$	3.9.7
与噪声相关的频率		
χ	与 f_c 和 f_{Ti} 相关的无量纲参数 $(\hat{C}_{gsi} + \hat{C}_{gbi})/(n\Gamma)$	3.10.3.8
f_c	拐点频率, 通常用于考虑闪烁噪声	3.10.3.8
f_{nicker}	用于评估闪烁噪声的频率	A.2.1.3
f_m	噪声测试时的测量频率	3.10.3.8
噪声		
$\Delta Q'_i$	栅和栅氧化层界面附近的单位面积波动闪烁噪声电荷	3.10.3.1
ΔV_{fb}	$\Delta Q'_i$ 引起的平带电压闪烁噪声波动	3.10.3.1
ΔV_g	$\Delta Q'_i$ 引起的栅电压闪烁噪声波动	3.10.3.1
Γ	工作在饱和区与 g_m 相关的热噪声系数	3.10.2.1
K_F	闪烁噪声系数或者归一化闪烁噪声的工作值, 其中 S_{VC} (闪烁噪声) $(f) = K_F / (C_{OX}^2 WL f^{AF})$, 单位 C^2/cm^2	3.10.3.4
K'_F	与 K_F 相同, 但用手工计算单位 $(nV)^2 \cdot \mu m^2$	3.10.3.4
K_{FSPICE}	与 K_F 相同, 但用 SPICE 单位 $V^2 \cdot F$	3.10.3.4
N	载流子或波动子总数	3.10.3.2

(续表)

符号	描述	参考(第一次出现或主要的)
N'_t	栅和栅-氧界面附近等效捕获密度	3.10.3.1
$N_t(E)$	栅和栅-氧界面附近单位捕获量和能量	3.10.3.1
R_N	等效热噪声电阻	3.10.2.3
S_I	一般噪声电流功率谱密度 ^f	3.10.1
$S_I^{1/2}$	一般噪声电流密度 ^f	3.10.1
S_{ID}	漏极等效噪声电流功率谱密度 ^f	图3.60, 3.10.2.3, 3.10.3.7
$S_{ID}^{1/2}$	漏极等效噪声电流密度 ^f	图3.60, 3.10.2.3, 3.10.3.7
S_{IG}	栅噪声电流功率谱密度 ^f	图3.60, 3.10.6, 3.10.7
$S_{IG}^{1/2}$	栅噪声电流密度 ^f	图3.60, 3.10.6, 3.10.7
S_V	一般噪声电压功率谱密度 ^f	3.10.1
$S_V^{1/2}$	一般噪声电压密度 ^f	3.10.1
S_{Vfb}	平带闪烁噪声电压功率谱密度	3.10.3.1
S_{VG}	栅等效噪声电压功率谱密度 ^f	图3.60, 3.10.2.3 3.10.3.7
$S_{VG}^{1/2}$	栅等效噪声电压密度 ^f	图3.60, 3.10.2.3 3.10.3.7
失配		
A_{VGS}	局部面积, 栅-源电压失配系数工作值, 包括非零 V_{SB} 效应和跨导系数失配	3.11.1.4
A_{VT}	局部面积, 阈值电压失配系数工作值, 包括非零 V_{SB} 效应	3.11.1.1
$\Delta\gamma$	体效应系数失配	3.11.1.1
Δg_{ds}	漏-源电导失配	3.11.4.2
$\Delta g_{ds}/g_{ds}$	相对漏-源电导失配	3.11.4.2
Δg_m	跨导失配	3.11.4.1
$\Delta g_m/g_m$	相对跨导失配	3.11.4.1
ΔI_D	漏极电流失配	3.11.1.4
$\Delta I_D/I_D$	相对漏极电流失配	3.11.1.4
ΔI_{GS}	栅-源电流失配	3.12.2.5
ΔK_p	跨导系数失配	3.11.1.1
$\Delta K_p/K_p$	相对跨导系数失配	3.11.1.1
Δn_{dop}	栅下面衬底中有源掺杂原子数失配	3.11.1.1
$\Delta Q'_B$	栅下面衬底中耗尽区电荷密度失配	3.11.1.1
ΔV_{GS}	栅-源电压失配	3.11.1.4
ΔV_{T0}	零 V_{SB} 时的阈值电压失配	3.11.1.1
ΔV_T	非零 V_{SB} 时的阈值电压失配	3.11.1.1
n_{dop}	栅下面衬底中有源掺杂原子平均数	3.11.1.1
Q'_B	栅下面衬底中平均耗尽电荷密度	3.11.1.1
	栅下面衬底中耗尽电荷平均密度	3.11.1.1
S_{VT}	远距离阈值电压失配系数的工作值, 包括非零 V_{SB} 效应	3.11.2.1
泄漏和失真		
P_{TUN}	栅氧化层隧道概率	3.12.1.1

(续表)

符号	描述	参考(第一次出现或主要的)
$V_{\text{INDIF}, 1 \text{ dB}}$	差分对输入 1 dB 压缩电压	3.8.2.6
反型系数		
IC	反型系数, 固定归一化的, 其中 $IC = I_D / [2n_0\mu_0 C'_{\text{ox}} U_T^2 (W/L)] = I_D / [I_0 (W/L)]$ 与漏极电流和器件尺寸线性相关; 速度饱和与 VFMR 引起 μ 的减小在 IC 定义之外考虑	3.4.2.2
IC'	反型系数, 传统的, 其中 $IC' = I_D / [2n\mu C'_{\text{ox}} U_T^2 (W/L)]$	3.4.2.1
IC _{CRIT}	临界反型系数, 其中 g_m/I_D 减小到无速度饱和 与 VFMR 效应时值的 70.7%	3.8.2.2

^a 有时, 尤其在电路图和测试结果中, L 用 L_{DRAWN} 替代而 W 用 W_{DRAWN} 替代。

^b 这些电压和电流对 NMOS 器件取正值。本书中对 PMOS 器件也取正值, 如图 3.9 所示。

^c 对于 NMOS 器件, $V_{\text{EFF}} = V_{\text{GS}} - V_T$, 当 V_{GS} 小于 V_T (在弱反型层) 是负值, 而 V_{GS} 大于 V_T (在强反型层) 时, 该值为正。本书中这些符号也被用于 PMOS 器件, 如图 3.9 所示。

^d 由二极管结电容构成的漏-体和源-体电容, 其中本征漏-体和源-体电容 C_{dbi} 和 C_{sbi} 被忽略, 如 3.9.5 节介绍的。

^e 按惯例, V_A 的这个定义假设 V_{DS} 被包含在 V_A 值中, 以使 $g_{\text{ds}} = 1/r_{\text{ds}} = I_D/V_A$ 。

^f 噪声功率谱密度或者噪声密度可以直接或由上下文确定为热噪声、闪烁噪声、散弹噪声或总噪声。噪声功率谱密度和噪声密度的设计单位常分别用 $(\text{nV})^2/\text{Hz}$ 和 $(\text{nV})/\text{Hz}^{1/2}$ 表示。噪声电流功率谱密度和噪声密度的设计单位常分别用 $(\text{pA})^2/\text{Hz}$ 和 $(\text{pA})/\text{Hz}^{1/2}$ 表示。

表 0.2 与 MOS 工艺参数相关的符号

符号	描述	参考(第一次出现或者主要的)
几何图形		
DL	沟道长度的横向扩散, $L = L_{\text{DRAWN}} - DL$	3.3.2
DW	沟道宽度的横向扩散, $W = W_{\text{DRAWN}} - DW$	3.3.2
L_{min}	工艺允许最小沟道长度	3.3.2
t_{ox}	栅氧化层厚度, 电有效值	图 3.9
W_{DIF}	漏(源)图形宽度, 用以计算 A_D , A_S , P_D 和 P_S	3.9.4
x_j	漏极结的深度	3.8.4.1
掺杂浓度		
N_A	受主(P型)掺杂浓度	3.3.1
N_B	感兴趣区域的衬底平均掺杂浓度	3.3.1
N_D	施主(N型)掺杂浓度	3.3.1
N_{DIF}	漏(源)区的掺杂浓度	3.12.3
n_i	硅本征载流子浓度 $1.5 \times 10^{10}/\text{cm}^3$, $T=300 \text{ K}$	3.5.1
漏极电流		
α	漏极电流速度饱和过渡指数	3.7.1.2
β	V_{EFF} 速度饱和过渡指数	3.7.2.2
DVTDIBL	阈值电压随 V_{DS} 的变化, $\partial V_T/\partial V_{\text{DS}}$ 对于 L_{min} 因 DIBL 引起	3.8.4.2
DVTDIBLEX	沟道长度指数, 描述 $\partial V_T/\partial V_{\text{DS}}$ 随 L 增加的减小量	3.8.4.2
E_{CRIT}	速度饱和和临界水平漏-源电场	3.7.1.2
E_{CRIT0}	低电场迁移率的速度饱和和临界水平漏-源电场	3.7.1.2
γ	体效应系数	3.3.1
I_0	工艺电流 $I_0 = 2n_0\mu_0 C'_{\text{ox}} U_T^2$, 用在 IC 定义中	3.4.2.2
k_0	低电场跨导系数 $\mu_0 C'_{\text{ox}}$	3.3.2
λ_C	与 CLM 有关的无量纲拟合参数	3.8.4.1
λ_{DIBL}	与 DIBL 有关的无量纲拟合参数	3.8.4.2
L_C	与 CLM 有关的特征长度	3.8.4.1