

信息显示设备讲义

(下 册)

上海纺织工学院

一九七九年十月

目 录

(下册)

第四篇 显示设备的缓冲存贮器

第一章 概 述	1
§4.1.1 引 言	1
§4.1.2 磁心存贮原理	1
一 磁心记忆单元的工作原理	1
二 存贮字和位的概念	3
§4.1.3 存贮器各组成下分	4
一 地址码寄存器	4
二 地址码译码器	5
三 驱动电流产生	6
四 磁心信号的读出与放大	7
§4.1.4 存贮系统的工作过程	10
§4.1.5 存贮器的几个主要指标	12
一 存贮容量	12
二 存贮时间	12
§4.1.6 磁心的一般介绍	13
一 磁心的矩形系数	13
二 磁心的温度特性	14
三 磁心的开关时间	14
四 磁心的脉冲特性	15
五 磁心的挑选	18
第二章 各种存取方式	21
§4.2.1 简单的电流重合法	21
§4.2.2 禁止脉冲法	22
§4.2.3 两度半法	23
一 两度半三线制读出工作原理	23

二	一个32768字×2位的存储器	26
§4.2.4	三度三线制存储器	28
第三章	电流译码驱动系统	30
§4.3.1	概 述	30
§4.3.2	驱动系统	30
§4.3.3	驱动开关	34
第四章	读出系统	43
§4.4.1	对读出线的要求	43
§4.4.2	对读出放大器的要求	44
§4.4.3	缓存所用读放的分析	48
一	多通道输入门	51
二	第一差动放大器	53
三	下限幅脉冲放大器 第二差动放大器	57
四	射极跟随器整流	61
五	直流电平偏移和门槛调节	66
	读放的补充材料	66
§4.4.4	用于读出放大器的一些典型电路	66
一	二极管和三极管的外特性	66
二	差动放大器	72
§4.4.5	读出放大器中几个具体电路的设计 与应用的讨论	79
一	一级差放的线路形式	79
二	放大器的直流工作点选择	79
三	差动放大器的电压负反馈	82
四	下限幅脉冲放大	89
五	射极跟随器整流	93
六	直流电平偏移器和门槛调节	95
七	集成电路读出放大器介绍	99
第五章	显示缓冲存储器有关问题	100
§4.5.1	缓存的一般介绍	100
一	缓存的指标	100

二	缓存特殊的问题	101
三	显示缓存方框图	101
§4.5.2	缓存控制逻辑	104
§4.5.3	缓存时序控制逻辑	106
§4.5.4	缓存分调简要说明	107
§4.5.5	存贮器的检查	108
一	下雨检查	109
二	奇偶校验	110
§4.5.6	脉冲沉和序列脉冲产生器	112

第五篇 键盘与光笔

第一章	116
§5.1.1 键盘的一般情况介绍	116
§5.1.2 键盘编码	120
第二章	130
§5.2.1 表格显示的一般介绍	130
§5.2.2 课文编排	133
§5.2.3 游标	138
§5.2.4 打字的操作原理	140
§5.2.5 字擦去、行擦去、帧消去功能	143
§5.2.6 字插入功能	145
§5.2.7 行消去功能	147
§5.2.8 本机显示命令格式	149
第三章	151
§5.3.1 游标的产生	151
§5.3.2 游标的控制	152
第四章	161
§5.4.1 序言	161
§5.4.2 光笔的结构	165
§5.4.3 光笔倍增管	166

§5.4.4	光标	168
§5.4.5	光笔的功能	171
§5.4.6	光笔在某种图形显示设备中的用法	176
	附录	183
	光笔原理补充材料	183
一	光笔工作原理	183
二	光笔功能	185
三	光笔系统举例	189
四	结束语	193

第六篇 显示设备接口与控制器

第一章	显示设备的接口	194
§6.1.1	功能	194
§6.1.2	总线信号的名称和作用	194
§6.1.3	信号交换的过程	197
§6.1.4	接口的电路	203
第二章	控制器	212
§6.2.1	概述	212
§6.2.2	控制器的主要组成下分	213
§6.2.3	指令系统	230
§6.2.4	控制方式	240
§6.2.5	微操作控制线路	242

第七篇 显示机械结构设计

§7.1	75(I)型图形显示器机械结构简介	260
§7.2	结构设计中应注意那些问题	268
§7.3	如何进行结构设计	271

第四篇 显示设备的“缓冲存贮器”(缓存)

第一章 概 述

§4.1.1 引 言

当采用由主计算机驱动的,带有缓冲存贮器的图形显示设备,主计算机不为显示设备所专用。显示设备只是主计算机外下设备之一,显示设备占用主机一个通道。

由于显示设备所要交换的数据是大量的,特别是重复显示。如果显示设备没有缓冲存贮器,数据全下要由主计算机供给,那么主计算机负担将是很重的。而显示设备本身如果有一个存贮器作为缓冲,则重复显示的一批数据,可以一次由主计算机给出,存入缓冲存贮器,以后由缓冲存贮器周期性从“0”地址开始读写以达到重复显示。在显示设备重复显示时,主计算机可以照常进行自己的工作。

对于显示设备带有的缓冲存贮器,就是一般计算机的磁心存贮器。从原理到方案与计算机内存贮器没有什么区别,只是显示设备的缓冲存贮器所要求的容量和速度比起计算机来要放松一些;另外其控制下分由于显示设备的特点而有差异。

§4.1.2 磁心存贮原理

一、磁心记忆单元的工作原理

磁心存贮器就是利用具有矩形磁带回线的磁心作存贮单元而由磁心的两个不同的剩磁方向来分别记存“0”和“1”。如图4.1.1所示:

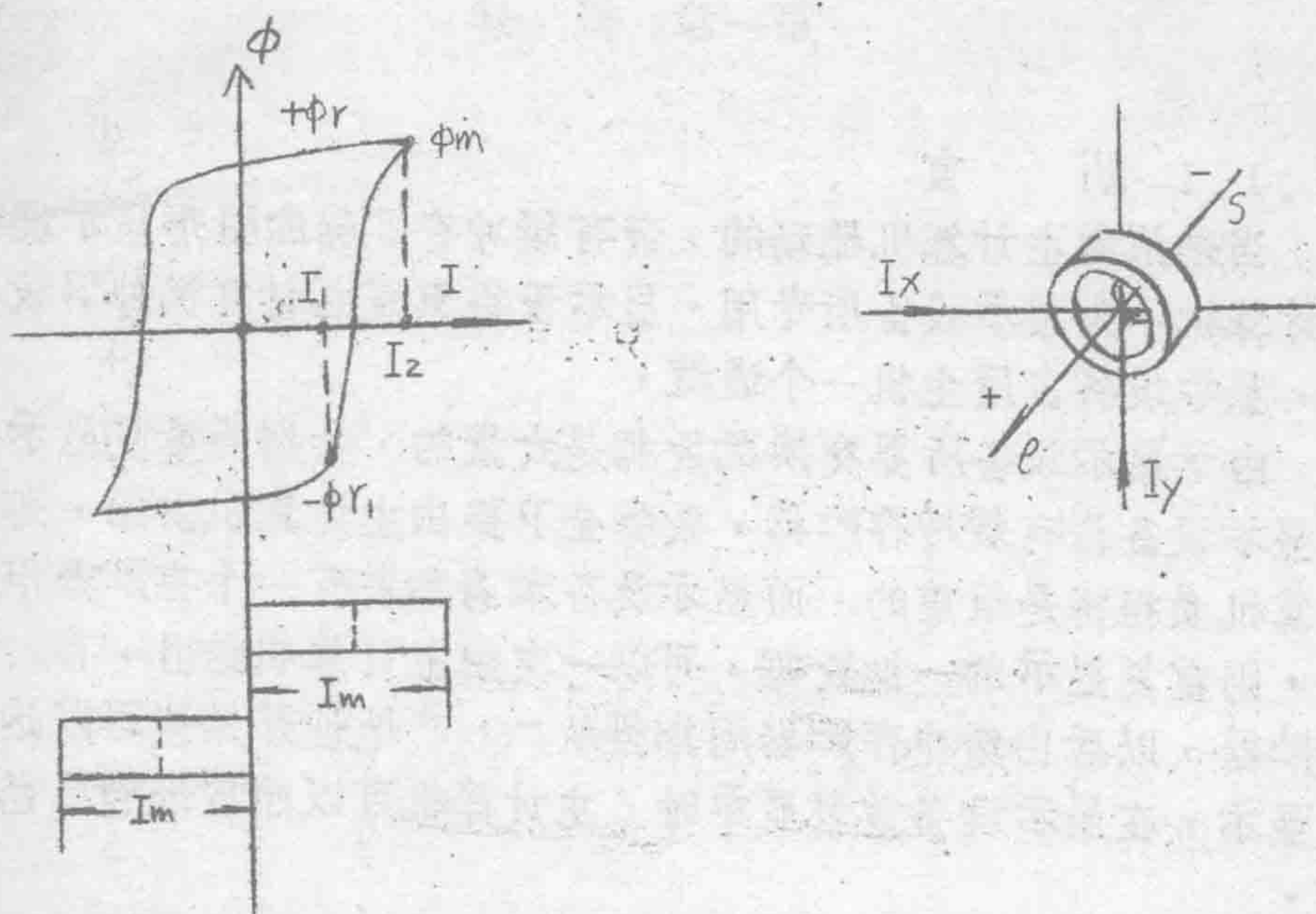


图 4.1.1 磁心记忆单元的工作原理

例如正方向剩磁 $+\phi_r$ 记存的叫做“0”，负方向剩磁 $-\phi_r$ 记存的叫做“1”，现在来看它的工作过程。

1. 读出过程：

磁心里穿了三根线，两条驱动线用来加驱动电流 I_x 、 I_y ；一条读出线 s ，用来接收磁心里磁通变化时的感应电势 e 。假设现在磁心的剩磁是 $-\phi_r$ ，也就是“1”状态，在驱动线上加一定时间宽度的驱动电流脉冲 I_x 、 I_y ，当 $I_x+I_y \leq I_1$ 时，磁心的剩磁状态不变；当 $I_x+I_y \geq I_2$ 时，则磁心状态由 $-\phi_r$ 变到 $+\phi_r$ ，也就是磁心发生了翻转。这时磁通变化在读出线 s 上感应出电势 e ，这就是“1”的感应电压输出，这是读“1”。

如果原来的剩磁是 $+\phi_r$ ，即“0”状态，则当所加电流脉冲

$I_x + I_y \geq I_2$ 时, 磁心磁通由 $+\phi_r$ 变到 ϕ_m , 又回到 $+\phi_r$, 磁心不翻转, 感应出一个较小的“0”干扰。这是读“0”。

2. 写入过程:

对磁心驱动是先读后写, 也就是先加 $I_x + I_y \geq I_2$ 的电流脉冲, 所以写入之前, 剩磁总是处于 $+\phi_r$, 即“0”状态。

写入时, $I_x + I_y$ 用负方向电流。如果 $|(-I_x) + (-I_y)| \geq I_2$, 则磁心由 $+\phi_r$ 翻转回 $-\phi_r$, 这就是写“1”。如果: $|(-I_x) + (-I_y)| \leq I_1$, 则磁心停留在 $+\phi_r$, 这就是写“0”。

存贮器的工作过程实际上是这样的: 因为磁心具有近似于矩形的磁滞回线, 所以它能满足下列条件:

我们取 $I_x = I_y = \frac{1}{2}I_m$ 称为“半选电流”, 则磁心性能应当保证: $I_m \geq I_2$ 、 $\frac{1}{2}I_m < I_1$ 。

这样一来, 当对磁心读时, 总是加上 $I_x + I_y = I_m \geq I_2$, 不管磁心原来状态如何都翻转到 $+\phi_r$ 状态。当写入时, 如果要写“1”, 就加上 $-(I_x + I_y) = -I_m$; 如果要写“0”, 只加上 $|-I_x| = \frac{1}{2}I_m < I_1$ 。这样, 写入时由控制 $I_y = -\frac{1}{2}I_m$ 或者 $I_y = 0$ 来实现写“1”或者写“0”。

三. 存贮“字”和“位”的概念

由上面可知, 一个磁心只能存贮一个二进制码信息“1”或“0”, 要存一个数, 一个磁心显然是不够的, 要有一串磁心来存贮, 要存贮许多数就应当用许多串磁心才行。例如我们要存一个数, 它的二进制码形式如 1100100100001111, 这就要求用一串 16 个磁心状态来表示它。这个数就是一个字二进制 16 位。说一位就是指二进制的一位。

下面来说明字和位的磁心排列法。设有 A、B、C、D 四个数, 每个数都是 16 位, 就是 $A = A_1 A_2 A_3 \dots A_{16}$; $B = B_1 B_2 B_3 \dots B_{16}$; $C = C_1 C_2 C_3 \dots C_{16}$; $D = D_1 D_2 D_3 \dots D_{16}$, 其中 $A_1, B_1, C_1, D_1 (i=1-16)$ 都是“0”或“1”的二进制码, $i=1$ 是第一位, $i=2$ 是第二位, 等等。把这些数存到存贮器中, 其形式如图 4.1.2, 称之为一个容量是 4 个字, 字长是 16 位的磁心阵列。实际上存贮器容量要大得多, 如显示设备的存贮器容量

则是 16384×8 ，这就是说每位有 16384 颗磁心，整个磁心阵列总共有 $16384 \times 8 = 13$ 万只磁心。

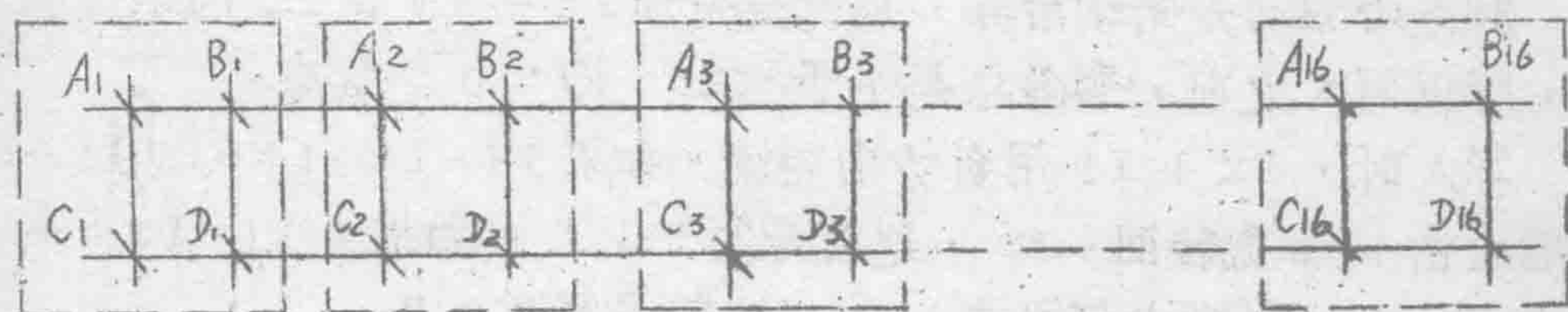


图 4.1.2 4 字 $\times$ 16 位的磁心阵列

§4.1.3 存贮器各组成下分

存贮器由这样一些下分组成：①地址码寄存器；②地址码译码器；③字电流驱动系统；④位电流驱动系统；⑤磁心存贮阵列；⑥读出放大器；⑦数码寄存器；⑧实现读写过程的逻辑电路。

一、地址码寄存器 D

地址码寄存器由若干位触发器构成，或者叫“地址触发器”。地址码寄存器的位数是和存贮容量相对应的。每个触发器可以代表两种状态，两个触发器即有四种状态，三个触发器则有八种状态，以此类推，几个触发器就有 2^m 种状态。 n 位地址触发器的 2^n 种状态，将存贮器 2^n 个存贮单元（可以存入一个数的地址叫做一个“存贮单元”）——编号。一个存贮器，如果它的容量是 4096，就是说这个存贮器可以存 4096 个数，那么就要由 12 个地址触发器给它们编号。因为， $2^{12} = 4096$ ，编号从 0000 到 4095（十进制）地址寄存器所存的数码叫做“地址码”，一个地址码就是一个存贮单元的编号，通常称为一个“地址”。一个数要存入存贮器时，必须先给出地址码，指明要存入那一个地址，例如将一个数存入第 5 号单元，地址码就是 0000000000101，以后向第 5 号单元取数时，取出的就是原存的那个数。

三 地址码译码器 Y_M

地址寄存器中的数码称为地址码。地址码是指明将要存入或者取出的数的单元号码的。那么怎样才能对这个单元实行存入或取出的动作呢？这就必须将地址码翻译成电位控制信号，也就是进行译码。

例如：有一个三位地址寄存器 D_1, D_2, D_3 (图 4.1.3)。每个触发器都有两个输出端“0”端和“1”端 $Q_1 (i=1, 2, 3)$ 。当触发器 D_i 是“0”状态时，其 $\bar{Q}_i$ 为高电位， Q_i 为低电位；反之如果触发器 D_i 是“1”状态时，其 $\bar{Q}_i$ 为低电位， Q_i 为高电位，其它触发器也同样具有独立两种状态。

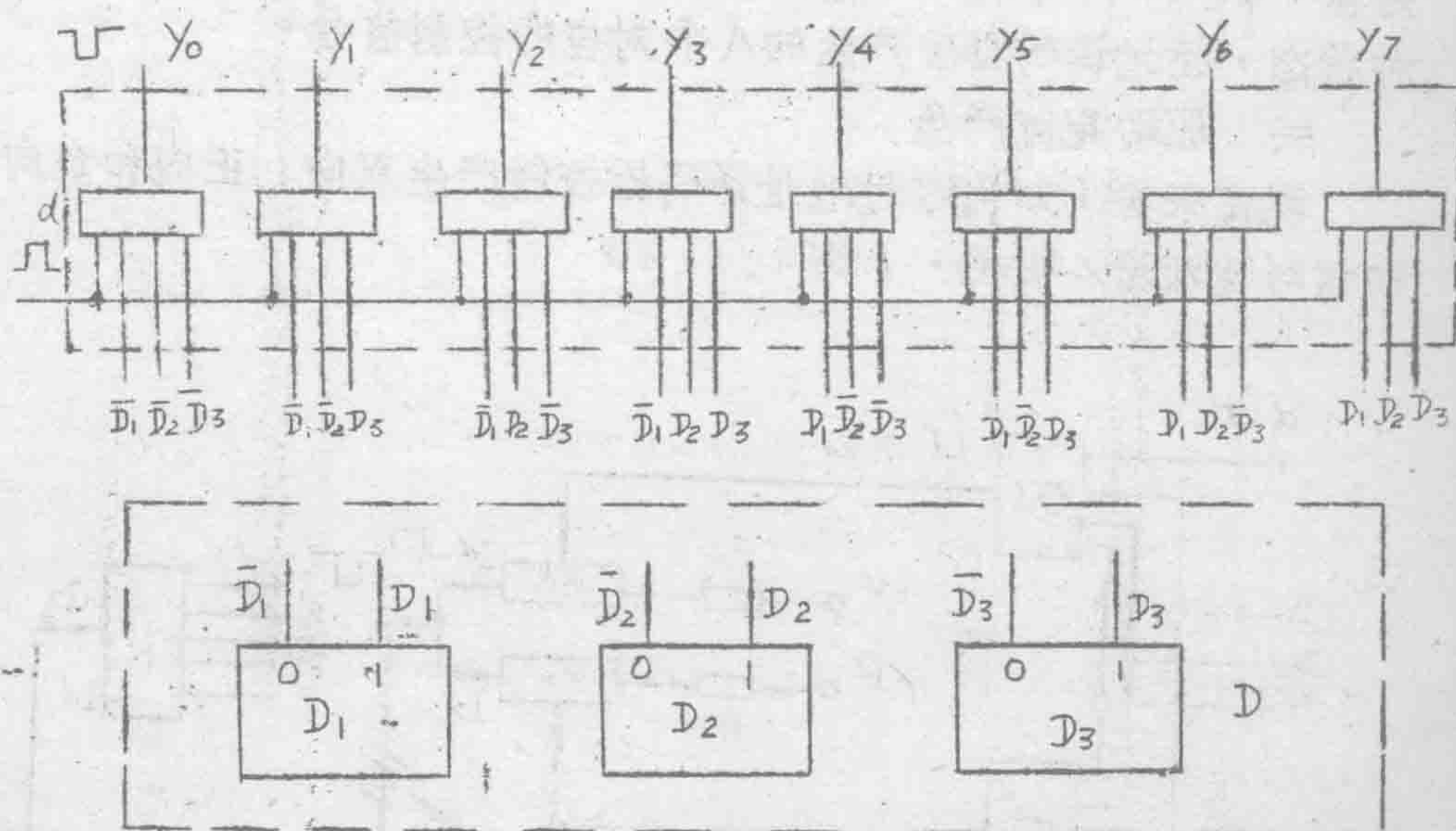


图 4.1.3 地址寄存器和地址译码器

三个触发器的六个输出端送到地址译码器 Y_M 的输入端。即按 $\bar{D}_1, \bar{D}_2, \bar{D}_3, \bar{D}_1, \bar{D}_2, D_3, \bar{D}_1, D_2, \bar{D}_3, \bar{D}_1, D_2, D_3, D_1, \bar{D}_2, \bar{D}_3, D_1, \bar{D}_2, D_3, \bar{D}_1, D_2, D_3, D_1, D_2, \bar{D}_3, D_1, D_2, D_3$ 分别接到译码器八个与非门输入端，其中 d 为命令脉冲，也同时接到译码器八个与非门输入端。对于第一个门来说， $Y_0 =$

$\overline{D_1} \overline{D_2} \overline{D_3} d$ 当 $\overline{D_1} \overline{D_2} \overline{D_3} d$ 都是高电位时 Y_0 是低电位，也就是说只有当 $\overline{D_1} \overline{D_2} \overline{D_3}$ 都是高电位，而且有命令脉冲（有命令时高电位）时， Y_0 输出才是低电位，其他情况，都是高电位

同理 $Y_1 = \overline{D_1} \overline{D_2} D_3 d$

$Y_2 = \overline{D_1} D_2 \overline{D_3} d$

$Y_7 = D_1 D_2 D_3 d$

从上式中不难看出：当没有命令脉冲 d 时（即 d 端是低电位）， $Y_0 \sim Y_7$ 的输出端都是高电位；当加上 d 脉冲时，按照地址码 D 的内容， $Y_0 \sim Y_7$ 中有一个输出负脉冲。这就是三位地址寄存器的八种状态，经过译码器后产生的八个对应的控制信号。

三 驱动电流产生

现在来看，如何通过地址译码器控制产生双向（正向和负向）的读写电流送入磁心。（图 4.1.4）

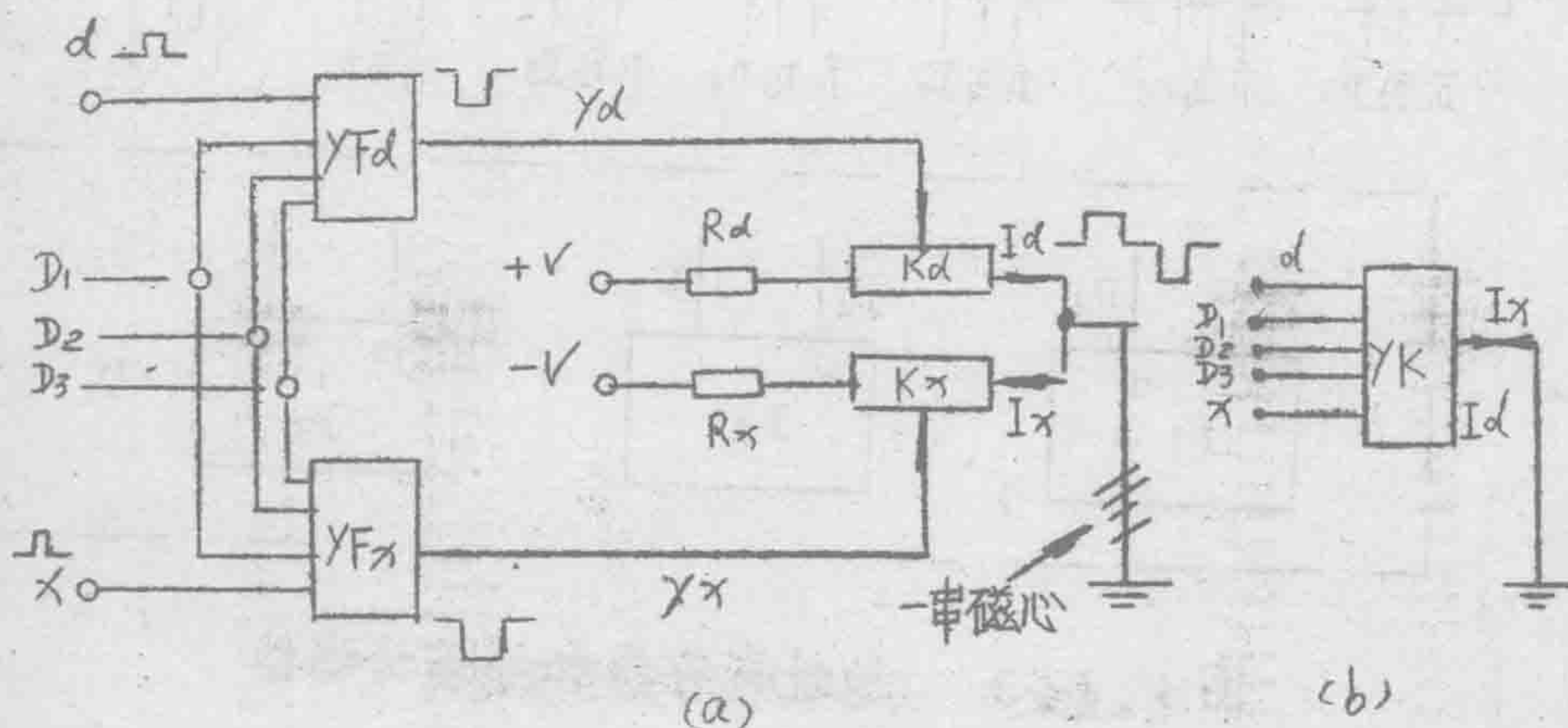


图 4.1.4 驱动电流的产生

当地址码 D_1, D_2, D_3 都是高电位的时候，两个译码器的与非门 (Y_d, Y_x)，都处于准备好了的状态。先加上读脉冲 d ，于是上一个门 Y_d 输出一个负脉冲，把驱动电流开关 K_d 接通。读电流 I_d 从电源 $+V$ 经过限流电阻 R_d ，开关 K_d ，一串磁心到地。读脉冲结束以后， K_d 关闭。然后发写脉冲 x ，则下一个门 Y_x 输出一个负脉冲，把写电流开关 K_x 接通，于是写电流从地，通过一串磁心，流经 K_x ，限流电阻 R_x ，到负电源 $-V$ 。这样就以读写命令波 d, x 和地址码配合，向磁心送进了双向的读写电流。

图 4.1.4(b) 为图 4.1.4(a) 的简化形式，这种逻辑结构命名为带译码的开关 YK 。

四、磁心信号的读出与放大

图 4.1.5 是一个 16 字 $\times 1$ 位的磁心阵列，在 x 方向有四根驱动线 $I_{w_1}, I_{w_2}, I_{w_3}, I_{w_4}$ 。Y 方向也有四根驱动线 $I_{z_1}, I_{z_2}, I_{z_3}, I_{z_4}$ 。各驱动线上都产生双向的读写电流。在 xy 驱动线的每个交点上有一只磁心，共有 16 只磁心。有一根读出线斜 45° 方向穿过所有磁心，用来接收这一位的所有磁心翻转的感应小信号，并把这些信号送到读出放大器 I_d 的输入端。在工作时，在同一时间里， xy 两个方向各有（也只有）一根驱动线上有半选电流。如 I_{w_1}, I_{z_1} 有驱动电流，则其交点上的磁心 A 被选。磁心 A 翻转的感应信号经读出线送到放大器 I_d 进行放大。放大器由一选通脉冲 s 控制，再加上 s 时，放大器才接收读出线上的有用信号，并且把信号放大成足以推动标准逻辑电路的脉冲电压，送到数码寄存器 J_s ， J_s 是一个触发器，读出之前先清“0”。如果 I_d 输出信号是“1”，则把 J_s 置成“1”；如果 I_d 输出是“0”，则 J_s 保持原来的“0”状态，这就把磁心 A 的状态读出来了。在加 I_{w_1} 和 I_{z_1} 时，处于同一行和同一列的其他磁心受到干扰，但由于 I_{w_1}, I_{z_1} 都是半选电流，所以其它磁心都不会翻转，而只受了半选干扰。

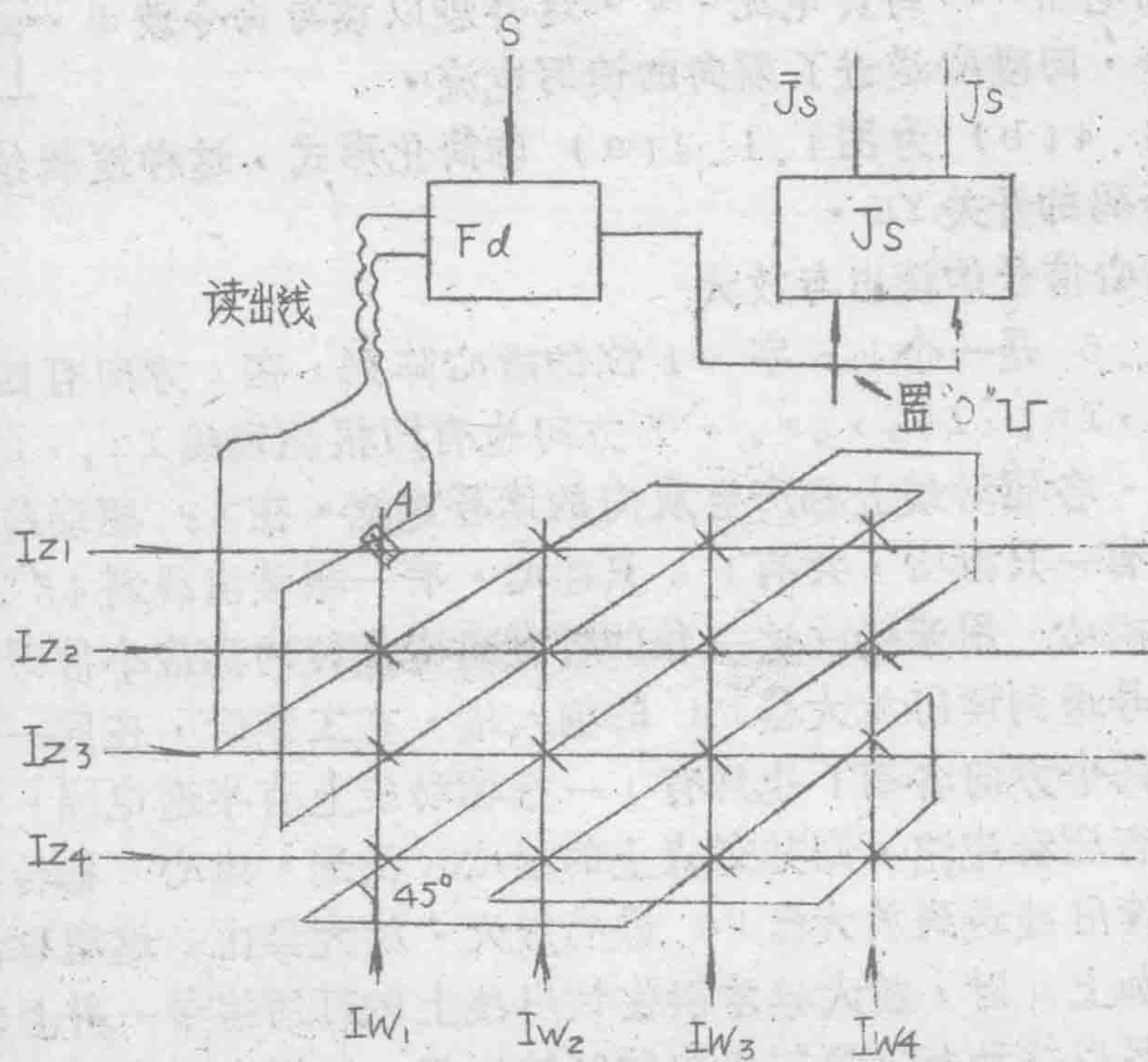


图 4.1.5 信号的读出与放大

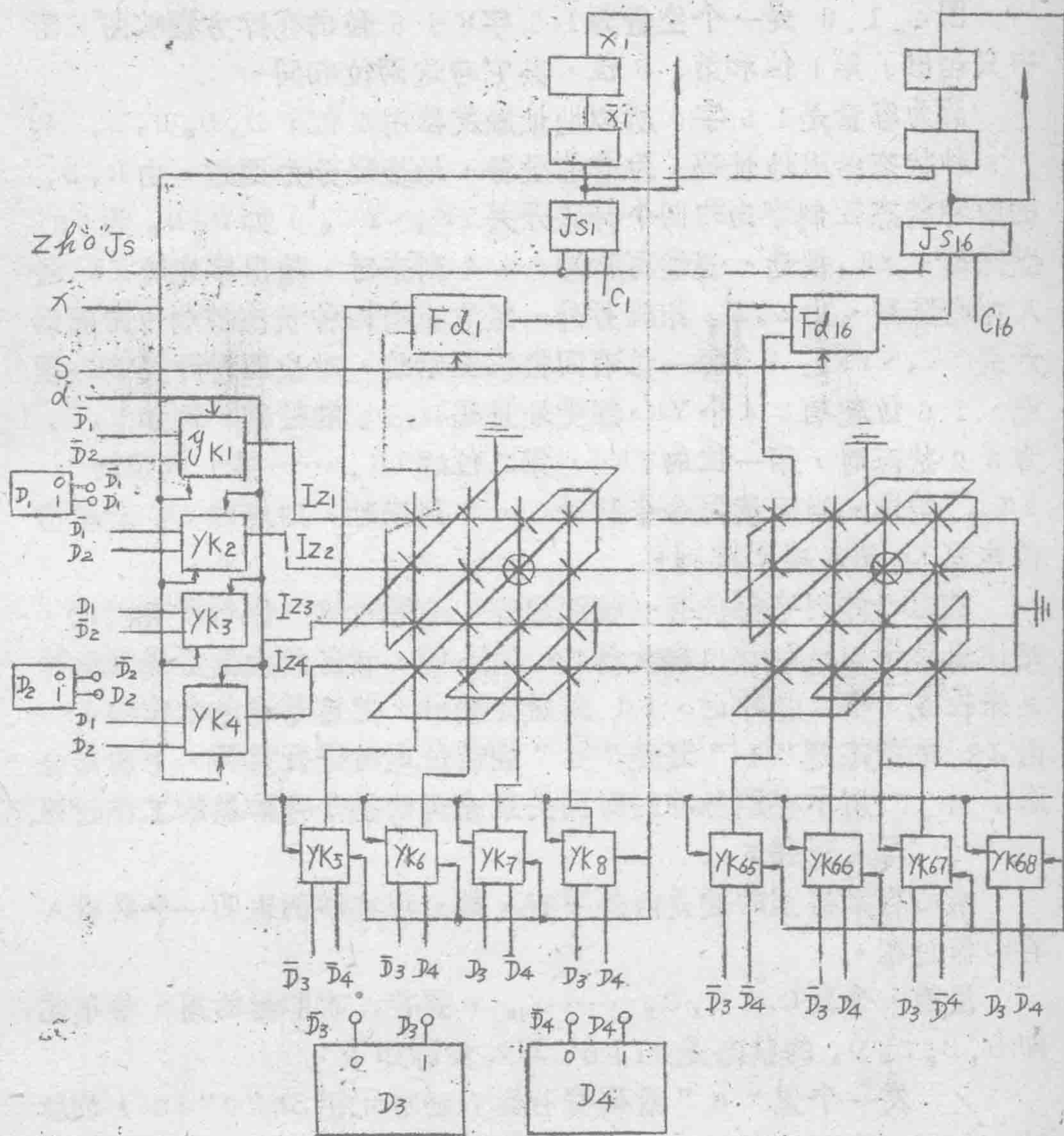


图 4.1.6 存储器方框略图

§4.1.4 存贮器系统的工作过程

图4.1.6 是一个容量为16字×16位的存贮方框略图，图中只画出了第1位和第16位。其它与这两位相同。

因为容量是16字，所以地址触发器用4位， D_1, D_2, D_3, D_4 的16种状态给出地址码。为节省设备，地址码分为两组，由 D_1, D_2 的四种状态控制字向的四个译码开关 $YK_1 \sim YK_4$ ，如 D_1, D_2 为00状态时， YK_1 被选。当读写脉冲 d, x 到来时，输出字电流 I_z ，进入磁心阵列。由 D_3, D_4 组成另外一组它也有四种状态控制位向驱动开关 $YK_5 \sim YK_{68}$ ，每一位有四根位驱动线，对应四种开关 YK ，因此，16位就有64个 YK ，都受地址码 D_3, D_4 的控制。例如 D_3, D_4 为00状态时，第一位的 YK_5 ，第二位的 YK_6 ，……第十六位的 YK_{69} 被选。当有读写命令脉冲 d, x 到来时，对应的 YK 就输出位电流 I_w 进入磁心阵列。

在磁心阵列中每位有一根读出线，它穿过这一位的所有磁心，把读出信号 e 送到读出放大器 $I'd$ 输入端，读出放大器由选通脉冲 s 来控制，有 s 脉冲时， $I'd$ 就放大输出，把信号送给本位的 J_s 。由 J_s 的状态是“1”还是“0”控制位电流进行重写。下面结合图4.1.7所示存贮脉冲的时间关系来说明整个存贮器的工作过程。

一、写入过程：

磁心存贮器里的数是由外下存入的。现在举例说明一个数存入存贮器过程。

没有一个数 $C = C_1, C_2, \dots, C_{16}$ ，要存入存贮器的第6号单元，即 D_1, D_2, D_3, D_4 的状态是0110，写入步骤如下：

1. 发一个置“0”数码寄存器（通常记作 Zh “0” J_s ）的脉冲，把16个 J_s 归“0”准备接收要存入的数；在 Zh “0” J_s 的同时，发一个脉冲把地址码0110接收到 D_1, D_2, D_3, D_4 中来，这个地址码，往往是由控制器送来的规定好要存入的地址。由于 D_1, D_2 是01状态，即 $\bar{D}_1, D_2$ 是高电位，所以字向 YK_2 被选，准备工作；由于 D_3, D_4 是10状态，即 $D_3, \bar{D}_4$ 是高电位，所以位向的 YK_7 及其中和， YK_8 对应的开关，如 YK_{11}, YK_{67} 等被选准备工作。

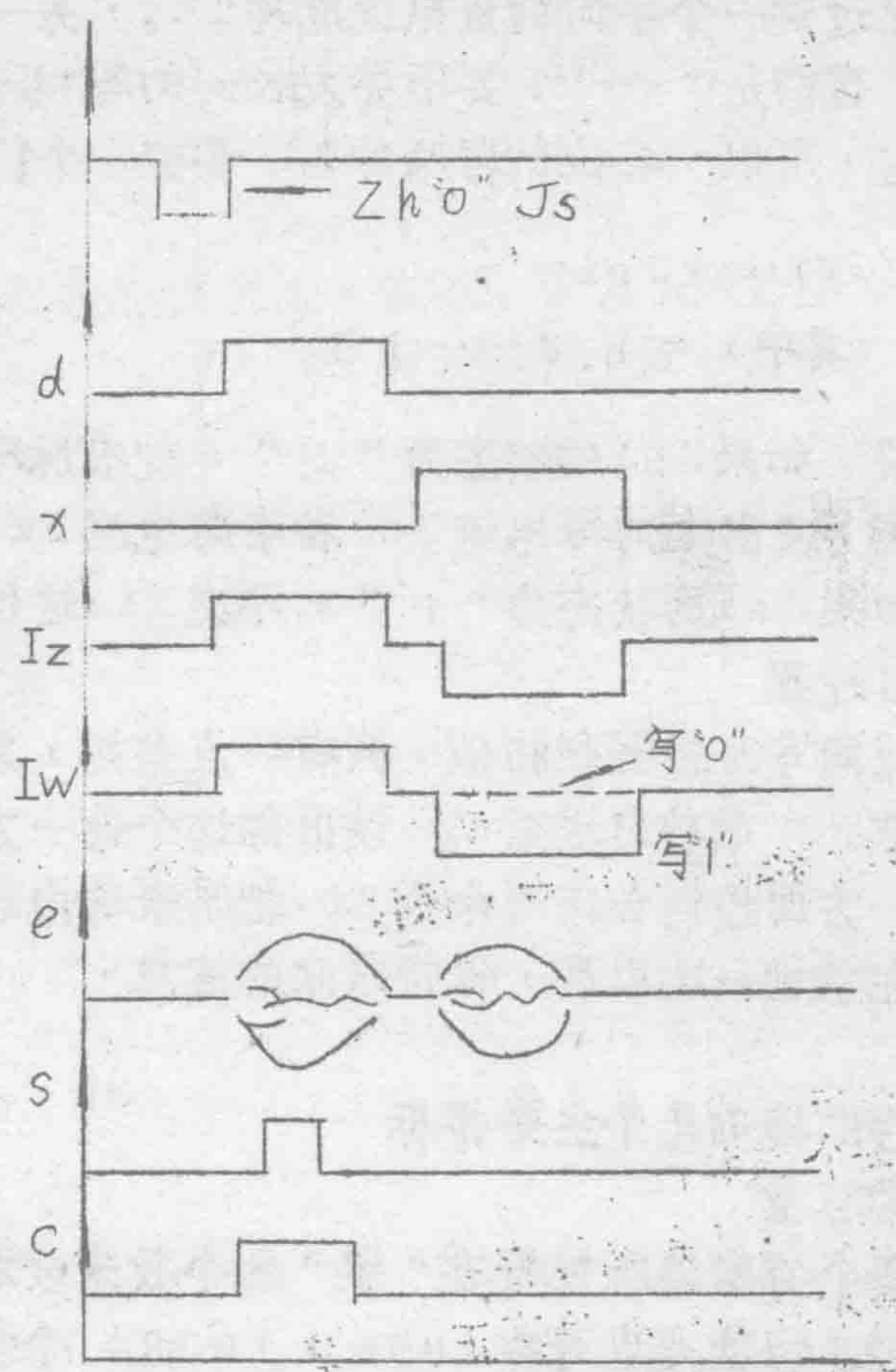


图 4.1.7 工作时间图

3. “发读”命令脉冲 d 使 $YK_2, YK_7, YK_{11} \dots YK_{67}$ 输出读的半选电流，字电流和位电流在预先地址的磁心处重合，将这 16 个磁心 ($C_1 \sim C_{16}$ 图上以划圈表示) 全下清“0”，同时，读出信号送到各位的放大器。由于是写入过程，所以不加选通脉冲 s 读放 I_d 不进行放大。有时即使进行了放大，也不往下级输出。

4. 在脉冲 d 延时一点时间以后，用脉冲 c 将从控制器送来的数 $C_1 \sim C_{16}$ 打入相应的 J_s 寄存器，如果 C_i ($i=1, 2, 3 \dots 16$) 是“1”则 J_{s1} 打成“1”，如果 C_i 是“0”， J_{s1} 打成“0”。

5. 脉冲 d 结束以后，发写脉冲 x ，这个脉冲送到 $YK_1 \sim YK_4$ 。

打开 YK_2 ，流过选一个字向的负电流脉冲 Iz_2 ，另一方面，由于各位写入的数，有的是“0”，要不要发位向的写电流，就要由 Js_i 的状态来决定，所以，各位的写脉冲 X_i 要经一个门来控制一下：

$$X_i = XJJs_i$$

其中 $i = 1, 2, \dots, 16$

这就是说，如果 JJs_i 的状态为“1”，就有脉冲 X_i 去打开本位对应的开关，发出位向写电流 I_w 和字向电流 Iz_2 重合，把这位写成“1”。如果 JJs_i 的状态为“0”，不发 X_i ，这位就写“0”了。

三 读出过程

读出过程同写入过程很相似，只有一点差别，就是读出时加选通脉冲 s ，把 Id 的输出送至 J_s ，读出的这个数一方面提供控制器使用，而另一方面控制位向写命令 X_i ，把原来的内容写回存贮器，以使存贮器在读过一次以后，保持原来的信息。

§4.1.5 存贮器的几个主要指标

一 存贮容量

一般用每个存贮器所能寄存“字”的个数来表示，例如常说的4096，16384，就是说可存4096，16384个数。但由于字长不同，这种表示还不能反映真正存贮容量，所以一个存贮器的存贮容量应为其所能寄存的二进制数码的数量，这只需把字数和字长的位数相乘就可得到。例如一个存贮器能寄存4096个字，字长24位，则存贮量可用 4096×24 表示。

二 存贮时间

存贮器从接收到“读出”或“写入”的命令信号开始，直到完成读数或写数所需的时间。要包括根据地址码寻找存贮单元所需的时间、读出或清除代码所需的时间及重写代码所需的时间。

此外可靠性、经济性、灵活性、体积大小及元件数量也是一些值得考虑的重要问题。