

DIANGONG DIANZI SHIYAN JISHU

电工电子实验技术

张豫滇 谢劲草★编著

下 册

河 海 大 学 出 版 社

江南大学图书馆



91332849

DIANGONG DIANZI SHIYAN JISHU

电工电子实验技术(下册)

张豫滇 谢劲草 编著



河海大学出版社

图书在版编目(CIP)数据

电工电子实验技术·下册/张豫滇,谢劲草编著. —南京:
河海大学出版社,2006.2

ISBN 7-5630-1795-X

I. 电… II. ①张… ②谢… III. 电路—实验—高
等学校—教材 IV. TN710.02

中国版本图书馆 CIP 数据核字(2002)第 075073 号



书 名 / 电工电子实验技术(下册)
书 号 / ISBN 7-5630-1795-X/TM·22
责任编辑 / 周 勤
封面设计 / 步江华
出 版 / 河海大学出版社
地 址 / 南京市西康路1号(邮编:210098)
电 话 / (025)83737852(行政部) (025)83722833(发行部)
经 销 / 江苏省新华书店
印 刷 / 南京捷迅印务有限公司
开 本 / 787 毫米×1092 毫米 1/16 16.5 印张 370 千字
版 次 / 2006 年 2 月第 2 版 2006 年 2 月第 2 次印刷
定 价 / 18.50 元

前 言

《电工电子实验技术》(上册)、《电工电子实验技术》(下册)和《电工电子实验手册》是一套适用于电工电子类实验课程的教材。其中:《电工电子实验技术》(上册)适用于电工电子类系列实验课程中的电工电子实验(一)课程;《电工电子实验技术》(下册)适用于电工电子实验(二)和高频电路实验课程;《电工电子实验手册》作为辅助性教材,适用于上述三门课程及后续的电子电路课程设计和单片机课程设计及等实践类课程。

本教材的使用对象是通信工程、信息工程、电子科学与技术、计算机科学与技术、自动化、测控与仪表、微电子等电子类专业的本科学生。使用本教材时,学生应学完电路分析、信号与系统分析、模拟电路和数字电路与系统等前期课程。

《电工电子实验技术》(下册)的主要内容为:① 可编程器件及其开发软件的应用;② 模拟电路设计与调测;③ 综合型电路及电子系统设计及调测;④ 信号与线性系统实验;⑤ 模拟电路实验;⑥ 综合电路与电子系统实验;⑦ 可编程器件及 EDA 软件应用实验。

使用本套教材时应注意下列几个问题:

1) 电工电子实验教学的目的是:加深对相应理论课程的理解;学习电工电子实验本身所涉及的理论和技术方面的知识;培养电子类工程技术人员必备的电路装配、参数调测、数据处理、电气制图、实验报告撰写等方面的技能。由此可见,在电工电子类实验课程的学习过程中,不但要注意与相关理论课程的密切配合,同时还要注意实验技术本身知识的学习和能力的培养,三者缺一不可。

2) 考虑到实验教学必须遵循循序渐进的原则,在实验指导方面,《电工电子实验技术》(上册)实验中给出较为详细和具体的指导,随着教学的深入,将逐步减少指导,同时引导学生独立进行实验电路的设计、实验方案的拟定、实验电路的调测以及实验数据的处理,以培养学生独立进行实验的能力;而《电工电子实验技术》(下册)则重点对电路设计方法进行指导。

3) 电工电子实验技术,其自身的系统性较强且内容较多,而教学计划中电工电子实验课课堂教学学时较少。为了解决这一矛盾,教材中将实验技术

知识的内容独立成章并进行了详细叙述。

4) 与《电工电子实验技术》(下册)配套的《电工电子实验手册》提供了实验中必要的元器件资料和仪表练习指导,实验时需同时使用这两本教材。

本套教材是在原《电路信号与系统实验》、《电子电路设计与实验技术》和《电子电路设计与实验技术》(实验手册)的基础上改编而成的。《电工电子实验技术》(下册)第六、七章由谢劲草和张豫滇编写,第八章由张豫滇编写,第九章由李家虎编写,第十、十一章由张豫滇编写,第十二章由谢劲草编写,全书由张豫滇统稿。

编者

2005年12月

于南京邮电大学

目 录

前言

第六章 可编程器件及电子设计自动化(EDA)软件	1
第一节 大规模数字逻辑可编程器件.....	1
第二节 可编程器件的开发及应用软件 Foundation	19
第三节 硬件描述语言 CUPL 及开发软件 Protel	45
第七章 模拟电路的设计与调测	65
第一节 模拟电路的设计方法	65
第二节 模拟电路基本参数的测试	84
第三节 模拟电路的装配	93
第四节 模拟电路故障处理方法	95
第五节 模拟电路 EDA 软件应用	96
第八章 综合型电路及电子系统的设计与调测	114
第一节 综合型电路设计.....	114
第二节 模拟系统设计简介.....	118
第三节 数字系统设计.....	121
第四节 综合型电路及电子系统的调测.....	140
第九章 信号与线性系统实验	142
实验二十五 周期信号的频谱分析.....	142
实验二十六 连续时间系统的模拟.....	146
实验二十七 波形的谐波分量测量.....	150
实验二十八 线性系统的频率特性.....	152
实验二十九 有源滤波电路.....	155

实验三十 离散系统的模拟	159
实验三十一 非线性电阻网络的伏安特性	162
实验三十二 非线性电阻网络转移特性的综合	165

第十章 模拟电路实验 169

实验三十三 元器件检测及仪表练习	169
实验三十四 单级放大电路	174
实验三十五 负反馈放大电路	179
实验三十六 运算放大器线性应用电路	183
实验三十七 运算放大器非线性应用电路	188
实验三十八 LC 振荡电路	193
实验三十九 调幅与检波电路	197
实验四十 调频与鉴频电路	201
实验四十一 锁相电路	207

第十一章 综合型实验与系统型实验 213

实验四十二 存贮器	213
实验四十三 中规模可编程器件 GAL 的应用	215
实验四十四 小型数字系统(一)	216
实验四十五 小型数字系统(二)	218
实验四十六 A/D 转换电路	220
实验四十七 D/A 转换电路	222

第十二章 常用电子仪表原理与使用 226

第一节 信号发生器工作原理	226
第二节 模拟式示波器工作原理	230
第三节 频率特性测试仪工作原理	236
第四节 EE1411 型数字合成函数信号发生器	241
第五节 DS-3000 数字存贮示波器	245

附录一 电路设计举例索引 256

附录二 电路测试方法索引 257

参考文献 258

第六章 可编程器件及电子设计自动化(EDA)软件

本章从应用角度出发介绍大规模数字逻辑可编程器件的基本特点、硬件描述语言 CUPL 以及用于可编程器件开发的 EDA 软件。

通过本章学习,读者应初步掌握可编程器件的基本特点和使用要求,掌握 CUPL 语言及应用软件 Protel 的使用方法,了解 EDA 软件的原理图描述、功能仿真、定时仿真、逻辑关系下载、硬件实现等各个环节的基本方法。

第一节 大规模数字逻辑可编程器件

目前,可编程器件生产厂家较多,产品种类各异,本节介绍主流器件生产厂商 Xilinx 公司可编程器件的基本性能和特点。

一、可编程器件概况

《电工电子实验技术》(上册)第三章介绍的标准数字逻辑器件(如 74 系列和 4000 系列)提供了常用的逻辑功能,设计者将这些功能器件组合成一个整体,可实现数字系统的逻辑要求。20 世纪 60 年代后的标准数字器件给数字电路的设计和应用带来了极大方便。但随着电子技术的发展,数字系统日益复杂且电路规模越来越大,由标准器件构成的数字系统器件数量多、体积大、可靠性不高的缺点日益突出。在这种形势下,专用集成电路得到了飞速发展。

(一) ASIC 器件的分类

20 世纪 80 年代中期,专用集成电路 ASIC(Application Specific Integrated Circuits)得到了高速发展和广泛应用。目前,ASIC 器件已经成为数字设备的主流器件。现从实用角度出发介绍 ASIC 器件。

1. 全定制 ASIC

全定制 ASIC 是指集成电路生产厂商按用户要求设计和生产的集成电路。由于用户只对这

种器件提出设计要求,而设计和生产完全由集成电路生产厂商来完成,故称之为全定制。全定制集成电路设计基于晶体管级的设计方法,使用专用的设计软件并按晶体管的版图尺寸、位置等最底层的特性进行设计。这种设计方法可以使 ASIC 集成芯片在面积利用率、速度、功耗等各个方面达到最优。由于全定制集成电路设计时要求设计人员具有版图设计能力,设计单位具备版图及集成电路的开发软件,生产时需采用芯片生产设备,而且设计、投片不一定能保证一次成功,因此全定制集成电路开发费用较高,一般一种电路的开发费用在几万元至几十万元之间,只有生产批量很大时才能采用全定制开发方法。

目前,为了降低设计成本,一些集成电路生产厂商提供了版图设计转换软件。用户可以先用一般的设计工具(如后面介绍的可编程器件开发工具)进行电路设计,设计实现后再用转换软件将可编程器件的设计文件转换为版图设计。这样可降低设计阶段的费用。

2. 半定制 ASIC

半定制 ASIC 是指集成电路生产厂商按一定规格设计和生产的半成品集成电路。这种半成品集成器件内部安排有大量规则排列的逻辑单元。当用户提出设计要求后,生产厂商通过掩膜方法对半成品器件内部的逻辑单元进行连线,使集成电路具有用户要求的功能。半定制 ASIC 设计周期和费用要比全定制 ASIC 低,而且灵活性更强。其缺点是需要专业集成电路生产厂商的支持,造价偏高,也只是在大批量生产时可以采用。

3. 可编程器件 PLD

可编程器件 PLD(Programmable Logic Device)是 ASIC 的一个重要分支。其特点是:器件内部提供基本的逻辑单元(门、触发器等)和布线逻辑电路,用户利用厂商提供的开发软件进行电路设计,设计完成后由开发软件自动布线,将内部的基本逻辑单元配置成所要求的逻辑电路,通过下载工具将用户逻辑电路对应的数据装载到可编程器件中。这样,用户在开发数字设备时不需要与集成电路厂商打交道,缩短了开发时间,降低了费用。由于可编程器件具有这一突出优点,因而它得到了广泛应用。目前,在大部分应用领域,可编程器件已替代了标准数字器件。

上述三种器件各有其优缺点,当某一种逻辑功能的器件批量很大(如几万只至几十万只)时,应采用全定制或半定制 ASIC 器件。这种器件的平均单片成本较低。当器件批量不大或正处在研究和开发阶段时,采用可编程器件比较合理。

(二) 可编程器件的种类

可编程器件的种类较多,现从使用角度出发对其进行分类。

1. 按编程的可重复性分类

按可编程器件是否允许多次重复编程分类,可将其分为一次性可编程器件和可重复性编程器件两大类。Lattice 公司的 PAL 和 Actal 公司的可编程器件只允许用户对器件编程一次且编程后不能更改。这种只允许一次编程的器件的优点是可靠性高,缺点是编程后的逻辑不能修改,如果需要修改,则只能用另一片器件编程。在开发阶段,由于需要反复修改设计,选用一次编程器件就不太方便。

可重复编程器件允许用户多次编程,有的器件允许用户反复编程上千次甚至上万次,这为设备的设计和开发提供了方便。可重复编程器件的突出优点是:① 如果设备升级,不需要更换器件,只要变换其内部的逻辑关系即可;② 目前的可重复编程器件大都具有在线(或在系统)编程功能,用户只需要对可编程器件的编程端口发出指令,就可以对其进行远程编程;③ 如果某一个设备在不同的时刻需要具备不同的逻辑功能(如一些仪表有时用于测量频率,有时用于测量时间参数),可以通过控制开关将不同的逻辑功能下载到可编程器件中去,这样可以减小设备体积,增加设备的灵活性。

2. 按器件的内部结构分类

按可编程器件 PLD 的内部结构分类,可将其分为阵列结构和单元结构两大类。

(1) 阵列结构的可编程器件

阵列结构的可编程器件内部是由一些与阵列、或阵列以及一些触发器为核心的单元构成的,EDA 软件在自动编程时将阵列按要求配置,构成用户所需要的逻辑,如 PAL、GAL 等。如果可编程器件的集成度较高,则将片内分为若干个区,每个区都有自己的阵列,在片中再设置一个全局总线区,就可实现多个分区的连接。这种含多个分区的阵列型 PLD 器件,与 PAL 和 GAL 等器件相比,可以实现较复杂的逻辑功能,所以称之为复杂可编程器件 CPLD(Complex PLD)。Lattice 公司的可编程器件大都为 CPLD,Xilinx 公司的 XC9500 系列均为 CPLD。

(2) 单元结构的可编程器件

单元结构的可编程器件内部含有输入/输出、可配置逻辑块 CLB(Configurable Logic Blocks)等多种逻辑单元,各单元之间靠开关矩阵(由开关门和导线组成)连接,编程时一方面将各个 CLB 配置成具有一定逻辑功能的单元,另一方面通过开关矩阵将各 CLB 连接成一个整体逻辑,如图 6-1 所示。Xilinx 公司的 XC4000 系列、Spartan 系列等 FPGA 器件就是单元结构的可编程器件。

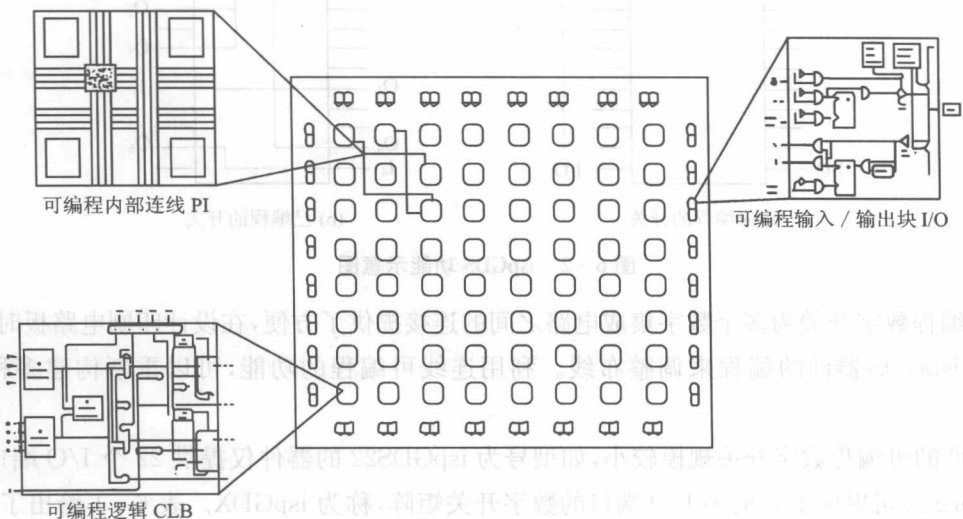


图 6-1 FPGA 内部结构示意图

3. 按功能分类

按可编程器件的功能分类,可将其分为可编程数字逻辑器件、可编程数字开关和可编程模拟器件。

(1) 可编程数字逻辑器件

可编程数字逻辑器件内部提供了组合逻辑和时序逻辑等资源,它主要用于数字电路的设计和应用,是目前可编程器件中用量最大、应用最广的一种可编程器件。

在可编程数字逻辑器件刚面市时,人们在设计含有智能型模块(如单片机 MCU 和数字信号处理器 DSP)的数字系统时往往用可编程数字逻辑器件作为智能型模块的外围器件。随着微电子技术的发展,有些厂商将智能型器件固化在可编程数字器件中,使用起来更加方便。例如,ST 公司的 μ PSD3200 系统内部不仅含有一个 51 系列单片机的内核,而且还提供了具有 3000 门资源的可编程数字逻辑。

目前,数字逻辑的可编程器件已达到几百万门的集成度,过去的由众多器件构成的数字系统可以包含在一个芯片中,人们在设计数字系统时可将一个或者多个智能性器件的逻辑及其他数字电路逻辑下载到一个芯片中。这种将所有电路集中在一个芯片上的电路结构称为可编程在片系统 SOPC(System on Programmable Chip)。

(2) 可编程数字开关

Lattice 公司生产的一种在系统可编程通用数字开关 ispGDS(in system program Generic Digital Switch),可以代替数字电路中的机械开关。这种器件提供了多个输入/输出端口,端口的输入或输出性质可由用户定义,同时各个端口之间的连接关系也可由用户定义。图 6-2(a)是尚未编程的数字开关,其各 I/O 端的性质及连接关系均未定义,图 6-2(b)则为已编程的数字开关,其输入或输出的端口性质已定义,各端口间的连接关系已通过编程设定。

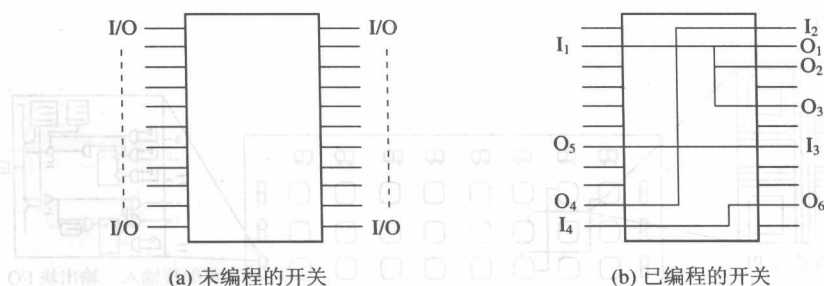


图 6-2 ispGDS 功能示意图

可编程数字开关为多个数字集成电路之间的连接提供了方便,在设计印刷电路板时,可以通过对 ispGDS 器件的编程来调整布线。利用连线可编程的功能,可以重新构建多种逻辑模块。

早期的可编程数字开关规模较小,如型号为 ispGDS22 的器件仅提供 22 个 I/O 端口。现在 Lattice 公司提供了有更多 I/O 端口的数字开关矩阵,称为 ispGDX。表 6-1 给出了 12 种

常用 ispGDX 器件的特性。

表 6-1 ispGDX/V 系列器件特性

参数	ispGDX80A/VA	ispGDX120A	ispGDX160A/VA	ispGDX240VA
电压	5 V/3.3 V	5 V	5 V/3.3 V	3.3 V
速度: $f_{\max}$ /MHz	143/250	143	143/250	200
速度: t_{pd} /ns	5/3.5	5	5/3.5	5/4.5
专用时钟引脚	2	4	4	4
可用 I/O 引脚	80	120	160	240
引脚数及封装	100 脚 TQFP	160 脚 PQFP 176 脚 TQFP	208 脚 PQFP 208 脚 fpBGA 272 脚 BGA	388 脚 fpBGA

(3) 可编程模拟器件

在数字逻辑可编程器件发展的同时,可编程模拟器件也相继面市,如 Lattice 公司的 ispPAC 系列(In-System Programmability Programmable Analog Circuits)。这类器件可实现三种功能:① 放大、衰减、滤波等信号调理;② 求和、求差、积分等信号处理;③ 数/模转换。在使用时不需外接元件就能灵活实现上述各种基本的模拟电路功能。

图 6-3 是型号为 ispPAC20 的可编程模拟电路的内部资源,图 6-4 是编程后构成的二阶带通滤波器。

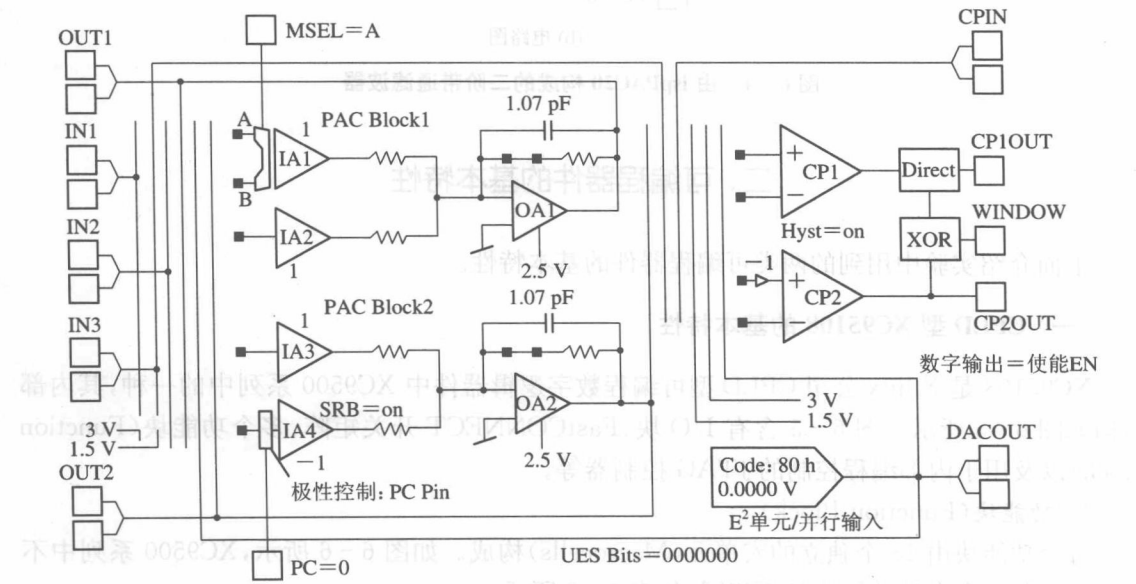
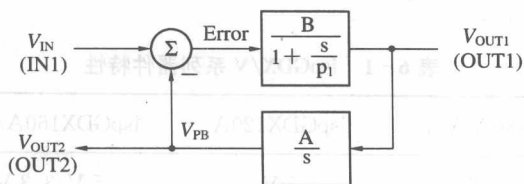
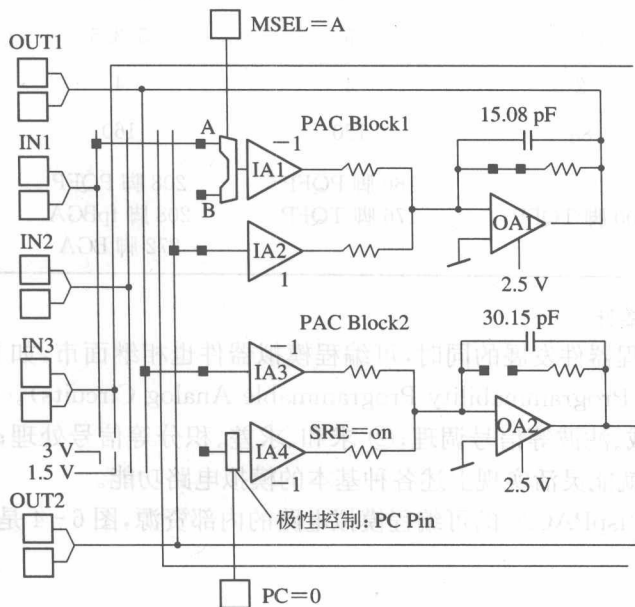


图 6-3 ispPAC20 型模拟可编程器件内部电路



(a) 方框图



(b) 电路图

图 6-4 由 ispPAC20 构成的二阶带通滤波器

二、可编程器件的基本特性

下面介绍实验中用到的两类可编程器件的基本特性。

(一) CPLD 型 XC95108 的基本特性

XC95108 是 Xilinx 公司 CPLD 型可编程数字逻辑器件中 XC9500 系列中的一种,其内部结构如图 6-5 所示。图 6-5 含有 I/O 块、FastCONNECT 开关矩阵、多个功能块(Function Block)以及用于内部编程控制的 JTAG 控制器等。

1. 功能块(Function Block)

每个功能块由 18 个独立的宏单元(Macrocells)构成。如图 6-6 所示,XC9500 系列中不同型号的芯片含有的功能块各不相同,如表 6-2 所示。

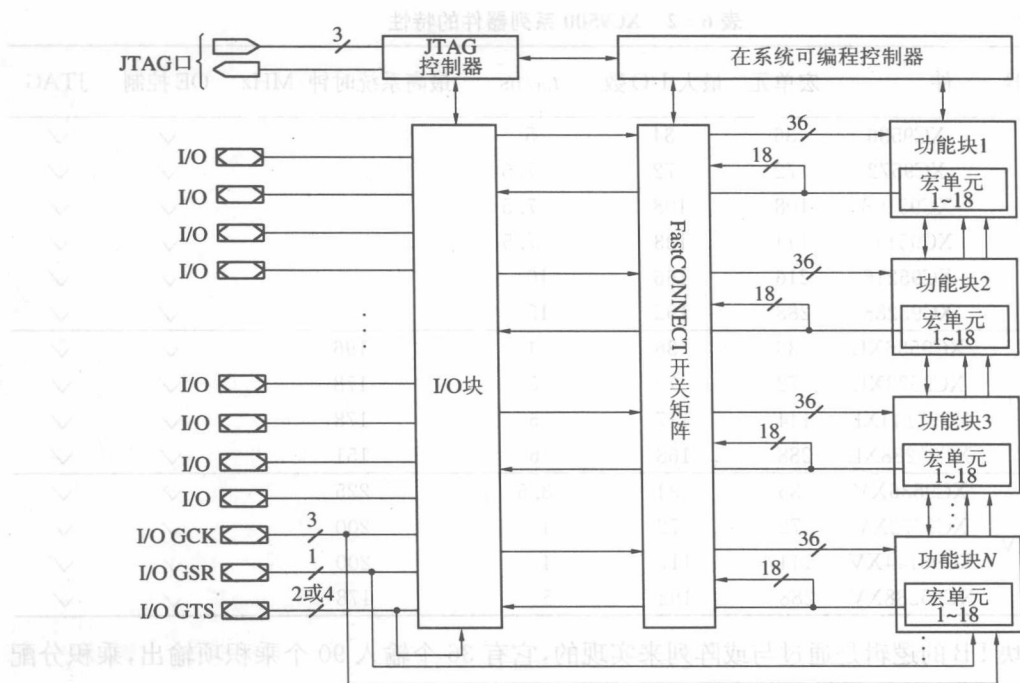


图 6-5 XC95108 内部结构图

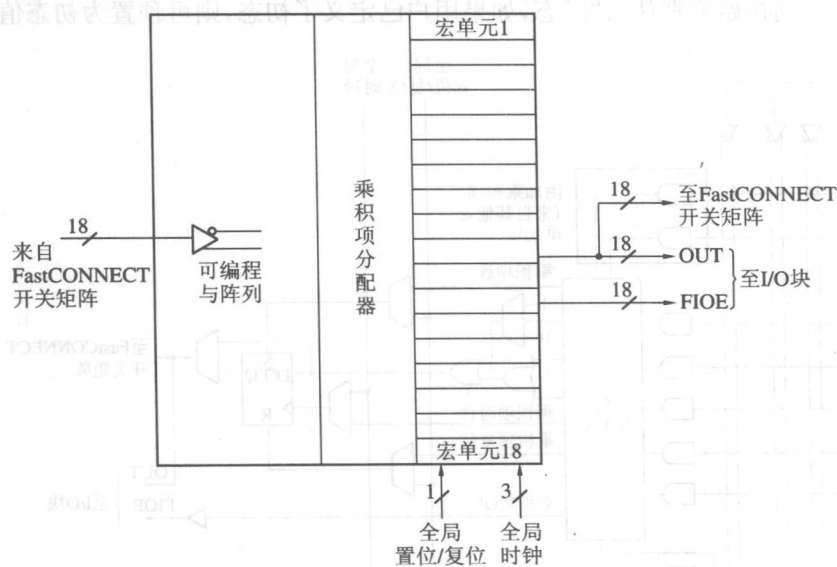


图 6-6 XC9500 系列内部功能块

表 6-2 XC9500 系列器件的特性

器 件	宏单元	最大 I/O 数	t_{pd}/ns	最高系统时钟/MHz	OE 控制	JTAG
XC9500	XC9536	36	34	5	✓	✓
	XC9572	72	72	7.5	✓	✓
	XC95108	108	108	7.5	✓	✓
	XC95144	144	133	7.5	✓	✓
	XC95216	216	166	10	✓	✓
	XC95288	288	192	15	✓	✓
XC9500XL	XC9536XL	36	36	4	196	✓
	XC9572XL	72	72	5	178	✓
	XC95144XL	144	117	5	178	✓
	XC95288XL	288	168	6	151	✓
XC9500XV	XC9536XV	36	34	3.5	225	✓
	XC9572XV	72	72	4	200	✓
	XC95144XV	144	117	4	200	✓
	XC95288XV	288	192	5	178	✓

功能块 FB 的逻辑是通过与或阵列来实现的,它有 36 个输入 90 个乘积项输出,乘积分配器将这 90 个输出分配到各个宏单元。

2. 宏单元

宏单元的内部结构如图 6-7 所示。宏单元可配置成组合逻辑电路或寄存器,寄存器则可配置成 D 触发器或 T 触发器,也可舍去不用。每个寄存器均可异步复位或者置位,加电时如果用户未定义,则初始值默认为“0”态,如果用户已定义了初态,则可预置为初态值。

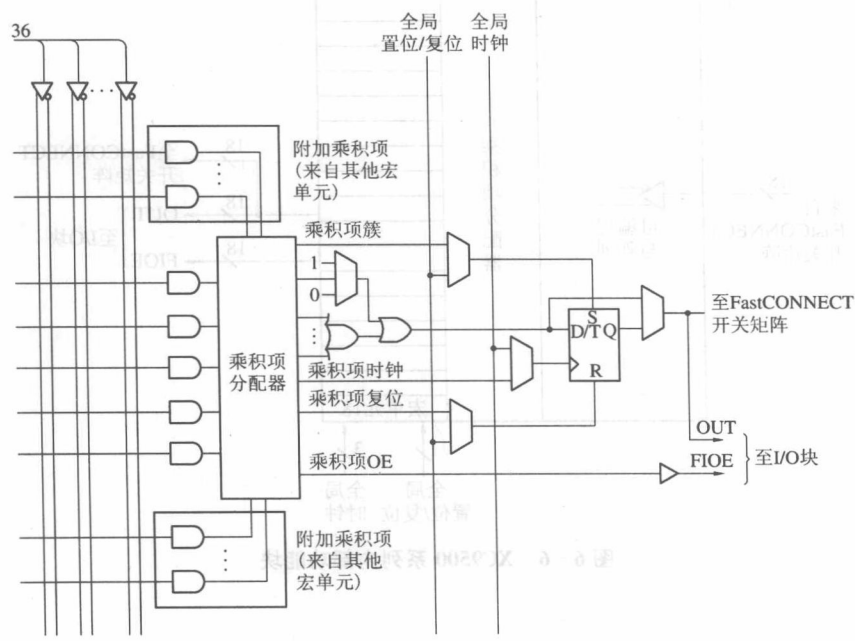


图 6-7 XC9500 内部宏单元电路

3. FastCONNECT 开关矩阵

FastCONNECT 开关矩阵的作用是将 I/O 端口上的信号与功能块连接起来,如图 6-8 所示。

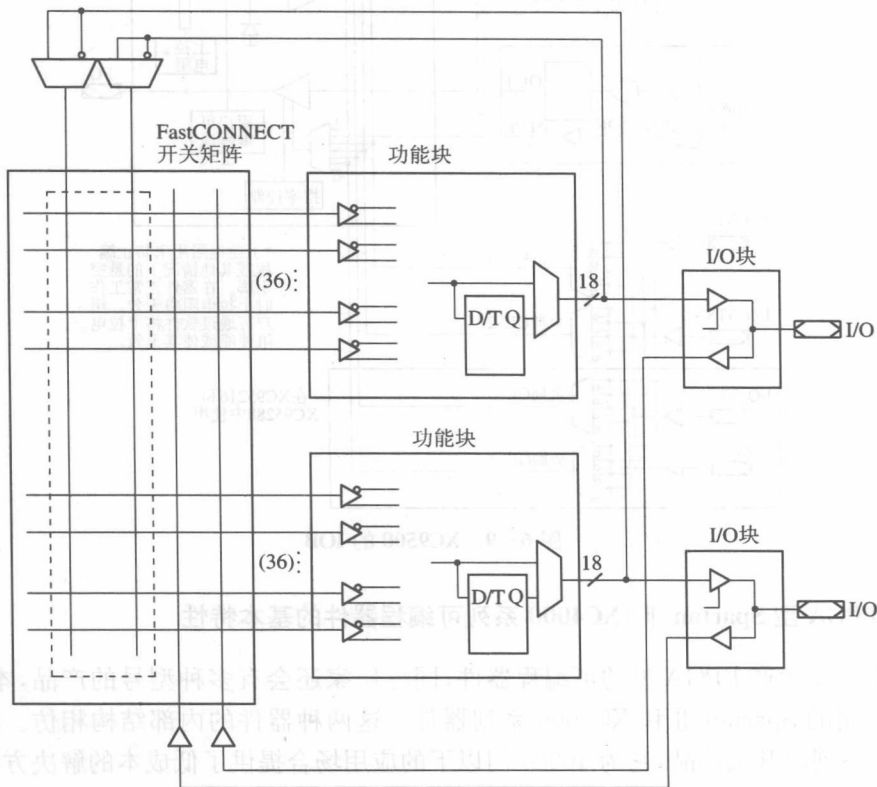


图 6-8 FastCONNECT 开关矩阵

4. 输入/输出块(I/O Block)

输入/输出块(IOB)的作用是将器件的端口与内部逻辑电路连接起来,每个 IOB 都含有输入缓冲器、输出驱动器、输出使能控制及用于定义的接地控制。每个 IOB 的输入或输出性质可由用户定义。在 XC9500 系列中还设置了几个特定 IOB。图 6-9 中的 I/O GCK(GCK, Globol Clock)表示此管脚为全局性时钟输入。在同步时序电路设计时,该脚管可将时钟信号同时送入相关的寄存器。I/O GSR(GSR, Globol Set/Reset)为全局复位端,I/O GTS(GTS, Globol output enable signals)为全局输出信号使能控制端。

CPLD 器件有两个显著的特点:一是它属于阵列结构,内部乘积项较多,适于编码与译码类的逻辑运算;二是它的 I/O 管脚之间(Pin-to-pin)的延时具有可预测性,与配置时的布局无关,表 6-2 中管脚间延时时间 t_{pd} 是一个定值。

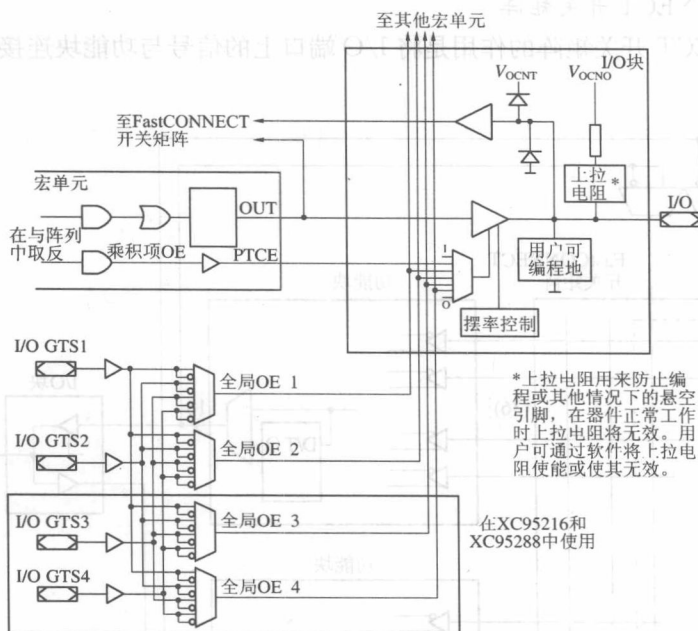


图 6-9 XC9500 的 I/O

(二) FPGA 型 Spartan II /XC4000 系列可编程器件的基本特性

有众多厂家生产 FPGA 型的可编程器件,同一厂家还会有多种型号的产品,本教材仅介绍实验中使用的 Spartan II 和 XC4000 系列器件。这两种器件的内部结构相仿。Spartan II 是 XC4000 系列的升级产品,它为 40000 门以下的应用场合提供了低成本的解决方案。

Spartan II 的基本结构如图 6-10 所示。

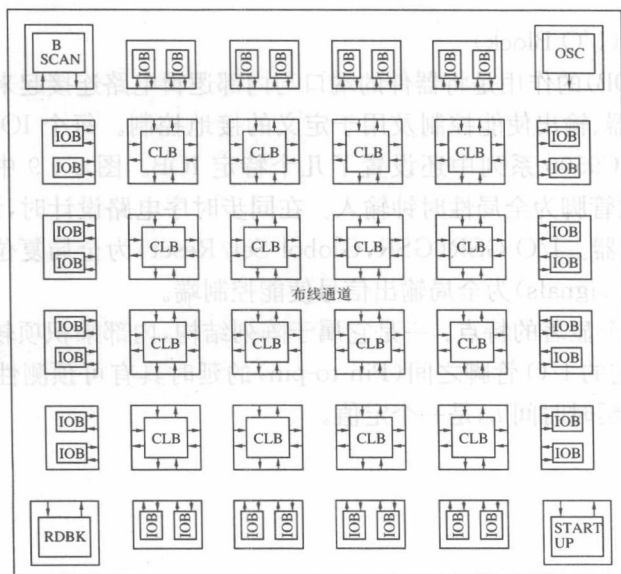


图 6-10 FPGA 结构图