



普通高校“十二五”规划教材

EDA技术与应用

武 超 靳孝峰 主编



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS



配有课件



普通高校“十二五”规划教材

EDA 技术与应用

武 超 靳孝峰 主编

北京航空航天大学出版社

内 容 简 介

本书依据高等院校 EDA 技术课程教学内容的基木要求和实际需要编写。书中以 EDA 设计为主要对象,详细介绍可编程逻辑器件、EDA 软件、VHDL 程序设计,并增加了综合实例应用和实验项目。全书共分 8 章,主要内容包括 EDA 基础知识、可编程逻辑器件、EDA 软件应用、VHDL 语言程序设计、VHDL 综合应用实例、EDA 实验等,并给出了大量的实例,书后给出了附录,以便于学生自学。通过 EDA 课程的教学使学生了解一类器件,掌握一种硬件描述语言,熟悉一种设计工具。

本书注重实践操作和应用能力的培养,适合作为普通高等院校本专科电子、电气、信息技术及自动化等专业的教材,也适合作为高职相关专业的教材及工程技术人员的技术参考书。

图书在版编目(CIP)数据

EDA 技术与应用 / 武超, 靳孝峰主编. -- 北京: 北京航空航天大学出版社, 2013. 5
ISBN 978-7-5124-1101-2

I. ①E… II. ①武… ②靳… III. ①电子电路—电路设计—计算机辅助设计—高等学校—教材 IV. ①TN702

中国版本图书馆 CIP 数据核字(2013)第 066006 号

版权所有,侵权必究。

EDA 技术与应用

武 超 靳孝峰 主编

责任编辑 王 实

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:emsbook@gmail.com 邮购电话:(010)82316936

涿州市新华印刷有限公司印装 各地书店经销

*

开本:710×1 000 1/16 印张:22 字数:469 千字

2013 年 5 月第 1 版 2013 年 5 月第 1 次印刷 印数:3 000 册

ISBN 978-7-5124-1101-2 定价:45.00 元

若本书有倒页、脱页、缺页等印装质量问题,请与本社发行部联系调换。联系电话:(010)82317024

前 言

EDA 技术是一门涉及多学科的综合性的技术,已成为现代电子系统设计的核心手段。电子设计自动化(EDA)给电子设计带来了巨大的变革,成为电子产品开发研制的动力源和加速器。为了尽快推广 EDA 技术,为科技人员在 EDA 软件、硬件的开发与应用方面打下良好的基础,特编写此书作为教材和自学参考书。本书依据高等院校 EDA 技术课程教学内容的基本要求而编写,编写时充分考虑到 EDA 技术的飞速发展,加强了 EDA 技术新理论、新技术、新器件及其应用的介绍。本书既有严密完整的理论体系,又具有较强的实用性。本书的编写原则是知识面宽、知识点新、应用性强,利于理解和自学。

本书是高等院校规划教材之一。本教材参考教学学时为 60 学时,可以根据教学要求适当调整学时。本教材具有以下特点:其一,反映 EDA 技术的新发展,在讲解基础知识时,适当介绍新技术的发展和应用;其二,以通用型设计语言 VHDL 为准进行讲解;其三,在内容编排上,顺序合理,逻辑性强,可读性强,力求简明扼要、深入浅出、通俗易懂,使读者更易学习和掌握,利于理解深化。

本书以 EDA 技术为核心,详细介绍可编程逻辑器件、EDA 应用软件、VHDL 语法及应用,以大量的典型电路及应用实例,介绍 EDA 应用与开发的基本方法和技巧。

编者以多年来从事 EDA 课程教学和应用系统开发的经验与体会为基础,并参阅大量的同类书籍,给出大量的实例,力求使本书的内容简单易懂,适应性强,软、硬件齐全,使读者能够在软件和硬件相结合的基础上更加深入地掌握 EDA 技术。

参加本书编写的人员均为长期从事 EDA 技术教学的一线教师,具有丰富的教学经验。本书由中原工学院武超、焦作大学靳孝峰担任主编,负责制定编写要求和编写目录,并对全书进行统稿和定稿;河南农业大学周小刚、河南科技大学王辉、焦作大学张艳担任副主编,负责协助主编工作;中原工学院蔡哲、焦作大学卢永芳参与编写工作;吉林大学常玉春教授、中原工学院郭艳清教授在百忙中认真细致地审阅了全部

书稿,并提出了宝贵建议。

本书编写人员分工为:第1章和附录B由蔡哲编写,第2、4章由周小刚编写,第3章由王辉编写,第5章和附录A由张艳编写,第6章由卢永芳编写,第7、8章由武超编写,全书由靳孝峰统稿和定稿。

本书的编写得到了北京航空航天大学、吉林大学、河南农业大学、河南科技大学、中原工学院、焦作大学等兄弟院校的大力支持和热情帮助,北京航空航天大学出版社的工作人员为本书的成功出版付出了艰辛的劳动。作者在此对为本书成功出版做出贡献的所有工作人员表示衷心的感谢。同时对本书所用参考文献的作者表示诚挚的谢意。

书中的错漏和不妥之处在所难免,敬请读者批评指正,以便不断改进。有兴趣的读者可以发送邮件到 jxfeng369@163.com,与作者进一步交流,也可以发送邮件到 bhcbxlx@sina.com,与本书策划编辑进行交流。

作 者

2013年2月

目 录

第 1 章 EDA 技术概述	1
1.1 EDA 技术的发展过程	1
1.2 EDA 技术的主要内容	3
1.3 EDA 系统的构成	5
1.4 EDA 设计的基本流程	6
1.4.1 设计输入	6
1.4.2 逻辑综合和优化	7
1.4.3 适 配	9
1.4.4 仿 真	9
1.4.5 目标器件的编程和下载	10
1.4.6 硬件测试	11
1.4.7 硬件电路设计方法	11
1.5 EDA 技术的发展方向	15
1.5.1 输入方式的发展趋势	15
1.5.2 具有混合信号处理能力的 EDA 工具	16
1.5.3 仿真工具的发展	16
1.5.4 综合工具的开发	17
1.5.5 EDA 技术应用方面的发展	17
本章小结	18
习 题	18
第 2 章 可编程逻辑器件	19
2.1 可编程逻辑器件发展概述	19
2.2 可编程逻辑器件的分类	21
2.3 简单可编程逻辑器件	22

2.3.1 电路符号表示	23
2.3.2 PROM 结构	24
2.3.3 PLA 基本结构	25
2.3.4 PAL 基本结构	26
2.3.5 GAL 基本结构	26
2.4 复杂可编程逻辑器件(CPLD)	29
2.5 现场可编程逻辑门阵列(FPGA)	35
2.6 专用集成电路(ASIC)	37
2.7 流行可编程器件介绍	40
2.7.1 Lattice 公司的 CPLD 系列	40
2.7.2 Xilinx 公司的产品	42
2.7.3 Altera 公司的 FPGA 和 CPLD 器件系列	44
2.8 CPLD 与 FPGA 的开发应用	45
2.8.1 CPLD 与 FPGA 的开发形式	45
2.8.2 CPLD 与 FPGA 的区别	46
2.8.3 CPLD 与 FPGA 的编程与配置	47
本章小结	49
习 题	49
第 3 章 可编程逻辑器件开发软件	50
3.1 MAX+plus II 软件概述	50
3.1.1 MAX+plus II 软件的特点	50
3.1.2 MAX+plus II 软件的分类	51
3.1.3 MAX+plus II 学生版软件的功能	52
3.1.4 MAX+plus II 软件的安装	56
3.1.5 MAX+plus II 软件的设计流程	60
3.2 MAX+plus II 软件设计实例	63
3.2.1 模为 12 计数器的设计	64
3.2.2 设计流程总结	82
3.2.3 常用菜单	83
3.2.4 工具条	85
3.2.5 模为 60 计数器的设计	87
3.2.6 图形的层次化设计——时钟电路设计	89
3.2.7 可调参数元件(LPM)的应用	93
3.2.8 常见错误及处理	100
3.3 Quartus II 软件概述	101
3.3.1 Quartus II 软件特点	101

3.3.2 Quartus II 软件设计流程	102
本章小结	114
习 题	114
第4章 硬件描述语言 VHDL	115
4.1 VHDL 概述	115
4.1.1 VHDL 的发展	115
4.1.2 自顶向下的设计方法	116
4.1.3 VHDL 的特点	117
4.2 VHDL 程序的基本结构	118
4.3 VHDL 组成结构详解	120
4.3.1 实体(Entity)	120
4.3.2 结构体(Architecture)	123
4.3.3 程序包(Package)	125
4.3.4 库(Library)	127
4.3.5 配置(Configuration)	129
4.4 VHDL 的语言要素	131
4.4.1 文字规则	131
4.4.2 数据对象	134
4.4.3 数据类型	137
4.5 VHDL 的表达式	144
4.5.1 VHDL 语言的运算操作符	144
4.5.2 操作数	146
4.6 VHDL 属性描述	147
本章小结	148
习 题	148
第5章 VHDL 常用语句	150
5.1 顺序语句	150
5.1.1 赋值语句	151
5.1.2 IF 语句	152
5.1.3 CASE 语句	156
5.1.4 子程序	158
5.1.5 LOOP 语句	162
5.1.6 NEXT 语句	164
5.1.7 EXIT 语句	165
5.1.8 返回(RETURN)语句	165
5.1.9 WAIT 语句	166

5.1.10 NULL 语句	167
5.2 并行语句	168
5.2.1 并行信号赋值语句	168
5.2.2 进程(PROCESS)语句	171
5.2.3 元件例化语句	173
5.2.4 BLOCK 语句	176
5.2.5 生成语句	179
5.3 参数化元件设计	181
5.4 并行过程调用	182
5.5 VHDL 的描述方式	183
5.5.1 行为描述	183
5.5.2 数据流描述	184
5.5.3 结构描述	185
本章小结	186
习 题	186
第 6 章 常用电路设计	187
6.1 组合电路	187
6.1.1 门电路	187
6.1.2 编码器	191
6.1.3 译码器	192
6.1.4 运算器	193
6.1.5 选择器	194
6.1.6 比较器	195
6.1.7 三态门	195
6.1.8 三态总线缓冲器	196
6.2 时序电路设计	198
6.2.1 时钟信号	198
6.2.2 复位信号	200
6.2.3 D 触发器	202
6.2.4 JK 触发器	205
6.2.5 计数器	206
6.2.6 寄存器	217
6.2.7 移位寄存器	219
6.2.8 堆 栈	222
6.3 SRAM 存储器设计	224
6.4 状态机	225

6.4.1 米立型状态机	225
6.4.2 摩尔型状态机	229
本章小结	234
习 题	234
第 7 章 VHDL 综合应用	235
7.1 多路彩灯控制器的设计	235
7.2 电梯控制器的设计	239
7.3 数字钟	247
7.4 电子密码锁	255
7.5 数字温度表	264
本章小结	271
习 题	271
第 8 章 EDA 技术实验	272
8.1 七人表决器	272
8.2 格雷码变换电路	274
8.3 BCD 码加法器	277
8.4 英语字母显示电路	279
8.5 数控分频器的设计	281
8.6 可控脉冲发生器	282
8.7 正负脉宽数控调制信号发生器	285
8.8 音乐演奏电路	288
8.9 乒乓球游戏机	296
本章小结	301
附录 A EDA 实验开发系统介绍	302
A.1 系统概述	302
A.2 硬件结构及原理图	303
附录 B 程序包文件	315
参考文献	339

第 1 章

EDA 技术概述

教学提示

EDA 技术是现代电子设计领域进行系统设计的最有效的设计手段,打破了传统的软硬件之间的界限。

教学要求

本章主要使学生了解 EDA 技术的发展状况和应用特点,了解 EDA 设计流程,掌握 EDA 技术的设计方法。

1.1 EDA 技术的发展过程

20 世纪 90 年代,Internet 技术的出现标志着人类社会进入了信息时代。作为信息社会标志性产品的电子产品,已经渗透到社会生活的各个领域。现代电子产品的性能越来越高,更新的速度越来越快,各电子生产商面临着更大的竞争压力,迫切需要功能强、品质优、成本低、功耗小、集成度高的电子产品,以满足日益增长的社会需求。而微电子技术和现代电子设计技术是实现电子生产进步的关键。

微电子技术以大规模集成电路加工技术为代表,集成电路设计不断地向超大规模、极低功耗和超高速的方向发展,目前已进入超深亚微米阶段,可以在几平方厘米的芯片上集成几千万个晶体管,表征半导体工艺水平的线宽已经达到 $0.13\ \mu\text{m}$,还在不断地缩小。

现代电子设计技术的核心是电子设计自动化 EDA(Electronic Design Automation)技术。EDA 是指以计算机为基本工作平台,融合了应用电子技术、计算机技术、人工智能技术等多学科的最新成果而开发出来的一整套电子 CAD 通用软件工具,是一种帮助电子设计工程人员进行电子元件产品和系统设计的综合工具。它采用高级硬件描述语言 HDL(Hardware Design Language)进行设计,能自动完成逻辑编译、化简、分割、综合、优化、布局布线及仿真,直至完成对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。近几年来,硬件描述语言等设计数据格式逐步标准化,从而使 EDA 框架结构日趋标准,集成设计环境日趋完善。目前,EDA 主要辅助进行三个方面的设计工作:集成电路设计、电子电路设计和 PCB 设计。

EDA 技术是一门综合性学科,融多学科于一体,打破传统软件和硬件之间的界限,使计算机的软件和硬件实现合二为一,是电子设计领域一种新的设计理念。

在现代高新电子产品的设计和生产中,微电子技术和现代电子设计技术是相互促进、相互推动而又相互制约的两个技术环节。没有这两者的结合,就没有 EDA 技术的快速发展。因此,EDA 技术的发展与电子技术等相关技术的发展是同步的。回顾近 30 年来电子技术的发展历程,EDA 技术的发展分为三个阶段。

第一阶段:20 世纪 70 年代,随着中小规模集成电路的出现和应用,MOS 工艺得到广泛应用,可编程逻辑器件已经问世,电子系统硬件设计的自动化和智能化程度都很低。可编程逻辑技术和器件也已问世。在该阶段人们开始用计算机代替手工劳动,辅助进行集成电路版图编辑、PCB 布局布线等工作,故称为 CAD(计算机辅助设计)阶段。

EDA 工具的供应商只有几家,产品主要面向 PCB(Printed Circuit Board)布线设计,如 Tango 软件等。

第二阶段:20 世纪 80 年代,集成电路设计进入 CMOS 阶段。当时,Mentor 公司、Logic System 公司进入 EDA 市场,提供带有电路图编辑工具和逻辑模拟工具的 EDA 软件,主要用于电路设计完成之前的功能检验,一般以数字电路的分析和测试工具为代表。

复杂可编程逻辑器件已经进入商业应用,而相应的辅助设计软件也投入使用。为了适应电子产品在规模和制作上的需要,计算机辅助软件除了纯粹的图形绘制功能外,还增加了电路功能设计和结构设计,可通过电气连接网表将两者结合在一起,故此阶段称为 CAE(计算机辅助工程)阶段。但是,大部分从原理图设计出发的 EDA 工具仍然无法满足复杂电子系统设计的要求,并且确定的元件图形设计制约了系统的优化。20 世纪 80 年代末,FPGA、CAD 和 CAE 技术的应用更为广泛,尤其在各种硬件描述语言的应用和标准化方面取得了重大进步。应用和标准化方面的进步,为电子设计自动化的电路建模、标准文档及仿真测试奠定了坚实的基础。

第三阶段:20 世纪 90 年代,工艺水平已经达到深亚微米级,硬件描述语言的标准化得到进一步确立。这时,EDA 工具门类齐全,能够提供系统设计需要的全部工具,兼容各种硬件实现方案,支持标准硬件描述语言,能完成逻辑综合、设计优化、行为仿真、参数分析和测试工具等。

人们开始追求整个设计过程的自动化,故此阶段称为 ESDA(电子系统设计自动化)阶段。近千万门的大规模可编程逻辑器件陆续面世,以及基于计算机技术的面向用户的低成本大规模 ASIC 设计技术的应用,促进了 EDA 技术的形成。在前两个阶段中,虽然 CAD/CAE 技术已经取得了巨大成功,但是设计人员仍然无法从繁重的设计工作中完全解脱出来,因为在设计过程中自动化和智能化的程度还不高。在该阶段,随着 HDL 标准化的进一步确立,各 EDA 软件界面友好,学习使用方便,且互相兼容,极大地推动了全新的电子设计自动化技术的应用和发展。复杂电子系统设计

计进入了 SOC 和 SOPC 时代。

进入 21 世纪后,EDA 技术得到了更大发展,主要表现在以下几个方面:

① 支持标准硬件描述语言的功能强大的 EDA 软件不断推出,使复杂电子系统设计和验证日趋简单。

② 电子系统设计全方位进入 EDA 范畴,传统的电路系统设计理念发生根本性的变化。除不断成熟的数字技术之外,模拟电路系统硬件描述和设计也日趋标准化,系统可编程模拟器件的出现,数字信号处理和图像处理的全硬件实施方案等都促使软硬件技术进一步融合。

③ 软硬件 IP 核(Intellectual Property)在电子领域得到进一步确认,使电子设计成果以自主产权的方式得以明确表达和确认成为可能。

④ 电子领域各学科的界限更加模糊,互相包容,比如模拟与数字、软件与硬件、系统与器件、行为与结构等。

⑤ SOC(System On Chip)高效低成本设计技术已经成熟。

EDA 工具的出现给电子系统设计带来了革命性的变化。随着 Pentium 处理器的推出、FPGA 的上市,以及大规模的芯片组和高速、高密度印刷电路板的应用,EDA 技术在功能仿真、时序分析、集成电路自动测试、高速印刷电路板设计及操作平台的扩展等方面将面临着新的挑战,这也是新一代 EDA 技术未来的发展趋势。

EDA 技术的发展和普及给电子系统设计带来了革命性变化。显然,EDA 是现代电子设计的核心。

有人预言:“未来的 VLSI(Very Large Scale Integrated circuits)设计者是科学家而不是工程师。”意思是说:未来的 EDA 工具将高度自动化,设计者重点是概念设计,而大部分工程实现中的技术问题都可依靠 EDA 工具解决。

1.2 EDA 技术的主要内容

EDA 技术涉及电子技术各学科领域,涉及面广,内容丰富,从教学和实用的角度来说,应该掌握以下 4 个方面的内容:大规模可编程逻辑器件、硬件描述语言、软件开发工具、实验开发系统。

1. 大规模可编程逻辑器件

大规模可编程逻辑器件是 EDA 技术将电子应用设计系统的既定功能和技术指标具体实现的硬件载体。主要包括现场可编程门阵列 FPGA、复杂可编程逻辑器件 CPLD 和 ASIC。其中,ASIC(Application Specific Intergrated Circuit)器件是最终的物理平台,FPGA(Field Programmable Gate Array)和 CPLD(Complex Programmable Logic Device)是目前使用最广泛的主流产品,它们面向用户,具有极大的灵活性

和很好的通用性,使用方便,硬件测试和实现快捷,开发效率高且成本低,上市时间短,技术维护简单等。这类器件又称为可编程专用 IC,由于其众多的优点,当产品定型和产量扩大后,可将在生产中得到充分检验的电子设计迅速进行 ASIC 投产。

主要产品: Xilinx 公司的 FPGA 有 XC2000、XC3000、XC4000、XC4000E、XC5200 等系列,可用的门数为 1 200~18 000 个; Altera 公司的 CPLD 器件有 FLEX6000、FLEX8000、FLEX10K 等系列,可用的门数为 5 000~25 000 个; Lattice 公司的器件有 ispLSI2000、ispLSI3000、ispLSI6000 等系列,可用的门数多达 25 000 个。

2. 硬件描述语言

硬件描述语言是利用 EDA 技术进行电子设计主要的表达手段,打破传统的利用原理图进行硬件电路设计的方法,而利用 HDL 编写源程序,描述硬件电路的功能、信号连接关系及定时关系。各公司开发了自己专有的 HDL,常用的有 VHDL、Verilog 和 AHDL 等。1987 年年底,IEEE 确认美国国防部的 VHDL 为标准硬件描述语言,VHDL 在电子设计领域得到了广泛接受,实际上已成为通用的硬件描述语言。专家认为,在 21 世纪,几乎全部数字系统设计任务都将由 VHDL 和 Verilog 承担,而 VHDL 将是电子工程设计人员的必备知识。

3. 软件开发工具

软件开发工具是利用 EDA 技术进行电子系统设计的、智能化的自动化设计工具。目前比较流行的有 Altera 公司的 MAX+plus II 和 Quartus II、Lattice 公司的 ispEXPERPT、Xilinx 公司的 Foundation Series 等。

MAX+plus II 是 Altera 公司推出的一个应用广泛的 EDA 开发工具,支持原理图、VHDL 和 Verilog 语言文本,以及波形与 EDIF 等格式的文件作为输入方式,并支持这些文件的任意混合设计,可以进行功能和时序仿真,能够产生精确的仿真结果。它界面友好,集成化程度高,使用便捷,是易学易用的可编程逻辑器件开发软件,被业界称为最易学易用的 EDA 软件。MAX+plus II 支持主流的第三方 EDA 工具,支持除 APEX20K 系列之外的所有 Altera 公司的 FPGA/CPLD 大规模逻辑器件。

Quartus II 是 Altera 公司新近推出的 EDA 软件工具,提供完整的多平台设计环境,可以轻易满足特定设计的需要,拥有 FPGA 和 CPLD 设计的所有阶段的解决方案。该软件完全支持 VHDL 和 Verilog 的设计流程,内嵌有 VHDL 和 Verilog 逻辑综合器;对第三方的综合工具和仿真工具有着更好的综合效果,可以直接调用第三方工具。Quartus II 和 SOPC Builder 结合,可以实现单芯片可编程系统(SOPC)开发。

ispEXPERT 是 Lattice 公司主要的集成环境,可以进行 VHDL、Verilog 及 ABEL 语言的设计输入、综合、适配、仿真和在系统下载,是目前最容易掌握的设计工具之一,其界面友好,操作方便,功能强大,并与第三方 EDA 工具兼容。

Foundation Series 是 Xilinx 公司比较成熟的 EDA 集成开发工具。它采用自动化的、完整的集成设计环境,包含了强大的 Synopsys FPGA Express 综合系统,是业

界最强大 EDA 设计工具之一。

4. 实验开发系统

实验开发系统是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。它提供了芯片下载电路及 EDA 实验开发的外围资源,一般包括:

- ① 实验开发所需的各类基本信号发生模块,包括时钟、脉冲、高低电平等;
- ② FPGA/CPLD 输出信息显示模块,包括数码显示、发光管显示、声响指示等;
- ③ 目标芯片适配座以及上面的 FPGA/CPLD 目标芯片和编程下载电路。

1.3 EDA 系统的构成

EDA 技术研究的对象是电子设计的全过程,有系统级、电路板和物理级 3 个层次的设计。它涉及的电子系统从低频、高频到微波,从线性到非线性,从模拟到数字,从通用集成电路到专用集成电路构造的电子系统,因此 EDA 技术研究的范畴相当广泛。如果从专用集成电路 ASIC 开发与应用的角度看,EDA 软件系统应当包含以下几个子模块:设计输入子模块、设计数据库子模块、分析验证子模块、综合仿真子模块、布局布线子模块等。

(1) 设计输入子模块

该模块接受用户的设计描述,并进行语义正确性、语法规则的检查,通过后,将用户的设计描述语句转换为 EDA 软件系统的内部数据格式,存入设计数据库被其他子模块调用,设计输入子模块能进行图形输入、文本输入以及混合输入方式。该子模块包含针对不同描述方式的编辑器,如图形编辑器、文本编辑器等,同时包含对应的分析器。

(2) 设计数据库子模块

该模块存放系统提供的库单元以及用户的设计描述和中间设计结果。

(3) 分析验证子模块

该模块包括各个层次的模拟验证、设计规则的检查、故障诊断等。

(4) 综合仿真子模块

该模块包括各个层次的综合工具,从高层次到低层次的综合仿真全部由 EDA 工具自动实现。

(5) 布局布线子模块

该模块实现由逻辑设计到物理实现的映射,因此与物理实现的方式密切相关。例如,最终的物理实现可以是门阵列、可编程逻辑器件等,由于对应的器件不同,各自的布局布线工具会有很大的差异。

许多生产可编程逻辑器件的公司都推出了适于开发自己产品的 EDA 工具,这

些工具一般都具有以上各个子模块,操作简单,对硬件环境要求低,可运行在 PC 机和 Windows 或 WindowsNT 操作系统。

1.4 EDA 设计的基本流程

了解利用 EDA 技术进行设计开发的流程,对于正确地选择和使用 EDA 软件,优化设计项目,提高设计效率很有益处。一个完整的、典型的 EDA 设计流程既是自顶向下设计方法的具体实施途径,也是 EDA 工具软件本身的组成结构。了解支持这一设计流程的诸多设计工具,可有效地排除设计中出现的问题,提高设计质量,总结设计经验。设计的一般流程如图 1-1 所示。

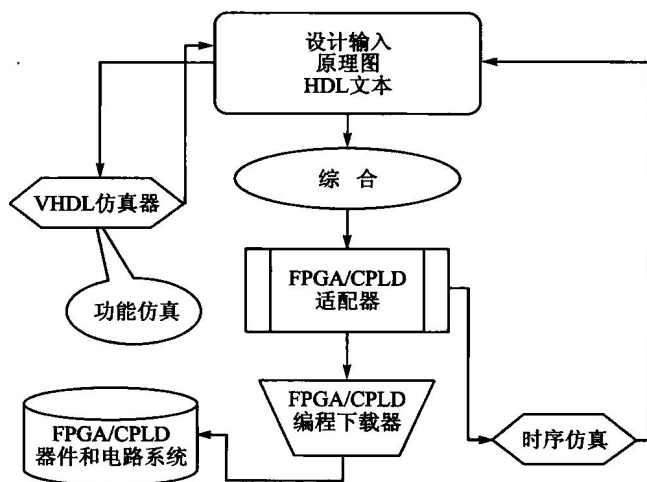


图 1-1 EDA 设计流程图

1.4.1 设计输入

将电路系统以一定的表达方式输入计算机,是在 EDA 软件平台上对 FPGA/CPLD 开发的最初步骤。通常,使用 EDA 工具的设计输入可分为两种类型。

1. 图形输入

图形输入通常包括状态图输入、波形图输入和原理图输入三种常用方法。

状态图输入是根据电路的控制条件和不同的转换方式,用绘图的方法,在 EDA 工具的状态图编辑器上绘出状态图,然后由 EDA 编译器和综合器将此状态流程图图形编译合成电路网表。

波形图输入是将待设计的电路输入/输出时序波形图利用 EDA 工具进行输入,并由 EDA 工具据此完成该电路设计。

原理图输入是一种类似于传统电子设计方法的原理图编辑输入方式,在 EDA 软件的图形编辑界面上绘制能完成特定功能的电路原理图。原理图由逻辑器件和连接线构成,图中的逻辑器件可以使 EDA 软件库中预制的功能模块,如“与”门、“非”门、“或”门、触发器以及各种含 74 系列器件功能的宏功能块,甚至还有一些类似于 IP 的功能块。

原理图编辑绘制完成后,原理图编辑器将对输入的图形文件进行排错,之后再将其编译成适用于逻辑综合的网表文件。原理图输入法的优点如下:

- ① 设计者进行电子线路设计不需要增加新的相关知识,如 HDL 等。
- ② 方法与传统的作图方法(如 PROTEL)相似,设计过程形象直观,适用于初学。
- ③ 对于较小的电路模拟,其结构与实际电路十分相近,设计者易于把握电路全局。
- ④ 设计方式接近于底层电路布局,易于控制逻辑资源的耗用,节省面积。

任何事物都有其两面性,原理图输入法也有一定的缺点:

- ① 随着电路设计规模的扩大,原理图输入描述方式显示出其局限性,如电路功能原理的易读性降低,错误排查困难,整体调整和结构升级困难。
- ② 由于图形设计方式没有标准化,不同的 EDA 软件中的图形处理工具对图形的设计规则、存档格式和图形编译方式不同,兼容性差,难以交换和管理。
- ③ 由于图形文件的不兼容性,性能优秀的电路模块移植和再利用十分困难,这也是 EDA 技术应用的最大障碍。
- ④ 由于原理图中已确定了设计系统的基本电路结构和元件,留给综合器和适配器的优化选择空间十分有限,难以实现用户所希望的面积、速度以及不同风格的综合优化,原理图的设计方法明显偏离了电子设计自动化最本质的含义。
- ⑤ 在设计中,由于直接面对硬件模块的选用,因此行为模型的建立将无从谈起,无法实现真正意义上的自顶向下的设计方案。

2. 文本输入法

文本输入法与传统的计算机软件语言编辑输入基本一致,是适用某种硬件描述语言的电路设计文本,如 VHDL 或 Verilog 的源程序,进行编辑输入。文本输入法克服了原理图输入法的所有弊端,为 EDA 技术的应用和发展开辟了广阔的天地。文本输入法是最基本、最有用、最有效和最通用的输入法。

1.4.2 逻辑综合和优化

综合就是把较高层次的描述转换到较低层次描述的过程。行为综合是指由行为描述到寄存器传输级描述的转换过程;逻辑综合是指从寄存器传输级到门级电路描