

DSP应用设计综合实验

DSP YINGYONG SHEJI ZONGHE SHIYAN

赵中伟 戴文战 编著



浙江工商大学出版社
ZHEJIANG GONGSHANG UNIVERSITY PRESS

图书在版编目(CIP)数据

DSP 应用设计综合实验 / 赵中伟, 戴文战编著. —
杭州: 浙江工商大学出版社, 2013. 1

ISBN 978-7-81140-696-2

I. ①D… II. ①赵… ②戴… III. ①数字信号处理—
高等学校—教材 IV. ①TN911.72

中国版本图书馆 CIP 数据核字(2013)第 021748 号

DSP 应用设计综合实验

赵中伟 戴文战 编著

责任编辑 孙一凡 祝希茜

责任校对 周敏燕

封面设计 王好驰

责任印制 汪俊

出版发行 浙江工商大学出版社

(杭州市教工路 198 号 邮政编码 310012)

(E-mail: zjgsupress@163.com)

(网址: <http://www.zjgsupress.com>)

电话: 0571-88904980, 88831806(传真)

排版 杭州朝曦图文设计有限公司

印刷 浙江云广印业有限公司

开本 787mm × 1092mm 1/16

印张 11.5

字数 280 千

版印次 2013 年 1 月第 1 版 2013 年 1 月第 1 次印刷

书号 ISBN 978-7-81140-696-2

定 价 25.00 元

版权所有 翻印必究 印装差错 负责调换

浙江工商大学出版社营销部邮购电话 0571-88804227

前 言

DSP 芯片的应用几乎已遍及电子与信息技术的每一个领域,常见的典型应用有:通用数字信号处理,语音识别与处理,图形、图像处理,仪器仪表,自动控制,医学工程,家用电器,通信等。

本书共分为两个部分,第一部分主要是以 TMS320C54x 系列 DSP 为描述对象,重点介绍 DSP 芯片的工作原理,以及以 DSP 的基本应用为主,介绍 DSP 应用系统的设计和实现方法。第二部分是以实验为主,在北京合众达的实验箱上,将基本实验、算法实验以及图像处理实验结合起来,使读者通过本书的学习,掌握 DSP 的基本技术及应用,并能举一反三,不断扩大应用的深度和广度。

第一部分共分 4 章。第 1 章概述 DSP 技术发展的两个领域,DSP 芯片的特点、现状及应用,简单介绍 TMS320 系列 DSP,即 C2000、C5000、C6000 的特点和应用领域;第 2 章是 TMS320C54x 的硬件结构,介绍总线结构、中央处理单元、存储器和中断系统;第 3 章介绍 TMS320C54x 的寻址方式和指令系统;第 4 章是 DSP 集成开发环境(CCS),通过举例介绍了 CCS 的使用方法。

第二部分实验分 2 章;第 5 章是 DSP 基本性实验,共 13 个实验,涉及 CCS 软件开发环境、DSP 内部硬件结构、中断、定时器等各个内部硬件资源。第 6 章是 DSP 算法实验,主要涉及 FIR 滤波器、IIR 滤波器、卷积、快速傅立叶变换(FFT)等实验。整个实验内容的安排从基本的 DSP 基础知识到算法最后到算法应用,由低层到高层,循序渐进。

本书适用于浙江工商大学信息与工程学院选修《DSP 及应用》课程的学生为读者对象,同时对学习相关 DSP 技术的电子工程师也有一定的参考作用。

本书理论部分由赵中伟老师负责内容整理及编写,实验部分由陈添丁老师负责编写,理论部分参考了北京大学出版社出版的《DSP 技术及应用》部分内容,实验部分参考了北京合众达公司的实验箱操作手册。感谢 2012 年浙江省优势专业“电子信息工程”项目资助。在编写过程中,得到了董黎刚教授的大力支持与帮助,在此表示衷心的感谢。

由于作者水平有限,书中难免存在错误和疏漏之处,恳请读者批评指正。

作 者

2012 年 12 月

目 录

第 1 章 绪 论..... 1

1.1 概 述 1

1.2 可编程 DSP 芯片 3

1.3 TMS320 系列 DSP 概述 8

1.4 DSP 系统设计概要 11

1.5 习题与思考题..... 16

第 2 章 TMS320C54x 的硬件结构 17

2.1 TMS320C54x 简介 17

2.2 总线结构..... 20

2.3 中央处理单元(CPU) 21

2.4 存储器和 I/O 空间 31

2.5 中断系统..... 39

2.6 习题与思考题..... 44

第 3 章 TMS320C54x 指令系统 45

3.1 汇编源程序格式..... 45

3.2 指令集符号与意义..... 46

3.3 寻址方式..... 49

3.4 指令系统..... 59

3.5 习题与思考题..... 77

第 4 章 DSP 集成开发环境(CCS) 78

4.1 CCS 集成开发环境简介 78

4.2 CCS 仿真 87

4.3 DSP/BIOS 的功能 92

4.4 习题与思考题..... 97

第 5 章 DSP 基本实验(验证性实验) 98

5.1 实验系统介绍..... 98

5.2 实验环境的建立..... 99

5.3 CCS 使用实验 110

5.4 片上资源应用实验 127

5.5 DEC 板卡应用实验 132

5.6 异步串口通讯实验 141

5.7 音频实验、A/D 采样实验 144

第 6 章 DSP 算法实验(设计性实验) 151

6.1 有限冲击响应滤波器(FIR)算法实验 151

6.2 无限冲击响应滤波器(IIR)算法实验..... 154

6.3 快速傅立叶变换(FFT)算法实验 157

6.4 卷积算法实验 160

6.5 自适应滤波器算法实验 164

6.6 语音信号采集与分析实验——回声实验 170

6.7 音频滤波实验 171

参考文献..... 174

第 1 章 绪 论

1.1 概 述

数字信号处理是一门涉及学科众多且应用领域广泛的新兴学科. 20 世纪 60 年代至今, 随着信息技术的飞速发展, 数字信号处理技术产生并得到迅速的发展. 数字信号处理是利用计算机或专用处理设备, 以数字形式对信号进行采集、变换、滤波、估值、增强、压缩、识别等处理, 以得到符合人们需要的信号形式. 图 1-1 所示为一个典型的数字信号处理系统框图.

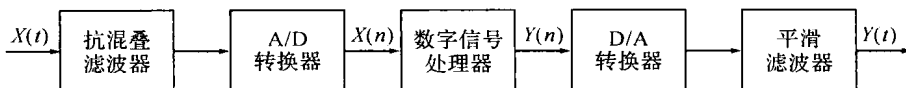


图 1-1 数字信号处理系统框图

图 1-1 中, 输入信号可以是语音信号、传真信号, 也可以是视频信号, 还可以是传感器 (如温度传感器) 的输出信号. 输入信号经过带限滤波后, 通过 A/D 转换器将模拟信号转换成数字信号. 根据采样定理, 采样频率至少是输入信号最高频率的 2 倍, 在实际应用中, 一般为 4 倍以上. 数字信号处理一般是用 DSP 芯片和在其上运行的实时处理软件对输入数字信号按照一定的算法进行处理, 然后将处理后的信号输出给 D/A 转换器, 经 D/A 转换、内插和平滑滤波后得到连续的模拟信号. 当然, 并非所有的 DSP 系统都具有如图 1-1 所示的所有部件. 例如, 频谱分析仪输出的不是连续波形而是离散波形, CD 唱机中的输入信号本身就是数字信号, 等等.

1.1.1 DSP 与 DSP 技术

DSP 既是 Digital Signal Processing 的缩写, 也是 Digital Signal Processor 的缩写, 两者英文简写相同, 但含义不同.

Digital Signal Processing: 指数字信号处理的理论和方法.

Digital Signal Processor(DSP): 指用于进行数字信号处理的可编程微处理器, 人们常用 DSP 一词来指通用数字信号处理器.

Digital Signal Process: 指 DSP 技术, 即采用通用的或专用的 DSP 处理器完成数字信号处理的方法与技术.

微处理器自 20 世纪 70 年代产生以来, 就一直沿着三个方向发展:

- (1) 通用 CPU: 微型计算机中央处理器 (如奔腾).
- (2) 微控制器 (MCU): 单片微型计算机 (如 MCS-51、MCS-96).
- (3) DSP: 可编程的数字信号处理器.

这三类微处理器 (CPU, MCU, DSP) 既有区别也有联系, 每类微处理器各有其特点, 虽

然在技术上不断借鉴和交融,但又有各自不同的应用领域.随着数字化的急速进程,DSP 技术的地位日益突显.因为数字化的基础技术是数字信号处理,而数字信号处理的任务,特别是实时处理(Real-Time Processing)的任务,是要由通用型或专用型 DSP 处理器来完成的.因此,在整个半导体产品的增长趋缓时,DSP 处理器还在以较快的速度增长.

1.1.2 DSP 技术发展的两个领域

DSP 技术的发展因其内涵而分为两个领域.一方面是数字信号处理的理论和方法,另一方面是 DSP 处理器性能的提高.数字信号处理是以众多学科为理论基础的,它所涉及的范围极其广泛.例如,在数学领域,微积分、概率统计、随机过程、数值分析等都是数字信号处理的基本工具,数字信号处理与网络理论、信号与系统、控制理论、通信理论、故障诊断等也密切相关.近年来新兴的一些学科,如人工智能、模式识别、神经网络等,都与数字信号处理密不可分.可以说,数字信号处理是把许多经典的理论体系作为自己的理论基础,同时又使自己成为一系列新兴学科的理论基础.

数字信号处理在算法研究方面,主要研究如何以最小的运算量和存储器使用量来完成指定的任务;对数字信号处理的系统实现而言,除了有关的输入、输出部分外,其中最核心的部分就是其算法的实现,即用硬件、软件或软硬件相结合的方法来实现各种算法,如 FFT.目前各种快速算法(如声音与图像的压缩编码、识别与鉴别、加密解密、调制解调、信道辨识与均衡、智能天线、频谱分析等)都成为研究的热点,并有长足的进步,为各种实时处理的应用提供了算法基础.

为了满足应用市场的需求,DSP 处理器的性能也在迅速提高.就目前的工艺水平,时钟频率达到 1.1 GHz;处理速度达到每秒 90 亿次 32 位浮点运算;数据吞吐率达到 2 GB/s.在性能大幅度提高的同时,体积、功耗和成本却大幅度地下降,以满足低成本便携式电池供电应用系统的要求.

DSP 技术的发展在上述两方面是互相促进的,理论和算法的研究推动了应用,而应用的需求又促进了理论的发展.

1.1.3 数字信号处理的实现方法

数字信号处理的实现方法一般有以下 5 种:

(1)在通用型计算机上用软件实现.一般采用 C 语言、MATLAB 语言等编程,主要用于 DSP 算法的模拟与仿真,验证算法的正确性和性能.其优点是灵活方便,缺点是速度较慢.

(2)在通用型计算机系统中加上专用的加速处理器实现.专用性强,应用受到很大的限制,也不便于系统的独立运行.

(3)在通用型单片机(如 MCS-51、MCS-96 系列)上实现.只适用于简单的 DSP 算法,可用于实现一些不太复杂的数字信号处理任务,如数字控制.

(4)用通用型可编程 DSP 芯片实现.与单片机相比,DSP 芯片具有更加适合于数字信号处理的软件和硬件资源,可用于复杂的数字信号处理算法.其特点是灵活、速度快,可实时处理.

(5)用专用型 DSP 芯片实现.在一些特殊的场合,要求信号处理速度极高,用通用型 DSP 芯片很难实现,例如专用于 FFT、数字滤波、卷积、相关等算法的 DSP 芯片,这种芯片

将相应的信号处理算法在芯片内部用硬件实现,无需进行编程.其处理速度极高,但专用性强,应用受到限制.

在上述几种实现方法中,(1)(2)(3)和(5)都有使用的限制,只有(4)才使数字信号处理的应用打开了新的局面.

虽然数字信号处理的理论发展迅速,但在20世纪80年代以前,由于实现方法的限制,数字信号处理的理论还得不到广泛的应用.直到20世纪80年代初世界上第一片单片可编程DSP芯片的诞生,才将理论研究成果广泛应用到低成本的实际系统中,并且推动了新的理论和应用领域的发展.可以毫不夸张地说,DSP芯片的诞生及发展对20多年来通信、计算机、控制等领域的发展起到十分重要的作用.

本书主要讨论数字信号处理的软硬件实现方法,即利用数字信号处理器(DSP芯片),通过配置硬件和编程,实现所要求的数字信号处理任务.

1.1.4 DSP系统的特点

基于通用DSP芯片的数字信号处理系统与模拟信号处理系统相比,具有以下优点:

(1)精度高,抗干扰能力强,稳定性好.精度仅受量化误差即有限字长的影响,信噪比高,器件性能影响小.

(2)编程方便,易于实现复杂算法(含自适应算法).DSP芯片提供了高速计算平台,可实现复杂的信号处理.

(3)可编程.当系统的功能和性能发生改变时,不需要重新设计、装配、调试.如实现不同的数字滤波(低通、高通、带通),软件无线电中不同工作模式的电台通信,虚拟仪器中的滤波器、频谱仪等.

(4)接口简单.系统的电气特性简单,数据流采用标准协议.

(5)集成方便.

1.2 可编程DSP芯片

DSP芯片,即数字信号处理芯片,也称数字信号处理器,是一种特别适合于进行数字信号处理运算的处理器,其主要应用是实时快速地实现各种数字信号处理算法.

1.2.1 DSP芯片的结构特点

DSP处理器是专门设计用来进行高速数字信号处理的微处理器.与通用的CPU和微控制器(MCU)相比,DSP处理器在结构上采用了许多的专门技术和措施来提高处理速度.尽管不同的厂商所采用的技术和措施不尽相同,但往往有许多共同的特点.以下介绍它们的共同点.

(1)改进的哈佛结构.以奔腾为代表的通用微处理器,其程序代码和数据共用一个公共的存储空间和单一的地址与数据总线,取指令和取操作数只能分时进行,这样的结构称为冯·诺依曼结构(Von Neumann architecture),如图1-2(a)所示.

DSP处理器则毫无例外地将程序代码和数据的存储空间分开,各有自己的地址总线与

数据总线,这就是所谓的哈佛结构(Harvard architecture),如图 1-2(b)所示.之所以采用哈佛结构,是为了同时取指令和取操作数,并行地进行指令和数据的处理,从而大大地提高运算的速度.例如,在做数字滤波处理时,将滤波器的参数存放在程序代码空间里,而将待处理的样本存放在数据空间里.这样,处理器就可以同时提取滤波器参数和待处理的样本,进行乘和累加运算.

为了进一步提高信号处理的效率,在哈佛结构的基础上,又加以改进,使得程序代码和数据存储空间之间也可以进行数据的传送,称为改进的哈佛结构(modified Harvard architecture),如图 1-2(c)所示.

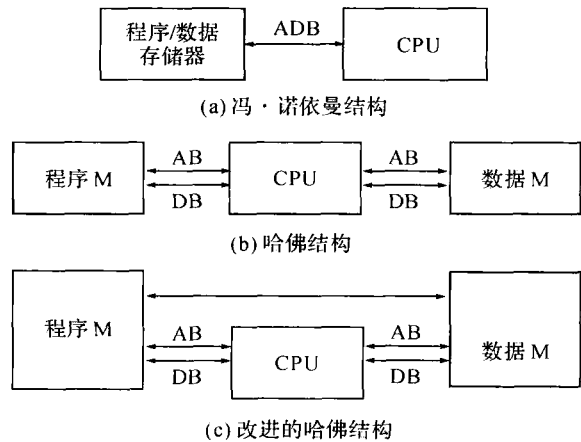


图 1-2 微处理器的结构

(2)多总线结构.许多 DSP 芯片内部都采用多总线结构,这样保证在一个机器周期内可以多次访问程序空间和数据空间.例如 TMS320C54x 内部有 P、C、D、E4 条总线(每条总线又包括地址总线和数据总线),可以在一个机器周期内从程序存储器取 1 条指令、从数据存储器读 2 个操作数和向数据存储器写 1 个操作数,大大提高了 DSP 的运行速度.因此,对 DSP 来说,内部总线是十分重要的资源,总线越多,可以完成的功能就越复杂.

(3)流水线技术(pipeline).计算机在执行一条指令时,总要经过取指、译码、取数、执行运算等步骤,需要若干个指令周期才能完成.流水线技术是将各指令的各个步骤重叠起来执行,而不是一条指令执行完成之后,才开始执行下一条指令.即第一条指令取指后,在译码时,第二条指令就取指;第一条指令取数时,第二条指令译码,而第三条指令就开始取指,……依次类推,如图 1-3 所示.使用流水线技术后,尽管每一条指令的执行仍然要经过这些步骤,需要同样的指令周期数,但将一个指令段综合起来看,其中的每一条指令的执行就都是在一个指令周期内完成的. DSP 处理器所采用的将程序存储空间和数据存储空间的地址与数据总线分开的哈佛结构,为采用流水线技术提供了很大的方便.

(4)多处理单元. DSP 内部一般都包括多个处理单元,如算术逻辑运算单元(ALU)、辅助寄存器运算单元(ARAU)、累加器(ACC)及硬件乘法器(MUL)等.它们可以在一个指令周期内同时进行运算.例如,在执行一次乘法和累加运算的同时,辅助寄存器单元已经完成了下一个地址的寻址工作,为下一次乘法和累加运算做好了充分准备.因此, DSP 在进行连续的乘加运算时,每一次乘加运算都是单周期的. DSP 的这种多处理单元结构,特别适用于

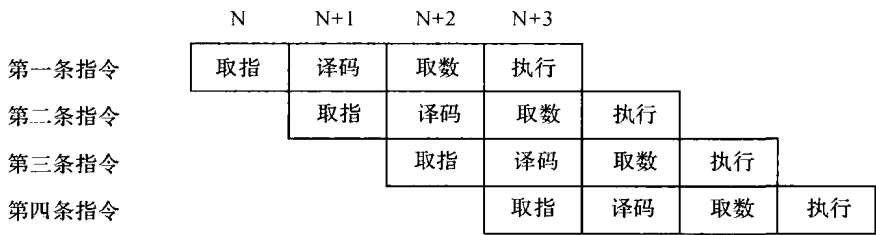


图 1-3 流水线技术示意图

大量乘加操作的矩阵运算、滤波、FFT、Viterbi 译码等。许多 DSP 的处理单元结构还可以将一些特殊的算法，如 FFT 的位码倒置寻址和取模运算等，在芯片内部用硬件实现，以提高运行速度。

(5)特殊的 DSP 指令。为了更好地满足数字信号处理应用的需要，在 DSP 的指令系统中，设计了一些特殊的 DSP 指令。例如，TMS320C54x 中的 FIRS 和 LMS 指令，专门用于系数对称的 FIR 滤波器和 LMS 算法。

(6)指令周期短。早期的 DSP 的指令周期约 400 ns，采用 4nm NMOS 制造工艺，其运算速度为 5 MIPS(millions of Instructions Per Secend,每秒执行百万条指令)。随着集成电路工艺的发展，DSP 广泛采用亚微米 CMOS 制造工艺，其运行速度越来越快。以 TMS320C54x 为例，其运行速度可达 100 MIPS。TMS320C6203 的时钟为 300 MHz，运行速度达到 2400 MIPS。

(7)运算精度高。早期 DSP 的字长为 8 位，后来逐步提高到 16 位、24 位、32 位。为防止运算过程中溢出，有的累加器达到 40 位。此外，一批浮点 DSP，例如 TMS320C3x、TMS320C4x、ADSP21020 等，则提供了更大的动态范围。

(8)丰富的外设。新一代 DSP 的接口功能越来越强，片内具有主机接口(HPI)、直接存储器访问控制器(DMAC)、外部存储器扩展口、串行通信口、中断处理器、定时器、锁相环时钟产生器以及实现在片仿真符合 IEEE 1149.1 标准的测绘访问口，更易于完成系统设计。

(9)功耗低。许多 DSP 芯片都可以工作在省电方式，使系统功耗降低。一般芯片为 0.5~4 W，而采用低功耗技术的 DSP 芯片只有 0.1 W，可用电池供电。如 TMS3205510 仅 0.25 mW，特别适用于便携式数字终端。

DSP 是一种特殊的微处理器，不仅具有可编程性，而且其实时运行速度远远超过通用微处理器。其特殊的内部结构、强大的信息处理能力及较高的运行速度，是 DSP 最重要的特点。

DSP 芯片是高性能系统的核心。它接收模拟信号(如光和声)，将它们转化成为数字信号，实时地对大量数据进行数字技术处理。这种实时能力使 DSP 在声音处理、图像处理等不允许时间延迟领域的应用十分理想，成为全球 70% 数字电话的“心脏”，同时 DSP 在网络领域也有广泛的应用。DSP 芯片的上述特点，使其在各个领域得到越来越广泛的应用。

1.2.2 DSP 芯片的分类

DSP 芯片的使用是为了达到实时信号的高速处理，为适应各种各样的实际应用，出现

了多种类型、不同档次的 DSP 芯片。

(1)按数据格式分类. 在用 DSP 进行数字信号处理时, 首先遇到的问题是数的表示方法. 按数的不同表示方法, 将 DSP 分为两种类型: 一种是定点 DSP, 另一种是浮点 DSP.

在定点 DSP 中, 数据采用定点方式表示. 它有两种基本表示方法: 整数表示方法和小数表示方法. 整数表示方法主要用于控制操作、地址计算和其他非信号处理的应用, 而小数表示方法则主要用于数字和各种信号处理算法的计算. 即定点表示并不意味着就一定是整数表示. 数据以定点格式工作的 DSP 芯片称为定点 DSP 芯片, 该芯片简单, 成本较低.

在浮点 DSP 中, 数据既可以表示成整数, 也可以表示成浮点数. 浮点数在运算中, 表示数的范围由于其指数可自动调节, 因此可避免数的规格化和溢出等问题. 但浮点 DSP 一般比定点 DSP 复杂, 成本也较高.

(2)按用途分类. 可分为通用型 DSP 芯片和专用型 DSP 芯片.

通用型 DSP 芯片一般指可以用指令编程的 DSP 芯片, 适合普通的 DSP 应用, 如 TI 公司的一系列 DSP 芯片属于通用型 DSP 芯片.

专用型 DSP 芯片是为特定的 DSP 运算而设计, 只针对一种应用, 适合特殊的运算, 如数字滤波、卷积和 FFT 等, 只能通过加载数据、控制参数或在管脚上加控制信号的方法使其具有有限的可编程能力. 如 Motorola 公司的 DSP56200、Zoran 公司的 ZR34881、Inmos 公司的 IMSA100 等就属于专用型 DSP 芯片.

1.2.3 DSP 芯片的发展及趋势

(1)DSP 芯片的发展历程. 在 DSP 芯片出现之前, 数字信号处理只能依靠通用微处理器 (MPU) 来完成, 但 MPU 较低的处理速度却无法满系统高速实时的要求. 直到 20 世纪 70 年代, 有人提出了 DSP 理论和算法基础, 但 DSP 仅仅停留于教科书, 即便是研制出来的 DSP 系统也是用分立元件组成的, 其应用领域仅限于军事、航空航天部门.

世界上第一个单片 DSP 芯片是 1978 年 AMI 公司宣布的 S2811. 在这之后, 最成功的 DSP 芯片当数 TI 公司 1982 年推出的 DSP 芯片. 这种 DSP 器件采用微米工艺、NMOS 技术制作, 虽功耗和尺寸稍大, 但运算速度却比 MPU 快几十倍, 尤其在语音合成和编解码器中得到了广泛应用. DSP 芯片的问世, 使 DSP 应用系统由大型系统向小型化迈进了一大步.

至 20 世纪 80 年代中期, 随着 CMOS 技术的进步与发展, 第二代基于 CMOS 工艺的 DSP 应运而生, 其存储容量和运算速度都得到成倍提高, 成为语音处理及图像处理技术的基础. 20 世纪 80 年代后期, 第三代 DSP 芯片问世, 运算速度进一步提高, 应用范围逐步扩大到通信和计算机领域. 20 世纪 90 年代 DSP 发展最快, 相继出现了第四代和第五代 DSP 器件. 第五代产品与第四代相比, 系统集成度更高, 将 DSP 芯核及外围元件综合集成在单一芯片上. 这种集成度极高的 DSP 芯片不仅在通信、计算机领域大显身手, 而且逐渐渗透到人们的日常消费领域. 经过 20 多年的发展, DSP 产品的应用扩大到人们的学习、工作和生活的各个方面, 并逐渐成为电子产品更新换代的决定因素. 目前, DSP 爆炸性需求的时代已经来临, 其应用前景十分广阔.

现在, 世界上的 DSP 芯片有 300 多种, 其中定点 DSP 有 200 多种. 生产 DSP 的公司有 80 多家, 主要厂家有 TI 公司、AD (美国模拟器件 Analog Devices) 公司、Lucent 公司、

Motorola公司和LSI Logic公司。TI公司作为DSP生产商的代表,生产的品种很多,定点和浮点DSP均约都占市场份额的60%;AD公司的定点和浮点DSP大约分别占16%和13%;Motorola公司的定点和浮点DSP大约分别占7%和14%;而Lucent公司则主要生产定点DSP,约占5%。

TI公司自1982年成功推出第一代DSP芯片TMS32010及其系列产品后,又相继推出了第二代DSP芯片TMS32020、TMS320C25/C26/C28,第三代DSP芯片TMS320C30/C31/C32,第四代DSP芯片TMS320C40/C44,第五代DSP芯片TMS320C50/C51/C52/C53/C54和集多个DSP于一体的高性能DSP芯片TMS320C80/C82等,以及目前速度最快的第六代DSP芯片TMS320C62x/C67x等。

(2)国内DSP的发展。目前,我国DSP产品主要来自海外。TI公司的第一代产品TMS32010在1983年最早进入中国市场,以后TI公司通过提供DSP培训课程,不断扩大市场份额,现约占国内DSP市场的90%,其余为Lucent、AD、Motorola、ZSP和NEC等公司所占有。国内引入的主流产品有TMS320F2407(电机控制)、TMS320C5409(信息处理)、TMS320C6201(图像处理)等。

目前全球有数百家直接依靠TI公司的DSP而成立的公司,称为TI的第三方(third party)。我国也有TI的第三方公司,他们主要从事DSP开发工具、DSP硬件平台开发、DSP应用软件开发。这些公司基本上是20世纪80年代末、90年代初创建的,经过20余年发展,已具相当规模。

国内DSP的发展与国外相比,在硬件、软件上还有很大的差距。近年来,在国内一些专业DSP用户的推动下,我国DSP的应用日渐普及。我们对DSP的应用前景充满信心。

1.2.4 DSP芯片的应用

DSP芯片的应用几乎已遍及电子与信息的每一个领域,常见的典型应用如下:

(1)通用数字信号处理:数字滤波,卷积,相关,FFT,希尔伯特变换,自适应滤波,窗函数和谱分析等。

(2)语音识别与处理:语音识别,合成,矢量编码,语音鉴别和语音信箱等。

(3)图形、图像处理:二维、三维图形变换处理,模式识别,图像鉴别,图像增强,动画,电子地图和机器人视觉等。

(4)仪器仪表:暂态分析,函数发生,波形产生,数据采集,石油、地质勘探,地震预测与处理等。

(5)自动控制:磁盘、光盘伺服控制,机器人控制,发动机控制和引擎控制等。

(6)医学工程:助听器,X射线扫描,心电图、脑电图,病员监护和超声设备等。

(7)家用电器:数字电视,高清晰度电视(HDTV),高保真音响,电子玩具,数字电话等。

(8)通信:纠错编、译码,自适应均衡,回波抵消,同步,分集接收,数字调制、解调,软件无线电和扩频通信等。

(9)计算机:阵列处理器,图形加速器,工作站和多媒体计算机等。

(10)军事:雷达与声呐信号处理,导航,导弹制导,保密通信,全球定位,电子对抗,情报收集与处理等。

1.3 TMS320 系列 DSP 概述

TI 公司的一系列 DSP 产品是当今世界上最具有影响的 DSP 芯片. TI 公司常用的 DSP 芯片可以归纳为三大系列:

TMS320C2000 系列,包括 TMS320C2xx/C24x/C28x 等.

TMS320C5000 系列,包括 TMS320C54x/C55x.

TMS320C6000 系列,包括 TMS320C62x/C67x/C64x.

同第一代 TMS320 系列 DSP 产品的 CPU 结构是相同的,但其片内存储器及外设电路的配置不一定相同. 一些派生器件,诸如片内存储器和外设电路的不同组合,满足了世界电子市场的各种需求. 由于片内集成了存储器和外围电路,使 TMS320 系列器件的系统成本降低,并且节省了电路板的空间.

1.3.1 TMS320C2000 系列简介

TMS320C2000 系列 DSP 控制器,具有很好的性能,集成了 Flash 存储器、高速 A/D 转换器以及可靠的 CAN 模块,主要应用于数字化的控制.

C2000 系列既有带 ROM 的片种,也有带 Flash 存储器的片种. 例如,TMS320LF2407A 就有 32 k 字的 Flash 存储器,2.5 k 字的 RAM,500 ns 的闪烁式高速 A/D 转换器. 片上的事件管理器,提供脉冲宽度调制(PWM),其 I/O 特性可以驱动各种马达及看门狗定时器、SPI、SCI、CAN 等,特别值得注意的是,片上 Flash 存储器的引入,使其能够快速设计原型机及升级,不使用片外的 EPROM,既提高速度,又降低成本. 因此,C2000 系列 DSP,是比 8 位或 16 位微控制器(MCU)速度更快、更灵活、功能更强、面向控制的微处理器.

C2000 系列的主要应用包括:工业驱动、供电、UPS;光网络、可调激光器;手持电动工具;制冷系统;消费类电子产品;智能传感器.

在 C2000 系列里,TI 目前主推的是 C24x 和 C28x 两个子系列,如表 1-1 所示.

表 1-1 TMS320C2000 定点 DSP

DSP	类 型	特 性
C24x	16 位数据,定点	SCI,SPI,CAN,A/D,事件管理器,看门狗定时器,片上 Flash 存储器,速度可达20~40MIPS
C28x	32 位数据,定点	SCI,SPI,CAN,A/D,McBSP,看门狗定时器,片上 Flash 存储器,最高速度可达 400MIPS

C24x 系列所具有的 20MIPS,比传统的 16 位 MCU 的性能要高出很多. 而且,该系列中的许多片种的速度要比 20MIPS 高. 使用了 DSP 后,就可以应用自适应控制、Kalman 滤波、状态控制等先进的控制算法,使控制系统的性能大大提高.

C28x 是到目前为止用于数字控制领域性能最好的 DSP 芯片. 这种芯片采用 32 位的定点 DSP 核,最高速度可达 400MIPS,可以在单个指令周期内完成 32×32 位的乘累加运算,具有增强的电机控制外设、高性能的 A/D 转换能力和改进的通信接口,具有 8GB 的线性地

址空间,采用低电压供电(3.3V 外设/1.8V CPU 核),与 C24x 源代码兼容。

TMS320C2000 系列 DSP 芯片价格低,具有较高的性能和适用于控制领域的功能。因此在工业自动化、电动机控制、家用电器和消费电子等领域得到广泛应用。

1.3.2 TMS320C5000 系列简介

由于其杰出的性能和优良的性能价格比,TI 的 16 位定点 TMS320C5000 系列 DSP 得到了广泛的应用,尤其是在通信领域。主要应用包括:IP 电话机和 IP 电话网关;数字式助听器;便携式声音、数据、视频产品;调制解调器;手机和移动电话基站;语音服务器;数字无线电;SOHO(小型办公室和家庭办公室)的语音和数据系统。

TMS320C5000 系列 DSP 芯片目前包括了 TMS320C54x 和 TMS320C55x 两大类。这两类芯片软件完全兼容,所不同的是 TMS320C55x 具有更低的功耗和更高的性能。

C54x 适应远程通信等实时嵌入式应用的需要。C54x 具有高度的操作灵活性和运行速度。其结构采用改进的哈佛结构(1 组程序存储器总线,3 组数据存储器总线,4 组地址总线),具有专用硬件逻辑的 CPU、片内存储器、片内外设以及一个效率很高的指令集。使用 C54x 的 CPU 核和用户定制的片内存储器及外设所做成的派生器件,也得到了广泛的应用。本书将以 C54x 为主介绍 DSP 技术,详细内容见后续章节。

C55x 是 C5000 系列 DSP 中的子系列,是从 C54x 发展起来的,并与之原代码兼容。C55x 工作在 0.9V 时,功耗低至 0.005mW/MIPS。工作在 400 MHz 钟频时,可达 800 MIPS。和 120 MHz 的 C54 相比,300 MHz 的 C55x 性能提高 5 倍,功耗为 C54x 系列的 1/6。因此,C55x 非常适合个人的和便携式的应用,以及数字通信设施的应用。

C55x 的核具有双 MAC 以及相应的并行指令,还增加了累加器、ALU 和数据寄存器。其指令集是 C54x 指令集的超集,以便和扩展了的总线结构和新增加的硬件执行单元相适应。C55x 同 C54x 一样,保持了代码密度高的优势,以便降低系统成本。C55x 的指令长度从 8~48 位可变,由此可控制代码的大小,比 C54x 降低 40%。减小控制代码的大小,也就意味着降低对存储器的要求,从而降低系统的成本。总之,C55x DSP 是一款嵌入式低功耗、高性能处理器,它具有省电、实时性高的优点,同时外部接口丰富,能满足大多数嵌入式应用需要。

下面举例说明 C54x 和 C55x 在手机中的应用。

20 世纪 90 年代,全世界的移动电话逐步完成了从模拟到数字式的过渡,即人们所说的从第一代(1G)到第二代(2G)的过渡,并在很短的时间内,从 2G 向 2.5G 和 3G 发展。

几乎所有 2G 手机采用的基带体系结构,都是以两个可编程处理器为基础的,一个是 DSP 处理器,一个是 MCU 处理器。在时分多址(TDMA)模式中,DSP 芯片负责实现数据流的调制、解调,纠错编码,加密、解密,语音数据的压缩、解压缩;在码分多址(CDMA)模式中,DSP 芯片负责实现符号级功能,如前向纠错、加密、语音解压缩,对扩频信号进行调制、解调及后续处理。MCU 负责支持手机的用户界面,并处理通信协议栈中的上层协议,MCU 采用了 32 位 RISC 内核,ARM7TDMI 就是此类 MCU 的典型代表。

早期的 2G 手机中,这些功能由 C54x 实现,工作频率约 40 MHz;在 2.5G 手机中,这些功能由 C55x 实现,工作频率在 100 MHz 以上。

3G 手机将实时通信功能与用户交互式应用分开,实现多媒体通信。开放式多媒体应用

平台(OMAP)包含多个 DSP 和 MCU 芯片,应用环境是动态的,可不断将新的应用软件下载到 DSP 和 MCU 内。

1.3.3 TMS320C6000 系列简介

TMS320C6000 系列是 TI 公司从 1997 年开始推出的最新的 DSP 系列,采用 TI 的专利技术 VelociTI 和新的超长指令字结构,使该系列 DSP 的性能达到很高的水平。

该系列的第一款芯片 C6201,在 200 MHz 钟频时,达到 1600 MIPS.而 2000 年以后推出的 C64x,在钟频 1.1GHz 时,可以达到 8800 MIPS 以上,即每秒执行近 90 亿条指令.在钟频提高的同时,VelociTI 充分利用结构上的并行性,可以在每个周期内完成更多的工作.CPU 的高速运行,还需要提高 I/O 带宽,即增大数据的吞吐量.C64x 的片内 DMA 引擎和 64 个独立的通道,使其 I/O 带宽可以达到 2 GB/s.

C6000 采用的类似于 RISC 的指令集,以及流水技术的使用,可以使许多指令得以并行运行.C6000 系列现已推出了 C62x、C67x、C64x 3 个子系列。

C62x 是 TI 公司于 1997 年开发的一种新型定点 DSP 芯片.该芯片的内部结构与以前的 DSP 不同,内部集成了多个功能单元,可同时执行 8 条指令,其运算能力可达 2400 MIPS.

C67x 是 TI 公司继定点 DSP 芯片 TMS320C62x 系列后开发的一种新型浮点 DSP 芯片.该芯片的内部结构在 C62x 的基础上加以改进,内部结构大体一致.同样集成了多个功能单元,可同时执行 8 条指令,其运算能力可达 1G FLOPS.

C64x 是 C6000 系列中最新的高性能定点 DSP 芯片,其软件与 C62x 完全兼容.C64x 采用 VelociTI 1.2 结构的 DSP 核,增强的并行机制可以在单个周期内完成 4 个 16×16 位或 8 个 8×8 位的乘积加操作.采用两级缓冲(cache)机制,第一级中程序和数据各有 16 kB,而第二级中程序和数据共用 128 kB.增强的 32 通道 DMA 控制器具有高效的数据传输引擎,可以提供超过 2 GB/s 的持续带宽.与 C62x 相比,C64x 的总性能提高了 10 倍。

TMS320C6000 系列主要应用在以下方面:

(1)数字通信.例如 ADSL(非对称数字用户线),在现有的电话双绞线上,可以达到上行 800 kbit/s,而 C6000 则成为许多 ADSL 实现方案的首选处理引擎.适合于 FFT/IFFT, Reed-Solomon 编解码,循环回声综合滤波器,星座编解码,卷积编码,Viterbi 解码等信号处理算法的实时实现。

线缆调制解调器(cable modem)是另一类重要应用.有线电视及其网络的日益普及,极大地促进了利用电缆网来进行数字通信.C6000 系列 DSP 非常适合于 cable modem 的实现方案.除上面提到的 Reed-Solomon 编解码等算法外,其特性还适用于采样率变换以及最小均方(LMS)均衡等重要算法。

移动通信是 C6000 系列 DSP 的重要应用领域.日益普及的移动电话,对其基本设施提出了越来越高的要求.基站必须在越来越宽的范围内处理越来越多的呼叫,在现有的移动电话基站、3G 基站里的收发器、智能天线、无线本地环(WLL)以及无线局域网(wireless LAN)等移动通信领域里,C6000 系列 DSP 已经得到了广泛的应用.以基站的收发器为例,载波频率为 2.4 GHz,下变频到 6 MHz~12 MHz.对于每个突发周期,要处理 4 个信道.DSP 的主要功能是完成 FFT、信道和噪声估计、信道纠错、干扰估计和检测等。

(2)图像处理. C6000 系列 DSP 广泛地应用于图像处理领域. 例如, 数字电视, 数字照相机与摄像机, 打印机, 数字扫描仪, 雷达、声呐及医用图像处理等, 在这些应用中, DSP 用来做图像压缩, 图像传输, 模式及光学特性识别, 加密、解密及图像增强等.

1.4 DSP 系统设计概要

本节简要介绍 DSP 系统设计的全过程, 探讨 DSP 芯片选择的原则, 初步了解 DSP 应用系统的开发工具, 包括代码生成工具、系统集成与调试工具、集成开发环境 CCS, 使读者在学习具体内容前, 对 DSP 技术有一个全面、概括的认识.

1.4.1 DSP 系统设计过程

与其他系统设计工作一样, 在进行 DSP 系统设计之前, 设计者首先要明确设计目的和应达到的技术指标. 当具体进行 DSP 系统设计时, 一般设计流程图如图 1-4 所示, 设计过程可大致分为 5 个阶段:

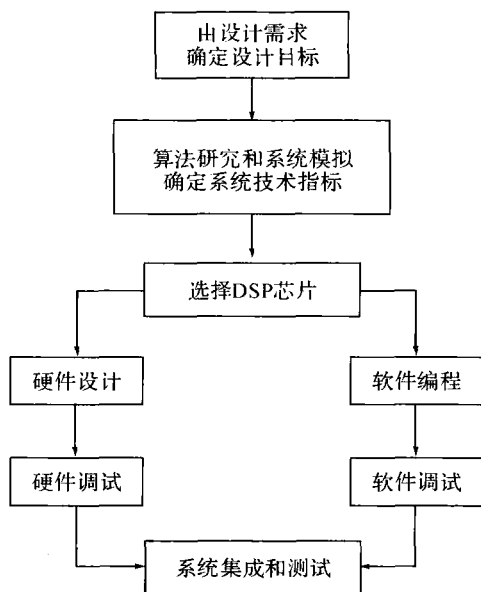


图 1-4 DSP 系统设计流程图

(1) 算法研究与优化. 这一阶段主要是根据设计任务确定系统的技术指标. 首先应根据系统需求进行算法仿真和高级语言(如 MATLAB)模拟实现, 通过仿真验证算法的正确性、精度和效率, 以确定最佳算法, 并初步确定相应的参数. 其次核算算法需要的 DSP 处理能力, 一方面这是选择 DSP 的重要因素, 另一方面也影响目标板的 DSP 结构, 如采用单 DSP 还是多 DSP, 并行结构还是串行结构等. 最后算法还要反复进行优化, 一方面提高算法的效率, 另一方面使算法更加适合 DSP 的体系结构, 如对算法进行并行处理的分解或流水处理的分解等, 以便获得运算量最小和使用资源最少的算法.

(2) DSP 芯片及外围芯片的确定. 根据算法的运算速度、运算精度和存储要求等参数选择 DSP 芯片及外围芯片(详见 1.4.2). 每种 DSP 芯片都有它特别适合处理的领域, 例如, TMS320C54x 系列就特别适合通信领域的应用, C54x 良好的性能价格比和硬件结构对 Viterbi 译码、FFT 等算法的支持, 都保证了通信信号处理算法的实现效率. 又例如, TMS320C24x 系列特别适合家电产品领域, 不论是对算法的支持、存储器配置, 还是外设支持, 都能充分保证应用的效率.

(3) 软硬件设计阶段. 软硬件设计一般可以分为: ①按照选定的算法和 DSP 芯片对系统的各项功能是用软件实现还是硬件实现进行初步分工, 例如 FFT、数字上下变频器、RAKE 分集接收是否需要专门芯片或 FPGA 芯片实现, 译码判决算法是用软件判决还是硬件判决, 等等. ②根据系统技术指标要求着手进行硬件设计, 完成 DSP 芯片外围电路和其他电路(如转换、控制、存储、输出、输入等电路)的设计. ③根据系统技术指标要求和所确定的硬件编写相应的 DSP 汇编程序, 完成软件设计.

(4) 硬件和软件调试阶段. 硬件调试一般采用硬件仿真器进行, 软件调试一般借助 DSP 开发工具(如软件模拟器、DSP 开发系统或仿真器)进行. 通过比较在 DSP 上执行的实时程序和模拟程序执行情况来判断软件设计是否正确.

(5) 系统集成与测试阶段. 系统的软件和硬件分别调试完成后, 就可以将软件脱离开发系统而直接应用系统上运行, 评估是否完成设计目标. 当然, DSP 应用系统的开发, 特别是软件开发是需要反复进行测试, 虽然通过算法模拟基本上可以知道实时系统的性能, 但实际上模拟环境不可能做到与实时系统环境完全一致, 而且将模拟算法移植到实时系统时必须考虑算法是否能够实时运行的问题. 如果算法运算量太大而不能在硬件上实时运行, 则必须重新修改或简化算法.

1.4.2 DSP 芯片的选择

在设计 DSP 应用系统时, 选择 DSP 芯片是非常重要的一个环节. 只有选定了 DSP 芯片才能进一步设计其外围电路及系统的其他电路. 总的来说, DSP 芯片的选择应根据实际的应用系统需要而确定. 随应用场合和设计目标的不同, DSP 选择的依据重点也不同, 通常需要考虑以下因素.

(1) DSP 芯片的运算速度. 运算速度是 DSP 芯片一个最重要的性能指标, 也是选择 DSP 芯片时所需要考虑的主要因素. 设计者先由输入信号的频率范围确定系统的最高采样频率, 再根据算法的运算量和实时处理限定的完成时间确定 DSP 运算速度的下限. DSP 芯片的运算速度可以用以下几种指标来衡量.

①指令周期: 执行一条指令所需的时间, 通常以纳秒(ns)为单位. 如 TMS320VC5402-100 在主频为 100 MHz 时的指令周期为 10 ns.

②MAC 时间: 即一次乘法加上一次加法的时间. 大部分 DSP 芯片可在一个指令周期内完成一次乘法和加法操作, 如 TMS320VC5402-100 的 MAC 时间就是 10 ns.

③FFT 执行时间: 即运行一个 N 点 FFT 程序所需的时间. 由于 FFT 涉及的运算在数字信号处理中很具代表性, 因此 FFT 运算时间常作为衡量 DSP 芯片运算能力的指标.

④MIPS: 每秒执行百万条指令. 如 TMS320VC5402-100 的处理能力为 100 MIPS, 即每秒可执行 1 亿条指令.