

普通高等院校电子信息类系列教材
广西壮族自治区优秀教材

XINBIAN SHUZI LUOJI DIANLU
XITI, SHIYAN YU SHIXUN

新编数字逻辑电路 (第2版)

习题、实验与实训

江国强◎主编
易艺 谢跃雷 徐卫林◎副主编



北京邮电大学出版社
www.buppress.com

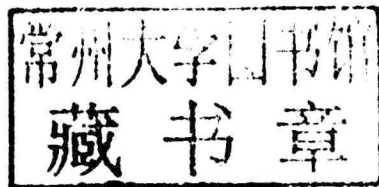
普通高等院校电子信息类系列教材
广西壮族自治区优秀教材

新编数字逻辑电路习题、 实验与实训

(第2版)

主 编 江国强

副主编 易 艺 谢跃雷 徐卫林



北京邮电大学出版社
www.buptpress.com

内 容 简 介

本书是《新编数字逻辑电路(第2版)》的配套教材。本书包含数字逻辑电路的习题、实验和实训三部分内容。习题部分共10章,包括:数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、数/模和模/数转换、半导体存储器和可编程逻辑器件。每章都包含内容提要、教学要求、同步练习和同步练习参考答案等内容。

实验部分包括数字电路基本实验、可编程逻辑器件(PLD)和硬件描述语言(HDL)设计实验。在数字电路基本实验中,安排了TTL集成逻辑门的功能与参数测试、组合逻辑电路、触发器、时序逻辑电路、555时基电路、D/A与A/D转换器、随机存取存储器等方面的实验内容。在可编程逻辑器件(PLD)和硬件描述语言(HDL)设计实验中,介绍基于EDA软件平台下的组合逻辑电路、时序逻辑电路、D/A与A/D转换控制器等电路的设计实验。

在实训部分中,介绍了数字频率计、电子秒表、电子抢答器、数字电压表、交通灯控制器、电子日历等数字系统的设计实训内容。

另外,在附录中介绍了常用数字集成电路引脚排列图、实验预习报告书写格式、伟福公司的EDA实训仪和友晶公司的DE2开发板使用方法等方面的内容。

本书可作为高等学校工科电子类、通信工程类、自动化类专业师生的教学和学习参考书,也是《新编数字逻辑电路(第2版)》一书的辅导教材。

图书在版编目(CIP)数据

新编数字逻辑电路习题、实验与实训 / 江国强主编. -- 2版. -- 北京: 北京邮电大学出版社, 2013.6

ISBN 978 - 7 - 5635 - 3497 - 5

I. ①新… II. ①江… III. ①数字电路—逻辑电路—高等学校—教学参考资料 IV. ①TN79

中国版本图书馆CIP数据核字(2013)第084064号

书 名: 新编数字逻辑电路习题、实验与实训(第2版)

著作责任者: 江国强

责任编辑: 王丹丹

出版发行: 北京邮电大学出版社

社 址: 北京市海淀区西土城路10号(邮编:100876)

发 行 部: 电话: 010-62282185 传真: 010-62283578

E-mail: publish@bupt.edu.cn

经 销: 各地新华书店

印 刷: 北京联兴华印刷厂

开 本: 787×1 092 mm

印 张: 19.75

字 数: 512千字

印 数: 1—3 000册

版 次: 2011年3月第1版 2013年6月第2版 2013年6月第1次印刷

ISBN 978-7-5635-3497-5

定 价: 39.00元

• 如有印装质量问题,请与北京邮电大学出版社发行部联系 •

第1版前言

在 20 世纪 90 年代,国际上电子和计算机技术先进的国家,一直在积极探索新的电子电路设计方法,在设计方法、工具等方面进行了彻底的变革,并取得巨大成功。在电子设计技术领域,可编程逻辑器件(PLD)的应用,已得到很好的普及,这些器件为数字系统的设计带来极大的灵活性。该器件可以通过软件编程而对其硬件结构和工作方式进行重构,使得硬件的设计可以如同软件设计那样方便快捷,极大地改变了传统的数字系统设计方法、设计过程和设计观念。随着可编程逻辑器件集成规模不断扩大、自身功能不断完善,以及计算机辅助设计技术的提高,现代电子系统设计领域的电子设计自动化(EDA)技术便应运而生。传统的数字电路设计模式,如利用卡诺图的逻辑化简手段、布尔方程表达式设计方法和相应的中、小规模集成电路的堆砌技术正在迅速地退出历史舞台。

《新编数字逻辑电路》是基于硬件描述语言 HDL(Hardware Description Language)编写的。目前,国际最流行的,并成为 IEEE 标准的两种硬件描述语言是 VHDL 和 Verilog HDL。两种 HDL 各具特色,但 Verilog HDL 是在 C 语言的基础上演化而来的,只要具有 C 语言的编程基础,就很容易学会并掌握这种语言,而且国内外 90% 的电子公司都把 Verilog HDL 作为企业标准设计语言,因此本教材以 Verilog HDL 作为数字电路与系统的设计工具。

为了保持数字电路内容的完整性和理论的系统性,《新编数字逻辑电路》包括了数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、D/A 和 A/D 转换、程序逻辑电路和可编程逻辑器件等基本内容,但在电路设计中删除了以卡诺图为逻辑化简手段和相应设计技术方面的内容,而以 Verilog HDL 设计技术取而代之。

本书是《新编数字逻辑电路》的配套教材,包含数字逻辑电路的习题及实验与实训两部分内容。习题部分共 10 章,主要内容有:数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、D/A 和 A/D 转换、程序逻辑电路和可编程逻辑器件。每章都包含内容提要、教学要求、同步练习和同步练习参考答案等内容。在内容提要中,通过大量的例题进一步阐明教程中的重点和难点内容。在同步练习中,共编入了填空题、选择题和应用题近 1 000 道,帮助读者加深对基本概念的理解、基本解题方法的掌握,启发逻辑思维能力,提高分析问题和解决问题的能力。

实验与实训部分包括数字电路基本实验、可编程逻辑器件和硬件描述语言设计实验、实训等 3 章。在数字电路基本实验中,安排了 TTL 集成逻辑门的功能与参数测试、组合逻辑电路的设计与测试、数据选择器及其应用、译码器及其应用、触发器及其应用、计数器及其应用、移位寄存器及其应用、555 时基电路及其应用、D/A 与 A/D 转换器、随机存取存储器及其应用等方面的实验内容。

在可编程逻辑器件和硬件描述语言设计实验中,首先介绍了 Altera 公司的 Quartus II(7.0 版

本)EDA 工具软件平台的使用方法,然后介绍基于此平台下的组合逻辑电路、时序逻辑电路、D/A 与 A/D 转换控制器等电路的原理图输入和 Verilog HDL 文本输入两方面设计实验。

在实训部分中,介绍了数字频率计、电子秒表、电子抢答器、数字电压表、交通灯控制器、电子日历等数字系统的设计实训内容。

本书由桂林电子科技大学信息科技学院的江国强编著,对于书中的错误和不足之处,恳请指正。

作 者

第2版前言

在 20 世纪 90 年代,国际上电子和计算机技术先进的国家,一直在积极探索新的电子电路设计方法,在设计方法、工具等方面进行了彻底的变革,并取得巨大成功。在电子设计技术领域,可编程逻辑器件(PLD)的应用已得到很好的普及,这些器件为数字系统的设计带来极大的灵活性。由于该器件可以通过软件编程而对其硬件结构和工作方式进行重构,使得硬件的设计可以如同软件设计那样方便快捷,极大地改变了传统的数字系统设计方法、设计过程和设计观念。随着可编程逻辑器件集成规模不断扩大、自身功能不断完善,以及计算机辅助设计技术的提高,现代电子系统设计领域的电子设计自动化(EDA)技术便应运而生。传统的数字电路设计模式,如利用卡诺图的逻辑化简手段、布尔方程表达式设计方法和相应的中小规模集成电路的堆砌技术正在迅速地退出历史舞台。

《新编数字逻辑电路》是基于硬件描述语言 HDL(Hardware Description Language)编写的。目前,国际最流行的、并成为 IEEE 标准的两种硬件描述语言是 VHDL 和 Verilog HDL。两种 HDL 各具特色,但 Verilog HDL 是在 C 语言的基础上演化而来的,只要具有 C 语言的编程基础,就很容易学会并掌握这种语言,而且国内外 90% 的电子公司都把 Verilog HDL 作为企业标准设计语言,因此本教材以 Verilog HDL 作为数字电路与系统的设计工具。

为了保持数字电路内容的完整性和理论的系统性,《新编数字逻辑电路(第 2 版)》包括了数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、数模和模数转换、程序逻辑路和可编程逻辑等基本内容。考虑到以卡诺图为逻辑化简手段和相应设计技术这种传统的数字电路设计模式仍然在国内多数高等院校使用,因此本书保留了这部分内容,同时新增了基于 Verilog HDL 现代的数字电路设计技术。读者通过两种设计技术的对比,更能体会现代数字电路设计技术优越性与高效率性。

本书是《新编数字逻辑电路(第 2 版)》的配套教材。本书包含数字逻辑电路的习题、实验和实训三部分内容。习题部分共 10 章,包括:数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、数/模和模/数转换、半导体存储器和可编程逻辑器件。每章都包含内容提要、教学要求、同步练习和同步练习参考答案等内容。在内容提要中,通过大量的题例,进一步阐明教程中的重点和难点内容。在同步练习中,共编入了填空题、选择题和应用题 1 000 多道,帮助读者加深对基本概念的理解、基本解题方法的掌握,启发逻辑思维能力,提高分析问题和解决问题的能力。

实验部分包括数字电路基本实验、可编程逻辑器件(PLD)和硬件描述语言(HDL)设计实验。在数字电路基本实验中,安排了 TTL 集成逻辑门的功能与参数测试、组合逻辑电路的设计与测试、数据选择器及其应用、译码器及其应用、触发器及其应用、计数器及其应用、移位寄存器及其应用、555 时基电路及其应用、D/A 与 A/D 转换器、随机存取存储器及其应用等方面

的实验内容。

在可编程逻辑器件(PLD)和硬件描述语言(HDL)设计实验中,首先介绍了 Altera 公司的 Quartus II(9.0 版本)EDA 工具软件平台的使用方法,然后介绍基于此平台下的组合逻辑电路、时序逻辑电路、D/A 与 A/D 转换控制器等电路的原理图输入和 Verilog HDL 文本输入两方面设计实验。

在实训部分中,介绍了数字频率计、电子秒表、电子抢答器、数字电压表、交通灯控制器、电子日历等数字系统的设计实训内容。

本书由桂林电子科技大学信息科技学院的江国强主编,桂林电子科技大学信息科技学院的易艺、桂林电子科技大学的谢跃雷和徐卫林参加了本书数字电路实验部分的编写。对于书中的错误和不足之处,恳请指正。

E-mail:hmjq@guet.edu.cn

地 址:桂林电子科技大学信息科技学院(541004)

电 话:(0773)5601095,13977393225

编 者

目 录

第 1 部分 数字逻辑电路习题

第 1 章 数制与编码	2
1.1 内容提要	2
1.2 教学要求	3
1.3 同步练习	3
1.4 同步练习参考答案	4
第 2 章 逻辑代数和硬件描述语言基础	6
2.1 内容提要	6
2.1.1 逻辑函数的表示方法	6
2.1.2 逻辑函数的公式简化法	6
2.1.3 逻辑函数的卡诺图化简法	7
2.1.4 Verilog HDL 基础	9
2.2 教学要求	13
2.3 同步练习	13
2.4 同步练习参考答案	19
第 3 章 门电路	21
3.1 内容提要	21
3.1.1 晶体管的开关特性	21
3.1.2 分立元件门	23
3.1.3 TTL 集成逻辑门	24
3.1.4 MOS 集成门	26
3.1.5 基于 Verilog HDL 的门电路设计	27
3.2 教学要求	27
3.3 同步练习	28
3.4 同步练习参考答案	35

第4章 组合逻辑电路	40
4.1 内容提要	40
4.1.1 组合逻辑电路的分析方法	40
4.1.2 组合逻辑电路的传统设计方法	41
4.1.3 组合逻辑电路的现代设计方法	45
4.1.4 组合逻辑电路的中规模集成部件	47
4.2 教学要求	49
4.3 同步练习	49
4.4 同步练习参考答案	54
第5章 触发器	66
5.1 内容提要	66
5.1.1 触发器的类型	66
5.1.2 集成触发器	68
5.1.3 触发器的时序图	69
5.1.4 基于 Verilog HDL 的触发器的设计	71
5.2 教学要求	73
5.3 同步练习	74
5.4 同步练习参考答案	77
第6章 时序逻辑电路	82
6.1 内容提要	82
6.1.1 移位寄存器	82
6.1.2 计数器	85
6.1.3 时序逻辑电路的设计	90
6.2 教学要求	97
6.3 同步练习	97
6.4 同步练习参考答案	106
第7章 脉冲单元电路	119
7.1 内容提要	119
7.1.1 多谐振荡器	119
7.1.2 单稳态触发器	121
7.1.3 施密特触发器	122
7.2 教学要求	123
7.3 同步练习	123
7.4 同步练习参考答案	127

第 8 章 数/模和模/数转换	132
8.1 内容提要	132
8.2 教学要求	133
8.3 同步练习	133
8.4 同步练习参考答案	136
第 9 章 半导体存储器	140
9.1 内容提要	140
9.1.1 半导体存储器	140
9.1.2 只读存储器 ROM 和可编程逻辑阵列 PLA 的应用	141
9.1.3 基于 Verilog HDL 的存储器的设计	143
9.2 教学要求	144
9.3 同步练习	144
9.4 同步练习参考答案	148
第 10 章 可编程逻辑器件	150
10.1 内容提要	150
10.2 教学要求	151
10.3 同步练习	151
10.4 同步练习参考答案	152

第 2 部分 数字逻辑电路实验

第 1 章 数字逻辑电路实验基础	154
1.1 数字集成电路概述	154
1.2 实验的基本过程与操作规范	155
1.3 数字逻辑电路实验的故障查找和排除	156
1.4 实验要求与实验报告要求	157
1.5 TTL 器件的特点和使用须知	158
1.6 CMOS 数字集成电路的特点和使用须知	159
1.7 Quartus II 9.0 软件的使用	159
第 2 章 集成逻辑门实验	170
2.1 【实验 1H】TTL 集成逻辑门的功能与参数测试	170
2.2 【实验 2S】门电路的 EDA 仿真实验	175
2.3 【实验 3H】组合逻辑电路的设计与测试	176

第3章 组合逻辑电路实验	179
3.1 【实验4H】全加器测试及其应用	179
3.2 【实验4S】全加器及4位加法器的HDL实验	180
3.3 【实验5H】数据选择器及其应用	186
3.4 【实验5S】4选1数据选择器的HDL实验	189
3.5 【实验6H】译码器及其应用	191
3.6 【实验6S】译码器的HDL实验	196
第4章 时序逻辑电路实验	203
4.1 【实验7H】触发器及其应用	203
4.2 【实验7S】触发器的HDL实验	206
4.3 【实验8H】计数器及其应用	212
4.4 【实验8S】4位二进制加法计数器的HDL实验	215
4.5 【实验9H】移位寄存器及其应用	218
4.6 【实验9S】4位右移移位寄存器的HDL实验	222
4.7 【实验10S】数控分频器的HDL实验	225
4.8 【实验11S】电子抢答器的HDL实验	229
4.9 【实验12S】数字钟的HDL实验	232
第5章 时基电路、数据转换器与存储器实验	238
5.1 【实验13H】555时基电路及其应用	238
5.2 【实验14H】D/A、A/D转换器	243
5.3 【实验14S】DAC0832与ADC0809的HDL实验	248
5.4 【实验15H】随机存取存储器及其应用	254

第3部分 实 训

第1章 A类实训设计课题	261
1.1 多功能信号发生器的设计	261
1.2 数字电压表的设计	262
1.3 交通灯控制电路的设计	263
1.4 简易信号测量仪的设计	263
1.5 数字日历电路的设计	264
1.6 智能电子抢答器的设计	264
1.7 出租车计费器的设计	265
第2章 B类实训设计课题	266
2.1 计时器的设计	266

2.2	倒计时器的设计	266
2.3	8 位频率计的设计	267
2.4	电子抢答器的设计	267
2.5	秒表电路的设计	267
2.6	彩灯控制电路的设计	268
第 3 章	C 类实训设计课题	269
3.1	两位十进制加法器的设计	269
3.2	两位十进制减法器的设计	269
3.3	可加减计数器 CT74191 的设计	270
3.4	8 位可逆移位寄存器的设计	270
附录 A	常用数字集成电路引脚排列图	271
附录 B	实验预习报告书写格式	279
附录 C	EDA 实训仪	282
附录 D	DE2 开发板使用方法	288
主要参考文献		301

第 1 部分 数字逻辑电路习题

习题部分共 10 章,包括:数制与编码、逻辑代数、门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲单元电路、数/模和模/数转换、半导体存储器和可编程逻辑器件。每章包含内容提要、教学要求、同步练习和同步练习参考答案等内容。在内容提要中,通过大量的题例,进一步阐明教程中的重点和难点内容。在同步练习中,共编入了填空题、选择题和应用题近 1 000 道,帮助读者加深对基本概念的理解、基本解题方法的掌握,启发逻辑思维能力,提高分析问题和解决问题的能力。

第

1 章

数制与编码

1.1 内 容 提 要

本章介绍脉冲信号和数字信号的特点、数制及其转换、二-十进制编码和字符编码。

数字信号是指由高低两种电平构成的矩形波,通常用“0”符号代表低电平,用“1”符号代表高电平。数字电路可以对数字信号进行存储、传输和处理,它是计算机的基本电路。用0和1两个符号代表的数称为二进制数,计算机可以对二进制数进行各种算术运算和逻辑运算。为了协调人类熟悉十进制数和计算机只能识别二进制符号之间的矛盾,数字系统和计算机技术引入了各种不同的计数方法,即进位计数制(简称数制),主要有十进制、二进制、八进制和十六进制,八进制和十六进制是为了方便二进制数的书写而引入的。构成不同进制数的符号个数称为基数,基数的幂次称为权值。任何一个不同进制的数都可以按权展开。为了区别不同的数制,可以用圆括弧将数值括起来,然后加上数制的下标。例如, $(231.56)_{10}$ 表示十进制数; $(11010001.011)_2$ 表示二进制数。也可以用数值前面或后面加不同字母来表示不同数制数。一般用字母“B”(大小写均可)表示二进制数,例如'B11010001 或 11010001B;用字母“H”表示十六进制数,例如'H47D. FE 或 47D. FE H;用字母“O”表示八进制数,例如'O76 或 76O;十进制数一般不用加字母来区分,例如 1025。

为了便于人类使用计算机,从键盘等输入设备输入计算机的运算数字一般是十进制数,但输入的十进制数需要转换为二进制数,计算机才能识别和处理。经计算机处理的结果是二进制数,也需要把它转换成为人类识别的十进制数,并显示或打印出来。因此,在数字电路中涉及把十进制数转换为二进制数,或者把二进制数转换为十进制数的问题。把十进制数转换为二进制数时,将其整数部分不断地整除以2,直至0为止,每次整除以2后的余数组成转换后的二进制数,先得到的余数的权值最低,最后得到的余数的权值最高。把十进制小数转换为二进制数时,用小数不断地乘以2,并将每次乘以2得到的整数进位作为转换后的二进制数,先得到的进位的权值最高,最后得到的进位的权值最低。把二进制、八进制和十六进制数按权展开就可得到等值的十进制数。

由0和1两个符号的组合不仅可以代表二进制数,也可以代表各种不同的信息。用二进制符号表示信息的方法称为二进制编码,常用的二进制编码有二-十进制编码(简称BCD码)和ASCII码。BCD码用4位二进制符号来表示1位十进制符号,最常用的二-十进制编码是8421BCD,此外还有2421BCD、5211BCD、余3BCD等。在计算机操作时,从键盘等输入设备键

入的数字、字母以及各种符号称为字符,ASCII 码用 7 位二进制符号来表示这些字符。另外,计算机也是用 ASCII 码向显示器、打印机等输出设备送出信息,所以把 ASCII 码称为标准信息交换码。字符是用二进制符号组成,经过编码的字符有大小区别。例如,“A”字符的 ASCII 码为“1000001”(‘H41 或 41H),“B”字符为“1000010”(‘H42 或 42H),所以“B”字符大于“A”字符。

二进制符号还可以对声音和图像进行编码。

数字电路具有逻辑思维能力、基本电路简单、便于集成化等显著优点,随着数字技术的发展,现已广泛地应用在计算机、自动控制、航空、航天、仪器仪表、智能设备、数字通信、数字电视等科技领域。

1.2 教学要求

- (1) 了解数字信号和数字电路的特点。
- (2) 熟悉数制及其转换;熟悉编码方法。

1.3 同步练习

一、填空题

1. 数字信号具有在数值上和时间上都是_____的特点,_____是数字信号的典型代表。
2. 在数字电路和计算机中,只用_____和_____两种符号来表示信息。
3. 为了便于记忆和查找,在编制代码时总要遵循一定的规则,这些规则就称为_____。
4. 数字电路只有_____,_____,_____ 3 种基本电路。
5. 将二进制、八进制和十六进制数转换为十进制数的共同规则是_____。
6. 十进制数 26.625 对应的二进制数为_____;十六进制数 5FE 对应的二进制数为_____。
7. 二进制数 'B1101011.011 对应的十进制数为_____,对应的 8421BCD 码为_____。
8. 二进制数 'B1101011.011 对应的八进制数为_____,对应的十六进制数为_____。
9. $(100101010011.00110111)_{8421BCD}$ 表示的十进制数为_____。
10. $(001111110001.01011111)_{2421BCD}$ 表示的十进制数为_____。
11. $(100101111100.00010100)_{5211BCD}$ 表示的十进制数为_____。
12. $(110010100111.10000111)_{\text{余}3BCD}$ 表示的十进制数为_____。
13. 数字字符“9”对应的 ASCII 码为_____。
14. 字母字符“b”对应的 ASCII 码为_____。

二、单项选择题

1. 表示一个两位十进制数至少需要()位二进制数。

- ① 5 ② 6 ③ 7 ④ 8
2. 十进制数 127.25 对应二进制数为()。
- ① 1111111.01 ② 10000000.10 ③ 1111110.01 ④ 1100011.11
3. 十进制数 28.43 的余 3BCD 码是()。
- ① 00111000.01000011 ② 01011011.01110110
③ 01101100.10000111 ④ 01111101.10011000
4. 在下列 ASCII 字符中,最大的字符是()。
- ① “A” ② “z” ③ “9” ④ “0”
5. 在下列 ASCII 字符中,最小的字符是()。
- ① “A” ② “z” ③ “9” ④ “0”
6. 数字信号是在数值上和时间上都是不连续的,()是数字信号的典型代表。
- ① 正弦波 ② 三角波 ③ 矩形波 ④ 尖峰波
7. 在数字电路和计算机中,只用()种符号来表示信息。
- ① 1 ② 2 ③ 3 ④ 4
8. 数字电路只有()种基本电路。
- ① 1 ② 2 ③ 3 ④ 4
9. 将二进制、八进制和十六进制数转换为十进制数的共同规则是()。
- ① 除以 10 看余数 ② 乘以十看向高位的进位
③ 按权展开 ④ 以上均可
10. 十进制数 125.125 对应的二进制数为()。
- ① 1111101.001 ② 1111100.01 ③ 1111101.101 ④ 1111111.001
11. 二进制数 1111100.01 对应的十进制数为()。
- ① 124.25 ② 125.50 ③ 136.25 ④ 140.125
12. 数字字符“8”对应的 ASCII 码(7 位二进制数)为()。
- ① 1001001 ② 0001000 ③ 1001000 ④ 0111000
13. 字母“A”对应的 ASCII 码(7 位二进制数)为()。
- ① 1001001 ② 0001000 ③ 1000001 ④ 0111000

1.4 同步练习参考答案

一、填空题

1. 不连续,矩形波
2. “0”,“1”
3. 码制
4. “与”,“或”,“非”
5. 按权展开
6. 'B11010.101;'B01011111110
7. 107.375,(000100000111.001101110101)_{8421BCD}
8. 'O153.3,'H6B.6
9. 953.37

- 10. 391.59
- 11. 647.12
- 12. 974.54
- 13. 0111001B('H39)
- 14. 1100010B('H62)

二、单项选择题

- 1. ③ 2. ① 3. ② 4. ② 5. ④
- 6. ③ 7. ② 8. ③ 9. ③ 10. ①
- 11. ① 12. ④ 13. ③