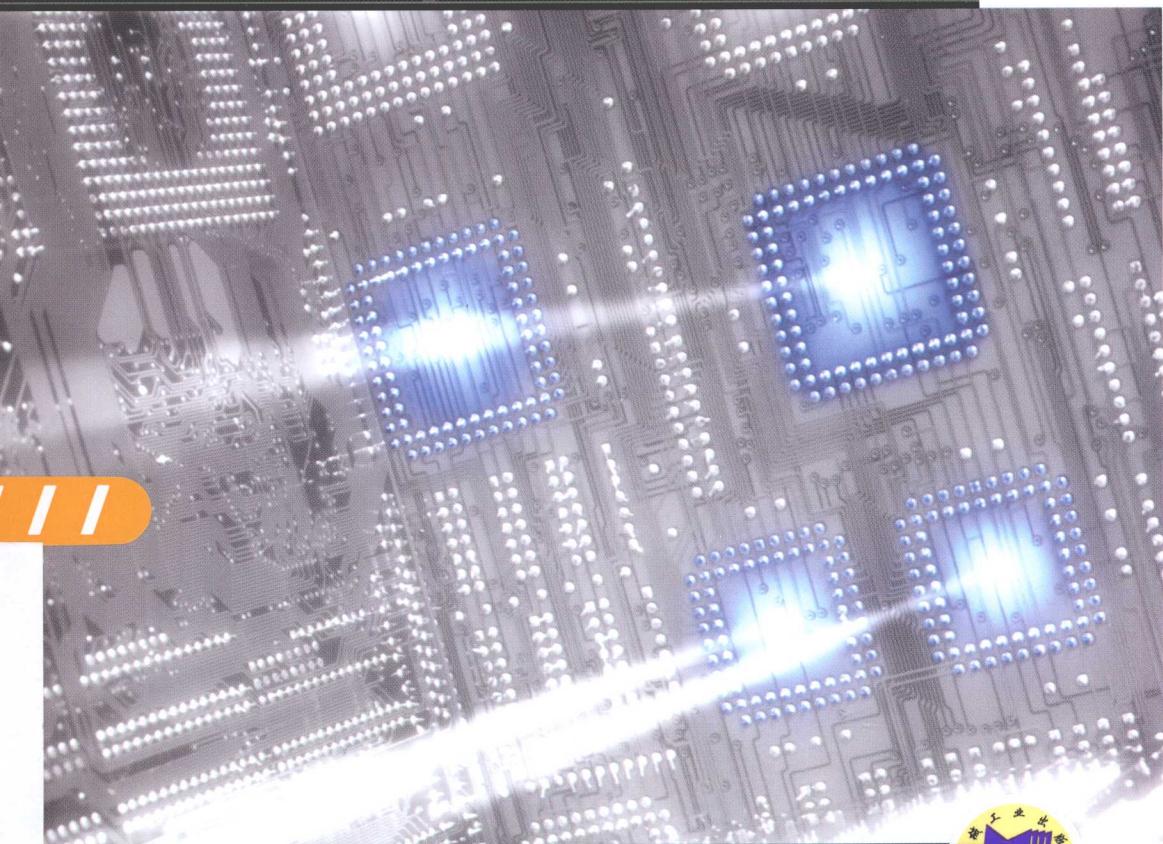



21世纪重点大学规划教材

武庆生 詹瑾瑜 唐明 编著

数字逻辑

第2版



 机械工业出版社
CHINA MACHINE PRESS

 配电子教案

.. 013038469

TP302.2
24-2

21 世纪重点大学规划教材

数字逻辑

(第2版)

武庆生 詹瑾瑜 唐明 编著



机械工业出版社



北航

C1644112

TP 302.2

24-2

013038482

本书根据“计算机学科教学计划大纲”编写。全书共9章,主要内容包
括数字逻辑基础、逻辑代数基础、集成门电路、组合逻辑电路、触发器、
同步时序逻辑电路、异步时序逻辑电路、硬件描述语言 Verilog HDL、
脉冲波形的产生与整形等。本书不仅介绍了经典的数字逻辑分析设计方
法,而且介绍了数字电路与逻辑设计的一些最新内容。

本书可作为高等学校计算机、信息、电子工程、自动控制、通信等专
业的教材,也可作为成人教育相关专业的教材,并可作为相关专业科技人
员的参考书。

本书配套授课电子课件,需要的教师可登录 www.cmpedu.com 免费注册、
审核通过后下载,或联系编辑索取(QQ: 2399929378, 电话: 010-88379753)。

图书在版编目(CIP)数据

数字逻辑/武庆生,詹瑾瑜,唐明编著.—2版.—北京:机械工业出版社,2013.4

21世纪重点大学规划教材

ISBN 978-7-111-41926-6

I. ①数… II. ①武… ②詹… ③唐… III. ①数字逻辑-高等学校-教材 IV. ①TP331.2

中国版本图书馆 CIP 数据核字(2013)第 058776 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑:郝建伟 王寅生

责任印制:邓博

北京瑞德印刷有限公司印刷(三河市胜利装订厂装订)

2013年5月第2版第1次印刷

184mm×260mm·16.75印张·415千字

0001—3000册

标准书号:ISBN 978-7-111-41926-6

定价:36.00元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

网络服务

社服务中心:(010)88361066

教材网:<http://www.cmpedu.com>

销售一部:(010)68326294

机工官网:<http://www.cmpbook.com>

销售二部:(010)88379649

机工官博:<http://weibo.com/cmp1952>

读者购书热线:(010)88379203

封面防伪标均为盗版

出版说明

随着我国信息化建设步伐的逐渐加快,对计算机及相关专业人才的要求越来越高,许多高校都在积极地进行专业教学改革的研究。

加强学科建设,提升科研能力,这是许多高等院校的发展思路。众多重点大学也是以此为基础,进行人才培养。重点大学拥有非常丰富的教学资源 and 一批高学历、高素质、高科研产出的教师队伍,通过多年的科研和教学积累,形成了完善的教学体系,探索出人才培养的新方法,搭建了一流的教学实践平台。同学科建设相匹配的专业教材的建设成为各院校学科建设的重要组成部分,许多教材成为学科建设中的优秀成果。

为了体现以重点建设推动整体发展的战略思想,将重点大学的一些优秀成果和资源与广大师生共同分享,机械工业出版社策划开发了“21世纪重点大学规划教材”。本套教材具有以下特点:

- 1) 由来自于重点大学、重点学科的知名教授、教师编写。
- 2) 涵盖面较广,涉及计算机各学科领域。
- 3) 符合高等院校相关学科的课程设置和培养目标,在同类教材中,具有一定的先进性和权威性。
- 4) 注重教材理论性、科学性和实用性,为学生继续深造学习打下坚实的基础。
- 5) 实现教材“立体化”建设,为主干课程配备了电子教案、素材和实验实训项目等内容。

欢迎广大读者特别是高校教师提出宝贵意见和建议,衷心感谢计算机教育工作者和广大读者的支持与帮助!

机械工业出版社

前 言

根据高等学校工科计算机专业“数字逻辑”课程教学大纲的要求，并考虑自控、信息、电子工程、通信等专业学习“数字逻辑”课程的需要，编者结合多年的教学经验编写了本书。

“数字逻辑”是计算机科学与技术（类）本、专科学生必修的专业基础课。它是“计算机组成原理”、“计算机接口技术”、“微机原理”、“单片机及接口技术”等课程的先修课程之一。本课程的主要目的是使学生从了解数字系统开始，直到能使用数字集成电路实现工程所需逻辑设计为止的完整过程。这为数字计算机和其他数字系统的分析和设计奠定了良好的基础。熟练掌握数字系统逻辑分析和设计的方法，对从事计算机软硬件研制、开发和应用的工程技术人员是非常重要的。

数字集成电路是数字系统与计算机功能实现的基础。所以，将数字逻辑设计和数字集成电路结合起来讲授，可使学生既掌握数字逻辑部件的分析与设计方法，又了解标准数字集成电路的原理和使用方法，并能使学生了解数字集成器件的更新换代带来的数字系统设计方法的重大变化。

全书共9章，第1章为数字逻辑基础，介绍了数字系统中常用的数制及转换、码制和编码。第2章为逻辑代数基础，介绍了逻辑代数、逻辑函数及函数化简。第3章为集成门电路，介绍了典型TTL门、CMOS门的结构和原理。第4章为组合逻辑电路，介绍了组合逻辑电路的分析和设计方法以及典型中规模器件的原理和应用。第5章为触发器，介绍各种触发器的组成、原理和应用。第6章为同步时序逻辑电路，介绍了同步时序逻辑电路的分析和设计方法以及中规模计数器的组成原理和应用。第7章为异步时序逻辑电路，介绍了脉冲异步时序逻辑电路和电平异步时序逻辑电路的分析和设计方法以及集成异步计数器的原理和应用。第8章为硬件描述语言Verilog HDL，介绍了Verilog HDL的语法、语句和结构，并介绍了使用Verilog HDL编程的方法和例子。第9章为脉冲波形的产生与整形，介绍了555定时器电路、多谐振荡器、单稳态触发器以及施密特触发器的构成与工作原理。

本书在内容和结构上力求主次分明、突出重点、叙述清楚、由浅入深。

本课程的先修课程是“电路与电子技术基础”。本课程的参考课时为64学时，使用者可根据需要和具体情况对内容进行取舍。

本书第3、4、5、6、9章由武庆生编写；第2、7、8章由詹瑾瑜编写；第1章由唐明编写；全书由武庆生统稿。在第7章中，保留了第1版邓建老师编写的部分内容，在本书的编写过程中，得到了领导和校外同行的大力支持和帮助，周世杰副院长十分关心本书的编写和教学工作，并提出了许多宝贵意见。在此表示衷心的感谢。

由于编者水平有限，书中难免有欠妥之处，敬请广大读者批评指正。

编 者

目 录

出版说明

前言

第1章 数字逻辑基础	1
1.1 概述	1
1.1.1 数字逻辑研究的对象及方法	1
1.1.2 数字电路的发展	2
1.1.3 数字电路的分类	4
1.2 数制及其转换	5
1.2.1 进位计数制	5
1.2.2 二进制	5
1.2.3 数制转换	6
1.3 带符号数的代码表示	8
1.3.1 原码及其运算	8
1.3.2 反码及其运算	9
1.3.3 补码及其运算	10
1.3.4 符号位扩展	10
1.4 数的定点与浮点表示	11
1.5 数码和字符的编码	12
1.5.1 BCD 编码	12
1.5.2 格雷码	13
1.5.3 字符编码	13
1.5.4 奇偶校验码	14
1.6 习题	15
第2章 逻辑代数基础	16
2.1 逻辑代数的基本概念	16
2.1.1 逻辑代数的定义	16
2.1.2 逻辑代数的基本运算	17
2.1.3 逻辑代数的复合运算	20
2.1.4 逻辑函数的表示法及逻辑函数的相等	22
2.2 逻辑代数的基本定律、规则和常用公式	23
2.2.1 基本定律	23
2.2.2 重要规则	25
2.3 逻辑函数表达式的形式与变换	27
2.3.1 逻辑函数表达式的基本形式	28
2.3.2 逻辑函数表达式的标准形式	28
2.3.3 逻辑函数表达式的转换	30

2.4	逻辑函数的化简	33
2.4.1	代数化简法	33
2.4.2	卡诺图化简法	35
2.4.3	包含无关项的逻辑函数的化简	40
2.4.4	多输出逻辑函数的化简	41
2.5	习题	42
第3章	集成门电路	46
3.1	概述	46
3.2	门电路的符号及特性	46
3.2.1	简单逻辑门	46
3.2.2	复合逻辑门电路	48
3.2.3	正逻辑和负逻辑	50
3.3	TTL 门电路	51
3.3.1	TTL 与非门	51
3.3.2	TTL 逻辑门的外特性	53
3.3.3	集电极开路输出门(OC 门)和三态输出门(TS 门)	54
3.4	CMOS 集成逻辑门电路	57
3.4.1	CMOS 反相器(非门)	57
3.4.2	CMOS 与非门	58
3.4.3	CMOS 或非门	58
3.4.4	CMOS 三态门	59
3.4.5	CMOS 漏极开路输出门(OD 门)	59
3.4.6	CMOS 传输门	60
3.5	TTL 和 CMOS 之间的接口电路	60
3.5.1	用 TTL 门驱动 CMOS 门	60
3.5.2	用 CMOS 门驱动 TTL 门	61
3.6	习题	61
第4章	组合逻辑电路	65
4.1	概述	65
4.2	组合逻辑电路的分析	66
4.2.1	组合电路的分析步骤	66
4.2.2	组合电路的分析举例	66
4.3	组合逻辑电路的设计	69
4.3.1	设计步骤	69
4.3.2	设计举例	69
4.4	加法器	74
4.4.1	半加器和全加器	74
4.4.2	加法器模块	76
4.4.3	加法器的应用	77

4.5	数值比较器	80
4.5.1	1 位数值比较器	80
4.5.2	4 位数值比较器	80
4.5.3	集成比较器的应用	81
4.6	编码器和译码器	83
4.6.1	编码器	83
4.6.2	编码器的应用	85
4.6.3	译码器	86
4.6.4	译码器的应用	93
4.7	数据选择器和数据分配器	96
4.7.1	数据选择器	96
4.7.2	数据选择器的应用	98
4.7.3	数据分配器	100
4.8	组合逻辑电路中的竞争与冒险	101
4.8.1	竞争和冒险现象	102
4.8.2	怎样判定电路中有无险象	102
4.8.3	险象的消除和减弱	103
4.9	组合逻辑电路的应用	104
4.9.1	用全加器将 2 位 8421BCD 码变换成二进制代码	104
4.9.2	数据传输系统	105
4.10	习题	105
第 5 章	触发器	109
5.1	概述	109
5.2	基本 RS 触发器	110
5.2.1	用与非门构成的基本 RS 触发器	110
5.2.2	用或非门构成的基本 RS 触发器	111
5.3	钟控触发器 (锁存器)	113
5.3.1	钟控 RS 触发器	113
5.3.2	钟控 (电平型) D 触发器	114
5.4	主从触发器	115
5.4.1	主从 RS 触发器	115
5.4.2	主从 JK 触发器	116
5.5	边沿触发器	118
5.5.1	边沿 (维持 - 阻塞) D 触发器	118
5.5.2	边沿 JK 触发器	119
5.6	集成触发器	121
5.6.1	集成 D 触发器	121
5.6.2	集成 JK 触发器	121
5.7	其他功能的触发器	122

5.7.1	T 触发器	122
5.7.2	T' 触发器 (翻转触发器)	122
5.8	各类触发器的相互转换	123
5.8.1	JK 触发器转换为 D、T、T' 和 RS 触发器	123
5.8.2	D 触发器转换为 JK、T、T' 和 RS 触发器	124
5.9	触发器的应用	126
5.9.1	消颤开关	126
5.9.2	分频和双相时钟的产生	127
5.9.3	异步脉冲同步化	127
5.10	集成触发器的参数	128
5.10.1	触发器的静态参数	128
5.10.2	触发器的动态参数	128
5.11	习题	128
第 6 章	同步时序逻辑电路	132
6.1	概述	132
6.2	时序逻辑电路的结构和类型	132
6.2.1	时序逻辑电路的结构和特点	132
6.2.2	时序逻辑电路的分类	133
6.3	同步时序逻辑电路的分析	134
6.3.1	分析步骤	134
6.3.2	分析举例	135
6.4	同步时序逻辑电路的设计	141
6.4.1	设计步骤	141
6.4.2	建立原始状态图 (或状态表)	142
6.4.3	状态化简	147
6.4.4	状态分配	152
6.4.5	同步时序电路设计举例	153
6.5	计数器及其应用	160
6.5.1	计数器的特点和分类	160
6.5.2	n 位二进制计数器	160
6.5.3	十进制计数器	165
6.5.4	利用反馈归 0 法和反馈置数法构成任意进制计数器	170
6.5.5	计数器容量的扩展	171
6.6	寄存器	172
6.6.1	锁存器	172
6.6.2	基本寄存器	173
6.6.3	移位寄存器	173
6.6.4	移位寄存器型计数器	175
6.7	同步时序逻辑电路的应用	178

6.7.1	计数器用作分频器	178
6.7.2	计数型序列信号发生器	178
6.8	习题	179
第7章	异步时序逻辑电路	183
7.1	异步时序逻辑电路的分类及特点	183
7.2	脉冲异步时序逻辑电路	183
7.2.1	脉冲异步时序逻辑电路的分析	184
7.2.2	脉冲异步时序逻辑电路的设计	188
7.3	电平异步时序逻辑电路	196
7.3.1	电平异步时序逻辑电路的分析	197
7.3.2	电平异步时序逻辑电路中的竞争与险象	198
7.3.3	电平异步时序逻辑电路的设计	200
7.4	异步计数器的原理与应用	204
7.5	习题	207
第8章	硬件描述语言 Verilog HDL	211
8.1	Verilog HDL 概述	211
8.2	Verilog HDL 基本语法	212
8.2.1	标识符	212
8.2.2	数值和常数	212
8.2.3	数据类型	213
8.2.4	Verilog HDL 的基本结构	214
8.3	Verilog HDL 的操作符	215
8.3.1	算术操作符	215
8.3.2	关系操作符	216
8.3.3	等价操作符	217
8.3.4	位操作符	217
8.3.5	逻辑操作符	218
8.3.6	缩减操作符	218
8.3.7	移位操作符	218
8.3.8	条件操作符	219
8.3.9	拼接和复制操作符	219
8.4	基本逻辑门电路的 Verilog HDL	220
8.4.1	与门的 Verilog HDL 描述	220
8.4.2	或门的 Verilog HDL 描述	220
8.4.3	非门的 Verilog HDL 描述	221
8.4.4	与非门的 Verilog HDL 描述	221
8.4.5	或非门的 Verilog HDL 描述	221
8.4.6	缓冲器电路的 Verilog HDL 描述	222
8.4.7	与或非门的 Verilog HDL 描述	222

8.5 Verilog HDL 的描述方式	223
8.5.1 门级描述	223
8.5.2 数据流级描述	224
8.5.3 行为级描述	224
8.6 组合逻辑电路的 Verilog HDL 实现	226
8.6.1 数据比较器	226
8.6.2 编码器	227
8.6.3 译码器	228
8.7 触发器的 Verilog HDL 实现	229
8.7.1 维持-阻塞 D 触发器	229
8.7.2 集成 D 触发器	229
8.7.3 边沿型 JK 触发器	230
8.7.4 集成 JK 触发器	230
8.8 时序逻辑电路的 Verilog HDL 实现	231
8.8.1 移位寄存器	231
8.8.2 计数器	232
8.8.3 复杂时序逻辑电路	233
8.9 较复杂的电路设计实践	235
8.10 习题	239
第9章 脉冲波形的产生与整形	240
9.1 概述	240
9.2 555 定时器	241
9.2.1 555 定时器的内部结构	241
9.2.2 555 定时器的基本功能	242
9.3 用 555 定时器构成自激多谐振荡器	242
9.3.1 电路结构	243
9.3.2 工作原理	243
9.4 用逻辑门构成的自激多谐振荡器	245
9.5 石英晶体振荡器	246
9.6 单稳态触发器	247
9.6.1 用 555 定时器构成的单稳态触发器	247
9.6.2 集成单稳态触发器	248
9.6.3 单稳态触发器的应用	251
9.7 施密特触发器	252
9.7.1 用 555 定时器构成施密特触发器	252
9.7.2 施密特触发器的应用	254
9.8 习题	255
参考文献	257

第 1 章 数字逻辑基础

进入 21 世纪, 集成电路已经广泛应用于信息、生物、新材料、能源、激光、自动化、航天、海洋等几乎所有科学技术领域。小到移动电话, 电视、个人计算机等, 大到雷达、航天飞机、人造卫星等, 几乎所有电器和包含电子部件的装备中都包含集成电路。所谓集成电路, 也称为微电路、微芯片、芯片, 是一种把电路小型化的方式。从处理信号的形式看, 集成电路可以分为处理模拟信号的模拟电路和处理数字信号的数字电路。由于在结构与功能方面特有的优点, 数字电路伴随着计算机和数字通信等技术的发展和广泛应用, 正在被越来越多的人了解和掌握。数字逻辑课程的主要目的是使学生了解和掌握对数字电路提出要求开始, 一直到用数字电路实现所需逻辑功能为止的整个过程的完整知识。作为该课程的开始, 本章将介绍有关数字逻辑的一些基本的预备概念, 内容包括数字逻辑概述和数码表示等。

1.1 概述

对数字信号进行传递、处理的电路称为数字电路。由于数字电路不仅能对信号进行数值运算, 而且还能进行逻辑运算和逻辑判断, 数字电路的输入量和输出量之间的关系是一种因果关系, 它可以用逻辑函数来描述, 所以又称为数字逻辑电路或逻辑电路。数字逻辑主要研究电路的输出信号状态与输入信号状态之间的逻辑关系。

1.1.1 数字逻辑研究的对象及方法

1. 数字电路与数字系统

在自然界中, 所有物理量都可以分为模拟量和数字量两种。模拟量是指取值连续的物理量, 如温度、速度和压强等。数字量是指取值分立的物理量, 如人口数量、书本页数以及羊群数目等。在电路中, 电信号同样可以分为模拟信号和数字信号。

(1) 模拟信号和数字信号

当用电路表达物理量时, 必须先将物理量变换为电路易于处理的信号形式, 一般用变化的电压 (或电流) 表示。模拟信号是一种连续信号, 任一时间段都包含信号的信息分量。图 1-1 所示的模拟信号为正弦电压信号。

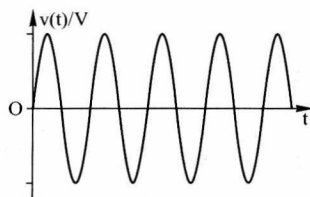


图 1-1 正弦电压信号的波形图

而数字信号是离散的, 一方面, 其变化在时间上是不连续的, 总是发生在一系列离散的瞬间; 另一方面, 数字信号的取值也是分立的, 只包含有限个数值, 属于一种脉冲信号。应用最广泛的数字信号是二值信号, 它只有“0”和“1”两种取值。除了二值信号外, 还存在多进制电压信号。图 1-2a 是一个二值电压信号的波形图, 该信号只有 0V 和 5V 两种电压取值, 其中低、高电平可分别用来表示“0”和“1”两种逻辑值。若用“0”表

示低电平，用“1”表示高电平，则称为正逻辑表示；若用“0”表示高电平，用“1”表示低电平，则称为负逻辑表示。图 1-2b 展示了一种多进制电压信号的波形图。

(2) 模拟电路和数字电路

与数字电路相对应的是处理模拟信号的电路——模拟电路，如集成运算放大器等；处理数字信号的电路是数字电路，如编码器、译码器和计数器等。从概念上讲，凡是利用数字技术对信息进行处理、传输的电子系统均可称为数字系统。

相比于模拟电路，数字电路具有以下优点：

1) 稳定性好。数字电路不像模拟电路那样易受噪声干扰。

2) 可靠性高。数字电路中只需分辨出信号的有无，因此，电路的元器件参数允许存在较大的变化（漂移）范围。

3) 易于长期存储。数字信息可以利用某种媒介，如磁带、软盘、光盘等进行长时间的存储。

4) 便于计算机处理。数字信号的输出除了具有直观、准确的优点外，最主要的是便于利用电子计算机来对于信息进行处理。

5) 便于高度集成化。由于数字电路的基本单元电路的结构比较简单，并允许元器件的参数有较大的分散性，这不仅可把众多的基本逻辑单元集成在同一块硅片上，而且能达到大批量生产所需要的合格率。

2. 数字电路的分析和设计

数字电路是以二值数字逻辑为基础的，输入和输出信号为离散数字信号，电子元器件工作在开关状态。数字电路响应输入的方式叫做数字逻辑，服从布尔代数的逻辑规律。因此，数字电路又叫做逻辑电路。

在数字电路中，人们关注的是输入、输出信号之间的逻辑关系。输入信号和输出信号分别被称为输入和输出逻辑变量，它们之间的因果关系可由逻辑函数来描述，其数学基础为逻辑代数或布尔代数。所谓数字分析，就是针对已知的数字系统，分析其工作原理、确定输入与输出信号之间的关系、明确整个系统及其各组成部件的逻辑功能。描述数字电路逻辑功能的常用方法有真值表、逻辑表达式、波形图、逻辑电路图。

数字设计是与数字分析互逆的过程，即针对特定的功能需求，采用一定的设计手段和步骤，实现一个符合功能需求的数字系统。数字设计的层次由高到低可以分为系统级、模块级、门级、晶体管级和物理级。最终数字系统的逻辑功能被表示为一组逻辑函数，进而可以利用逻辑门单元实现。逻辑门是实现基本逻辑运算的最小逻辑单元，用逻辑门实现逻辑功能是数字电路设计的基本内容之一。随着可编程逻辑器件（Programmable Logic Device, PLD）的广泛应用，硬件描述语言（Hardware Description Language, HDL）已成为数字系统设计的主要描述方式，目前较为流行的硬件语言有 VHDL 和 Verilog HDL 等。

1.1.2 数字电路的发展

数字技术的应用已经渗透到了人类生活和生产的各个方面。从计算机到家用电器，从手

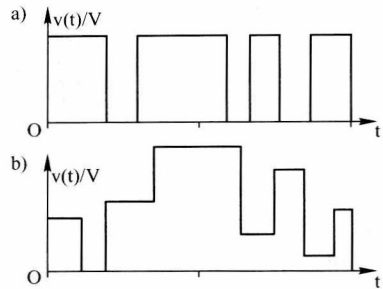


图 1-2 数字信号的波形图

a) 二值电压信号 b) 多进制电压信号

机到数字电话，以及绝大多数医用设备、军用设备、导航系统等，无不尽可能地采用数字技术。从概念上讲，凡是利用数字技术对信息进行处理、传输的电子系统均可称为数字系统。

1. 数字集成电路的发展

数字系统的发展在很大程度上得益于元器件和集成技术的发展。几十年来，半导体集成电路的发展印证了著名的摩尔定律，即每 18 个月，芯片的集成度提高一倍，而功耗下降一半。数字电路的发展经历了从电子管、半导体分立元器件到集成电路等几个阶段，由于自身的独特优势其发展速度越来越快。从 20 世纪 60 年代开始，以双极型工艺制成了小、中规模的逻辑器件。20 世纪 70 年代末，随着微处理器的出现，使数字集成电路的性能产生质的飞跃。数字集成器件所用的材料以硅材料为主，在高速电路中也使用化合物半导体材料，例如砷化镓等。逻辑门是数字电路中一种重要的逻辑单元电路。晶体管 - 晶体管逻辑门 (Transistor - Transistor Logic, TTL) 问世较早，其制作工艺经过不断完善，是目前主要的基本逻辑器件之一。随着互补金属氧化物半导体 (Complementary Metal-Oxide-Semiconductor, CMOS) 制作工艺的发展，CMOS 器件广泛应用于各种数字电路，大有取代 TTL 器件的趋势。

PLD 和电子设计自动化 (Electronic Design Automation, EDA) 技术的出现使数字系统的设计思想和设计方式发生了根本的变化。PLD 是作为一种通用集成电路生产的，其逻辑功能通过用户对器件编程来实现。PLD 的集成度很高，足以满足一般数字系统的功能需求。随着 PLD 的快速发展，其集成度越来越高，速度也越来越快，并可以将微处理器、数字信号处理器 (Digital Signal Processor, DSP)、存储器和标准接口等功能部件全部集成其中，真正实现“系统芯片 (System On a Chip)”。EDA 技术以计算机为工具，设计者在 EDA 软件平台上用硬件描述语言 VHDL 完成设计文件，然后由计算机自动地完成逻辑编译、化简、分割、综合、优化、布局、布线和仿真，直至对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。

数字电路的集成规模越来越大，并将硬件与软件相结合，使器件的逻辑功能更加完善，使用更加灵活，功能也更加强大。

2. 数字集成电路的发展趋势

目前，数字集成电路正朝着大规模、低功耗、高速度、可编程、可测试和多值化方向发展。

1) 大规模。随着集成电路技术的飞速发展，一块半导体硅片上能够集成百万个以上的逻辑门，新兴的纳米技术进一步扩大了数字电路的集成规模。集成规模的提高不仅缩小了数字系统的体积，降低了功耗与成本，而且显著提升了可靠性。

2) 低功耗。功耗是制约电子设备研制、生产、推广以及使用的一个重要因素，在很大程度上取决于所使用的芯片或模块，功耗的降低大大扩展了数字集成电路的应用领域。

3) 高速度。当今社会处于信息大爆炸的时代，人们对信息处理速度的要求越来越高。以电子计算机为例，人们急需越来越快的运行速度。虽然这种高速度在很大程度上依赖于并行处理技术，但集成芯片本身的速度在不断提高也是毋庸置疑的。

4) 可编程。传统的标准中，大规模集成电路是一种通用性集成电路。当使用这种集成电路设计复杂数字系统时，所需要的逻辑模块数量和种类往往比较多，这不仅增加了系统的体积和功耗，也降低了系统的可靠性，而且给器件的保存、电路和设备的调试、知识产权的保护带来了难题。可编程的数字集成电路可以很好地解决上述问题。

5) 可测试。数字集成电路的规模越来越大，功能也越来越复杂。为了便于数字系统的

使用与维护,要求可以方便地对逻辑模块进行功能测试和故障诊断,即具有“可测试性”。

6) 多值化。传统的数字集成电路是一种二值电路,在信号的产生、存储、传输、识别、处理等方面具有明显优势。为了进一步提升集成电路的信息处理能力,除了在速度上下工夫外,还可采用多值逻辑电路。

1.1.3 数字电路的分类

根据不同的分类方法,数字电路可以分成不同类型。例如根据电路结构的不同,数字电路可分为分立元器件电路和集成电路两大类;根据所用器件制作工艺不同,数字电路可分为双极型(TTL型)和单极型(MOS型)两类;根据电路的结构和工作原理不同,数字电路可分为组合逻辑电路和时序逻辑电路。

1. 电路结构的划分

根据电路结构不同,数字电路可分为分立元器件电路和集成电路两大类。分立元器件电路是由二极管、晶体管、电阻、电容等元器件组成的电路;集成电路是将上述元器件通过半导体制造工艺集成于一块芯片上的电路。根据集成度不同,可分为小规模、中规模、大规模、超大规模集成电路。

小规模集成(Small Scale Integration, SSI)电路:集成度在100个元器件以内或10个门电路以内,例如常见的与门、或非门等逻辑实验电路。

中规模集成(Medium Scale Integration, MSI)电路:集成度在100~1000个元器件之间,或在10~100个门电路之间。例如译码器、编码器以及数据选择器等。

大规模集成(Large Scale Integration, LSI)电路:集成度在1000个元器件以上,或100个门电路以上。例如微处理器和小型控制器等。

超大规模集成(Very Large Scale Integration, VLSI)电路:集成度达10万个元器件以上,或等效于1万个门电路。例如中央处理器(Central Processing Unit)、数字化视频光盘(Digital Video Disk, DVD)解码器、大容量内存芯片等。

2. 制作工艺的划分

根据制作工艺,数字电路可分为双极型(TTL型)和单极型(MOS型)两类。双极型和单极型是针对组成集成电路的晶体管的极性而言的。

1) 双极型集成电路由NPN型或PNP型晶体管组成。由于电路中载流子有电子和空穴两种极性,故称为双极型集成电路,即通常所说的TTL集成电路。

2) 单极型集成电路由MOS场效应晶体管组成。因场效应晶体管只有多数载流子参加导电,故称为单极晶体管,即平时说的MOS集成电路。

此外,还常将单极型电路用做输入电路,双极型电路用做输出电路,构成BIMOS集成电路。

3. 工作原理的划分

根据电路的结构和工作原理不同,是否具有记忆,数字电路可分为组合逻辑电路和时序逻辑电路。

1) 组合逻辑电路。任意时刻的输出仅仅取决于该时刻的输入组合,而与输入信号作用前电路的原态无关(与过去的输入无关)。常用的电路有编码器、译码器、数据选择器、加法器、数值比较器等。

2) 时序逻辑电路。任意时刻的输出不仅与该时刻的输入有关，而且还与电路的原态有关（与过去的输入有关）。如图 1-3 所示电路是由最基本的逻辑门电路加上反馈逻辑回路（从输出到输入）或器件组合而成的电路，类似于含储能元件的电感或电容的电路，如触发器、锁存器、计数器、移位寄存器、储存器等都是时序逻辑电路的典型器件。

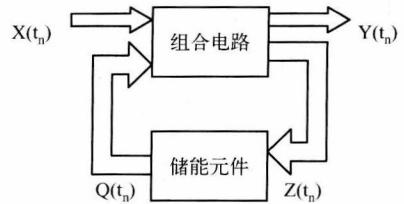


图 1-3 时序逻辑电路示意图

1.2 数制及其转换

数制即计数体制，它是按照一定规律表示数值大小的计数方法。日常生活中最常用的计数体制是十进制，数字电路中最常用的计数体制是二进制。

在数字电路中，常用一定位数的二进制数码表示不同的事物或信息，这些数码称为代码。编制代码时要遵循一定的规则，这些规则叫做码制。

1.2.1 进位计数制

人类在长期的生产实践中学会了用 10 个指头（0~9）计数，很显然仅用 1 位数码往往不够，必须采用多位数码按先后次序把它们排成数位，由低到高进行计数，计满后进位，这就产生了人们最熟悉的十进制。数位计数制（Positional Number Systems）是人们对数量计数规律的总结。任何一种进位计数制都包含着基数（Base/Radix）和位权（Weight）两个特征。

1. 基数

基数是指数制中所采用的数字符号个数，基数为 R 的数制称为 R 进制。R 进制能表示 0~R-1 共 R 个数字符号。

2. 位权

位权（简称为权）是指进位计数制中不同数位上的数值，即平常所讲的整数中的个位、十位、百位或小数中的十分位、百分位等。

进位规律是“逢 R 进一”。一个 R 进制数 N 可表示为

$$(N)_R = (K_{n-1} K_{n-2} \cdots K_1 K_0 \cdot K_{-1} \cdots K_{-m})_R \quad \text{并列表示法（位置记数法）}$$

$$\text{或 } (N)_R = \sum_{i=-m}^{n-1} K_i R^i \quad \text{多项式表示法（按权展开式）}$$

式中，R 为基数； K_i 为 0~R-1 中的任何一个字符；n 为整数部分位数；m 为小数部分位数； R_i 为第 i 位的位权。

$$\text{如 } (6789)_{10} = 6 \times 10^3 + 7 \times 10^2 + 8 \times 10^1 + 9 \times 10^0$$

$$(4032.8)_{10} = 4 \times 10^3 + 0 \times 10^2 + 3 \times 10^1 + 2 \times 10^0 + 8 \times 10^{-1}$$

1.2.2 二进制

日常生活中常采用十进制，所以在早期的计算工具的设计中也采用十进制，但随着数字系统的发展，为了便于工程实现，广泛采用二进制。这是因为二进制表示的数的每 1 位只取数码 0 或 1，因而可以用具有两个不同状态的电子元器件来表示。它的运算规则简单，0、1

与逻辑命题中的真假相对应, 为用计算机实现逻辑运算和逻辑判断提供了有利条件。

二进制的基数是 2, 其计数规律是“逢二进一”。一个二进制数可以表示为

$$(N)_2 = (K_{n-1} K_{n-2} \cdots K_1 K_0 . K_{-1} \cdots K_{-m})_2 \quad \text{并列表示法 (位置记数法)}$$

$$\text{或 } (N)_2 = \sum_{i=-m}^{n-1} K_i 2^i \quad \text{多项式表示法 (按权展开式)}$$

$$\begin{aligned} \text{如: } (101.001)_2 &= 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= 1 \times 4 + 0 \times 2 + 1 \times 1 + 0 \times 0.5 + 0 \times 0.25 + 1 \times 0.125 \\ &= (5.125)_{10} \end{aligned}$$

采用二进制, 对数字的运算、存储和传输极为方便, 然而二进制数书写起来很不方便。为此, 人们经常采用八进制数和十六进制计数制来进行书写或打印。

八进制的基数是 8, 它有 0~7 共 8 个符号。十六进制的基数是 16, 它有 16 个符号, 除了 0~9 以外, 还需补充 6 个符号, 它们是 A (代表 10)、B (代表 11)、C (代表 12)、D (代表 13)、E (代表 14)、F (代表 15)。

由于 $2^3 = 8$, 所以 1 位八进制数所能表示的数值, 正好和 3 位二进制数对应。同理, 由于 $2^4 = 16$, 所以 1 位十六进制数所能表示的数值, 正好和 4 位二进制数对应。

根据上述特点, 二进制、八进制、十六进制之间可以很方便地相互转换。二进制数转换为八进制数 (十六进制) 时以小数点为界, 分别往左、右每 3 位 (4 位) 为一组, 最后不足 3 位 (4 位) 时用 0 补充, 然后, 写出每组对应的八进制 (十六进制) 字符, 即为对应的八进制 (十六进制) 数。

【例 1-1】 将 $(374.27)_8$ 和 $(AF4.74)_{16}$ 转为二进制。

$$\text{解: } (374.27)_8 = (011 \ 111 \ 100 . 010 \ 111)_2$$

$$(AF4.74)_{16} = (1010 \ 1111 \ 0100 . 0111 \ 0100)_2$$

【例 1-2】 将 $(10110.1011)_2$ 转为八进制、十六进制数。

$$\text{解: } (10110.1011)_2 = (010 \ 110 . 101 \ 100)_2$$

$$= (2 \ 6 . 5 \ 4)_8$$

$$(10110.1011)_2 = (0001 \ 0110 . 1011)_2$$

$$= (1 \ 6 . B)_ {16}$$

$$\text{即 } (10110.1011)_2 = (26.54)_8 = (16.B)_{16}$$

1.2.3 数制转换

将数由一种数制转换成另一种数制称为数制转换。由于计算机采用二进制表示, 而解决实际问题时计算机的数值输入与输出通常采用十进制。在进行数据处理时首先必须把输入的十进制数转换成计算机能接受的二进制数, 并在计算机运行结束后把二进制数转换为人们习惯的十进制数输出。

1. 任意进制数转换为十进制数

将一个任意进制数转换成十进制数时采用多项式替代法, 即将 R 进制数按权展开, 求出各位数值之和, 即可得到相应的十进制数。对于八、十六进制这类容易转换为二进制的数, 也可以先将其转换成二进制数, 然后再转换成十进制数。

【例 1-3】 将 $(10110.101)_2$ 、 $(436.5)_8$ 、 $(1C4)_{16}$ 、 $(D8.A)_{16}$ 转换成十进制数。