



高新科技译丛



Springer

Low Power RF Circuit Design in Standard CMOS Technology

基于标准CMOS工艺 的低功耗射频电路设计

【西】Unai Alvarado Guillermo Bistué Iñigo Adín 著

黄水龙 王小松 刘欣 武振宇 译 张海英 主审



国防工业出版社
National Defense Industry Press



装备科技译著出版基金

基于标准 CMOS 工艺的 低功耗射频电路设计

Low Power RF Circuit Design in
Standard CMOS Technology

[西]Unai Alvarado Guillermo Bistué Iñigo Adín 著
黄水龙 王小松 刘欣 武振宇 译
张海英 主审

国防工业出版社

·北京·

著作权合同登记:图字:军-2012-164号

Translation from English language edition:

Low Power RF Circuit Design in Standard CMOS Technology

by Unai Alvarado, Guillermo Bistué and Iñigo Adin

Copyright © 2011 Springer Berlin Heidelberg

Springer Berlin Heidelberg is a part of Springer Science+Business Media

All Rights Reserved

本书简体中文版由 Springer Science+Business Media 授权

国防工业出版社独家出版发行。

版权所有,侵权必究。

图书在版编目(CIP)数据

基于标准 CMOS 工艺的低功耗射频电路设计/(西)艾尔瓦拉多,(西)毕思图,(西)艾丁著;黄水龙等译
.—北京:国防工业出版社,2013.7
(高新科技译丛)

书名原文:Low power RF circuit design in
standard CMOS technology

ISBN 978-7-118-08790-1

I. ①基… II. ①艾… ②毕… ③艾… ④黄… III.
①CMOS 电路—射频电路—电路设计 IV. ①TN432.02

中国版本图书馆 CIP 数据核字(2013)第 123919 号



*
开本 710×1000 1/16 印张 10^{3/4} 字数 201 千字

2013 年 7 月第 1 版第 1 次印刷 印数 1—2000 册 定价 45.00 元

(本书如有印装错误,我社负责调换)

国防书店:(010)88540776

发行邮购:(010)88540776

发行传真:(010)88540755

发行业务:(010)88540717

目 录

| | |
|-------------------------------|----|
| 第 1 章 简介 | 1 |
| 1.1 个人通信终端的最新进展 | 1 |
| 1.2 应用举例 | 2 |
| 1.3 下一代无线通信的频率分配 | 3 |
| 1.4 当前手持装置的共同需求:OFDM 调制 | 4 |
| 1.5 低功耗 RFIC 设计 | 6 |
| 1.5.1 CMOS 工艺 | 6 |
| 1.5.2 模拟电路低功耗设计技术 | 7 |
| 第 2 章 CMOS 模拟射频电路中的功耗考虑 | 8 |
| 2.1 功耗来源 | 8 |
| 2.1.1 动态转换功耗 | 8 |
| 2.1.2 漏电流功耗 | 9 |
| 2.1.3 短路电流功耗 | 9 |
| 2.1.4 静态偏置功耗 | 10 |
| 2.2 功耗的限制 | 10 |
| 2.2.1 基本的限制因素 | 10 |
| 2.2.2 实际的限制因素 | 11 |
| 2.3 V_{DD} 等比例下降 | 12 |
| 2.3.1 阈值电压 | 12 |
| 2.3.2 亚阈值区域 | 13 |
| 2.3.3 MOS 晶体管速度与带宽 | 14 |
| 2.3.4 模拟开关 | 14 |
| 2.3.5 晶体管堆叠 | 15 |
| 2.3.6 动态范围 | 15 |
| 2.3.7 功耗 | 16 |
| 参考文献 | 16 |

第3章 结构选择对射频前端功耗的影响 18

| | |
|-----------------------------------|----|
| 3.1 前端的挑战 | 18 |
| 3.1.1 镜像抑制 | 18 |
| 3.1.2 直流失调 | 19 |
| 3.1.3 I/Q 失配 | 20 |
| 3.1.4 偶数阶失真 | 21 |
| 3.1.5 闪烁噪声(1/f 噪声) | 21 |
| 3.1.6 灵敏度和噪声系数 | 22 |
| 3.1.7 线性度 | 22 |
| 3.2 超外差结构 | 23 |
| 3.3 三次变频结构 | 24 |
| 3.4 镜像抑制(Hartley, Weaver)结构 | 25 |
| 3.4.1 Hartley 结构 | 25 |
| 3.4.2 Weaver 结构 | 26 |
| 3.5 直接变频接收机结构 | 27 |
| 3.5.1 零中频结构 | 27 |
| 3.6 低中频结构 | 28 |
| 参考文献 | 29 |

第4章 低功耗模拟设计在标准 CMOS

| | |
|---------------------------------------|----|
| 工艺下的工艺结构选择 | 30 |
| 4.1 阈值电压 | 30 |
| 4.1.1 多阈值电压晶体管 | 30 |
| 4.1.2 可变阈值晶体管 | 33 |
| 4.2 栅长等比例缩小 | 34 |
| 4.3 绝缘体上硅(SOI) | 37 |
| 4.3.1 工艺描述 | 37 |
| 4.3.2 SOI 技术在模拟电路中的优势 | 39 |
| 4.3.3 与 CMOS 体硅技术相比 SOI 技术面临的问题 | 40 |
| 4.3.4 射频电路中的 SOI 和 IC 设计 | 41 |
| 参考文献 | 42 |

第5章 射频电路低功耗设计技术 45

| | |
|----------------|----|
| 5.1 电流复用 | 45 |
|----------------|----|

| | | |
|------------|----------------------------|----|
| 5.1.1 | 工作原理 | 45 |
| 5.1.2 | 基本实现 | 47 |
| 5.2 | 多电压技术 | 51 |
| 5.3 | 门控电源 | 52 |
| 5.4 | 多沟道长度 | 54 |
| 5.5 | 栅极偏置 | 54 |
| 5.5.1 | 强反型 | 54 |
| 5.5.2 | 弱反型 | 55 |
| 5.5.3 | 中等反型 | 56 |
| 5.5.4 | 中等反型和弱反型的优势 | 56 |
| | 参考文献 | 57 |
| 第6章 | 射频放大器设计 | 62 |
| 6.1 | 基本放大原理 | 62 |
| 6.1.1 | NMOS 晶体管基本概念 | 62 |
| 6.1.2 | 共源放大电路 | 63 |
| 6.1.3 | 共漏放大结构 | 64 |
| 6.1.4 | 共栅放大结构 | 65 |
| 6.1.5 | 基本放大电路比较 | 65 |
| 6.2 | 放大器拓扑结构 | 66 |
| 6.2.1 | 共源共栅放大器 | 66 |
| 6.2.2 | 可调谐负载:LC 谐振槽 | 66 |
| 6.2.3 | 有源负载 | 67 |
| 6.2.4 | 负反馈结构 | 68 |
| 6.3 | 低功耗 LNA 设计考虑 | 69 |
| 6.3.1 | 电感负反馈 | 70 |
| 6.3.2 | 无源元件的 Q 值 | 70 |
| 6.3.3 | 晶体管极化 | 70 |
| 6.3.4 | 电流复用 | 71 |
| 6.3.5 | 阻抗匹配 | 71 |
| 6.3.6 | 共源共栅 | 71 |
| 6.4 | 低功耗 LNA 设计实例 | 71 |
| 6.4.1 | 实例 1:针对 DVB-T/H 标准的低功耗 LNA | 71 |
| 6.4.2 | 实例 2:5GHz U-NII 频段低功耗 LNA | 78 |
| | 参考文献 | 84 |

| | |
|---|-----|
| 第7章 混频器设计 | 86 |
| 7.1 混频器基本原理 | 86 |
| 7.1.1 转换增益/损耗 | 87 |
| 7.1.2 线性度 | 87 |
| 7.1.3 噪声系数 | 89 |
| 7.1.4 阻抗匹配和端口隔离度 | 89 |
| 7.2 混频器拓扑 | 89 |
| 7.2.1 有源混频器 | 89 |
| 7.2.2 无源混频器 | 91 |
| 7.3 混频器的设计约束 | 92 |
| 7.3.1 增益 | 92 |
| 7.3.2 线性度 | 97 |
| 7.3.3 噪声 | 99 |
| 7.3.4 带宽 | 101 |
| 7.3.5 阻抗匹配和端口隔离考虑 | 101 |
| 7.4 低功耗混频器设计的例子 | 102 |
| 7.4.1 实例1:用于DVB-T/H的低功耗低噪声混频器 | 102 |
| 7.4.2 实例2:应用于WLAN(5GHz U-NII频段)的 低功耗混频器 | 110 |
| 7.4.3 实例3:WLAN中极低功耗无源混频器 (5GHz U-NII Band) | 114 |
| 参考文献 | 119 |
| 第8章 锁相环设计 | 122 |
| 8.1 频率综合器原理 | 122 |
| 8.1.1 锁相环介绍 | 122 |
| 8.1.2 锁相环结构 | 123 |
| 8.2 鉴频鉴相器设计约束 | 126 |
| 8.2.1 乘法器 | 126 |
| 8.2.2 异或逻辑门和触发器 | 126 |
| 8.2.3 PFD/CP | 128 |
| 8.3 压控振荡器设计约束 | 130 |
| 8.3.1 功能描述 | 130 |
| 8.3.2 压控振荡器设计约束 | 131 |

| | | |
|-------|---|-----|
| 8.4 | 高频分频器设计约束 | 135 |
| 8.4.1 | 分频器基本结构 | 135 |
| 8.4.2 | 高频分频器结构和组成模块 | 136 |
| 8.5 | 低功耗设计实例 | 143 |
| 8.5.1 | 实例 1:适用于 DVB-H 的宽带 VCO | 143 |
| 8.5.2 | 实例 2:高频 VCO | 153 |
| 8.5.3 | 实例 3:在 WLAN(5GHz U-NII 频段)应用的 高频分频器和双模预分频器 | 157 |
| | 参考文献 | 162 |

第1章 简介

可移动性是电子设备用户的主要需求之一。不久以前,这种设备需要采用电线和电源插座,采用一些非常没有效率的化学电池供电。然而,最近一些年,这种局面发生了巨大的改变。一方面原因是低成本高性能的可充电电池的发展;另一方面的原因是大量的研究成果降低了功耗需求。

在下面一些章节里,我们将简单介绍当前的形势,首先介绍现代手持设备的最新进展。

1.1 个人通信终端的最新进展

从历史上看,无线通信的存在已经超过一个世纪。最初的应用是古列尔莫·马可尼在1896年发明的一个可在1.75英里外发送无线电报的装置。他在索尔兹伯里平原向英国电报管理机构展示了使用这种无线电报装置的可行性。文献表明,他的英国专利是在这年的6月份被授权的。1890年到1896年,许多美国工科学生对欧洲在这个领域的发明有浓厚的兴趣,并深入地进行了研究。但是直到1897年,大部分美国人才真正意识到该领域的进步所带来的商业价值。从这个时刻起,人们持续地研究无线系统,不断地增大通信距离和增加应用领域。

第一个蜂窝网络系统思想是1947年由集体讨论提出来的。这个网络被试图用于军事目的,以为军队提供一种更先进的通信手段。1947年到1979年,出现了几种不同的广播技术,美国开始发展高级移动电话服务(AMPS)网络。美国联邦通信委员会(FCC)分配给AMPS的反向信道频率(终端到基站)为824~849MHz,正向信道频率(基站到终端)为869~894MHz。

欧洲人很快意识到各个国家独自运行自己的移动网络的缺点,这不利于欧洲各个国家间的蜂窝电话漫游。在1982年,随着欧盟的建立,欧洲各国民间的旅行人口数迅速增加,欧洲邮政电信委员会(CEPT)组织了一个研究组,着手研究欧洲的移动电话系统。这个组织被命名为集团专用移动(GSM)。在紧接着的十年,GSM小组规划了相关标准和技术,构思了一种泛欧洲移动网络。在1989年,GSM组的工作提交给欧洲电信标准局(ETSI)。GSM名称也被替换为将要提供的服务的名称。GSM缩写词的含意也从集团专用移动变为全球移动通信系统。1991年4月,GSM网络商业服务开始运营。一年半后,也就是在1993年,已经有分布在22个国家的36个GSM网络。另外一些国家也试图采用这种新的正在变成国际标准的移动网络。现在,GSM-900和GSM-1800已经被绝大多数国家采用。GSM-900反

向信道(终端到基站)频段为890~915MHz,正向信道(基站到终端)频段为935~960MHz。另外,GSM-1800反向信道频段为1710~1785MHz,正向信道频段为1805~1880MHz。现在北美的GSM工作频带主要是GSM-850MHz和GSM-1900MHz。

大量的无线应用并不是一开始就出现的,而是随着个人蜂窝电话的技术进步和数据传输的需要而出现的。紧急情况服务例如警察局利用无线网络迅速传递重要的信息;普通人或者商务人士无论在办公室或者地球的任何角落都能十分快地共享数据。数据传输的必需品是网络。历史上第一个数据网络是在1969年11月29日建立的,用以连接加州大学洛杉矶分校和斯坦福研究所。该网络被命名为ARPANET。到1969年12月5日,已经形成了一个4节点的网络,增加了犹他大学和加州大学圣芭芭拉分校。基于ALOHA网发展的思想,ARPANET在1972年开始部署,并迅速发展,甚至有了卫星通信链路。到1981年,主机数已经增加到213台,几乎每20天就增加一台新主机。因特网是一个全球性的巨型网络,采用TCP/IP(传输控制协议/因特网协议)。随着网络的发展和新的应用不断涌现,因特网的技术扩展到全世界。而无线连接为网络提供了更多的移动性。

1.2 应用举例

在21世纪最初10年,无线通信设备的数量成指数型增长。引起这些引人注目的发展的很重要的一个原因是针对专业和消费类市场定义了一些非常专业的标准。图1.1列举了一些无线应用的例子。



图1.1 全世界的无线应用

图 1.1 列举了一些日常生活中广泛应用的标准的标识语,这些标识语说明了无线通信技术世界里,连接方式超乎寻常的多样性和它们在社会上的意义。除此之外,每个标准有它自己的用途。一些是专注于近距离低数据速率通信,一些是要求高数据速率高通信速度。另外一些是介于这两者之间但是有更高的安全性。

这些标准被许多通信平台所采纳。绝大多数应用频段不超过 5GHz。例如:

- 蜂窝电话和寻呼机:为个人或者商务便携式和移动应用提供连接服务。GSM-800,GSM-850,GSM-1800,GSM-1900 服务应用最为广泛。在不久的将来,3G 和 LTE 服务将取代现在这些无线通信的服务。

- 全球定位系统(GPS):为轿车和卡车司机、各类船只的船长、飞机飞行员在地球上的任何地方提供正确定位。现在欧洲的伽利略系统正在部署,这个系统基于两个主要信号 L1 和 L2 来传输信号,这两个频带的中心频率分别为 1575MHz 和 1227MHz。

- 无线计算机外设:无线鼠标是一个常见的例子。键盘和打印机也能通过无线方式连接到计算机。如今这个领域的应用主要采用蓝牙标准,载波频率为 2400MHz。

- 无绳电话装置:这些短距离通信的装置不同于蜂窝电话。这些装置的频段分配是和蜂窝电话技术发展并行的,在 1990 年,902~928MHz 频段分配的频率是 900MHz;在 1993 年 1920~1930MHz 频段分配的频率为 1900MHz,美国是 2005 年 10 月划分的这个频率;在 1998 年,将 2.4GHz 分配给无绳电话。

- 无线传感网络:这些网络可以利用几百个节点大范围持续地检测环境,其他的应用还包括生物参数检测和大的结构健康评估。

- DVB-H 标准是 ETSI 在 2004 年为给手持装置提供广播移动 DTV 服务而采纳的技术标准。DVB-H 基于 DVB-T,但是它引入了新的特征,具有较好的服务质量,同时确保室内的覆盖,功耗低,可传输多媒体,同时具有更好的移动性。

- 射频标签(RFID)和无源传感器技术:RFID 被认为可以取代条形码。这种技术和低功耗的传感器(MEMS,主要是基于 CMOS)结合已经推动了无源传感器的发展。

RFID 通信工作在短距离(感应)和远场,最高频率高达 2.5GHz。

这些无线应用的共同点是它们能够不受干扰地提供实时的动态服务。这两个特点依赖于频率的分配、有效的信道带宽以及标准的调制方式。而人们不断追求小型化和移动性的使低功耗的消费类器件非常必要。

1.3 下一代无线通信的频率分配

当前市场要求无线通信系统全天候,而且适用于不同的应用领域。在无需授权即可使用的 ISM 2.4GHz 频段容纳了很多标准,例如,蓝牙,IEEE 802.11b/g 等。随着这个频段的用户呈指数的增长,如图 1.2 所示,导致这个频段内的可用带

宽过分拥挤。

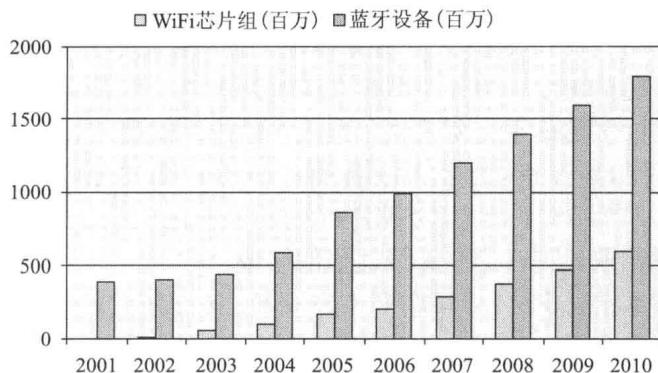


图 1.2 WiFi 用户和蓝牙设备的发展和预测

因此,现代宽带无线通信(BWN)的发展不得不扩展到更高的频段,例如,5GHz 无线信息传输频段(U-NII)。正如在 1.2 节描述的一样,绝大多数最近被批准或将要出现的标准都采用大于 2.4GHz 的频率。IEEE 802.20 采用 3.5GHz 频率,IEEE 802.11 a/n 和 IEEE 802.16 a/e 确定采用 5GHz U-NII 频率,而 UWB 标准采用 528MHz 带宽信道,频率为 3.1~10.6GHz。

因此,在接下来这些年,有必要研发更多的高达 5GHz 工作频率的电路和系统。

1.4 当前手持装置的共同需求:OFDM 调制

和频带分配不断上移相对应的是,为了应对更加复杂的现代宽带无线标准,有效的频谱利用变得越来越重要。这种复杂性被现代无线电子装置的多标准性所强化。更苛刻的系统指标才能满足标准规范。

不久之前,绝大多数电子通信类似于从输入到输出。虽然这使得系统复杂度最小化,但是面临着通信链路噪声抑制,频谱效率和可靠性不能最大程度地优化的问题。随着集成电路的迅速发展,特别是数字信号处理的高速发展,许多通信系统采用数字调制的方法。在给定的带宽和信噪比下,新的装置能获得更大的信息容量,更加接近香农极限。宽带无线标准具有更多的吞吐量,但是也增加了这些数字调制方式的复杂度。多载波调制是一种可行的并行传输多个数据符号的手段。多载波调制的动机是这些载波内在的频率多样性和正交性。这也许可以被用来克服 RF 传输信道普遍存在的多径和失真问题。

正交频分复用(OFDM)是一种基本的载波相乘的方法。这种技术把频带分为多个子载波。所有这些子载波相互间是正交的,都采用传统的调制方式进行调制,例如采用低符号率正交幅值调制方式(QAM)。术语“OFDM”后面经常跟随着数字,用来描述信号里潜在的子载波数目(信号包括 DC 或者保护带子载波),例如

OFDM-64。高比特率数字码流被分成几个低比特率方案并行传输。

这种技术的革新之处在于正交频分多址技术(OFDMA),拥有码分,频分或者时分的多重寻址方式,一起构成了多元 OFDM 的方法。不同的 OFDM 子载波对应不同的用户,信道具有多样性:

- OFDMA 采用多个空间接近的子载波;
- 子载波可以分成几组子载波;
- 每组子载波被命名为一个子信道;
- 构成子信道的子载波不需要相邻。

在下行链路,一个子信道也许对应着多个不同的接收用户。在上行链路,一个发射机也许被用来发射一个或者多个子信道。这种子信道的概念可以用图 1.3 来解释,该图比较了 OFDM 和 OFDMA,具有同样的数据负载。

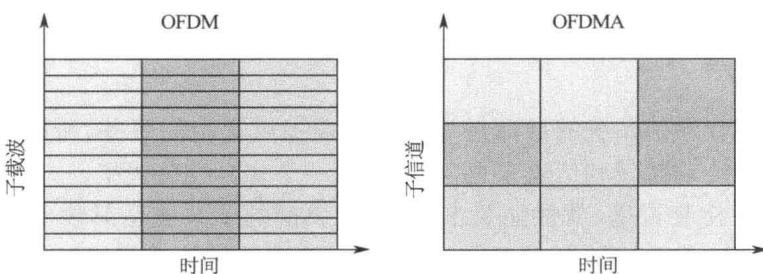


图 1.3 OFDM 和 OFDMA 信道构成

这种多址复用技术拥有在移动寻址采用 OFDM 技术所表现出来的所有优点,本质上,一个 OFDMA 网络上的用户可以分配频带内多个子信道。在高调制方案例如 64 QAM 时,一个接近基站的用户正常情况下将分配更多的信道,具有更多的数据吞吐量。用户远离基站时,子信道的数目被动态重新分配地越来越少。然而,分配给每个信道的功率是增加的。调制方案逐渐地从 16 QAM 变成四进制的相移键控(QPSK),在更远的距离甚至变为二进制相移键控(BPSK)。数据吞吐量随着信道容量和调制方式的变化而下降,但是链路保持了信号强度。

众所周知,多输入多输出(MIMO)技术可以提升容量。在高数据速率传输下,环境的多径特性使得 MIMO 信道是频率可选的。正如前面所述,基于 OFDM 方法能把一个频率可选的 MIMO 信道转换到一组并行的信道,因此减少了接收机的复杂度。OFDM 和 MIMO 这两种强大的技术结合在一起是非常具有吸引力的,已经成为一种非常有前景的无线接入方案。

在一个密集的多径折射环境下,一个 MIMO 系统利用空间独立的天线形成空分多样性。MIMO 系统可以采用多种不同的方法来抵消信号衰落的多样性增益或者获得容量增益。

在任何情况下,这些技术都有助于增加数据网络的容量。就电路设计而言,影响也是相当大的,数字信号处理的复杂度对模拟电路提出了更加苛刻的要求。

1.5 低功耗 RFIC 设计

便携式和可移动终端,也就是众所周知的手持终端(定义为轻电池供电的设备)要求传输系统具有以下特征:

- 因为是电池供电,发射系统应该具有重复关断接收链路的某些部件来增加电池供电时间的可能性。
- 因为目标用户的移动性,当接收用户从一个传输蜂窝单元进入另外一个单元时,传输系统应该简化各种服务的访问方式。
- 因为使用环境的多样性(室内、室外、步行甚至在移动的车辆里),传输系统应该具有足够的灵活性和可重测性,允许不同速度下的接收服务,同时优化发射机的覆盖范围。
- 因为使用环境中有较强的人为造成的噪声,传输系统应该提供降低接收容量的方法。
- 因为现代通信系统的目标是为手持终端提供通用的服务,所以传输系统应该支持不同的传输频带和信道带宽,共存于同一个多标准装置里。

在一个手持装置里,就性能要求来说,最关键的子系统是射频(RF)前端。它的功耗减少意味着电池供电时间增加。因此,前端结构的选择以及每个模块功耗的最小化对于一个成功应用的系统来说是一个关键问题。然而,严重影响系统生存能力的前提因素是制造工艺。目前,最好的解决方法是通过深亚微米工艺实现的,在 1.5.1 小节将介绍这个主题。

1.5.1 CMOS 工艺

迄今为止,在竞争激烈的射频行业影响工艺选择的主要因素是三个:性能、成本和上市时间。然而,正如在前面章节提到的一样,随着移动通信变得日益重要,评估工艺生存能力的一个额外的因素就不得不考虑,那就是功耗。

目前 IC 制造工艺包括四种,按重要性不断上升的顺序排列如下:

- 砷化镓(GaAs)
- 锗硅双极性(SiGe)和双极性 CMOS(BiCMOS)
- 微机电系统(MEMS)
- 互补金属氧化物半导体(CMOS)

过去 10 年,CMOS 工艺生产的 IC 占据了集成电路(IC)产量的 80%。这主要是来源于极其重要的数字 IC 市场。但是这个时期 SiGe 和 GaAs III-V 化合物的需求已经降到 50% 以下。因此,CMOS 正在吸引模拟 IC 设计市场的需求,主要原因是 CMOS 工艺可以把数字模拟电路集成在一个单一的芯片上。

GaAs 作为半导体异质结构的先驱,已经丢掉了在 IC 大规模生产市场上的优势。相对于 MOS 工艺而言,GaAs 工艺在高速情况下需要更大的电流。它严重减

少了空穴的移动性,限制了 p 沟道晶体管的性能。只有 BiCMOS 工艺在理论上可以跟全集成的 CMOS 工艺竞争。

但是,CMOS 工艺相对 BiCMOS 工艺的主要优势体现在三个方面:电流消耗、芯片面积和价格。首先,CMOS 工艺的低功耗对于逻辑应用是非常理想的;而且,许多基于 CMOS 工艺的改善技术不能直接转到 BiCMOS 工艺上;同时 BJT 和 CMOS 晶体管不能在同样的工艺下同时优化。这种情况下折中是需要的,同时也需要一个额外的成本。BiCMOS 不能提供像 CMOS 一样的低功耗特性。另外,CMOS 集成晶体管占据更小的面积。总而言之,CMOS 工艺毫无疑问是数字 IC 的优先选择。这就激励了 RF 设计者不断提升 CMOS 工艺下高频模拟电路的设计水平,进一步降低电路功耗和提高性能指标。

相对于 BiCMOS 工艺而言,CMOS 工艺的一个传统的缺点是转折频率较低,然而,商用的可以获得的 $0.13\mu\text{m}$ 或者 $0.09\mu\text{m}$ 工艺的转折频率已经在 100GHz 以上。因此, 5GHz 频段内的宽带无线标准实现低成本低功耗的设备没有任何技术上的障碍。

1.5.2 模拟电路低功耗设计技术

首先,低功耗设计技术可以被应用在数字电路。这些技术的绝大多数是在 20 世纪 90 年代早期开发的,新的解决方案仍在研究。虽然人们对模拟系统特定的解决方案有很明显的兴趣,但是直到目前,真正的应用一直是比较困难的。针对低功耗的需求,有两条研究路线:

- 制造工艺的优化;
- 发展电路设计技术。

本书主要讲述第二种研究路线,在下面的章节里,各种技术以及它们在主要模块的应用将被逐一介绍。为了更好地理解这些技术,第 6~8 章里将介绍不同电路的应用实例,这些实例针对 DVB-H 和 WLAN 标准(在 U-NII 频段),阐述了在工作频率和工作频段不断提高的情况下增加使用低功耗设计的必要性。

第2章 CMOS模拟射频电路中的功耗考虑

本章涉及CMOS射频和模拟电路中功耗的基本原理。这些概念在全书中应用非常广泛，因此本章中的不同小节专门介绍了这些基本定义和公式。2.1节介绍模拟电路中不同的功耗来源，分别从稳态和瞬态角度考虑了静态和动态功耗机制。2.2节回顾了低功耗数字电路以及结构的经典设计。2.3节与2.2节紧密相关，阐述了电源电压的等比例下降是获得低功耗的一种有效方法。2.3节最后从三个方面总结了功耗在实际设计中的瓶颈：前端架构的设计约束、CMOS工艺限制和射频/模拟电路设计约束。

2.1 功耗来源

在CMOS电路中，主要有以下四类功耗来源：

- 由于对电路中电容进行充电和放电所产生的动态切换功耗(P_{dyn})；
- 反向偏置二极管和亚阈值导通所引起的漏电流功耗($P_{leakage}$)；
- 有限的信号上升/下降时间引起的短路电流功耗(P_{short})；
- 静态偏置功耗(P_{bias})。

任何电路中消耗的总功耗可以用下式来表达：

$$P_{total} = P_{dyn} + P_{leakage} + P_{short} + P_{bias} \quad (2.1)$$

2.1.1 动态转换功耗

当CMOS电路进行开关切换时，输出端被充电至 V_{DD} 或者放电至GND。在静态逻辑设计中，只有当输入发生变化时输出才会变化；在动态逻辑设计中，输出端在时钟1/2个周期时进行预充电，而只有在第二个时钟相位时输出才会发生变化，这也取决于输入的数值。在这两种情况下，开关切换过程所消耗的功率与电容负载大小成正比。动态功耗可以表示为

$$P_{dyn} = \alpha \cdot C_L \cdot V_{DD}^2 \cdot f_s \quad (2.2)$$

式中： α 代表逻辑门输出从0~1切换的概率，因此其数值为0~1，并称为开关活动度； C_L 是负载电容； f_s 代表切换频率(如时钟频率)。

负载电容 C_L 主要包括互联线寄生电容、后级的栅电容和开关管的漏极对地的扩散寄生电容。

由于对系统性能要求的日益苛刻，时钟频率在相应提高。减少开关活动度(Menon et al. 2004)和输出负载电容可以降低功耗。前者可以通过合适的电路和

系统设计实现,后者可以通过更先进的 CMOS 工艺(输入电容随着工艺尺寸减小而减小)或者减小器件的尺寸实现,而在数字电路中最有效的降低功耗的方法是降低 V_{DD} (见 2.4 节)。

2.1.2 漏电流功耗

有两种类型的漏电流:晶体管漏极反偏二极管漏电流和器件关断时沟道的亚阈值漏电流。这些电流的大小主要取决于工艺技术(随着工艺尺寸减小漏电将增加,Lin et al. 2002);然而设计者如能考虑一些问题将有助于减小漏电的影响(Hanchate and Ranganathan 2004),(Rahman and Chakrabarti 2004)。

由漏电引起的功耗可以用下式来计算:

$$P_{\text{leakage}} = (I_{\text{diode}} + I_{\text{subthreshold}})V_{DD} \quad (2.3)$$

当一个晶体管关断时,出现了二极管泄漏,另外一个有源晶体管相对于前者的衬底电势对其漏极进行充放电。例如,当一个反相器的输入端是高电平时,由于 NMOS 晶体管开启,其输出端应该是低电平,此时 PMOS 晶体管将关断,但是其漏极到衬底之间的电压将等于电源电压 V_{DD} ,导致最终的二极管漏电流约为

$$I_{\text{diode}} = A \cdot J$$

式中: A 代表漏极扩散区的面积; J 代表由工艺本身决定的漏电流密度。

由于二极管在相对小的反向偏置电势下达到最大的反向偏置电流,漏电流基本上与电源电压无关,其数值正比于扩散区的面积和周长,因此需要在版图中尽量减小扩散区的面积和周长。漏电流密度对于温度比较敏感,因此在较高温度时 J 可能会迅速增加。

另一方面,亚阈值漏电与二极管漏电发生的条件类似。亚阈值漏电流的大小与工艺节点、器件尺寸和 V_{DD} 均相关。在工艺参数中主要影响电流大小的是有源器件的阈值电压(V_t),减小 V_t 将指数级地增加亚阈值电流。对每个具有二极管漏电的晶体管来说,其亚阈值漏电也是同样的偏置状态,因此这两种漏电所消耗的功率是基本相同的。亚阈值电流也和晶体管的尺寸(W/L)成正比,与电源电压成指数关系。因此可以通过减小晶体管尺寸和电源电压来减小漏电流。

2.1.3 短路电流功耗

在 CMOS 电路切换过程中,NMOS 和 PMOS 管可能同时处于短暂的开启状态(Chatterjee et al. 1996),因此瞬时的短路电流(I_{short})从电源直接流向地。由短路电流所引起的功耗可以表示为

$$P_{\text{short}} = I_{\text{short}} \cdot V_{DD} \quad (2.4)$$

I_{short} 的峰值幅度取决于器件的尺寸,其平均电流在固定的负载电容下基本上与器件尺寸无关。随着峰值电流幅度的增加,上升/下降时间会减小,从而导致平均电流相等。如果所有器件尺寸都增加,那么负载电容也呈正比例增加,上升/下降时间保持不变,最终平均电流或者平均功耗将随着器件尺寸线性增大。