

全国计算机技术与软件专业技术
资格（水平）考试用书

网络工程师考试 考前冲刺与考点分析

希赛教育软考学院 主编

考点脉络

总结和归纳
考试必备的知识点

+



YZLI0890191223

考点精讲

“画龙点睛” 考点脉络
部分中列出的重点

+

考前冲刺

提供了整个学科
体系的强化练习，
使读者做到举一反三

打通软考任督二脉



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
http://www.phei.com.cn

全国计算机技术与软件专业技术
资格（水平）考试用书

网络工程师考试 考前冲刺与考点分析

希赛教育软考学院 主编



YZLI0890191223

电子工业出版社

Publishing House of Electronics Industry

北京•BEIJING

内 容 简 介

本书由希赛教育软考学院主编，作为计算机技术与软件专业技术资格（水平）考试中的网络工程师级别的考试辅导指定教材。在参考和分析历年试题的基础上，根据最新的考试大纲进行内容的组织。全书每章节按照考点脉络、考点精讲、一点一练、考前冲刺、习题解析的体系进行讲解。

准备参加考试的人员可通过阅读本书掌握考试大纲规定的核心知识，把握考试重点和难点，熟悉考试方法、试题形式、试题的深度和广度，以及解答问题的方法和技巧等。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

图书在版编目（CIP）数据

网络工程师考试考前冲刺与考点分析 / 希赛教育软考学院主编. —北京：电子工业出版社，2013.7

全国计算机技术与软件专业技术资格（水平）考试用书

ISBN 978-7-121-20499-9

I. ①网… II. ①希… III. ①计算机网络—工程技术人员—资格考试—自学参考资料 IV. ①TP393

中国版本图书馆 CIP 数据核字（2013）第 109274 号

责任编辑：孙学瑛

印 刷：北京中新伟业印刷有限公司

装 订：三河市皇庄路通装订厂

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编：100036

开 本：787×1092 1/16 印张：27 字数：741.3 千字

印 次：2013 年 7 月第 1 次印刷

定 价：59.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：（010）88254888。

质量投诉请发邮件至 zlts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线：（010）88258888。

前 言

全国计算机技术与软件专业技术资格(水平)考试(俗称“软考”)由人事部、工业和信息化部主办,面向社会,用于考查计算机专业人员的水平与能力。考试客观、公正,得到了社会的广泛认可,并实现了中、日、韩三国互认。

本书紧扣考试大纲,基于每章节知识点分布统计分析的结果,科学地编写强化练习题,结构科学、重点突出、针对性强。

内容超值,针对性强

本书每章的内容分为考点脉络、考点精讲、一点一练、考前冲刺、习题解析五部分。

第一部分为考点脉络。对考试大纲中所规定的重要考试内容和考试必备的知识点进行总结和归纳,为读者指引学习方向。

第二部分为考点精讲。对考点脉络部分中列出的重要知识点进行“画龙点睛”,对章节中知识点解析的深浅程度根据该知识点在历年试题中的统计分析结果而定。通过学习本部分内容,考生可以对考试的知识点分布、考试重点有一个整体上的认识和把握。

第三部分为一点一练。针对每个知识点,给出了多道试题,根据考点精讲部分的知识点统计、分析的结果而命题。这些试题与考试真题具有很大的相似性,用来检查考生学习的效果。

第四部分为考前冲刺。读者在掌握了每个细节知识点之后,本部分为读者提供了整个学科体系的强化练习,使读者做到举一反三,从根本上掌握本章的考点。

第五部分为习题解析。习题解析部分是考前冲刺部分的补充,为考前冲刺的所有习题进行了较详细的分析,并给出了解答。考生需要掌握每个练习题及其解答,这一部分可以帮助考生温习和巩固前面所学的知识,这种辅导方式保证内容全面,突出重点,为考生打造一条通向考试终点的捷径。

作者权威,阵容强大

希赛教育(www.educity.cn)专业从事人才培养、教育产品开发、教育图书出版,在职业教育方面具有极高的权威性。特别是在在线教育方面,稳居国内首位,希赛教育的远程教育模式得到了国家教育部门的认可和推广。

希赛教育软考学院是全国计算机技术与软件专业技术资格(水平)考试的顶级培训机构,拥有近20名资深软考辅导专家,负责了高级资格的考试大纲制订工作,以及软考辅导教材的编写工作,共组织编写和出版了80多本软考教材,内容涵盖了初级、中级和高级的各个专业,包括教程系列、辅导系列、考点分析系列、冲刺系列、串讲系列、试题精解系列、疑难解答系列、全程指导系列、案例分析系列、指定参考用书系列、一本通等11个系列的书籍。希赛教育软考学院的专家录制了软考培训视频教程、串讲视频教程、试题讲解视频教程、专题讲解视频教程等4个系列的软考视频,希赛教育软考学院的软考教材、软考视频、软考辅导为考生助考、提高通过率做出了不可磨灭的贡献,在软考领域有口皆碑。特别是在高级

资格领域，无论是考试教材，还是在线辅导和面授，希赛教育软考学院都独占鳌头。

本书由希赛教育软考学院组织编写，参加编写工作的人员有张友生、王勇、李雄、胡钊源、桂阳、何玉云、王玉罡、胡光超、左水林、刘中胜、刘洋波。

在线测试，心中有数

上学吧(www.shangxueba.com)在线测试平台为考生准备了在线测试，其中有数十套全真模拟试题和考前密卷，考生可选择任何一套进行测试。测试完毕，系统自动判卷，立即给出分数。

对于考生做错的地方，系统会自动记忆，待考生第二次参加测试时，可选择“试题复习”。这样，系统就会自动把考生原来做错的试题显示出来，供考生重新测试，以加强记忆。

如此，读者可利用上学吧在线测试平台的在线测试系统检查自己的实际水平，加强考前训练，做到心中有数，考试不慌。

诸多帮助，诚挚致谢

在本书出版之际，要特别感谢全国软考办的命题专家们，为了使本书的习题与考试真题逼近，编者在写作中参考了部分考试原题。在本书的编写过程中，还参考了许多相关的文献和书籍，编者在此对这些参考文献的作者表示感谢。

感谢电子工业出版社孙学瑛老师，她在本书的策划、选题的申报、写作大纲的确定，以及编辑、出版等方面，付出了辛勤的劳动和智慧，给予了我们很多的支持和帮助。

感谢参加希赛教育软考学院辅导和培训的学员，正是他们的想法汇成了本书的原动力，他们的意见使本书更加贴近读者。

由于编者水平有限，且本书涉及的内容很广，书中难免存在错漏和不妥之处，编者诚恳地期望各位专家和读者不吝指正和帮助，对此，我们将十分感激。

互动讨论，专家答疑

希赛教育软考学院是中国最大的软考在线教育网站，该网站论坛是国内人气最旺的软考社区，在这里，读者可以和数十万考生进行在线交流，讨论有关学习和考试的问题。希赛教育软考学院拥有强大的师资队伍，为读者提供全程的答疑服务，在线回答读者的提问。

有关本书的意见反馈和咨询，读者可在希赛教育软考学院论坛“软考教材”版块中的“希赛教育软考学院”栏目上与作者进行交流。

希赛教育软考学院
2013年5月

目 录

第 1 章 计算机硬件基础	1	3.2 系统开发基础	63
1.1 考点脉络	1	3.2.1 考点精讲	63
1.2 计算机组成	1	3.2.2 一点一练	79
1.2.1 考点精讲	1	3.2.3 解析与答案	81
1.2.2 一点一练	7	3.3 项目管理	82
1.2.3 解析与答案	8	3.3.1 考点精讲	82
1.3 数据运算	11	3.3.2 一点一练	88
1.3.1 考点精讲	11	3.3.3 解析与答案	90
1.3.2 一点一练	13	3.4 考前冲刺	92
1.3.3 解析与答案	14	3.5 习题解析	94
1.4 存储体系与寻址方式	17	第 4 章 知识产权与标准化	98
1.4.1 考点精讲	17	4.1 考点脉络	98
1.4.2 一点一练	21	4.2 知识产权	98
1.4.3 解析与答案	22	4.2.1 考点精讲	98
1.5 中断、流水线以及性能评估	25	4.2.2 一点一练	105
1.5.1 考点精讲	25	4.2.3 解析与答案	106
1.5.2 一点一练	28	4.3 标准化法	107
1.5.3 解析与答案	30	4.3.1 考点精讲	107
1.6 考前冲刺	33	4.3.2 一点一练	109
1.7 习题解析	37	4.3.3 解析与答案	110
第 2 章 操作系统	44	4.4 考前冲刺	111
2.1 考点脉络	44	4.5 习题解析	112
2.2 存储和进程管理	44	第 5 章 网络体系结构	115
2.2.1 考点精讲	44	5.1 考点脉络	115
2.2.2 一点一练	52	5.2 参考模型	115
2.2.3 解析与答案	53	5.2.1 考点精讲	115
2.3 文件管理	54	5.2.2 一点一练	118
2.3.1 考点精讲	54	5.2.3 解析与答案	118
2.3.2 一点一练	55	5.3 各种协议	120
2.3.3 解析与答案	57	5.3.1 考点精讲	120
2.4 考前冲刺	58	5.3.2 一点一练	127
2.5 习题解析	60	5.3.3 解析与答案	128
第 3 章 计算机系统开发基础	63	5.4 考前冲刺	132
3.1 考点脉络	63	5.5 习题解析	133

第 6 章 数据通信基础	138	第 9 章 因特网与网络互联技术	224
6.1 考点脉络	138	9.1 考点脉络	224
6.2 数据通信基础技术	138	9.2 IP 地址	224
6.2.1 考点精讲	138	9.2.1 考点精讲	224
6.2.2 一点一练	142	9.2.2 一点一练	232
6.2.3 解析与答案	144	9.2.3 解析与答案	233
6.3 传输交换与差错控制技术	147	9.3 路由技术及路由协议	235
6.3.1 考点精讲	147	9.3.1 考点精讲	235
6.3.2 一点一练	151	9.3.2 一点一练	244
6.3.3 解析与答案	152	9.3.3 解析与答案	246
6.4 考前冲刺	153	9.4 NAT、ACL 及路由器常规配置	248
6.5 习题解析	156	9.4.1 考点精讲	248
第 7 章 局域网技术	161	9.4.2 一点一练	254
7.1 考点脉络	161	9.4.3 解析与答案	255
7.2 介质、网络设备、 综合布线系统	161	9.5 网络系统建设	257
7.2.1 考点精讲	161	9.5.1 考点精讲	258
7.2.2 一点一练	168	9.5.2 一点一练	260
7.2.3 解析与答案	170	9.5.3 解析与答案	261
7.3 以太网技术和无线局域网	172	9.6 考前冲刺	263
7.3.1 考点精讲	172	9.7 习题解析	266
7.3.2 一点一练	179	第 10 章 网络管理技术	274
7.3.3 解析与答案	180	10.1 考点脉络	274
7.4 虚拟局域网	183	10.2 网络操作系统基本配置	274
7.4.1 考点精讲	183	10.2.1 考点精讲	274
7.4.2 一点一练	186	10.2.2 一点一练	283
7.4.3 解析与答案	188	10.2.3 解析与答案	284
7.5 考前冲刺	191	10.3 网管体系和故障诊断	287
7.6 习题解析	195	10.3.1 考点精讲	287
第 8 章 广域网和接入网技术	206	10.3.2 一点一练	296
8.1 考点脉络	206	10.3.3 解析与答案	298
8.2 广域网	206	10.4 网管工具与网络存储	300
8.2.1 考点精讲	206	10.4.1 考点精讲	300
8.2.2 一点一练	211	10.4.2 一点一练	305
8.2.3 解析与答案	212	10.4.3 解析与答案	306
8.3 接入网	213	10.5 考前冲刺	308
8.3.1 考点精讲	213	10.6 习题解析	311
8.3.2 一点一练	216	第 11 章 网络安全技术	320
8.3.3 解析与答案	216	11.1 考点脉络	320
8.4 考前冲刺	219	11.2 网络安全基础和计算机病毒	320
8.5 习题解析	220	11.2.1 考点精讲	320
		11.2.2 一点一练	324

11.2.3	解析与答案	325	12.3.1	考点精讲	361
11.3	加解密技术和认证技术	326	12.3.2	一点一练	371
11.3.1	考点精讲	326	12.3.3	解析与答案	372
11.3.2	一点一练	330	12.4	DHCP 服务	373
11.3.3	解析与答案	330	12.4.1	考点精讲	373
11.4	入侵检测系统与防火墙技术	331	12.4.2	一点一练	382
11.4.1	考点精讲	331	12.4.3	解析与答案	383
11.4.2	一点一练	335	12.5	Samba 和 Apache 服务器	384
11.4.3	解析与答案	336	12.5.1	考点精讲	384
11.5	电子商务与 VPN 技术	337	12.5.2	一点一练	390
11.5.1	考点精讲	337	12.5.3	解析与答案	391
11.5.2	一点一练	341	12.6	代理服务	392
11.5.3	解析与答案	342	12.6.1	考点精讲	392
11.6	考前冲刺	343	12.6.2	一点一练	395
11.7	习题解析	346	12.6.3	解析与答案	395
第 12 章	网络应用服务器配置	353	12.7	考前冲刺	397
12.1	考点脉络	353	12.8	习题解析	400
12.2	IIS 组件子服务配置	353	第 13 章	网络工程师案例分析	406
12.2.1	考点精讲	353	13.1	考点脉络	406
12.2.2	一点一练	358	13.2	考前冲刺	407
12.2.3	解析与答案	360	13.3	习题解析	414
12.3	DNS 服务	361			

计算机硬件基础是计算机从业人员必须要掌握的知识点，作为进入 IT 行业的入门知识点，是必须要学习的。

1.1 考点脉络

本章是网络工程师考试的一个必考点，根据考试大纲，要求考生掌握以下几个方面的内容。

- (1) 计算机组成：计算机的基本组成、CISC 和 RISC 特点、多处理机、总线和接口等。
- (2) 数据运算：数据的表示、逻辑运算。
- (3) 寻址方式：指令的各种寻址方式。
- (4) 中断：主要考查中断的概念，以及中断响应的过程。
- (5) 存储体系：内存编址、内存容量的计算、Cache（高速缓冲存储器）的计算。
- (6) 流水线：主要考查流水线概念、性能、有关参数计算等。
- (7) 性能评估：主要考查系统可靠性的计算、时钟频率等。

从历年的考试试题来看，本章的考点在综合知识考试中的平均分数为 4 分，约为总分的 5.33%。考试试题分数主要集中在计算机组成、数据运算、存储体系这 3 个知识点上。

1.2 计算机组成

在计算机组成这个考点中，主要涉及 4 个方面的知识，分别是计算机的基本组成、CISC 和 RISC 的特点、多处理机、总线和接口。

1.2.1 考点精讲

计算机基本组成重点讲述了计算机的硬件结构。RISC 和 CISC 是两种计算机指令系统体系。当前的高性能服务器与超级计算机大多具有多个处理机，能进行多任务处理，称为多处理机。总线和接口则介绍了总线与接口的分类和标准。

1. 计算机的基本组成

在一台计算机中，主要有 6 种部件，分别是控制器、运算器、内存储器、外存储器、输入设备和输出设备。它们之间的合作关系如图 1-1 所示。

其中控制器和运算器共同构成中央处理器（CPU）。CPU 主要通过总线和其他设备进行联系。另外在嵌入式系统设计中，外部设备也常常直接连接到 CPU 的外部 I/O 脚的中断脚上。

(1) 运算器

运算器的主要功能是在控制器的控制下完成各种算术运算、逻辑运算和其他操作。运算器主要包括算术逻辑单元 (ALU)、加法器/累加器、数据缓冲寄存器、程序状态寄存器 4 个子部件构成。

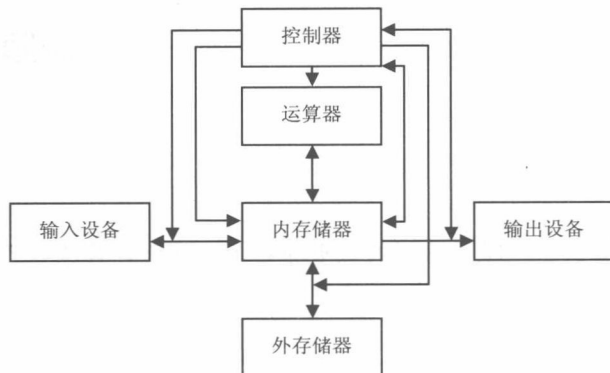


图 1-1 计算机各功能部件之间的合作关系

算术逻辑单元 (ALU) 主要完成对二进制数据的定点算术运算 (加、减、乘、除)、逻辑运算 (与、或、非、异或) 以及移位操作。

累加寄存器 (AC) 通常简称为“累加器”，是一个通用寄存器。其功能是当运算器中的算术逻辑单元 (ALU) 执行算术或逻辑运算时为 ALU 提供一个工作区，用于传输和暂存用户数据。

数据缓冲寄存器用来暂时存放由内存读出的一条指令或一个数据字。反之，当向内存存入一条指令或一个数据字时，也暂时将它们存放在数据缓冲寄存器中。数据缓冲寄存器的作用如下。

- ① 作为 CPU 和内存、外部设备之间信息传送的中转站。
- ② 补偿 CPU 和内存、外围设备之间在操作速度上的差别。
- ③ 在单累加器结构的运算器中，数据缓冲寄存器还可兼作操作数寄存器。

程序状态寄存器用来存放两类信息。一是体现当前指令执行结果的各种状态信息，如有无进位 (CF 位)、有无溢出 (OF 位)、结果正负 (SF 位)、结果是否为零 (ZF 位) 和奇偶标志位 (PF 位) 等。二是控制信息，如允许中断 (IF 位) 和跟踪标志 (TF 位) 等。

(2) 控制器

控制器由程序计数器 (PC)、指令寄存器、指令译码器、时序产生器和操作控制器组成，完成整个计算机系统的操作。

程序计数器 (PC) 是专用寄存器，具有存储和计数两种功能，又称为“指令计数器”。在程序开始执行前将程序的起始地址送入 PC，在程序加载到内存时以此地址为基础，因此 PC 的初始内容为程序第一条指令的地址。执行指令时 CPU 将自动修改 PC 的内容，以便使其保持的总是将要执行的下一条指令的地址。由于大多数指令都是按顺序执行，因此修改的过程通常只是简单地将 PC 加 1。当遇到转移指令时，后继指令的地址与前指令的地址加上一个向前或向后转移的位偏移量得到，或者根据转移指令给出的直接转移的地址得到。

指令寄存器存储当前正在被 CPU 执行的指令。

指令译码器将指令中的操作码解码，告诉 CPU 该做什么。可以说指令寄存器的输出内

容是指令译码器的输入内容。

时序产生器用以产生各种时序信号，以保证计算机能够准确、迅速、有条不紊地工作。

(3) 内存存储器

内存存储器又称内存或主存，用于存储现场操作的信息与中间结果，包括机器指令和数据。

(4) 外存储器

外存储器又称外存或辅助存储器 (Secondary Storage 或 Permanent Storage)，用于存储需要长期保存的各种信息。

(5) 输入设备 (Input Devices)

输入设备用以接收外界向计算机输入的信息。

(6) 输出设备 (Output Devices)

输出设备用以将计算机中的信息向外界输送。

2. RISC 和 CISC

随着硬件成本的下降，人们倾向于向中央处理器加入越来越多、越来越复杂的指令。同时，为了兼容老产品，原来的指令也要保留。这样，整个指令系统就向着越来越大、越来越复杂的趋势发展。在计算机处理能力越来越强的同时，中央处理器的设计也越来越复杂。这无疑大大增加了设计周期，更增加了设计失误的可能性。

另一方面，加大指令的复杂性和中央处理器功能的增加不一定是成正比的。人们发现许多方面存在一个二八定律，亦即系统中 20% 的组成部分发挥了 80% 的作用和功能，通过对复杂指令集计算机 (Complex Instruction Set Computer, CISC) 指令系统的研究，发现系统在 80% 的时间里执行 20% 的指令。

于是出现了精简指令的设计思想。这种计算机的指令结构不求最全面和复杂，而是只实现那些经常被执行的指令。由于指令的复杂性低很多，所以称为精简指令集计算机 (Reduced Instruction Set Computer, RISC)。

精简指令集计算机是相对于传统的复杂指令集计算机而言的。RISC 不是简单地把指令系统进行简化，而是通过简化指令的途径使计算机的结构更加简单合理，以减少指令的执行周期数，从而提高运算速度。

在这个知识点中，我们只需要了解 RISC 计算机的主要特点，列举如下。

(1) 指令数量少。优先选取使用频率最高的一些简单指令以及一些常用指令，避免使用复杂指令。大多数指令都是对寄存器操作，对存储器的操作仅提供了读和写这两种方式。

(2) 指令的寻址方式少。通常只支持寄存器寻址方式、立即数寻址方式以及相对寻址方式。

(3) 指令长度固定，指令格式种类少。因为 RISC 指令数量少，格式相对简单，其指令长度固定，指令之间各字段的划分比较一致，译码相对容易。

(4) 只提供了 Load/Store 指令访问存储器。只提供了从存储器读数 (Load) 和把数据写入存储器 (Store) 两条指令，其余所有的操作都在 CPU 的寄存器间进行。因此，RISC 需要大量的寄存器。

(5) 以硬布线逻辑控制为主。为了提高操作的执行速度，通常采用硬布线逻辑 (组合逻辑) 来构建控制器。而 CISC 的指令系统很复杂，难以用组合逻辑电路实现控制器，通常采用微程序控制。

(6) 单周期指令执行。因为简化了指令系统，很容易利用流水线技术使得大部分指令都能在一个机器周期内完成。因此，RISC 通常采用流水线组织。少数指令可能会需要多个周期执行，例如 Load/Store 指令因为需要访问存储器，其执行时间就会长一些。

(7) 优化的编译器。RISC 的精简指令集使编译工作简单化。因为指令长度固定、格式少、寻址方式少，编译时不必在具有相似功能的许多指令中进行选择，也不必为寻址方式的选择而费心，同时易于实现优化，从而可以生成高效率执行的机器代码。

大多数 RISC 采用了 Cache 方案，而且有的 RISC 甚至使用两个独立的 Cache 来改善性能。一个称为指令 Cache，另一个称为数据 Cache。这样取指令和读数据可同时进行，互不干扰。

从理论上来看，CISC 和 RISC 都有各自的优势，不能认为 RISC 就好，CISC 就不好。事实上，这两种设计方法很难找到完全的界线，而且在实际的芯片中，这两种设计方法也有相互渗透的地方，表 1-1 是两者的简单对比。

表 1-1 CISC 和 RISC 的简单对比

比 较 方 面	CISC	RISC
指令条数	多	只选取最常见的指令
指令复杂度	高	低
指令长度	变化	短、固定
指令执行周期	随指令变化大	大多在一个机器同期内完成
指令格式	复杂	简单
寻址方式	多	极少
涉及访问主存指令	多	极少，大部分只能存两条指令
通用寄存器数量	一般	大量
译码方式	微程序控制	硬件电路
对编译系统要求	低	高

3. 多处理机

本节主要介绍几种多处理机系统，对于多处理机这个知识点，了解即可。

(1) 超级标量处理机。在超级标量处理机中，配置了多个功能部件和指令译码电路，采取了多条流水线，还有多个寄存器端口和总线，因此可以同时执行多个操作，以并行处理来提高机器速度。它可以同时从存储器中取出几条指令同时送入不同的功能部件。超级标量处理机的硬件是不能重新安排指令的前后次序的，但可以在编译程序时采取优化的办法对指令的执行次序进行精心安排，把能并行执行的指令搭配起来。

(2) 超级流水线处理机。超级流水线处理机的周期比其他结构的处理机短。与超级标量处理机一样，硬件不能调整指令的执行次序，而由编译程序解决优先问题。

(3) 超长指令字处理机。超长指令字处理机是一种单指令流多操作码多数据的系统结构，编译程序在编译时把这个能并行执行的操作组合在一起，成为一条有多个操作段的超长指令，由这条超长指令控制计算机中多个互相独立的功能部件，每个操作段控制一个功能部件，相当于同时执行多条指令。

(4) 向量处理机。向量处理机是一种具有向量数据表示，并设置有相应的指令和硬件，能对向量的各个元素进行并行处理的计算机。当进行向量运算时，它的性能要比大型机好得多。向量处理机有巨型计算机和向量协处理机（也称为数组处理机）两种类型。巨型计算机能对大量的数据进行浮点运算，同时还是可以进行标量计算和一般数据处理的通用计算机。

向量处理机一般采用流水线工作, 当它处理一条数组指令时, 对数组中的每个元素执行相同的操作, 而且各元素间是互相无关的, 因此流水线不会阻塞, 能以每个时钟周期送出一个结果的速度运行。为了存储系统能及时提供数据, 向量处理机配有一个大容量的、分成多个模块交错工作的主存储器。为了提高运算速度, 在向量处理机的运算部件中可采用多个功能部件, 例如向量部件、浮点部件、整数运算部件和计算地址用的地址部件。向量处理机是专门处理浮点和向量运算的数组处理机, 它连接到主机总线上。

(5) 多处理机系统。多处理机具有两个或两个以上的处理机, 共享输入/输出子系统, 在操作系统统一控制下, 通过共享主存或高速通信网络进行通信, 协同求解一个个复杂的问题。多处理机通过利用多台处理机进行多任务处理来提高速度, 利用系统的重组能力来提高可靠性、适应性和可用性。多处理机具有共享存储器和分布存储器两种不同的结构。具有共享存储器的多处理机中, 程序员无数据划分的负担, 编程容易; 系统处理机数目较少, 不易扩充。具有分布式存储器的多处理机结构灵活, 容易扩充; 难以在各个处理单元之间实现复杂数据结构的数据传送; 任务动态分配复杂; 现有软件可继承性差, 需要设计新的并行算法。多处理机系统属于 MIMD 系统, 与 SIMD 的并行处理机相比, 有很大的差别。其根源就在于两者的并行性的层次不同, 多处理机要实现的是更高层的作业任务间的并行。

(6) 大规模并行处理机。并行处理机也称为阵列处理机, 并行处理机使用按地址访问的随机存储器, 以 SIMD 方式工作, 主要用于要求大量高速进行向量矩阵运算的应用领域。并行处理机制的并行性来源于资源重复, 把大量相同的处理单元通过互连网络连接起来, 在统一的控制器控制下, 对各自分配来的数据并行地完成同一条指令所规定的操作。并行处理机有两种基本结构类型: 采用分布存储器的并行处理结构和采用集中式共享存储器的并行处理结构。分布式存储器的并行处理结构中, 每一个处理机都有自己局部的存储器, 只要控制部件将并行处理的程序分配至各处理机, 它们便能并行处理, 各自从自己的局部存储器中取得信息。而共享存储器并行处理结构中的存储器是集中共享的, 由于多个处理机共享, 在各处理机访问共享存储器时会发生竞争。因此, 需采取措施尽可能避免竞争的发生。大规模并行处理机 (Massively Parallel Processor, MPP) 是由众多的微处理器 (从几百到上万) 组成的大规模的并行系统。MPP 的出现成为计算机领域中一个研发热点, 被用作开发万亿次甚至更高速的巨型机的主要结构。MPP 可以采用市场上出售的 RISC 处理器, 所以有很高的性价比。

(7) 对称多处理机。对称多处理机 (Symmetrical Multi Processor, SMP) 目前也基于 RISC 微处理器。它与 MPP 最大的差别在于存储系统。SMP 有一个统一的共享主存空间, 而 MPP 则是每个微处理器都拥有自己的本地存储器。

4. 总线和接口

总线就是一组进行互连和传输信息 (指令、数据和地址) 的信号线, 它好比连接计算机系统各个部件之间的桥梁。另外, 我们广义上通常也把 AGP 接口、USB 接口等称为 AGP 总线、USB 总线。可以说总线在计算机中无处不在。

(1) 总线的分类

按总线相对于 CPU 或其他芯片的位置可分为内部总线 (Internal Bus) 和外部总线 (External Bus) 两种。在 CPU 内部, 寄存器之间和算术逻辑部件 ALU 与控制部件之间传输数据所用的总线称为内部总线; 而外部总线是指 CPU 与内存 RAM、ROM 和输入/输出设备接口之间进行通信的通路。由于 CPU 通过总线实现程序取指令、内存/外设的数据交换, 在 CPU 与外设一定的情况下, 总线速度是制约计算机整体性能的最大因素。

按总线功能来划分又可分为地址总线、数据总线、控制总线 3 类。我们通常所说的总线

都包括上述 3 个组成部分，地址总线用来传送地址信息，数据总线用来传送数据信息，控制总线用来传送各种控制信号。例如 ISA 总线共有 98 条线，其中数据线 16 条，地址线 24 条，其余为控制信号线、接地线和电源线。

按总线在微机系统中的位置可分为机内总线和机外总线两种。我们上面所说的总线都是机内总线，而机外总线是指与外部设备接口相连的，实际上是一种外设的接口标准。如计算机上的接口标准 IDE、SCSI、USB 和 IEEE 1394 等，前两种主要是与硬盘、光驱等 IDE 设备接口相连，后两种新型外部总线可以用来连接多种外部设备。

计算机的总线按其功用来划分主要有局部总线、系统总线、通信总线 3 种类型。其中局部总线是在传统的 ISA 总线和 CPU 总线之间增加的一级总线或管理层，它的出现是由于计算机软、硬件功能的不断发展，系统原有的 ISA/EISA 等已远远不能适应系统高传输能力的要求，而成为整个系统的主要瓶颈。系统总线是计算机系统内部各部件（插板）之间进行连接和传输信息的一组信号线，例如 ISA、EISA、MCA、VESA、PCI、AGP 等。通信总线是系统之间或微机系统与设备之间进行通信的一组信号线。

（2）总线的标准

总线标准是指计算机部件各生产厂家都需要遵守的系统总线要求，从而使不同厂家生产的部件能够互换。总线标准主要规定总线的机械结构规范、功能结构规范和电气规范。总线标准可以分为正式标准和工业标准，其中正式标准是由 IEEE 等国际组织正式确定和承认的标准；工业标准是首先由某一厂家提出，得到其他厂家广泛使用的标准。

（3）接口的分类

根据外部设备与 I/O 模块交换数据的方式，系统接口可以分为串行接口和并行接口两种。串行接口一次只能传送 1 位信息，而并行接口一次就可传送多位信息（一般为 8 的倍数）。串行通信又分为异步通信方式和同步通信方式两种。并行接口数据传输速率高，控制简单，通常用于高速数据通道接口。但是所需连线很多，不适于远距离传送。串行通信连线少，适于长距离传送。但是控制复杂而且传输速度较慢。

（4）常见接口

常见的设备接口有以下几种。

① ST506：主要用于温盘，结构简单，只完成磁盘信息的读/写放大，把数据的编码解码、数据的格式转换等功能都留给 I/O 模块处理。其传输速率为 5~7Mb/s，最多可支持 2 个硬盘，最大支持盘空间为 150MB。

② ESDI：一种通用的标准接口，不仅适用于小型温盘，还适用于磁带机和光盘存储器。该接口除了完成信息的读/写放大外，还要完成数据的编码解码。数据传输速率为 5~10Mb/s，最多可支持 4 个硬盘，硬盘空间最大可达 600MB。

③ IDE：IDE 是最常用的磁盘接口，分为普通 IDE 和增强型 IDE（EIDE）接口。普通 IDE 数据传输速率不超过 1.5Mb/s，数据传输宽度为 8 位，最多可连接 4 个 IDE 设备，每个 IDE 硬盘容量不超过 528MB。根据传输速率的不同，EIDE 可以分为 UDMA-33、UDMA-66、UDMA-133 三类，数据传输速率可达 12~18Mb/s，数据传输宽度为 32 位，最多可连接 4 个 IDE 设备，每个 IDE 硬盘可超过 528MB。

④ SCSI：数据宽度为 8 位、16 位和 32 位，是大容量存储设备、音频设备和 CD-ROM 驱动器的一种标准。SCSI 接口通常被看作一种总线，可用于连接多个外设，这些 SCSI 设备以菊花链（Mode Daisy Chain）形式接入，并被分配给唯一的 ID 号（0~7），其中 7 号分配给 SCSI 控制器。某些 SCSI 控制器可以提供多达 35 个 SCSI 通道。SCSI 设备彼此独立运作，

最初的 SCSI 标准（目前又称为 SCSI I）的最大同步传输速率为 5Mb/s，后来的 SCSI II 规定了 2 种提高速度的选择。一种为提高数据传输的频率，即“Fast SCSI”。由于频率提高了一倍，即使数据通路仍和 SCSI II 同为 8 位宽，其最大同步传输速率也提高了一倍，达到 10Mb/s。另一种提高速度的选择是传输频率提高一倍的同时也增大数据通路的宽度，由 8 位增至 16 位，这就是“Wide SCSI”，其最大同步传输速率为 20Mb/s。

⑥ **P1394:** P1394 是一种高速的串行总线, 用于连接众多的外部设备。P1394 有许多优于 SCSI 等其他外设接口的特点, 如数据传输速率高, 价格低且容易实现, 所以不仅应用于计算机系统中, 也广泛应用于消费类电子产品中, 诸如数码相机、VCD 等。P1394 的数据传输速率可达 400Mb/s, 新的标准是 800Mb/s。P1394 接口使用雏菊链式的设备连接方式, 一个端口可以支持 63 个设备; 而且使用桥互联的方式, 以树型结构配置, 可以支持的设备数高达 1022。P1394 支持设备的热插拔, 即允许计算机在未关机带电的情况下插入或拔除所连接的外部设备而不会造成损害。

⑦ **USB:** USB 接口是一种串行总线式的接口, 在串行接口中可达到较高的数据传输速率, 并且也允许设备以菊花链形式接入, 最多可连接 127 个设备。USB 的最大特点是允许热插拔, 目前在便携式计算机和台式计算机中已成为标准配置。许多数码相机、闪存、视频摄像头以及打印机等都可通过 USB 口接入计算机。USB 1.0 的速度是 1.2Mb/s, USB 2.0 的速度达到了 480Mb/s, USB 3.0 的速度达到了 5Gb/s。

试题 1

(1) A. 地址寄存器 (MAR) B. 数据寄存器 (MDR)
C. 程序计数器 (PC) D. 指令寄存器 (IR)

(2) A. 操作码应存入指令寄存器 (IR), 地址码应存入程序计数器 (PC)
B. 操作码应存入程序计数器 (PC), 地址码应存入指令寄存器 (IR)
C. 操作码和地址码都应存入指令寄存器 (IR)
D. 操作码和地址码都应存入程序计数器 (PC)

(3) A. 提高数据传输速度 B. 提高数据传输量
C. 减少信息传输线的数量 D. 减少指令系统的复杂性

第1章 计算机硬件基础 7

- (4) A. CPU 产生每条指令的操作信号并将操作信号送往相应的部件进行控制
B. 程序计数器 PC 除了存放指令地址, 也可以临时存储算术/逻辑运算结果
C. CPU 中的控制器决定计算机运行过程的自动化
D. 指令译码器是 CPU 控制器中的部件

试题 5

若某条无条件转移汇编指令采用直接寻址, 则该指令的功能是将指令中的地址码送入

(5)。

- (5) A. PC (程序计数器) B. AR (地址寄存器)
C. AC (累加器) D. ALU (逻辑运算单元)

试题 6

(6) 不属于计算机控制器中的部件。

- (6) A. 指令寄存器 (IR) B. PC (程序计数器)
C. ALU (逻辑运算单元) D. 程序状态字寄存器 PSW

试题 7

下面的描述中, (7) 不是 RISC 设计应遵循的设计原则。

- (7) A. 指令条数应少一些
B. 寻址方式尽可能少
C. 采用变长指令, 功能复杂的指令长度较长而简单指令长度较短
D. 设计尽可能多的通用寄存器

试题 8

在 CPU 中, (8) 可用于传送和暂存用户数据, 为 ALU 执行算术逻辑运算提供工作区。

- (8) A. 程序计数器 B. 累加寄存器 C. 程序状态寄存器 D. 地址寄存器

试题 9

处理机主要由处理器、存储器和总线组成, 总线包括(9)。

- (9) A. 数据总线、地址总线、控制总线 B. 并行总线、串行总线、逻辑总线
C. 单工总线、双工总线、外部总线 D. 逻辑总线、物理总线、内部总线

试题 10

以下关于复杂指令集计算机 (Complex Instruction Set Computer, CISC) 和精简指令集计算机 RISC (Reduced Instruction Set Computer, RISC) 的叙述中, 错误的是(10)。

- (10) A. 在 CISC 中, 其复杂指令都采用硬布线逻辑来执行
B. 采用 CISC 技术的 CPU, 其芯片设计复杂度更高
C. 在 RISC 中, 更适合采用硬布线逻辑执行指令
D. 采用 RISC 技术, 指令系统中的指令种类和寻址方式更少

1.2.3 解析与答案

试题 1 分析

程序计数器中存放的是下一条指令的地址 (可能是下一条指令的绝对地址, 也可能是相对地址, 即地址偏移量)。由于多数情况下, 程序是顺序执行的, 所以程序计数器设计成能自动加 1 的装置。当出现转移指令时, 需要重填程序计数器。

指令寄存器: 中央处理器即将执行的操作码存在这里。

数据寄存器用来存放操作数、运算结果和运算的中间结果, 以减少访问存储器的次数,

或者存放从存储器读取的数据以及写入存储器的数据的寄存器。

地址寄存器用来保存当前 CPU 所访问的内存单元的地址。由于在内存和 CPU 之间存在着操作速度上的差别，所以必须使用地址寄存器来保持地址信息，直到内存的读/写操作完成为止。

试题 1 答案

(1) C

试题 2 分析

这是一道基础概念题，考查 IR 及 PC 等基本寄存器的作用。PC 用于存放 CPU 下一条要执行的指令地址，在顺序执行程序中当其内容送到地址总线后会自动加 1，指向下一条将要运行的指令地址；IR 用来保存当前正在执行的一条指令，而指令一般包括操作码和地址码两部分，因此这两部分均存放在 IR 中。

试题 2 答案

(2) C

试题 3 分析

采用总线结构的主要优点有：总线是计算机中各部件相连的传输线，通过总线，各部件之间可以相互通信，而不是每两个部件之间相互直连，减少了计算机体系结构的设计成本，有利于新模块的扩展。

试题 3 答案

(3) C

试题 4 分析

CPU 即中央处理单元，是整个计算机控制中心，由运算器、控制器、寄存器组和一些内部总线组成。控制器有程序计数器、指令寄存器、指令译码器、时序产生器和操作控制器组成，完成指挥整个计算机系统的操作。其基本功能包括在内存中去除一条指令并指出下一条指令的位置、对指令进行译码产生相应的控制信号完成规定的动作，以及控制各种设备之间数据的流动。

PC 是专用寄存器，具有存储和计数两种功能，又称为“指令计数器”。在程序开始执行前将程序的起始地址送入 PC，在程序加载到内存时以此地址为基础，因此 PC 的初始内容即程序第 1 条指令的地址。执行指令时 CPU 将自动修改 PC 的内容，一般使其保存的总是将要执行的下一条指令的地址。由于大多数指令都是按照顺序执行，因此，修改的过程通常只是简单地将 PC 加 1。当遇到转移指令时后继指令的地址与前指令的地址加上一个向前或向后转移的位移量得到，或者根据转移指令给出的直接转移地址得到。

试题 4 答案

(4) B

试题 5 分析

本题主要考查寄存器的相关内容。

程序计数器是用于存放下一条指令所在单元的地址的地方。在程序执行前，必须将程序的起始地址，即程序的一条指令所在的内存单元地址送入程序计数器，当执行指令时，CPU 将自动修改程序计数器的内容，即每执行一条指令程序计数器增加一个量，使其指向下一个待执行的指令。程序的转移等操作也是通过该寄存器来实现的。

地址寄存器一般用来保存当前 CPU 所访问的内存单元的地址，以方便对内存的读/写操作。