

从零开始，助您快速成为高手的全方位学习方案！

零点
起飞

零点起飞学

FPGA

从零开始，实用为主：从易于上手和快速掌握的实用角度出发

图解案例，清晰直观：案例操作过程配有详细的图片说明

实例引导，专业经典：实例驱动，知识点与实际范例
相结合

注重实践，学练结合：每章配有课后练习，学练
结合 理解更深刻

权威力作
经典收藏

◎ 高敬鹏 武超群 编著

书中主要实例源文件、课后
练习文件以及配套课件请到
清华大学出版社网站下载

清华大学出版社

零
起
点
飞

零点起飞学

FPGA

© 高敬鹏 武超群 编著



清华大学出版社
北京

内 容 简 介

本书以 Verilog HDL 语言为蓝本, 结合 Altium Designer 软件、Quartus II 软件与 ModelSim 软件的功能, 通过丰富的实例, 从实验、实践和实用的角度, 详细阐述了 FPGA 在电子系统中的应用。本书共 9 章, 主要内容包括 FPGA 基础知识、FPGA 硬件电路的设计、Quartus II 软件操作基础、Verilog HDL 语言概述、面向综合的行为描述语句、ModelSim 仿真工具、面向验证和仿真的行为描述语句、Verilog HDL 语言设计进阶、外设接口和综合系统设计, 全面详细地阐述了 FPGA 的设计方法和开发过程。

本书由浅入深, 从易到难, 各章节既相对独立又前后关联, 其最大特点是打破了传统书籍的讲解方法, 以图解方式叙述基本功能的应用与操作, 并通过提示、技巧和注意的方式指导读者对重点内容的理解, 从而达到在实际产品设计中的熟练应用。本书每章配有习题, 以指导读者深入地进行学习。

本书既可作为高等学校电子系统设计课程的教材, 也可作为电路设计及相关行业工程技术人员的技术参考书。

本书封面贴有清华大学出版社防伪标签, 无标签者不得销售。

版权所有, 侵权必究。侵权举报电话: 010-62782989 13701121933

图书在版编目 (CIP) 数据

零点起飞学 FPGA / 高敬鹏, 武超群编著. —北京: 清华大学出版社, 2015
(零点起飞)

ISBN 978-7-302-39973-5

I. ①零… II. ①高… ②武… III. ①可编程序逻辑器件—系统开发 IV. ①TP332.1

中国版本图书馆 CIP 数据核字 (2015) 第 086364 号

责任编辑: 袁金敏

封面设计: 刘新新

责任校对: 胡伟民

责任印制: 沈 露

出版发行: 清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址: 北京清华大学学研大厦 A 座 邮 编: 100084

社 总 机: 010-62770175 邮 购: 010-62786544

投稿与读者服务: 010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈: 010-62772015, zhiliang@tup.tsinghua.edu.cn

印 装 者: 北京嘉实印刷有限公司

经 销: 全国新华书店

开 本: 185mm×260mm 印 张: 24.75 字 数: 620 千字

版 次: 2015 年 7 月第 1 版 印 次: 2015 年 7 月第 1 次印刷

印 数: 1~3500

定 价: 69.00 元

产品编号: 056111-01

前 言

电子工业的飞速发展和电子计算机技术的广泛应用，促进了电子设计自动化技术的日新月异。FPGA 是英文 Field Programmable Gate Array 的缩写，即现场可编程门阵列，它是在可编程阵列逻辑(PAL)、通用阵列逻辑(GAL)、复杂可编程逻辑器件(CPLD)等器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的，既解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点，其广泛应用于航空、航天、汽车、造船、通用机械和电子等工业的各个领域。

本书结合 Verilog HDL 硬件描述语言，以 Altera 公司的 Quartus II 软件和 Model Technology 公司的 ModelSim 软件作为 FPGA 软件设计工具；同时，以 Altium Designer 软件作为 FPGA 硬件电路设计工具，详细阐述了 FPGA 软硬件系统的设计方法和开发过程。

本书以 Altium Designer 软件、Quartus II 软件和 ModelSim 软件开发环境为背景，介绍 FPGA 产品开发的完整解决方案。本书共分 9 章，分别从 FPGA 硬件设计和 FPGA 软件设计两个方面进行阐述，主要内容包括 FPGA 基础知识、FPGA 硬件电路的设计、Quartus II 软件操作基础、Verilog HDL 语言概述、面向综合的行为描述语句、ModelSim 仿真工具、面向验证和仿真的行为描述语句、Verilog HDL 语言设计进阶、外设接口和综合系统设计等，最后通过大量的工程实例，将 FPGA 开发语言、开发思想和实际工程进行完美的结合。

为了使初学者迅速入门，提高对电子系统设计的兴趣，并能在短时间内掌握电子系统设计开发的要点，作者在编写过程中注意体现本书的以下特点：

由浅入深，循序渐进。本书在内容编排上遵循由浅入深、由易到难的原则，基础知识与大量实例相结合，边学边练。

实例丰富，涉及面广。本书提供了丰富的 FPGA 程序设计实例，内容涉及电子系统的各个领域。

兼顾原理，注重实用。本书侧重于实际应用，精炼理论讲解内容。考虑到基本原理和基本应用一直是学习 FPGA 技术的基本要求，为了紧随 FPGA 技术的发展，在编写过程中注重知识的新颖性和实用性，因而本书中讲解了 Quartus II 参数化宏功能模块、Quartus II 软件与 ModelSim 软件的联合仿真等。

本书配套资料请到清华大学出版社网站下载，其中包含主要实例源文件、练习文件和电子课件，这些文件都被保存在与章节相对应的文件夹中。

本书第 1~5 章由黑龙江工程学院的武超群编写，第 6~8 章由哈尔滨工程大学的高敬鹏编写，参加本书编写工作的人员还有杨敏、岳立雷、管殿柱、宋一兵、赵景波、张忠林、王献红、曹立文、魏宾、李文秋、初航、郭方方，在此表示衷心的感谢。

感谢您选择了本书，希望我们的努力对您的工作和学习有所帮助，也希望您把对本书的意见和建议告诉我们。

零点工作室网站地址：www.zerobook.net

零点工作室联系信箱：syb33@163.com

目 录

第 1 章	FPGA 基础知识	1
1.1	通用数字集成电路	1
1.1.1	TTL 数字集成电路	2
1.1.2	CMOS 数字集成电路	2
1.1.3	可编程逻辑器件	3
1.2	FPGA 的工艺结构	5
1.3	FPGA 技术的发展方向	6
1.4	典型的 FPGA 芯片	7
1.4.1	Altera 公司的典型产品	7
1.4.2	Xilinx 公司的典型产品	9
1.5	FPGA 芯片的应用	11
1.6	FPGA 的设计流程	12
1.7	FPGA 的设计开发工具	14
1.8	典型的 FPGA 产品设计软件使用简介	15
1.8.1	Altium Designer Summer 09 的安装	15
1.8.2	Altium Designer summer 09 的启动	17
1.8.3	Altium Designer Summer 09 的主页界面管理	20
1.8.4	Quartus II 软件的安装	22
1.8.5	Quartus II 软件的启动	25
1.8.6	Quartus II 的主页界面管理	26
1.9	思考与练习	27
第 2 章	FPGA 硬件电路的设计	28
2.1	硬件电路的设计流程	28
2.2	FPGA 最小系统	29
2.2.1	FPGA 芯片管脚介绍	30
2.2.2	电源电路设计	31
2.2.3	滤波电容电路模块设计	32
2.2.4	JTAG 调试与 AS 下载电路的设计	33
2.2.5	时钟电路设计	33
2.2.6	复位电路的设计	34
2.2.7	锁相环外围电路的设计	34
2.2.8	LED 电路的设计	35
2.2.9	高速 SDRAM 存储器接口电路设计	35
2.2.10	Flash 存储器接口电路设计	36
2.2.11	FPGA 最小系统扩展接口电路设计	36

2.3	FPGA 硬件系统的设计技巧	37
2.4	FPGA 硬件系统的调试方法	38
2.5	综合实例: FPGA 最小硬件系统的设计	39
2.6	思考与练习	51
第 3 章	Quartus II 软件操作基础	52
3.1	Quartus II 基本设计流程	52
3.2	Quartus II 基本设计操作	53
3.2.1	工程创建	53
3.2.2	设计输入	57
3.2.3	编译项目	60
3.2.4	设计文件的仿真	61
3.2.5	引脚分配与器件编译	67
3.2.6	器件编程	69
3.2.7	其他操作	74
3.3	Quartus II 参数化宏功能模块及其使用方法	77
3.3.1	LPM 计数器的使用方法	77
3.3.2	建立存储器文件	80
3.3.3	LPM 存储器 ROM 的使用方法	81
3.3.4	LPM 存储器 RAM 的使用方法	84
3.4	SignalTap II 在线逻辑分析仪的使用方法	86
3.4.1	SignalTap II 介绍	86
3.4.2	使用 SignalTap II 操作流程	87
3.4.3	SignalTap II 逻辑分析仪的使用	88
3.5	典型实例: 正弦波发生器及 SignalTap II 的使用	96
3.6	思考与练习	108
第 4 章	Verilog HDL 语言概述	109
4.1	硬件描述语言的概念	109
4.2	Verilog HDL 的产生与发展	110
4.3	Verilog HDL 语言的魅力	111
4.3.1	Verilog HDL 语言与 VHDL 语言的比较	111
4.3.2	Verilog HDL 与 C 语言的比较	112
4.3.3	Verilog HDL 的应用	113
4.4	采用 Verilog HDL 设计复杂数字电路的优点	113
4.5	Verilog HDL 程序设计模式	114
4.6	Verilog HDL 程序基本结构	115
4.6.1	Verilog HDL 程序入门	116
4.6.2	模块的框架	118
4.6.3	Verilog HDL 语言的描述形式	119
4.7	Verilog HDL 语言基本要素	128
4.7.1	标志符与注释	128
4.7.2	数字与逻辑数值	129
4.7.3	数据类型	131
4.7.4	常用运算符	138

4.7.5 Verilog HDL 语言的赋值	144
4.7.6 Verilog HDL 语言的关键词	145
4.8 典型实例: 利用 Verilog HDL 语言在 FPGA 上实现 LED 流水灯	146
4.9 思考与练习	153
第 5 章 面向综合的行为描述语句	154
5.1 可综合模型的设计	154
5.2 触发事件控制	155
5.2.1 信号电平事件语句	155
5.2.2 信号跳变沿事件语句	156
5.3 条件语句	157
5.3.1 if 语句	157
5.3.2 case 语句	158
5.3.3 条件语句的深入理解	161
5.4 循环语句	163
5.4.1 repeat 语句	163
5.4.2 while 语句	164
5.4.3 for 语句	165
5.5 任务与函数	167
5.5.1 任务(task)语句	167
5.5.2 函数(function)语句	169
5.5.3 任务和函数的深入理解	170
5.6 有限状态机的设计	171
5.6.1 有限状态机的分类	172
5.6.2 有限状态机的状态编码	173
5.6.3 有限状态机设计方法	174
5.6.4 设计可综合状态机的指导原则	179
5.6.5 有限状态机设计实例	180
5.7 Quartus II 图形化状态机输入工具使用	181
5.8 Verilog HDL 语言实现组合逻辑电路	186
5.9 Verilog HDL 语言实现时序逻辑电路	188
5.10 硬件描述语言设计基础实例	189
5.10.1 8-3 编码器	189
5.10.2 3-8 译码器	190
5.10.3 数据选择器	191
5.10.4 多位数值比较器	193
5.10.5 全加器	193
5.10.6 D 触发器	195
5.10.7 寄存器	196
5.10.8 双向移位寄存器	197
5.10.9 四位二进制加减法计数器	198
5.10.10 顺序脉冲发生器	199
5.10.11 序列信号发生器	201
5.11 思考与练习	201

第 6 章 ModelSim 仿真工具	203
6.1 ModelSim 仿真工具简介	203
6.1.1 菜单栏	204
6.1.2 工具栏	216
6.1.3 工作区	216
6.1.4 命令窗口	217
6.1.5 MDI 窗口	217
6.1.6 状态栏	217
6.1.7 定制用户界面	217
6.2 ModelSim 的命令与文件	218
6.2.1 vlib 命令	219
6.2.2 vmap 命令	219
6.2.3 vcom 命令	220
6.2.4 vlog 命令	221
6.2.5 vsim 命令	222
6.2.6 force 命令	223
6.2.7 add wave 命令	225
6.2.8 run 命令	226
6.2.9 DO 命令	227
6.2.10 宏命令	227
6.3 ModelSim 仿真工具安装与使用	230
6.3.1 ModelSim 的安装	231
6.3.2 在 Quartus II 中直接调用 ModelSim 软件进行时序仿真	231
6.3.3 使用 ModelSim 软件直接进行功能仿真	235
6.4 典型实例: SDRAM 读写控制的实现与 ModelSim 仿真	238
6.4.1 SDRAM 简介	238
6.4.2 SDRAM 控制器的 ModelSim 仿真	241
6.5 思考与练习	243
第 7 章 面向验证和仿真的行为描述语句	244
7.1 验证与仿真概述	244
7.1.1 收敛模型	245
7.1.2 测试平台说明	245
7.1.3 验证测试方法论	247
7.1.4 Testbench 结构说明	251
7.2 仿真程序执行原理	252
7.3 延时控制语句	254
7.4 常用的行为仿真描述语句	257
7.4.1 循环语句	257
7.4.2 force 和 release 语句	259
7.4.3 wait 语句	260
7.4.4 事件控制语句	261
7.4.5 task 和 function 语句	262
7.4.6 串行激励与并行激励语句	263
7.5 用户自定义元件	264

7.6	仿真激励的产生	267
7.6.1	变量初始化	267
7.6.2	时钟信号的产生	270
7.6.3	复位信号的产生	271
7.6.4	数据信号的产生	272
7.6.5	测试向量的产生	274
7.6.6	关于仿真效率的说明	275
7.7	典型实例：全加器的验证与仿真	276
7.8	思考与练习	280
第 8 章	Verilog HDL 语言设计进阶	281
8.1	系统任务	281
8.1.1	输出显示任务	281
8.1.2	文件输入输出任务	287
8.1.3	时间标度任务	291
8.1.4	仿真控制任务	293
8.1.5	仿真时间函数	294
8.1.6	数字类型变换函数	295
8.1.7	概率分布函数	296
8.2	编译预处理	297
8.2.1	宏定义`define 语句	298
8.2.2	条件编译命令`if 语句	300
8.2.3	文件包含`include 语句	301
8.2.4	时间尺度`timescale 语句	303
8.2.5	其他语句	304
8.3	Verilog HDL 语言的代码风格	305
8.3.1	Verilog HDL 语言的基本原则	306
8.3.2	Verilog HDL 语言的编写规范	309
8.3.3	Verilog HDL 语言的处理技巧	314
8.4	思考与练习	316
第 9 章	外设接口和综合系统设计	318
9.1	外设接口实验	318
9.1.1	数码管显示接口实验	318
9.1.2	LCD 液晶显示接口实验	326
9.1.3	VGA 显示接口实验	334
9.1.4	RS-232C 串行通信接口实验	338
9.1.5	PS2 键盘接口实验	346
9.2	综合系统设计	360
9.2.1	实时温度采集系统	360
9.2.2	实时红外采集系统	378

第 1 章 FPGA 基础知识

FPGA 是 Field Programmable Gate Array 的缩写，即现场可编程门阵列，它是在 PAL、GAL、EPLD 等可编程器件的基础上进一步发展的产物。它是作为专用集成电路（ASIC）领域中的一种半定制电路而出现的，既解决了定制电路的不足，又克服了原有可编程器件门电路数有限的缺点。

1.1 通用数字集成电路

数字集成电路是将元器件和连线集成于同一半导体芯片上而制成的数字逻辑电路或系统。数字逻辑集成电路的发展与半导体工艺紧密相连，因而有必要介绍一下半导体工艺的历史、现状和发展趋势。

1947 年 12 月 23 日，世界上第一个晶体管在美国贝尔（Bell）实验室问世，这标志着人类开始进入半导体时代，其发明者因此获得了 1956 年的诺贝尔奖。由于发明工程器件而获得诺贝尔奖，这还是历史上第一次。20 世纪 50 年代，晶体管在各个方向上全面发展，功能越来越强，尺寸和功耗则越来越小。1958 年，德州仪器公司（Texas Instruments）制造出第一块集成电路（Integrated Circuit: IC），虽然它很原始，但却是半导体工业发展的一个重要里程碑。1960 年，第一个场效应管在贝尔实验室研制成功。1971 年，英特尔公司（Intel）发明了第一个微处理器 4004。第二年，Intel 公司又推出了第一个 8 位微处理器 8008，随之出现了个人计算机。20 世纪 90 年代初，在一片硅芯片上已可做出四百万个晶体管。目前集成度比较高的 FPGA 也是数字集成电路的一种，其内部可集成多达几十万个逻辑单元，由数百万个晶体管构成。

目前，半导体工业的主要材料是硅，数字集成电路制造工艺主要分为两大类：双极型（Bipolar）半导体器件和单极型（Unipolar）半导体器件。双极型半导体器件的特点是速度快、功耗大、集成度相对较小。普遍使用的 TTL 型数字逻辑集成电路和速度很快的 ECL 型数字逻辑集成电路都是双极型的。单极型半导体器件的特点是电路制作比较简单，因而集成度较高，同时功耗也小，其不足之处是速度上不如双极型半导体器件快。

数字集成电路从结构工艺上可以分为厚膜集成电路、薄膜集成电路、混合集成电路、半导体集成电路四大类。

数字集成电路从集成电路的规模上通常可以分为小规模集成电路（SSI）、中规模集成电路（MSI）、大规模集成电路（LSI）、超大规模集成电路（VLSI）和特大规模集成电路（ULSI）。小规模集成电路包含的门电路在 10 个以内，或元器件数不超过 10 个；中规模集成电路包含的门电路在 10~100 个之间，或元器件数在 100~1000 个之间；大规模集成电路包含的门电路在 100 个以上，或元器件数在 1000~10000 个之间；超大规模集成电路包

含的门电路在 1 万个以上, 或元器件数在 10 万~100 万之间; 特大规模集成电路的门电路在 10 万个以上, 或元器件数在 100 万~1 000 万之间。

1.1.1 TTL 数字集成电路

TTL 数字逻辑集成电路属于双极型半导体器件, 是第一代成熟的数字逻辑集成电路, 目前已形成为门类齐全、庞大的数字逻辑集成电路系列。从最早的 74/54 系列, 到速度最快的 74/54F 系列和 74/54ALS 系列, 应用极其广泛, 遍及电子学的所有领域。

- 74LS 系列 (简称 LS、LSTTL 等)。这是现代 TTL 类型的主要应用产品系列, 也是逻辑集成电路的重要产品之一, 其主要特点是功耗低、品种多、价格便宜。
- 74S 系列 (简称 S、STTL 等)。这是 TTL 的高速型, 也是目前应用较多的产品之一, 其特点是速度较高, 但功耗比 LSTTL 大得多。
- 74ALS 系列 (简称 ALS、ALSTTL 等)。这是 LSTTL 的先进产品, 其速度比 LSTTL 提高了一倍以上, 功耗降低了一半左右, 其特性和 LS 系列近似, 所以成为 LS 系列的更新换代产品。
- 74AS 系列 (简称 AS、ALSTTL 等)。这是 STTL (抗饱和 TTL) 的先进型, 速度比 STTL 提高近一倍, 功耗比 STTL 降低一半以上, 与 ALSTTL 系列合并起来成为 TTL 类型的新的主要标准产品。
- 74F 系列 (简称 F、FTTL 或 FAST 等)。这是美国 (仙童) 公司开发的相似于 ALS、AS 的高速类 TTL 产品, 性能介于 ALS 和 AS 之间, 已成为 TTL 的主流产品之一。

1.1.2 CMOS 数字集成电路

直到 20 世纪 80 年代初期, 双极型数字逻辑集成电路仍然是高速数据采集系统设计的唯一选择。CMOS 数字逻辑集成电路虽然功耗极低, 但其速度太慢, 十倍于双极型电路, 因而只能在功耗要求非常优先, 速度要求不高的地方上应用。然而随着高性能、短沟道的 CMOS 技术的发展, 情况开始发生变化。1982 年, 国家半导体公司 (National Semiconductor) 的前身仙童公司 (Fairchild Semiconductor) 开始开发新型的 CMOS 器件, 经过三年时间的研究, 于 1985 年正式推出了新型的 FACT (Fairchild Advanced CMOS Technology) 系列。FACT 是一个高速、低功耗的 CMOS 数字逻辑集成电路系列。除了低功耗以外, 早期的 FACT 逻辑系列与 74F 系列极其相似。


CMOS 电路的产品主要有 4000B (包括 4500B)、40H、74HC 系列。

(1) 4000B 系列。这是国际上流行的 CMOS 通用标准系列, 例如, 美国无线电公司 (RCA) 的 CD4000B, 摩托罗拉 (MOTA) 的 4500B 和 MC4000 系列, 国家半导体 (NS) 公司的 MM74C000 系列和 CD4000 系列, 德克萨斯公司 (TI) 的 TP4000 系列, 仙童 (FS) 公司的 F4000 系列, 日本东芝公司的 TC4000 系列, 日立公司的 HD14000 系列。国内采用 CC4000 标准, 这个标准与 CD4000B 系列完全一致, 从而使国产 CMOS 电路与国际上的 CMOS 电路兼容。4000B 系列的主要特点是速度低、功耗最小、并且价格低、品种多。

(2) 40H 系列。这是日本东芝公司初创的较高速铝栅 CMOS, 以后由夏普公司生产, 分别用 TC40H-、LR40H-为型号, 我国生产的定为 CC40 系列。40H 系列的速度和 N-TTL

相当, 但不及 LS-TTL。此系列品种不太多, 其优点是引脚与 TTL 类的同序号产品兼容, 功耗、价格比较适中。

(3) 74HC 系列 (简称 HS 或 H-CMOS 等)。这一系列首先由美国 NS, MOTA 公司生产, 随后, 许多厂家相继成为第二生产源, 品种丰富, 且引脚和 TTL 兼容, 此系列的突出优点是功耗低、速度高。

 国内外 74HC 系列产品各对应品种的功能和引脚排列相同, 性能指标相似, 一般都可方便地直接互换及混用。国内产品的型号前缀一般用国标代号 CC, 即 CC74HC。

1.1.3 可编程逻辑器件

可编程逻辑器件 (Programmable Logic Device, PLD) 起源于 20 世纪 70 年代, 是在专用集成电路 (ASIC) 的基础上发展起来的一种新型逻辑器件, 是当今数字系统设计的主要硬件平台, 其主要特点就是完全由用户通过软件进行配置和编程, 从而完成某种特定的功能, 且可以反复擦写。在修改和升级 PLD 时, 不需额外地改变 PCB 电路板, 只是在计算机上修改和更新程序, 使硬件设计工作成为软件开发工作, 缩短了系统设计的周期, 提高了实现的灵活性并降低了成本, 因此获得了广大硬件工程师的青睐, 形成了巨大的 PLD 产业规模。

1. 可编程逻辑器件的分类

目前常见的 PLD 产品有编程只读存储器 (Programmable Read Only Memory, PROM)、现场可编程逻辑阵列 (Field Programmable Logic Array, FPLA)、可编程阵列逻辑 (Programmable Array Logic, PAL)、通用阵列逻辑 (Generic Array Logic, GAL)、可擦除的可编程逻辑器件 (Erasable Programmable Logic Array, EPLA)、复杂可编程逻辑器件 (Complex Programmable Logic Device, CPLD) 和现场可编程门阵列 (Field Programmable Gate Array, FPGA) 等类型。

- PLD 器件从规模上又可以细分为简单 PLD (SPLD)、复杂 PLD (CPLD) 及 FPGA。
- PLD 器件内部结构的实现方法各不相同。PLD 器件按照颗粒度可以分为小颗粒度、中等颗粒度和大颗粒度三类。
- PLD 器件按照编程工艺可以分为熔丝 (Fuse) 和反熔丝 (Antifuse) 编程器件、可擦除的可编程只读存储器 (UEPROM) 编程器件、电信号可擦除的可编程只读存储器 (EEPROM) 编程器件 (如 CPLD)、SRAM 编程器件 (如 FPGA)。前三类为非易失性器件, 编程后, 配置数据保留在器件上; 第四类为易失性器件, 掉电后配置数据会丢失, 因此, 在每次上电后需要重新进行数据配置。

2. 复杂的可编程逻辑器件 (CPLD)

CPLD (Complex Programmable Logic Device) 复杂可编程逻辑器件, 是从 PAL 和 GAL 器件发展出来的器件, 相对而言规模大, 结构复杂, 属于大规模集成电路范围。是一种用户根据各自需要而自行构造逻辑功能的数字集成电路, 其基本设计方法是借助集成开发软

件平台,用原理图、硬件描述语言等方法,生成相应的目标文件,通过下载电缆将代码传送到目标芯片中,实现设计的数字系统。

CPLD 主要是由可编程逻辑宏单元(MC, Macro Cell)围绕中心的可编程互连矩阵单元组成。其中,MC 结构较复杂,并具有复杂的 I/O 单元互连结构,可由用户根据需要生成特定的电路结构,完成一定的功能。由于 CPLD 内部采用固定长度的金属线进行各逻辑块的互连,所以设计的逻辑电路具有时间可预测性,避免了分段式互连结构时序不完全预测的缺点。

20 世纪 70 年代,最早的可编程逻辑器件诞生了,其输出结构是可编程的逻辑宏单元,由于硬件结构设计可由软件完成,因此其设计过程比纯硬件的数字电路具有更强的灵活性,但只能实现规模较小的电路。为弥补这一缺陷,20 世纪 80 年代中期,复杂可编程逻辑器件 CPLD 应运而生。目前应用已深入网络、仪器仪表、汽车电子、数控机床、航天测控设备等领域。

复杂可编程逻辑器件具有编程灵活、集成度高、设计开发周期短、适用范围宽、开发工具先进、设计制造成本低、对设计者的硬件经验要求低、标准产品无需测试、保密性强、价格大众化等特点,可实现较大规模的电路设计,因此,被广泛应用于产品的原型设计和产品生产之中。几乎所有应用中小规模通用数字集成电路的场合均可应用 CPLD 器件。CPLD 器件已成为电子产品不可缺少的组成部分,其设计和应用成为电子工程师必备的一种技能。

☐ Altera 公司的 MAX II 系列 CPLD 是有史以来功耗最低、成本最低的 CPLD。常用的 Altera MAXII 系列为 EPM240T100C5N,其拥有逻辑单元 240 个、宏单元 192 个、最大用户 I/O 管脚 80 个、用户 Flash 存储量 8192Bits。

3. 现场可编程门阵列(FPGA)

FPGA 是英文 Field Programmable Gate Array 的缩写,即现场可编程门阵列,它是在 PAL、GAL、CPLD 等可编程器件的基础上进一步发展的产物。它是作为专用集成电路(ASIC)领域中的一种半定制电路而出现的,既解决了定制电路的不足,又克服了原有可编程器件门电路数有限的缺点。

相对于 CPLD(Complex Programmable Logic Device,复杂可编程逻辑器件)而言,FPGA 中的寄存器资源比较丰富,更适合同步时序电路较多的数字系统。在这两类可编程逻辑器件中,CPLD 提供的逻辑资源较少,而 FPGA 提供了最高的逻辑密度、最丰富的特性和极高的性能。FPGA 已经在通信、消费电子、医疗、工业和军事等各应用领域中占据了重要地位。

相对于 ASIC(Application Specific Intergrated Gircuit,专用集成电路)而言,FPGA 是半定制的通用器件。如果需要改变电路功能,不需要花费重新设计 ASIC 的时间。使用 FPGA 设计电路有以下几个优点。

(1) 电路执行速度快。FPGA 内部是通过对电路编程生成逻辑电路来实现功能的,这点与处理器编程是不相同的。处理器是串行执行的,但是 FPGA 通过电路实现功能,是并行执行,因此,FPGA 的运行速度大大高于通用处理器或者 DSP。

(2) 上市时间短。由于 FPGA 的在线可编程特性, 设计者不用进行 ASIC 设计的冗长构建过程; 而且由于设计软件性能不断提高, 设计者可以在更高的抽象层级进行设计; 不同的 FPGA 生产厂商还提供了大量的 IP Core, 这些都使 FPGA 设计更快、更方便。

(3) 成本低廉。随着电子技术的发展, 基于电子技术的各种应用也在改变。使用 FPGA 可以在不修改电路板的前提下修改电路实现, 而且 FPGA 相对 ASIC 的重新开发的费用非常低廉, 所以使用 FPGA 进行设计的成本相对较低。

(4) 可靠性高。FPGA 都是经过专门验证的半定制通用器件, 因而具有较高的可靠性。

(5) 易于维护升级。FPGA 芯片具有即时升级 (Field-Upgradable) 特性, 而且可以通过在 FPGA 配置芯片中存储多个配置文件实现多种电路功能, 还可以通过网络进行远程配置, 这些特性使得 FPGA 易于维护和升级。

FPGA 是由存放在片内 RAM 中的程序来设置其工作状态的。因此, 工作时需要对片内的 RAM 进行编程。用户可以根据不同的配置模式, 采用不同的编程方式。加电时, FPGA 芯片将 EPROM 中数据读入片内编程 RAM 中, 配置完成后, FPGA 进入工作状态。掉电后, FPGA 恢复成白片, 内部逻辑关系消失, 故 FPGA 能够反复使用同一片 FPGA, 不同的编程数据可以产生不同的电路功能。因此, FPGA 的使用非常灵活。

1.2 FPGA 的工艺结构

随着 FPGA 的生产工艺不断提高, 各种新技术被广泛应用到 FPGA 芯片的设计生产的各个环境。其中, 生产工艺结构决定了 FPGA 芯片的特性和应用场合。

1. 基于SRAM结构的FPGA

目前最大的两个 FPGA 厂商 Altera 公司和 Xilinx 公司的 FPGA 产品都是基于 SRAM 工艺来实现的。这种工艺的优点是可以较低的成本来实现较高的密度和较高的性能; 缺点是掉电后 SRAM 会失去所有配置, 导致每次上电都需要重新加载。

重新加载需要外部的器件来实现, 不仅增加了整个系统的成本, 而且引入了不稳定因素。加载过程容易受外界干扰而导致加载失败, 也容易受“监听”而破解加载文件的比特流。

虽然基于 SRAM 结构的 FPGA 存在这些缺点, 但是由于其实现成本低, 被广泛应用在各个领域, 尤其是民用产品方面。

2. 基于反熔丝结构的FPGA

目前 FPGA 厂商 Actel 公司的 FPGA 产品都是基于反熔丝结构的工艺来实现的, 这种结构的 FPGA 只能编程一次, 编程后和 ASIC 一样成为了固定逻辑器件。Quick Logic 公司也有类似的 FPGA 器件, 主要面向军品级应用市场。

这样的 FPGA 失去了反复可编程的灵活性, 但是大大提高了系统的稳定性, 这种结构的 FPGA 比较适合应用在环境苛刻的场合, 如高振动、强电磁辐射等航空航天领域。同时, 系统的保密性也得到了提高。这类 FPGA 因为上电后不需要从外部加载配置, 所以上电后可以很快进入工作状态, 即“瞬间上电”技术, 这个特性可以满足一些对上电时间要求苛

刻的系统。由于是固定逻辑，这种器件的功耗和体积也要低于 SRAM 结构的 FPGA。

3. 基于Flash结构的FPGA

Flash 具备了反复擦写和掉电后内容非易失特性，因而基于 Flash 结构的 FPGA 同时具备了 SRAM 结构的灵活性和反融丝结构的可靠性。这种技术是最近几年发展起来的新型 FPGA 实现工艺，目前实现的成本还偏高，没有得到大规模的应用。

从系统安全的角度来看，基于 Flash 结构的 FPGA 具有更高的安全性，硬件出错的几率更小，并能够通过公共网络实现安全性远程升级，经过现场处理即可实现产品的升级换代，该性能减少了现场解决问题所需的昂贵开销。

基于 Flash 结构的 FPGA 在加电时没有像基于 SRAM 结构的 FPGA 那样大的瞬间高峰电流，并且基于 SRAM 结构的 FPGA 通常具有较高的静态功耗和动态功耗。因此，基于 SRAM 结构的 FPGA 功耗问题往往迫使系统设计者不得不增大系统供电电流，并使得整个设计变得更加复杂。

1.3 FPGA 技术的发展方向

FPGA 技术之所以具有巨大的潜在市场，其根本原因在于 FPGA 不仅可以实现电子系统小型化、低功耗、高可靠性等优点，且其开发周期短、投入少，芯片价格不断下降。随着芯片设计工艺水平的不断提高，FPGA 技术呈现出了以下三个主要的发展动向。

1. 基于IP库的设计方案

未来的 FPGA 芯片密度不断提高，传统的基于 HDL 的代码设计方法很难满足超大规模 FPGA 的设计需要。随着专业的 IP 库设计公司不断增多，商业化的 IP 库种类会越来越全面，支持的 FPGA 器件也会越来越广泛。

作为 FPGA 的设计者，主要工作是找到适合项目需要的 IP 库资源，然后将这些 IP 整合起来，完成顶层模块设计。由于商业的 IP 库都是通过验证的，因此，整个项目的仿真和验证工作主要就是验证 IP 库的接口逻辑设计的正确性。

目前，由于国内的知识产权保护的相关法律法规还不尽完善，基于 IP 库的设计方法还没有得到广泛应用。但是随着 FPGA 密度不断提高和 IP 库的价格逐渐趋于合理化，这种设计方案将会成为主流的 FPGA 设计技术。

2. 基于FPGA的嵌入式系统（SOPC）技术正在成熟

片上系统 SoC (System on Chip) 技术是指将一个完整产品的功能集成在一个芯片上或芯片组上。SoC 从系统的整体角度出发，以 IP (Intellectual property) 核为基础，以硬件描述语言作为系统功能和结构的描述手段，借助于以计算机为平台的 EDA 工具进行开发。由于 SoC 设计能够综合、全盘考虑整个系统的情况，因而可以实现更高的系统性能。SoC 的出现是电子系统设计领域内的一场革命，其影响将是深远和广泛的。

片上可编程系统 SOPC (System on a Programmable Chip) 是一种灵活、高效的 SoC 解决方案。它将处理器、存储器、I/O 口和 LVDS 等系统需要的功能模块集成到一片 FPGA

中，构成一个可编程的片上系统。

由于它是可编程系统，具有灵活的设计方式，可裁减、可扩充、可升级，并具备软硬件可编程的功能。

SOPC 保持了 SoC 以系统为中心、基于 IP 模块的多层次、高度复用的特点，而且具有设计周期短、风险投资小和设计成本低的优势，其通过设计软件的综合、分析、裁减，可灵活地重构所需要的嵌入式系统。

这种技术的核心是在 FPGA 芯片内部构建处理器。Xilinx 公司主要提供基于 Power PC 的硬核解决方案，而 Altera 提供的是基于 NIOSII 的软核解决方案。Altera 公司为 NIOSII 软核处理器提供了完整的软硬件解决方案，可以帮助客户短时间完成 SOPC 系统的构建和调试工作。

3. FPGA芯片向高性能、高密度、低压和低功耗的方向发展

随着芯片生产工艺不断改善，FPGA 芯片的性能和密度都在不断提高。早期的 FPGA 主要是完成接口逻辑设计，如 AD/DA 和 DSP 的粘合逻辑。现在的 FPGA 正在成为电路的核心部件，完成关键功能。

在高性能计算和高吞吐量 I/O 应用方面，FPGA 已经取代了专用的 DSP 芯片，成为最佳的实现方案。因此，高性能和高密度也成为衡量 FPGA 芯片厂家设计能力的重要指标。

随着 FPGA 性能和密度的提高，功耗也逐渐成为了 FPGA 应用的瓶颈。虽然 FPGA 比 DSP 等处理器的功耗低，但明显高于专用芯片（ASIC）的功耗。FPGA 的厂家也在采用各种新工艺和技术来降低 FPGA 的功耗，并且已经取得了明显的效果。

1.4 典型的 FPGA 芯片

目前市场上 FPGA 芯片主要来自 Xilinx 公司和 Altera 公司，这两家公司占据了 FPGA 80%以上的市场份额，其他的 FPGA 厂家产品主要是针对某些特定的应用，比如，Actel 公司主要生产反熔丝结构的 FPGA，以满足应用条件极为苛刻的航空、航天领域产品。下面介绍 Altera 和 Xilinx 两家公司的代表产品。

1.4.1 Altera 公司的典型产品

Altera 公司的 FPGA 器件大致分三个系列：一是低端的 Cyclone 系列；二是高端的 Stratix 系列；三是介于二者之间可以方便 ASIC 化的 Arriva 系列。

1. 面向高性能的 Stratix 系列 FPGA

Stratix 系列 FPGA 能够帮助用户以更低的风险和更高的效能尽快推出最先进的高性能产品。结合了高密度、高性能及丰富的特性，Stratix 系列 FPGA 能够集成更多的功能，提高系统带宽。Stratix 系列产品代的特性是革命性的，而且还在不断发展。Stratix 系列 FPGA 的推出时间和工艺技术如表 1-1 所示。

表 1-1 Stratix系列表

器件系列	Stratix	Stratix GX	Stratix II	Stratix II GX	Stratix III	Stratix IV	Stratix V	Stratix 10
推出时间	2002	2003	2004	2005	2006	2008	2010	2013
工艺技术	130 nm	130 nm	90 nm	90 nm	65 nm	40 nm	28 nm	14 nm

Stratix FPGA 和 Stratix GX 型号是 Altera 公司 Stratix FPGA 系列中最早的型号产品。这一高性能 FPGA 系列引入了 DSP 硬核知识产权 (IP) 模块及 Altera 应用广泛的 TriMatrix 片内存储器 and 灵活的 I/O 结构。

Stratix II FPGA 和 Stratix II GX 型号引入了自适应逻辑模块 (ALM) 体系结构, 采用高性能 8 输入分段式查找表 (LUT) 替代了 4 输入 LUT。Altera 最新的高端 FPGA 使用了这一创新的 ALM 逻辑结构, 可批量提供 Stratix II 和 Stratix II GX FPGA, 还是强烈建议新设计使用它们。

Stratix III FPGA 是业界功耗最低的高性能 65nm FPGA。可以借助逻辑型 (L)、存储器和 DSP 增强型 (E) 来综合考虑用户的设计资源要求, 而不会采用资源比实际需求大得多的器件进行设计, 从而节省了电路板, 缩短了编译时间, 降低了成本。Stratix III FPGA 主要面向很多应用的高端内核系统处理设计。

Stratix IV FPGA 在任何 40nm FPGA 中都是密度最大、性能最好、功耗最低的。Stratix IV FPGA 系列提供增强型 (E) 和带有收发器的增强型器件 (GX 和 GT), 满足了无线和固网通信、军事、广播等众多市场和应用的需求, 这一高性能 40nm FPGA 系列包括同类最佳的 11.3 Gbps 收发器。

在所有 28nm FPGA 中, Stratix V FPGA 实现了最大带宽和最高系统集成度, 非常灵活。器件系列包括兼容背板、芯片至芯片和芯片至模块功能的 14.1 Gbps (GS 和 GX) 型号, 以及支持芯片至芯片和芯片至模块的 28G (GT) 收发器型号, 具有一百多万 LE, 以及 4 096 个精度可调 DSP 模块。

采用了 Intel 14nm 三栅极技术的 Altera Stratix 10 FPGA 是任何 FPGA 中性能最好、带宽和系统集成度最高的, 而且功耗非常低。Stratix 10 器件具有 56Gbps 收发器、28Gbps 背板、浮点数字信号处理 (DSP) 性能, 支持增强 IEEE 754 单精度浮点, 单片管芯中有四百多万逻辑单元 (LE), 支持多管芯 3D 解决方案, 包括 SRAM、DRAM 和 ASIC。Stratix 10 SoC 是 Intel 14nm 三栅极晶体管技术的第一款高端 SoC 系列, 具有针对每瓦最佳性能进行了优化的下一代硬核处理器系统。

2. 面向低成本的Cyclone系列FPGA

Cyclone 系列 FPGA 是为了满足用户对低功耗、低成本设计的需求, 帮助用户更迅速地将产品推向市场。每一代 Cyclone 系列 FPGA 都致力于解决提高集成度和性能的技术挑战, 降低功耗, 产品及上市时间的问题, 同时满足用户的低成本要求。

Cyclone 系列 FPGA 的推出时间和工艺技术如表 1-2 所示。