



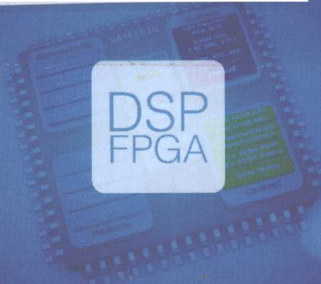
工业和信息化部“十二五”规划教材

卓越 工程师培养计划
电子设计实践系列

DSP/FPGA

嵌入式实时处理技术及应用

■ 王 俊 张玉玺 杨 彬 编著



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

工业和信息化部“十二五”规划教材

DSP/FPGA 嵌入式 实时处理技术及应用

王 俊 张玉玺 杨 彬 编著

電子工業出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书以 DSP 处理器提高处理速度的方法为主线,介绍了流水线、并行结构、哈佛结构、数据传输、多核众核等处理器常用结构,总结了 DSP 处理器的典型结构和发展体系,同时给出了典型 DSP 系统硬件结构、开发编程方法和系统实例,详细介绍了多核 DSP 处理器的设计、开发和在实时处理中的应用;并介绍了 DSP 多片互连与 FPGA 的应用,包括 FPGA 对 ADC 采样的控制、基于 FPGA 的正交采样和数字下变频、脉冲压缩和 FPGA 与 DSP 之间的接口设计等。

本书可作为电子类本科高年级学生和研究生专业选修课教材。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

DSP/FPGA 嵌入式实时处理技术及应用 / 王俊, 张玉玺, 杨彬编著. —北京: 电子工业出版社, 2015.9

工业和信息化部“十二五”规划教材

ISBN 978-7-121-26960-8

I. ①D… II. ①王… ②张… ③杨… III. ①数字信号处理—高等学校—教材 ②数字信号—微处理器—高等学校—教材 IV. ①TN911.72 ②TP332

中国版本图书馆 CIP 数据核字 (2015) 第 193222 号

策划编辑: 竺南直

责任编辑: 竺南直 特约编辑: 郭 莉

印 刷: 三河市鑫金马印装有限公司

装 订: 三河市鑫金马印装有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1092 1/16 印张: 20.5 字数: 524 千字

版 次: 2015 年 9 月第 1 版

印 次: 2015 年 9 月第 1 次印刷

定 价: 48.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

前 言

电子信息技术的发展日新月异,集成电路的技术和工艺已经达到了前所未有的发展水平,越来越多的器件采用 45nm、28nm 的工艺,这使得集成电路的规模和复杂程度极具扩大。千万门级的芯片屡见不鲜,超大规模片上可编程逻辑阵列和多核处理器已经成为市场的主流。这对于电子工程师和电子信息专业学生都带来了新的挑战和机遇。

本书针对新型的超大规模 FPGA 和多核 DSP,在对数字信号实时处理的原理、方法和实现过程进行了介绍的同时,增加了新的软硬件设计方法和开发流程,向读者介绍嵌入式实时处理这一领域的最新发展成果和技术应用,为初学者和相关工作者提供设计范例和应用参考。

本书共分 10 章。第 1 章主要介绍 DSP 发展历史及应用领域,包含了 DSP 和 FPGA 等新的体系结构和技术知识。第 2 章介绍了模/数转换,定点数和浮点数的基本运算,实时信号处理的常用方法。第 3 章介绍 DSP 的处理结构和数据传输,包括硬件乘法器和乘加单元、零开销循环、环形 buffer、码位倒序、哈佛结构以及多核并行处理结构,并详细阐述了流水线技术和超标量与超长指令字处理器。第 4 章以多核 DSP TMS320C6678 为例,讲述了新型 DSP 芯片的构成和开发流程,包括典型的内核 CPU 基本结构, DSP 的片内数据传输和处理方法以及 DSP 系统中常用的编程和开发方法。第 5 章主要介绍多芯片互连与高速串行接口应用,首先讲述了在大规模多芯片并行处理系统中常用的互连结构,然后对新兴的高速串行接口技术进行了详细介绍,包括 RapidIO 和 PCIe 这两大嵌入式常用互连接口的设计和实现。第 6 章以一个高速实时信号处理系统的开发过程为路线,详细介绍了实时处理系统的系统、电源、原理图和 PCB 的设计及调试。第 7 章介绍了 FPGA 在实时处理中的应用,包括 FPGA 对 ADC 采样的控制、基于 FPGA 的正交采样和数字下变频、脉冲压缩模块和 FPGA 与 DSP 之间的接口设计。第 8 章讲述了 DSP 在雷达信号处理中的应用,首先根据所设计的高速信号处理系统硬件结构,阐述了系统中多核 DSP 资源分配以及不同芯片间的数据传输,介绍了 TMS320C6678 信号处理流程程序设计和 DSP 汇编语言并行优化,最后给出了部分结果。第 9 章给出了多核 DSP 系统及并行实时处理开发,介绍了多核 DSP 在设计开发时所采用的技术手段和方法。第 10 章讲解多核众核 DSP 处理系统,分别介绍了多核 GPU 处理器 NVIDIA Fermi GTX470 和众核处理器 Tile64 的硬件结构、数据传输方法、任务调度、资源优化、系统编程调试方法。

本书以 DSP 处理器提高处理速度的方法为主线,介绍了流水线、并行结构、哈佛结构、数据传输等 DSP 处理器的常用结构,总结了 DSP 处理器的典型结构和发展体系。针对新型多核 DSP 体系结构,进行了详细的阐述和典型的应用。同时给出了实时处理系统硬件结构、开发编程方法和系统实例。希望同行专家和广大的读者能给予建议意见,增加交流,提高专业水平。本书可作为电子信息类本科高年级学生和研究生专业选修课教材。

北京航空航天大学电子信息工程学院的博士杨彬、麦超云、袁长顺、毕严先,硕士王兴、赵志鹏、樊文贵、王晓亮、陈其周、吕栋、马瑞、尹晗、王俊凯等,结合学位论文和项目调试经验,参加了本书的撰写和编辑工作。

文内如有疏漏不当之处,请批评指正。

王 俊

2015 年 5 月 30 日

目 录

第 1 章 绪论	1
1.1 数字信号处理概述	1
1.2 数字信号处理系统实现方法	6
1.2.1 ASIC 集成电路	6
1.2.2 DSP 数字信号处理器	6
1.2.3 FPGA	7
1.2.4 其他数字信号处理器	7
1.2.5 常用数字信号处理系统优缺点比较	8
1.3 数字信号处理芯片发展历程	8
1.3.1 ASIC 芯片发展	8
1.3.2 DSP 芯片发展	8
1.3.3 FPGA 的发展	11
1.4 数字信号处理的应用	11
第 2 章 DSP 实时处理与数制表示	12
2.1 数字信号处理系统概述	12
2.2 数字模拟转换	16
2.2.1 定点数	16
2.2.2 浮点数	25
2.2.3 ADC 采样中的数值量化	30
2.2.4 DAC 重构过程	31
2.3 实时信号处理	32
2.3.1 数据流处理方法	32
2.3.2 数据流处理	33
2.3.3 数据块处理	33
2.4 DSP 的处理速度	35
2.4.1 DSP 执行程序时间估计方法	35
2.4.2 DSP 性能指标	37
第 3 章 DSP 处理结构与数据传输	39
3.1 硬件乘法器和乘加单元	39
3.2 零开销循环	40
3.3 环形 buffer	45
3.4 码位倒序	48
3.5 哈佛结构	50
3.6 流水线技术	53

3.7	超标量与超长指令字处理器	66
3.7.1	超标量处理器	67
3.7.2	超长指令字 (VLIW) 处理器	68
3.7.3	超标量与超长指令字 (VLIW) 的区别	70
3.8	多核处理器简介	70
3.9	CPU 和 DSP 比较	71
3.10	DSP 的传输速度	73
3.10.1	DMA 控制技术	73
3.10.2	DMA 控制器与传输操作	74
3.11	总结	77
第 4 章	DSP 芯片构成与开发流程	79
4.1	DSP 芯片的基本结构	79
4.1.1	典型 TMS320C6678 的基本结构	79
4.1.2	TMS320C6678 常用引脚分类	83
4.1.3	TMS320C6678 算法处理性能	84
4.2	DSP 中数据传输和处理方法	85
4.2.1	TMS320C6000 高效数据访问与传输方法	85
4.2.2	TMS320C6000 中数据处理方法的优化	106
4.3	DSP 系统常用的编程和控制方法	112
4.3.1	TMS320C6678 中 CMD 文件的编写	113
4.3.2	TMS320C6678 中系统初始化	120
4.4	DSP 的中断配置与使用	126
4.4.1	TI C6000 DSP 的基本中断机制	126
4.4.2	TMS320C6678 的中断控制结构与配置方法	131
4.5	DSP 系统开发环境与调试工具	137
4.5.1	CCSv5 开发平台	137
4.5.2	DSP/BIOS 的使用	143
4.5.3	系统分析和测试工具	153
第 5 章	多芯片互连与高速串行 I/O 应用	156
5.1	并行处理系统互连结构	156
5.2	DSP 并行处理系统中常用的互连结构	157
5.2.1	利用外部存储器接口组成并行结构	157
5.2.2	ADI 公司多处理器并行结构	158
5.2.3	TI 公司多处理器并行结构	159
5.3	DSP 互连技术总结	161
5.4	高速串行 I/O 发展过程	162
5.5	RapidIO 互连技术与应用	167
5.5.1	RapidIO 技术简介	167
5.5.2	FPGA 中 RapidIO 设计	170
5.5.3	DSP 中 RapidIO 应用	174

5.6	PCIe 互连技术与应用	176
5.6.1	PCIe 技术简介	177
5.6.2	FPGA 中 PCIe 设计	181
5.6.3	DSP 中 PCIe 设计	186
5.7	SRIO 和 PCIe 互连技术比较	188
第 6 章	实时信号处理系统	190
6.1	实时信号处理机的基本结构	190
6.2	高性能实时信号处理机系统设计	191
6.2.1	FPGA 功能设计	192
6.2.2	DSP 功能设计	193
6.2.3	系统通信接口设计	195
6.3	电源及时钟电路设计	197
6.3.1	电源设计	197
6.3.2	系统时钟设计	199
6.4	硬件电路设计	206
6.4.1	整体布局布线	206
6.4.2	PCB 布局	206
6.5	系统功能调试	207
6.5.1	系统电源调试	207
6.5.2	系统时钟调试	213
6.5.3	系统 FPGA 功能调试	217
6.5.4	系统 DSP 功能调试	220
6.6	系统性能	229
第 7 章	FPGA 在实时处理中的应用	230
7.1	系统概述	230
7.2	FPGA 对 ADC 采样控制	232
7.3	基于 FPGA 的正交采样和数字下变频	234
7.4	脉冲压缩模块	239
7.5	FPGA 之间数据传输互连接口设计	243
7.6	FPGA 与 DSP 之间互连接口设计	245
7.6.1	FPGA 与 DSP 之间 SRIO 接口设计	245
7.6.2	FPGA 与 DSP 之间 PCIe 接口设计	247
7.6.3	FPGA 与 DSP 之间 EMIF 接口设计	248
第 8 章	DSP 在雷达信号处理中的应用	252
8.1	TMS320C6678 信号处理系统硬件结构	252
8.2	TMS320C6678 信号处理流程程序设计	253
8.2.1	中断向量表及 CMD 文件编写	254
8.2.2	系统初始化	260
8.2.3	多核启动	261

8.2.4	从 FPGA 中获取指令参数和脉冲压缩数据	261
8.2.5	数据处理	262
8.3	系统中不同处理器间的数据传输	275
8.3.1	DSP 与 FPGA 之间的数据通信	275
8.3.2	DSP 间高速串行口数据通信	282
第 9 章	多核 DSP 在实时处理中的应用	285
9.1	Keystone 多核架构	285
9.1.1	IPC 核间通信	285
9.1.2	多核导航器	289
9.2	多核程序设计	291
9.2.1	多核一致性	291
9.2.2	MCSDK 多核开发	297
9.3	多核信号处理	297
9.3.1	多核大数 FFT 算法	298
9.3.2	多核大数 FFT 任务分配	298
9.3.3	多核大数 FFT 性能比较	301
第 10 章	多核/众核 DSP 系统结构与开发应用	302
10.1	概述	302
10.2	NVIDIA GPU Fermi GTX470 的 LFM-PD 处理系统	302
10.2.1	Fermi GPU 的硬件结构	304
10.2.2	Fermi GPU 的软件编程	307
10.3	PD-LFM 算法的 GPU 实现	308
10.3.1	CPU-GPU 的数据传输与内存分配	309
10.3.2	GPU 中的 FFT 与 IFFT	309
10.3.3	GPU 中的匹配滤波、加窗与求模	311
10.3.4	GPU 中的矩阵转置	312
10.3.5	GPU 中的 CFAR 操作	313
10.4	众核处理器 Tile64	313
10.4.1	Tile64 众核处理器架构	314
10.4.2	基于 Tile64 的 LFM-PD 处理解决方案	315
参考文献		317

第 1 章 绪 论

1.1 数字信号处理概述

信息是指各个事物运动的状态及状态变化的方式。信息是抽象的意识或知识，是摸不到、看不见的。

消息是指包含有信息的语言、文字和图像等。在通信中，消息是指担负着传送信息任务的单个符号或符号系列。信号是消息的物理体现，是信息的载荷子或载体，是物理性的。

在通信系统中传送的本质内容是信息，发送端需将信息表示成具体的消息，再将消息加载至信号上，才能在实际的通信系统中传输。信号在接收端（信息论里称为信宿）经过处理变成文字、语言或图像等形式的消息，人们再从中得到有用的信息。在接收端将含有噪声的信号经过各种处理和变换，从而取得有用的信息。

信号处理是指对信号进行某种变换，以便更为方便、准确地提取其携带的信息。最为经典的信号处理方法是使用滤波器，所有的信号处理都可以等效为对信号的滤波处理。根据滤波器的实现方法，可分为模拟滤波器和数字滤波器两种。

例如，在一个 50kHz 正弦波信号中混进了一个 400kHz 的信号，其公式如下：

$$f(x) = \sin(2\pi f_0 t) + 0.4 \sin(2\pi f_1 t)$$

其中 $f_0 = 50\text{kHz}$ ， $f_1 = 400\text{kHz}$ 。

图 1.1.1 所示为一个 5 阶的椭圆滤波器，可利用如图所示的低通滤波器电路滤去噪声信号，获得 50kHz 的原始信号。

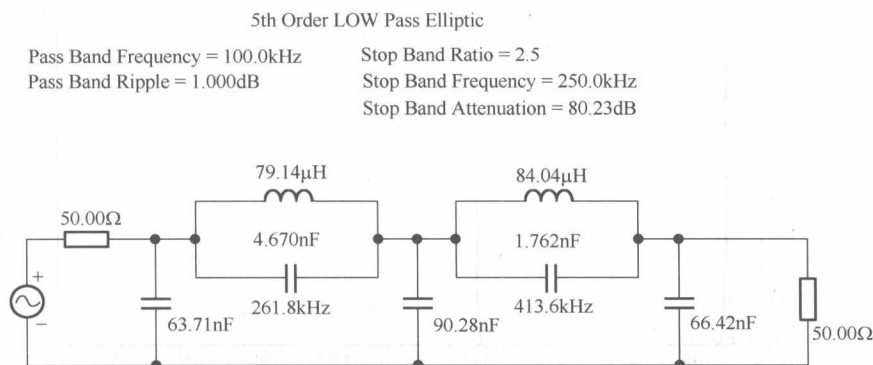


图 1.1.1 5 阶低通椭圆滤波器

图 1.1.1 中这几个电阻、电感、电容是如何实现这一滤波器呢？根据信号处理理论，所有的线性时不变系统均可用系统脉冲响应 $h(t)$ 表征。而系统的输出 $y(t)$ 则可表示成输入信号 $s(t)$ 与 $h(t)$ 的卷积：

$$y(t) = s(t) * h(t)$$

$$\text{即 } y(t) = \int s(\tau)h(t-\tau)d\tau$$

为了更直观地分析这一系统，我们还有傅里叶（Fourier）变换这一积分变换工具。通过傅里叶变换可以将信号从时域变换到频域，可以更加清楚地分析出信号中所掺杂的噪声频段，有利于滤波器设计。

如果对上式进行傅里叶变换，则得到如下公式：

$$Y(j\Omega) = S(j\Omega)H(j\Omega)$$

图 1.1.2 所示为原始的输入信号，可以看出其是混叠信号，但是无法准确地分析出噪声及其频段。

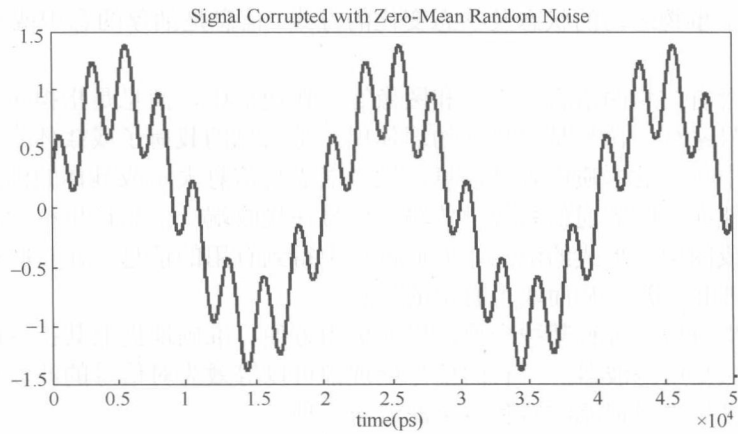


图 1.1.2 原始输入信号

所以，需要通过傅里叶变换将原始的信号从时域变换到频域，从而通过观察频谱看出噪声的谱线。如图 1.1.3 所示是信号的频域谱线。

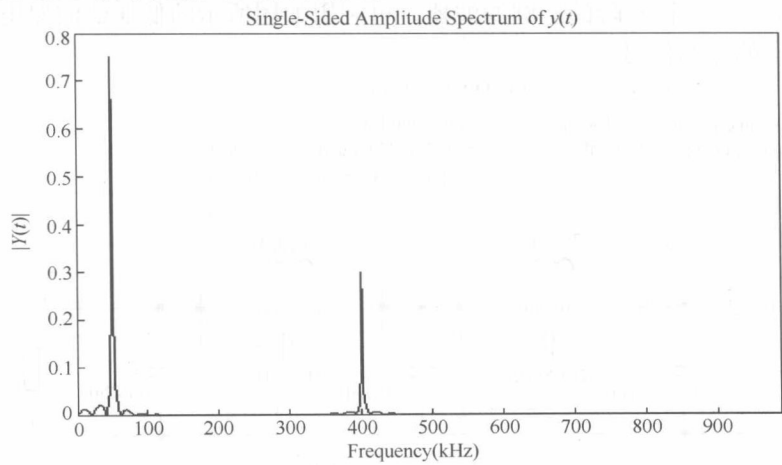
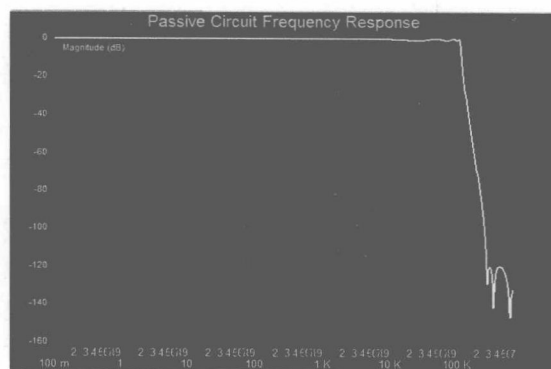


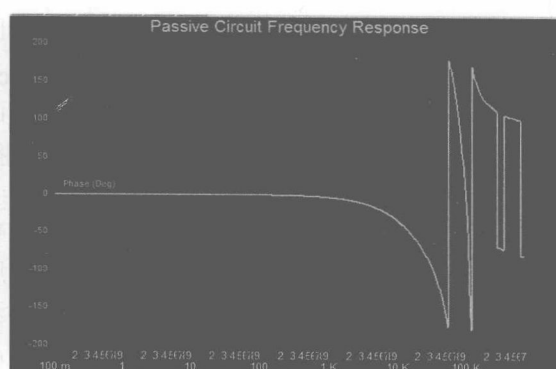
图 1.1.3 信号的频域谱线

通过上述的频域谱线可以明显地看到 50kHz 的信号后存在一个高频 400kHz 的信号，那么就需要之前设计的 5 阶椭圆滤波器来滤除高频噪声，其椭圆滤波器的幅频响应和相频响应如图 1.1.4 所示。

图 1.1.4 中幅频响应可以看出信号在 50kHz 中幅度基本不变，而在 400kHz 则衰减 80dB 以下，基本噪声已经被去除。



(a) 幅频响应



(b) 相频响应

图 1.1.4 椭圆滤波器的幅频响应和相频响应

信号通过滤波器之后，再看频谱，通过傅里叶变换可得到高频噪声滤除后的谱线如图 1.1.5 所示。

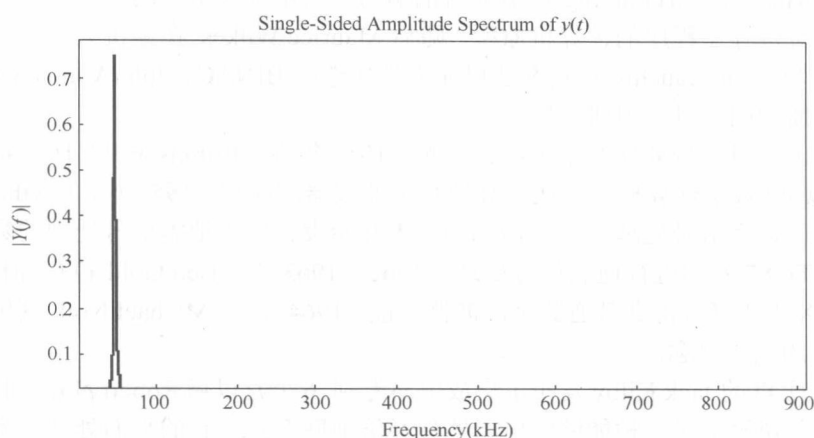


图 1.1.5 滤除高频噪声后的谱线

将输出信号通过逆傅里叶变换就可以将频域信号转换成时域信号，得到去除噪声后的原始信号，如图 1.1.6 所示。

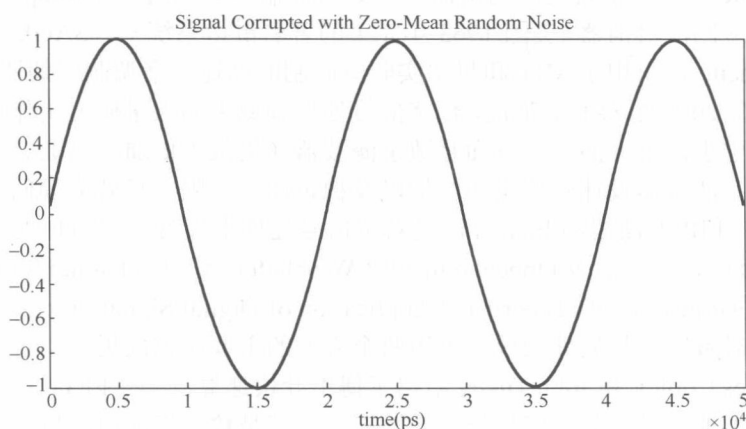


图 1.1.6 去除噪声后的原始信号

这就是为什么滤波器可以滤去噪声信号的原因, 因为 $H(j\Omega)$ 不允许高频信号通过。可借助 Chebyshev 不等式、Gaussian 不等式、Laplace 变换、傅里叶变换等数学工具设计各种滤波器及其他信号处理系统, 然后用电阻、电容、电感等电子元器件实现信号处理系统。

信号处理在通信、信息处理、消费电子、控制系统、雷达、声呐、医用电子、地震预报、科学仪器等各个方面发挥着重要作用。

20 世纪 60 年代之前, 信号处理的手段几乎无一例外地都采用模拟技术, 在连续时间域内进行处理。模拟信号处理是指对模拟信号采用模拟处理的方法, 其数学算法通常使用模拟电路实现, 其中的数值都以连续的物理量来表示。例如, 在打电话时话筒先将声音转换为电信号, 然后经过电子系统的放大、滤波等电路, 驱动扬声器使对方听见, 这个过程的声音和电信号就是模拟信号。工程上广泛应用的集成运算放大器、集成电压比较器、开关电源电路等均属于模拟信号处理范畴。

1948 年 Claude Shannon 发表了著名的 “A mathematical theory of communication”, 文中利用 bit 量化信源, 阐述了 “香农定理”, 从而预示了数字信号处理时代的到来。

紧接着, Richard W. Hamming 发明了纠错编码, 贝尔实验室发明了晶体管, 曼彻斯特大学制造出第一台可存储程序的计算机原型, 随后 Maurice Wilkes 在剑桥大学建造的 EDSAC、Presper Eckert 和 John Mauchly 在宾夕法尼亚大学建造的 BINAC、John Von Newmann 的计算机出现在普林斯顿的先进学习研究所。

计算机的出现对信号处理产生了巨大影响。1952 年春, Robinson 和 Howard Briscoe 在 MIT 的 Whirlwind 数字计算机上完成了高速数字滤波器的编程。1954 年, Raytheon 提供给工业界第一台商用数字信号处理设备。1956 年 TI 开始设计用于地震信号处理的数字计算机。1961 年 TI 的 TI187 专门进行地震信号处理。1962~1963 年, Ben Gold 和 Charles Rader, 使用实验室的 TX-2 计算机仿真带通数字滤波器性能。1964 年 A. Michael Noll 利用计算机仿真了 John Tukey 的倒谱概念。

1959 年 2 月 TI 的 Jack Kilby 发布了集成电路专利, 6 个月以后 Robert Noyce 和 Jean Hoerni 在仙童半导体公司论证了一种能够将电子器件经济地联系到一起的平面处理技术, 为后来晶体管集成电路技术的发明铺平了道路。

1960 年 V.C. Anderson 利用数字移位寄存器对信号进行延迟实现水下波束形成。1962 年 Bell 实验室开发的世界上第一个数字通信系统——T1 载波系统投入运行。Bell 实验室的年轻工程师 Robert Lucky 发明了自适应均衡器, 将数据传输率提高到了 9600bps。同时 Bell 实验室还发明了自适应回波对消器。美国 1963 年完工的著名雷达系统——SAGE (Semi-Automatic Ground Environment), 采用了 MIT 和贝尔实验室研制的高速数字调制解调器传输雷达信号。

如前所述, 在 20 世纪六七十年代, 数字信号处理领域中的大量研究工作以及发表的大量论文和著作都集中于两个方面。一方面是数字滤波器 (仍限于低通、高通、带通、带阻等类型), 即 FIR 数字滤波器设计硬件实现结构以及稳定性、有限字长效应等问题; 另一方面是 FFT 的各种算法。FIR 滤波器和 FFT 算法是数字信号处理中最常用的两种处理方式。1975 年出版的两本代表性著作, 即 A.V. Oppenheim 和 R.W. Schaffer 合著的《Digital Signal Processing》, L.R. Rabiner 和 B. Gold 合著的《Theory and Application of Digital Signal Processing》, 比较全面、系统地概括了当时数字信号处理领域中上述两个方面的主要研究成果。

1965 年 James Cooley 和 John Tukey 给出了傅里叶快速算法——FFT, 极大地提高了傅里叶变换速度, 极大地推进了数字信号处理的发展。尤其是数字集成电路按照摩尔定律迅猛发展, 各种 DSP 芯片的出现, 将人们带入了一个全新的数字时代。数字信号处理领域中不断取

得新的进展,其主要特征是突破了以上两个方面(FIR 滤波器、FFT 算法)的局限,开辟了更为广阔的前景。同时在实现和应用方面,迅速取得了许多富有重大意义的成果。这同样是与信号处理所依赖的数学基础和数字器件的发展分不开的。近年来,矩阵理论,随机过程理论,系统理论,控制理论等领域不断取得新的进展,并对信号处理领域产生了极大的影响,提供了许多可以借鉴的成果。另一方面,计算机和数字器件的飞速发展使得人们有可能将利用较为复杂的数学模型、数学处理方法得出的结果加以实现。所有这些促使信号处理领域中产生了新的发展和变革。例如,今天谈到“滤波”这一术语,已经远非仅限于低通、带通、高通、带阻这一类简单地按频段划分的滤波方法,而具有更深刻的含义,可以是指匹配滤波、自适应滤波、维纳滤波、卡尔曼滤波这样一些信息过滤方式。信号处理领域中的这些新的发展和变革也体现在基本思想方法上的一些突破。例如,人们已经不再把信号简单地看成是由加权系数不同的成谐波关系的正弦振荡的组合(即 FFT 等经典方法所采用的数学模型),而是通过对实际物理现象的深入研究,提出了新的数学模型,以求更深刻、更准确地刻画信号。信号处理方法也不再是简单地按不同频段进行分离或选择,而是寻求在某种准则下实现噪声或杂波的最佳滤除和信息的最优提取的数学处理方式。同时,从事信号处理的研究人员,更为关心如何应用新的信号处理理论,如何设计硬件实现系统以求有效地将信号处理的新理论、新方法实现出来,去解决实际问题。

数字信号处理是紧紧围绕着理论、实现及应用三个方面迅速发展起来的,它以众多的学科为理论基础,涉及范围极其广泛。微积分、概率统计、随机过程、数值分析等都是数字信号处理的基本工具,与网络理论、信号与系统、控制论、通信理论、故障诊断等也密切相关,其成果又渗透到众多的学科,成为理论与实践并重、在高新技术领域中占有重要地位的新兴学科。

数字信号处理的理论和算法是密不可分的。把一个好的信号处理理论用于工程实际,需要辅以相应的算法以达到高速、高效及简单易行的目的。例如,FFT 算法的提出使 DFT 理论得以推广,Levinson 算法的提出使 Toeplitz 矩阵的求解变得很容易,从而使参数模型谱估计技术得到广泛应用等。伴随着通信技术、电子技术及计算机的飞速发展,数字信号处理的理论也在不断地丰富和完善,各种新算法、新理论正在不断地被提出,可以预计,在今后若干年中,数字信号处理将获得更快的发展。

数字信号处理与模拟信号处理相比,具有以下优点:

(1) 数字信号处理的动态范围大,有比模拟信号大 30dB (几十倍)的动态范围,处理过程仅受量化误差和有限字长的影响,具有更高的信噪比和精度。

(2) 接口方便,DSP 应用系统与其他以现代数字技术为基础的系统或设备都是相互兼容的,它与这样的系统接口以实现某些功能要比模拟系统容易得多。

(3) 稳定性好,模拟系统的性能受元器件参数性能变化的影响比较大,而数字系统基本不受影响,因此数字信号处理系统便于测试、调试和大规模生产。

(4) 具有高度灵活性,能够快速处理、缓存和重组数据,可以时分多用、并行处理,还可以灵活地改变系统参量和工作方式,实现可编程处理。

(5) 集成方便,DSP 应用系统中的数字部件有高度的规范性,便于大规模集成。

图 1.1.7 所示是数字信号处理系统的简化框图。此系统先将模拟信号变换为数字信号,经数字信号处理后,再变换成模拟信号输出。其中抗混叠滤波器的作用,是将输入信号 $x(t)$ 中高于折叠频率(其值等于采样频率的一半)的分量滤除,以防止信号频谱的混叠。随后,信号经采样和 A/D 变换后,变成数字信号 $x(n)$ 。数字信号处理器对 $x(n)$ 进行处理,得到输出数

字信号 $y(n)$ ，经 D/A 变换器变成模拟信号。此信号经低通滤波器，滤除不需要的高频分量，最后输出平滑的模拟信号 $y(t)$ 。

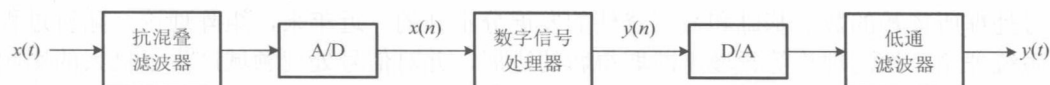


图 1.1.7 数字信号处理系统简化框图

1.2 数字信号处理系统实现方法

在图 1.1.7 所示的结构中，数字信号处理器件是整个系统的核心部分，除了 A/D 的采样频率外，它决定整个系统的信号处理性能。

20 世纪 50~70 年代，人们研究的相关算法只能在初级计算机上通过编程实现。到了 70 年代末 80 年代初，DSP 芯片的数字信号处理的实现方式发生了革命性的变化。但是由于芯片价格昂贵，并没有进入消费领域，而是在雷达、通信等高端市场得到应用。20 世纪 90 年代，随着微电子技术的飞速发展，DSP 技术得到了飞速发展，各种高性价比的芯片、高性能芯片相继出现。DSP 技术蓬勃发展，无论是手机、MP3、电视、空调等消费领域，还是雷达、通信等高端领域，均得到广泛应用。常用的数字处理器件主要包括 ASIC、DSP 和 FPGA 等。下面分别对这几种数字处理器件实现方法进行介绍。

1.2.1 ASIC 集成电路

在集成电路界，ASIC 被认为是一种为专门目的而设计的集成电路，是指应特定用户要求和特定电子系统的需要而设计、制造的集成电路。ASIC 的特点是面向特定用户的需求，利用 ASIC 作为信号处理器件的系统具有体积小、功耗低、可靠性高、性能高、保密性强、成本低等优点。

然而，正是由于 ASIC 具有专用性的特点，导致其编程性差，同一种芯片完成的功能有限，因而其灵活性受到约束。当一套基于 ASIC 的数字信号处理系统完成以后，很难适应变更环境和性能升级的需要。

1.2.2 DSP 数字信号处理器

DSP 是专门为了数字信号处理应用而设计的高速芯片，解决了原来处理器结构复杂、单片微机速度达不到实时系统要求的问题。DSP 不同于早期微处理器的冯·诺依曼结构，其内部采用了程序空间和数据空间分开的哈佛（Harvard）结构，如图 1.2.1 所示。这种结构允许 DSP 同时取指令（来自程序存储器）和取操作数（来自数据存储器），而且还允许在程序空间和数据空间之间相互传送数据。DSP 工作于流水线模式，而且程序执行中的各种阶段是重叠执行的，即在执行本条指令的同时，还依次完成了后面三条指令的取操作数、译码和取指的任务，将指令周期降到最小值。在某种意义上讲，DSP 通过使用更多的资源换取了高速数据处理的实时性要求。

基于 DSP 的信号处理系统，由于 DSP 具有可编程性，而且编程多为 C 语言环境，开发相对容易。这种系统的信号处理速度快，处理能力强，具有很好的实时性能。随着 DSP 信号处理能力的不断提高，DSP 已成为数字信号处理系统中最为重要的信号处理器件之一。目前，常用的 DSP 主要来自 TI（美国德州仪器）公司和 ADI（美国模拟器件）公司的产品。

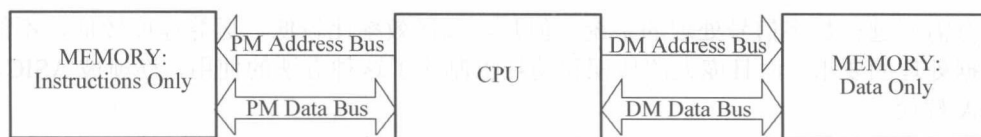


图 1.2.1 DSP 的哈佛结构

1.2.3 FPGA

FPGA 即现场可编程门阵列，是在 PAL，GAL，CPLD 等可编程器件的基础上进一步发展的产物。FPGA 采用了逻辑单元阵列 LCA (Logic Cell Array) 这样一个概念，内部包括可配置逻辑块 CLB (Configurable Logic Block)、输出输入模块 IOB (Input Output Block) 和内部连线 (interconnect) 三部分，如图 1.2.2 所示。用户可以对 FPGA 内部的 CLB 和 IOB 进行配置，以实现用户的逻辑。它还具有静态可重复编程和动态在系统可重构的特性，使得硬件的功能可以像软件一样通过编程来修改。目前，对于一般的 ASIC 芯片开发流程，通常先要利用 FPGA 进行编程验证，而后流片制造。

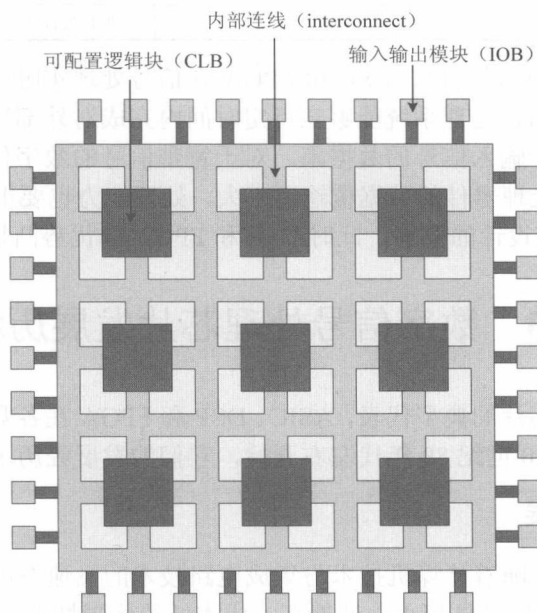


图 1.2.2 通用 FPGA 内部结构

FPGA 是具有极高并行度的信号处理引擎，能够满足算法复杂度不断增加的应用要求，具有很好的实时性和信号处理并行性。相对于 DSP 来说，FPGA 的开发相对较难，目前开发 FPGA 的语言主要为 VHDL 和 Verilog HDL 语言。当今 FPGA 内部的逻辑资源、存储资源和 IP 核资源日益丰富，加上其强大的编程性和并行处理能力，FPGA 成为数字信号处理系统中另一个最为重要的信号处理器件。目前，FPGA 的主要厂商包括 Atera、Xilinx、Actel 等公司。

1.2.4 其他数字信号处理器

除了上述三种数字处理器外，数字信号的处理也可以由 PC 完成。这种系统主要通过 PC 的编程（如 Matlab 等）来实现数字信号的处理。这种方法入门比较容易，可以进行仿真

几乎所有需要进行数字信号处理的系统。但是，编译效率比较低，运算速度较低，不能满足高速数据处理的要求，而且庞大的体积和功耗也制约了这种方法的使用，逐渐被 ASIC、DSP 和 FPGA 替代。

1.2.5 常用数字信号处理系统优缺点比较

上面对 ASIC、DSP、FPGA 以及 PC 为核心处理器件的数字信号处理系统进行了简要介绍，表 1.2.1 对这 4 种数字信号处理系统的优缺点进行了比较。

表 1.2.1 4 种信号处理系统优缺点比较

核心器件	优 点	缺 点
ASIC	体积小、功耗低，保密性好，系统开发较易	编程性差，灵活性弱，难以适应环境的改变和性能提升
DSP	硬件开发环境较易，实时性能好，适合复杂数据处理，数据传输快，处理能力强	并行处理能力较弱
FPGA	高度的并行处理能力，实时性能好，可以通过编程实现预期信号处理功能	开发较难
PC	开发简单	实时性能差，效率低

通过表 1.2.1 的对比可以看出，DSP 和 FPGA 在信号处理实时性上占有绝对的优势。所谓的信号处理实时性是指，处理系统能够在特定时间内完成对外部输入数据的处理，即信号处理的速度必须大于等于输入信号的数据率。对于宽带信号的数字化处理，由于其采样速率高，因而要求数字信号处理器件的数据传输速率大，处理能力也要很高。这种情况下，ASIC 和 PC 已经不能满足系统设计的要求，此时 DSP 和 FPGA 的优势凸显出来。

1.3 数字信号处理芯片发展历程

作为数字信号处理芯片的典型代表，ASIC、DSP 和 FPGA 在各数字信号处理系统中占据着举足轻重的地位。从 20 世纪 80 年代左右开始，它们的发展经历了不同的历程。

1.3.1 ASIC 芯片发展

自 20 世纪 80 年代，随着计算机技术与集成电路技术的飞速发展，大规模集成电路，特别是专用集成电路 ASIC 以其体积小、性能高、成本低的优越性得到了广泛的发展。进入 90 年代之后，伴随着铜微处理器、硅芯片技术的发展，可编程 ASIC 在体积与性能上得到了更加良好的体现。电子系统设计因此也出现了一场革命性的变化。

现代 ASIC 设计技术发展的一个重要趋势就是直接面向用户的需求，根据电路系统功能和行为的要求，自顶向下逐层完成相应的设计描述综合与优化、模拟与验证，直到生成器件。现在整机产品正朝着速度快、容量大、体积小、重量轻的方向发展，这里的关键技术也就是 ASIC。

1.3.2 DSP 芯片发展

世界上第一个 DSP 芯片是 1978 年 AMI 公司发布的 S2811。1979 年美国 Intel 公司发布的商用可编程器件 2920 是 DSP 芯片的一个主要里程碑。这两种芯片内部都没有现代 DSP 芯

片必须有的单周期乘法器。1980 年,日本 NEC 公司的 $\mu D7720$ 是第一个具有乘法器的商用 DSP 芯片。1982 年日本 Hitachi 公司推出了第一款浮点 DSP 芯片。

在 DSP 设计上最为成功的 DSP 芯片制造商——美国德州仪器 (TI) 公司,1982 年推出了第一片数字信号处理器 TMS320C10,形成了 DSP 的系列产品。自此 DSP 发展大致经历了五个阶段,形成了目前 DSP 产品的五代产品。

(1) 第一代 DSP

1982 年 TI 公司推出的 TMS320C10 是第一代 DSP 代表,它是 16 位定点 DSP,首次采用哈佛结构,完成乘累加运算时间为 390ns,处理速度较慢。

(2) 第二代 DSP

1987 年 Motorola 公司推出了 DSP56001,它是 24 位定点 DSP,完成乘累加运算时间为 75ns,其他产品如 AT&T 公司的 DSP16A,ADI 公司的 ADSP-2100, TI 公司的 TMS320C50 等代表了第二代 DSP 产品。

(3) 第三代 DSP

1995 年出现了第三代定点 DSP 产品,如 Motorola 公司的 DSP56301,ADI 公司的 ADSP-2180, TI 公司的 TMS320C541 等。这些产品改进了内部结构,增加了并行处理单元,扩展了内部存储器容量,提高了处理速度,指令周期大约 20ns 左右。同期出现了功能更强的 32 位浮点处理的 DSP,如 Motorola 公司的 DSP56000, TI 公司的 TMS320C3X, ADI 公司的 ADSP-21020 等。

(4) 第四代 DSP

进入 21 世纪,出现了性能更高的第四代处理器,包括 TI 公司推出的并行处理定点系列 TMS320C62XX、64XX,浮点系列 TMS320C67XX, ADI 的并行处理浮点系列 ADSP21060、ADSP-TS101S、ADSP201S 等。目前 DSP 生产厂家中最有影响的是 TI 公司、ADI 公司、Motorola 公司。其中 TI 公司和 ADI 公司的产品系列最全,市场占有率最高。

采用并行多个处理芯片组成 DSP 阵列,可获得更高的处理性能。但需要 DSP 提供足够高速方便的互联接口。ADI 的 Link 接口使得其 DSP 芯片 ADSP21060、TS101、TS201 几乎统治了多 DSP 并行处理系统。近年来 TI 将 RapedIO 引入 6000 系列,期望在并行多片 DSP 市场上争得更多的市场。

(5) 第五代 DSP

真正意义上 DSP 性能的飞跃是多核高性能 DSP 芯片的出现。2008 年 TI 推出了 6 核低功耗多核 DSP TMS320C6472,总工作频率为 3GHz,拥有当时业界最低功耗,0.15mW/MIPS 时性能达 3GHz。2010 年又推出 C667x 系列处理多核处理器,其中 TMS320C6678 达到了业界最高水平,拥有 8 个 1.25GHz DSP 内核,可在 10W 功耗下实现 160GFLOPs 的性能。其性能是任何已推出的多核 DSP 的 5 倍,为开发人员带来了业界性能最高、功耗最低的 DSP。另外 TI 即将推出的 TMS320TCI6609 32 核 DSP 性能是 C6678 的 4 倍,可在 32W 功耗下实现 512Gflops 的性能。这些多核 DSP 的推出预示着全新高性能计算 (HPC) 时代的到来,它们非常适合诸如油气勘探、金融建模以及分子动力学等需要超高性能、低功耗以及简单可编程性的计算应用。多核 DSP 解决了并行多 DSP 阵列芯片之间数据交换、系统功耗等问题,是未来高性能 DSP 的发展方向。图 1.3.1 所示表示了多核的发展趋势,以后 DSP 将会向更低功耗、更快速的方向发展。

表 1.3.1 将每十年 DSP 性能、规模、工艺、价格的变动和应用进行了概括。