



附：计算机系统结构自学考试大纲

# 计算机系统结构

组编 / 全国高等教育自学考试指导委员会  
主编 / 李学干

全国高等教育自学考试指定教材  
计算机及应用专业(独立本科段)

经济科学出版社

全国高等教育自学考试指定教材

计算机及应用专业（独立本科段）

# 计算机系统结构

（附：计算机系统结构自学考试大纲）

全国高等教育自学考试指导委员会组编

李学干 编著

经济科学出版社

## 图书在版编目 (CIP) 数据

计算机系统结构 / 李学干主编: 全国高等教育自学考试指导委员会编. —北京: 经济科学出版社, 1999.12

全国高等教育自学考试指定教材

ISBN 7-5058-2043-5

I. 计… II. ①李… ②全… III. 电子计算机—系统结构—高等教育—自学考试—教材  
IV. TP303

中国版本图书馆 CIP 数据核字 (1999) 第 56756 号

## 计算机系统结构

(附计算机系统结构自学考试大纲)

李学干 编著

经济科学出版社出版

社址: 北京海淀区万泉河路 66 号 邮编: 100086

网址: [www.esp.com.cn](http://www.esp.com.cn)

电子邮件: [esp@public2.east.net.cn](mailto:esp@public2.east.net.cn)

北京飞达印刷厂印刷

787×1092 16 开 16 印张 390000 字

2000 年 3 月第一版 2000 年 3 月第一次印刷

印数: 001—15000 册

ISBN 7-5058-2043-5/G·434 定价: 21.30 元

(图书出现印装问题, 请与当地教材供应部门调换)

(版权所有 翻印必究)

## 内 容 简 介

本书是根据全国高等教育自学考试计算机及应用专业（独立本科段）本课程自学考试大纲编写的。全书共分8章。第1章讲述计算机系统结构的基本概念。第2章讲述数据表示，寻址方式，指令系统的设计与改进，RISC技术。第3章讲述总线，中断系统，通道处理机。第4章讲述存储体系，虚拟存储器，Cache存储器。第5章讲述重叠，流水，向量、超标量、超长指令字、超流水线处理机。第6章讲述阵列处理机。第7章讲述多处理机。第8章讲述脉动阵列机，MPP，机群系统，数据流机，归约机和智能机。

本书针对自学特点取材合理，内容丰富，通俗易懂，配有习题，既可作为自学教材，也可作为有关科技人员的参考书。

# 组编前言

当您开始阅读本书时，人类已经迈入了21世纪。

这是一个变幻难测的世纪，这是一个催人奋进的时代。科学技术飞速发展，知识更替日新月异。希望、困惑、机遇、挑战，随时随地都有可能出现在每一个社会成员的生活之中。抓住机遇，寻求发展，迎接挑战，适应变化的制胜法宝就是学习——依靠自己学习、终生学习。

作为我国高等教育组成部分的自学考试，其职责就是在高等教育这个水平上倡导自学、鼓励自学、帮助自学、推动自学，为每一个自学者铺就成才之路。组织编写供读者学习的教材就是履行这个职责的重要环节。毫无疑问，这种教材应当适合自学，应当有利于学习者掌握、了解新知识、新信息，有利于学习者增强创新意识、培养实践能力、形成自学能力，也有利于学习者学以致用、解决实际工作中所遇到的问题。具有如此特点的书，我们虽然沿用了“教材”这个概念，但它与那种仅供教师讲、学生听，教师不讲、学生不懂，以“教”为中心的教科书相比，已经在内容安排、形式体例、行文风格等方面都大不相同了。希望读者对此有所了解，以便从一开始就树立起依靠自己学习的坚定信念，不断探索适合自己的学习方法，充分利用已有的知识基础和实际工作经验，最大限度地发挥自己的潜能，以达到学习的目标。

欢迎读者提出意见和建议。

祝每一位读者自学成功。

全国高等教育自学考试指导委员会

1999. 5

# 编者的话

《计算机系统结构》是全国高等教育自学考试计算机及应用专业（独立本科段）必考的专业课程，是从计算机的组织和结构上学习领会计算机系统的课程。

本教材严格按照全国高等教育自学考试指导委员会电子电工与信息类专业委员会制定的计划，并通过专家评审，原国家教委自学考试办公室批准的自学考试大纲编写的。本书不仅供参加计算机及应用专业（独立本科段）自学考试的学生使用，也可作为计算机工程技术人员参考书。

全书共分8章。第1章讲述计算机层次结构，计算机系统结构、组成与实现的定义和相互关系，软硬取舍原则及系统设计思路，软件移植手段，应用和器件对系统结构的影响，并行性发展与系统分类。第2章讲述数据表示，寻址方式，指令系统格式设计和改进，RISC技术。第3章讲述总线设计，中断系统，通道处理机。第4章讲述存储体系，虚拟存储器，Cache存储器。第5章讲述重叠，流水，向量、超标量、超长指令字、超流水线处理机。第6章讲述阵列处理机原理、并行算法和互连网络，存储器的无冲突访问。第7章讲述多处理机结构、并行算法、并行语言、性能分析及操作系统。第8章讲述脉动阵列机，MPP，机群系统，数据流机，归约机和智能机。

本教材是按“研究软、硬件功能的合理分配以及如何更好、更合理地实现分配给硬件的功能”，使系统有高的性能价格比的方向来编写的，着重于讲述基本概念、基本原理、基本结构和基本的分析方法。本教材力求突出重点，通俗易懂，适合自学，同时力求反映近十年来在系统结构上的重要进展。

本书由西安电子科技大学李学干教授编写。西安交通大学郑守淇教授主审，胡正家教授和西安电子科技大学赵捧未教授为副审。对他们在本书编写和审阅过程中提出的意见和建议表示衷心地感谢。

由于编者水平有限，恳请读者对本书的缺点和错误予以指正。

作者

1999. 8

# 目 录

## 计算机系统结构

<b>第 1 章 计算机系统结构的基本概念</b> .....	( 1 )
1.1 计算机系统的多级层次结构 .....	( 1 )
1.2 计算机系统结构、组成与实现 .....	( 3 )
1.2.1 结构、组成、实现的定义与内涵 .....	( 3 )
1.2.2 计算机系统结构、组成和实现三者的相互影响 .....	( 6 )
1.3 软硬件取舍与计算机系统设计思路 .....	( 7 )
1.3.1 软硬件取舍的基本原则 .....	( 7 )
1.3.2 计算机系统的设计思路 .....	( 9 )
1.4 结构设计要解决好软件的可移植性 .....	( 10 )
1.4.1 统一高级语言 .....	( 11 )
1.4.2 采用系列机 .....	( 11 )
1.4.3 模拟与仿真 .....	( 13 )
1.5 应用与器件的发展对系统结构的影响 .....	( 14 )
1.5.1 应用的发展对系统结构的影响 .....	( 14 )
1.5.2 器件的发展对系统结构的影响 .....	( 17 )
1.6 系统结构中的并行性发展及计算机系统的分类 .....	( 18 )
1.6.1 并行性概念 .....	( 18 )
1.6.2 并行处理系统的结构与多机系统的耦合度 .....	( 22 )
1.6.3 计算机系统的分类 .....	( 23 )
习题 1 .....	( 26 )
<b>第 2 章 数据表示与指令系统</b> .....	( 27 )
2.1 数据表示 .....	( 27 )
2.1.1 数据表示与数据结构 .....	( 27 )
2.1.2 高级数据表示 .....	( 28 )
2.1.3 引入数据表示的原则 .....	( 33 )
2.1.4 浮点数尾数基值大小和下溢处理方法的选择 .....	( 34 )
2.2 寻址方式 .....	( 40 )
2.2.1 寻址方式分析 .....	( 40 )

2.2.2	逻辑地址与主存物理地址 .....	( 41 )
2.3	指令格式的优化设计 .....	( 44 )
2.3.1	操作码的优化 .....	( 44 )
2.3.2	指令字格式的优化 .....	( 47 )
2.4	按 CISC 方向发展与改进指令系统 .....	( 49 )
2.4.1	面向目标程序优化实现改进 .....	( 49 )
2.4.2	面向高级语言优化实现改进 .....	( 51 )
2.4.3	面向操作系统优化实现改进 .....	( 53 )
2.5	按 RISC 方向发展与改进指令系统 .....	( 54 )
2.5.1	RISC 的提出 .....	( 54 )
2.5.2	设计 RISC 的原则 .....	( 55 )
2.5.3	设计 RISC 结构用的基本技术 .....	( 55 )
2.5.4	RISC 技术的发展 .....	( 58 )
习题 2	.....	( 61 )
<b>第 3 章</b>	<b>总线、中断与输入输出系统</b> .....	( 62 )
3.1	输入输出系统的基本概念 .....	( 62 )
3.2	总线设计 .....	( 63 )
3.2.1	总线的类型 .....	( 63 )
3.2.2	总线的控制方式 .....	( 64 )
3.2.3	总线的通讯技术 .....	( 66 )
3.2.4	数据宽度与总线线数 .....	( 67 )
3.3	中断系统 .....	( 69 )
3.3.1	中断的分类和分级 .....	( 69 )
3.3.2	中断系统的软硬件功能分配 .....	( 73 )
3.4	通道处理机 .....	( 74 )
3.4.1	工作原理 .....	( 74 )
3.4.2	通道流量的分析 .....	( 77 )
习题 3	.....	( 79 )
<b>第 4 章</b>	<b>存储体系</b> .....	( 81 )
4.1	存储体系概念与并行主存系统 .....	( 81 )
4.1.1	发展存储体系的必要性 .....	( 81 )
4.1.2	并行主存系统频宽的分析 .....	( 82 )
4.1.3	存储体系的形成与分支 .....	( 85 )
4.1.4	存储体系的性能参数 .....	( 87 )
4.2	虚拟存储器 .....	( 88 )
4.2.1	不同的虚拟存储管理方式 .....	( 88 )
4.2.2	页式虚拟存储器的构成 .....	( 94 )
4.2.3	页式虚拟存储器实现中的问题 .....	( 104 )
4.3	高速缓冲 (Cache) 存储器 .....	( 109 )



4.3.1	基本结构	(110)
4.3.2	地址的映象与变换	(112)
4.3.3	替换算法的实现	(115)
4.3.4	Cache 存储器的透明性及性能分析	(118)
习题 4		(122)
<b>第 5 章</b>	<b>重叠、流水和向量处理机</b>	(125)
5.1	重叠方式	(125)
5.1.1	基本思想和一次重叠	(125)
5.1.2	相关处理	(127)
5.2	流水方式	(132)
5.2.1	基本概念	(132)
5.2.2	流水线处理机的主要性能	(136)
5.2.3	流水机器的相关处理和控制机构	(140)
5.3	向量的流水处理与向量流水处理机	(149)
5.3.1	向量的流水处理	(149)
5.3.2	向量流水处理机	(150)
5.4	指令级高度并行的超级处理机	(153)
5.4.1	超标量处理机	(154)
5.4.2	超长指令字 (VLIW) 处理机	(155)
5.4.3	超流水线处理机	(156)
习题 5		(157)
<b>第 6 章</b>	<b>阵列处理机</b>	(160)
6.1	阵列处理机原理	(160)
6.1.1	阵列处理机的基本构形	(160)
6.1.2	阵列处理机的特点	(161)
6.2	阵列处理机的并行算法	(162)
6.2.1	ILLIAC IV 的处理单元阵列结构	(162)
6.2.2	阵列处理机的并行算法举例	(163)
6.3	SIMD 计算机的互连网络	(166)
6.3.1	互连网络的设计目标及互连函数	(166)
6.3.2	基本的单级互连网络	(167)
6.3.3	多级互连网络	(170)
6.4	并行存储器的无冲突访问	(175)
6.5	并行处理机举例	(177)
6.5.1	MPP 位平面阵列处理机	(177)
6.5.2	CM 连接机	(179)
习题 6		(180)
<b>第 7 章</b>	<b>多处理机</b>	(182)
7.1	多处理机的特点及主要技术问题	(182)

7.2	多处理机的硬件结构	(183)
7.2.1	紧耦合和松耦合	(183)
7.2.2	机间互连形式	(186)
7.3	程序并行性	(190)
7.3.1	并行算法	(191)
7.3.2	程序并行性的分析	(193)
7.3.3	并行程序设计语言	(194)
7.4	多处理机的性能	(197)
7.4.1	任务粒度与系统性能	(197)
7.4.2	性能模型与分析	(198)
7.5	多处理机的操作系统	(202)
7.5.1	主从型操作系统	(202)
7.5.2	各自独立型操作系统	(203)
7.5.3	浮动型操作系统	(203)
习题 7		(204)
<b>第 8 章</b>	<b>其它计算机结构</b>	<b>(206)</b>
8.1	脉动阵列机	(206)
8.1.1	脉动阵列结构的原理和特点	(206)
8.1.2	通用的脉动阵列结构	(208)
8.2	大规模并行处理机 MPP 与机群系统	(209)
8.2.1	大规模并行处理机 MPP	(209)
8.2.2	机群系统	(210)
8.3	数据流机	(212)
8.3.1	数据驱动的概念	(212)
8.3.2	数据流程图和语言	(213)
8.3.3	数据流计算机的结构	(217)
8.3.4	数据流机器存在的问题	(217)
8.4	归约机	(218)
8.5	智能机	(220)
8.5.1	智能信息处理与智能机	(220)
8.5.2	智能机的结构和机器语言	(221)
习题 8		(223)
<b>参考文献</b>		<b>(224)</b>

## 计算机系统结构自学考试大纲

出版前言	(227)
一、课程的性质及其设置的目的与要求	(229)
二、课程内容与考核目标	(231)

第1章	计算机系统结构的基本概念	(231)
第2章	数据表示与指令系统	(232)
第3章	总线、中断与输入输出系统	(234)
第4章	存储体系	(235)
第5章	重叠、流水和向量处理机	(236)
第6章	阵列处理机	(238)
第7章	多处理机	(239)
第8章	其它计算机结构	(240)
三、有关说明		(241)
附录	题型举例	(243)
后 记		(244)

# 第 1 章 计算机系统结构的基本概念

本章先从多级层次结构观点定义计算机系统结构，并说明结构、组成、实现三者的含义和关系。然后讲述计算机系统软、硬件功能分配原则和设计思路，软件移植问题，应用、器件对系统结构的影响。最后介绍计算机系统中并行性的概念和发展，以及计算机系统的分类。

## 1.1 计算机系统的多级层次结构

现代通用的计算机系统是由紧密相关的硬件和软件组成的。从使用语言的角度，可以将系统看成是按功能划分的多个机器级组成的层次结构，如图 1.1 所示。层次结构由高到低分别为应用语言机器级、高级语言机器级、汇编语言机器级、操作系统机器级、传统机器语言机器级和微程序机器级。对于一个具体的计算机系统，层次的多少会有所不同。

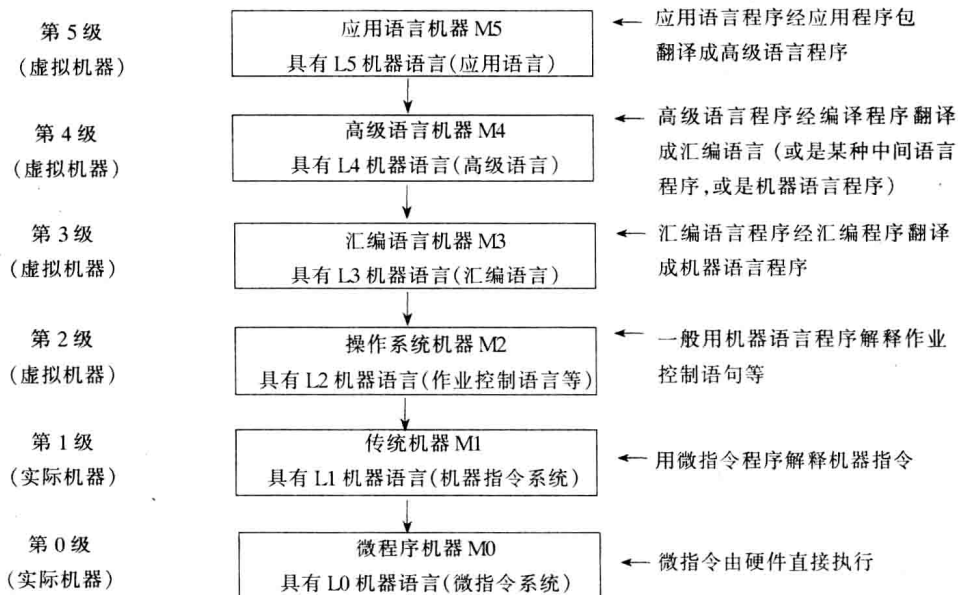


图 1.1 计算机系统的多级层次结构

对使用某一级语言编程的程序员来讲，只要熟悉和遵守使用该级语言的规定，所编程序总是能在此机器级上运行并得到结果，而不用管这个机器级是如何实现的。就好像该程序员

有了一台可以直接使用这种语言作为机器语言的机器一样。这里，“机器”被定义为是能存储和执行相应语言程序的算法和数据结构的集合体。实际上，只有二进制机器指令即传统所讲的机器语言与机器硬件直接对应，可以直接被硬件识别和执行。

各机器级的实现主要靠翻译或解释，或者是这两者的结合。翻译（Translation）是先用转换程序将高级机器级上的程序整个地变换成低级机器级上等价的程序，然后再在低级机器级上实现的技术。解释（Interpretation）则是在低级机器级上用它的串语句或指令来仿真高级机器级上的一条语句或指令的功能，通过高级机器语言程序中的每条语句或指令逐条解释来实现的技术。

应用语言虚拟机级 M5 是为满足专门的应用设计的。使用面向某种应用的应用语言（L5）编写的程序一般是经应用程序包翻译成高级语言（L4）程序后，再逐级向下实现。高级语言机器级 M4 上的程序可以先用编译程序整个翻译成汇编语言（L3）程序或机器语言（L1）程序，再逐级或越级向下实现，也可以用汇编语言（L3）程序、机器语言（L1）程序，甚至微指令语言（L0）程序解释实现。汇编语言（L3）源程序则是先用汇编程序整个将它变换成等价的二进制机器语言（L1）目标程序，再在传统机器级 M1 上实现。操作系统程序虽然已发展成用高级语言（如 C 语言）编写，但最终还是要用机器语言程序或微指令程序来解释。它提供了传统机器级 M1 所没有，但为汇编语言和高级语言使用和实现所用的基本操作、命令和数据结构，例如，文件管理、存储管理、进程管理、多道程序共行、多重处理、作业控制等所用到的操作命令、语句和数据结构等。因此，操作系统机器级 M2 放在传统机器级 M1 和汇编语言机器级 M3 之间是适宜的。传统机器级采用组合逻辑电路控制，其指令可直接用硬件来实现；也可以采用微程序控制，用微指令（L0）程序来解释实现。微指令直接控制硬件电路的动作。

就目前的情况来看，M0 用硬件实现，M1 用微程序（固件）实现，M2 到 M5 大多是用软件实现。我们称以软件为主实现的机器为虚拟机器，以区别于由硬件或固件实现的实际机器。虚拟机器不一定全由软件实现，有些操作也可用固件或硬件实现。如操作系统某些命令可用微程序或硬件实现。

软件和硬件在逻辑功能上是等价的。原理上，软件的功能可用硬件或固件完成，硬件的功能也可用软件模拟完成，只是性能、价格、实现的难易程度不同。主要看是在满足应用的前提下，它能否充分利用硬、器件技术的进展，使系统有高的性能价格比。因此，采用何种方式实现，应从系统的效率、速度、造价、资源状况等多方面全面考虑，对软件、硬件、固件取舍进行综合平衡。

将计算机系统看成是多级机器构成的层次结构推动了计算机系统结构的发展。例如，可以重新调整软、硬件比例，为应用语言级、高级语言级、操作系统级提供更多更好的硬件支持，改变硬、器件迅速发展而软件日益复杂、开销过大的状况；或直接用硬件或固件实现，发展高级语言机器或操作系统计算机结构。既然层次中每一级都有其自己的用户、实现方法和指令系统，因此可让各虚拟机器级用真正的实处理机代替，摆脱以往各级功能都在同一台实机器上实现的情况，发展多处理机、分布处理、计算机网等系统结构。可在一台主机上模拟或仿真另一台机器，推动自虚拟机、多种操作系统共行等技术的采用，从而促进软件移植、计算机系统性能评价、计算机设计自动化等的发展。

## 1.2 计算机系统结构、组成与实现

### 1.2.1 结构、组成、实现的定义与内涵

从计算机系统的层次结构定义，系统结构（System Architecture）是对计算机系统中各级界面的划分、定义及其上下的功能分配。每级都有其自己的系统结构。IBM PC 系列和 VAX-11 系列的指令、寻址方式、寄存器组织、I/O 设备连接方式等都不一样，从传统机器语言程序员或汇编语言程序员看，概念性结构和功能特性差异很大。要使他们所编的程序能运行，应了解的计算机属性很不相同，但对高级语言程序员却看不到。客观存在的事物或属性从某个角度看不到，称对他透明（Transparent）。不同机器级程序员所看到的计算机属性是不同的，它就是计算机系统不同层次的界面。系统结构设计就是要研究对某级，哪些应透明，哪些不应透明。透明可简化该级的设计，但因无法控制，也会带来不利。因此，要正确进行透明性取舍。

计算机系统结构也称计算机体系结构（Computer Architecture），它只是系统结构中的一部分，指的是传统机器级的系统结构。其界面之上包括操作系统级、汇编语言级、高级语言级和应用语言级中所有软件功能，界面之下包括所有硬件和固件的功能。因此，它是软件和硬件/固件的交界面，是机器语言、汇编语言程序设计者，或编译程序设计者看到的机器物理系统的抽象。所以，计算机系统结构研究的是软、硬件之间的功能分配以及对传统机器级界面的确定，提供机器语言、汇编语言程序设计者或编译程序生成系统为使其设计或生成的程序能在机器上正确运行应看到和遵循的计算机属性。

就目前的通用机来说，计算机系统结构的属性包括：

硬件能直接识别和处理的数据类型和格式等的表示；

最小可寻址单位、寻址种类、地址计算等的寻址方式；

通用/专用寄存器的设置、数量、字长、使用约定等的寄存器组织；

二进制或汇编级指令的操作类型、格式、排序方式、控制机构等的指令系统；

内存的最小编址单位、编址方式、容量、最大可编址空间等的存储系统组织；

中断的分类与分级、中断处理程序功能及入口地址等的中断机构；

系统机器级的管态和用户态的定义与切换；

输入输出设备的联结、使用方式、流量、操作结束、出错指示等的机器级 I/O 结构；

系统各部分的信息保护方式和保护机构；等等。

可以看出，机器级内部的数据流和控制流的组成，逻辑设计和器件设计等都不包含在计算机系统结构中，也就是说，它们都对系统结构设计是透明的。

计算机组成（Computer Organization）指的是计算机系统结构的逻辑实现，包括机器级内的数据流和控制流的组成以及逻辑设计等。它着眼于机器级内各事件的排序方式与控制机构、各部件的功能及各部件间的联系。计算机组成设计要解决的问题是在所希望达到的性能

和价格下，怎样更好、更合理地把各种设备和部件组织成计算机，来实现所确定的系统结构。近 40 年里，计算机组成设计主要是围绕提高速度，着重从提高操作的并行度、重叠度，以及功能的分散和设置专用功能部件来设计的。

计算机组成设计要确定的方面一般应包括：

数据通路宽度（数据总线上一次并行传送的信息位数）；

专用部件的设置（是否设置乘法、浮点运算、字符处理、地址运算等专用部件，设置的数量，它与机器要达到的速度和价格、专用部件的使用频度等有关）；

各种操作对部件的共享程度（分时共享使用程度高，虽限制了速度，但价格便宜。设置部件多虽降低共享程度，操作并行度提高，可提高速度，但价格高）；

功能部件的并行度（是用顺序串行，还是重叠、流水或分布式控制和处理）；

控制机构的组成方式（用硬联还是微程序控制，是单机处理还是多机或功能分布处理）；

缓冲和排队技术（部件间如何设置及设置多大容量的缓冲器来弥补速度差；用随机、先进先出、先进后出、优先级，还是循环方式来安排事件处理的顺序）；

预估、预判技术（为优化性能用什么原则预测未来行为）；

可靠性技术（用什么冗余和容错技术来提高可靠性）；等等。

计算机实现（Computer Implementation）指的是计算机组成的物理实现，包括处理机、主存等部件的物理结构，器件的集成度和速度，器件、模块、插件、底板的划分与连接，专用器件的设计，微组装技术，信号传输，电源、冷却及整机装配技术等。它着眼于器件技术和微组装技术。其中，器件技术在实现技术中起着主导作用。

下面我们通过举例来说明什么是计算机系统结构、计算机组成和计算机实现。

指令系统的确定属于计算机系统结构。指令的实现，如取指令、指令操作码译码、计算操作数地址、取数、运算、送结果等的操作安排和排序属于计算机组成。实现这些指令功能的具体电路、器件的设计及装配技术属于计算机实现。

确定指令系统中是否要设乘法指令属于计算机系统结构。乘法指令是用专门的高速乘法器实现，还是靠用加法器和移位器经一连串时序信号控制其相加和右移来实现属于计算机组成。乘法器、加法—移位器的物理实现，如器件的类型、集成度、数量、价格，微组装技术的确定和选择属于计算机实现。

主存容量与编址方式（按位、按字节还是按字访问等）的确定属于计算机系统结构。为达到性能价格要求，主存速度应多快，逻辑结构是否采用多体交叉属于计算机组成。主存器件的选定、逻辑设计、微组装技术使用属于计算机实现。

又如，IBM370 系列有 115、125、135、145、158、168 等由低档到高档的多种型号机器。从汇编语言、机器语言程序设计者看的概念性结构都如图 1.2 所示。它们均是由中央处理机/主存—通道—设备控制器—外设 4 级构成，以主存为中心，采用通道方式输入输出。从层次结构看，IBM370 系列中不同型号机器从高级语言机器级、汇编语言机器级到传统机器语言机器级都是相同的，只是使用不同的组成和实现，不同的微程序机器级，使机器性能价格不同。因此，设计何种系列机属于计算机系统结构，而系列内不同型号计算机的组织属于计算机组成。

IBM370 系列的中央处理机都有相同的机器指令和汇编指令系统，只是指令的分析、执行在低档机上采用顺序进行，在高档机上则采用重叠、流水或其它并行处理方式。从程序设

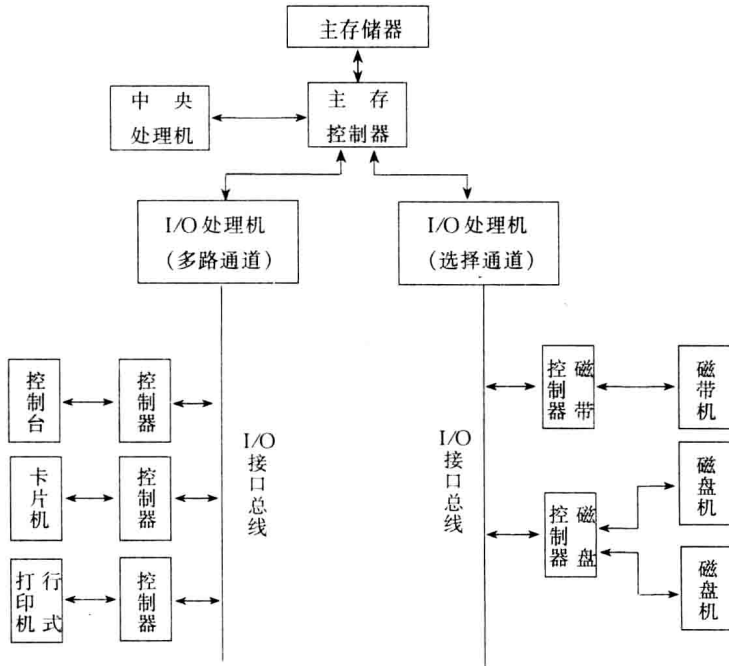


图 1.2 IBM370 系列的概念性结构

计者编程时所看到的数据形式（即数据表示）都是相同的 32 位字长，定点数都是半字长 16 位或全字长 32 位，浮点数都是单字长 32 位、双字长 64 位或四字长 128 位，如图 1.3 (a) 所示。由于速度、价格的要求不同，在组成和实现时，数据通路宽度(数据总线线数)可以分别采用 8 位、16 位、32 位或 64 位，如图 1.3(b)所示。一个 64 位的字在 8 位数据通路宽度的机器上需分 8 次传送完，而在 64 位数据通路宽度的机器上却只需一次即可传送完，速度快了，但硬件多了，价格贵了。因此，数据总线宽度对程序员是透明的，是他不需要知道的。

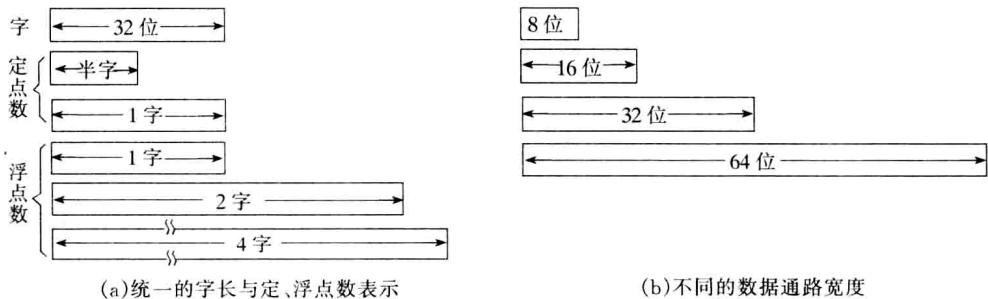


图 1.3 IBM370 系列字长、数的表示和数据通路宽度

IBM370 系列的各档机器都采用通道方式进行输入输出，但在计算机组成上，低档机器可以采用结合型通道，让通道的功能借用中央处理机的某些部件完成。同一套硬件分时执行中央处理机和通道的功能，虽然系统速度性能低，但可以降低成本。而高档机器上却采用独立型通道，让通道单独设置硬件，与中央处理机并行，成本虽高，但系统速度高了。

可见，机器/汇编指令系统、数据表示、是否采用通道方式输入输出的确定属于系统结构；而指令采用顺序、重叠、流水还是其它方式解释，数据通道宽度的确定，通道采用结合



型还是独立型均属于计算机组成。

再如，DEC公司早先推出的PDP-11系列是以单总线结构著称，实际上它不属于计算机系统结构。为适应不同速度和价格的要求，不同型号机器仍使用多种不同的总线。如VAX-11系列中，730只用一个单总线适配器与辅存及外设连接；750是通过1个单总线适配器和多至3个多总线适配器，或再加1个单总线适配器和2个多总线适配器进行与辅存及外围设备连接；而780以及紧耦合非对称多机系统的782，则采用多达4个单总线适配器和4个多总线适配器进行与辅存及外围设备的连接。从1986年开始又逐渐形成VAXB2分布式概念的智能总线。但是，它们都具有相同的I/O联结和使用方式，即将I/O设备端口寄存器在逻辑上看作是主存的一部分，与主存统一编址，通过访问主存这些指定单元来实现与指定的I/O设备通讯，完成对该设备的读/写等。可见，对PDP-11或后来的VAX-11来说，单总线结构属于计算机组成，其机器级的I/O联结和使用方式才属于系统结构，是程序设计者编写I/O程序时应当看到的。

### 1.2.2 计算机系统结构、组成和实现三者的相互影响

结构、组成、实现三者互不相同，但又相互影响。从前面的例子可以看出，相同结构（如指令系统相同）的计算机，可以因速度不同而采用不同的组成。例如，指令间既可以顺序执行，也可以重叠执行以提高性能。乘法指令既可以用专门乘法器实现，也可以用加法器、移位器等经重复加、移位实现，这取决于性能、价格、乘法指令使用频度及所用乘法的运算方法。高速高频的可用专门乘法器，否则宜用后种方法来降低价格。

同样，一种组成可有多种不同的实现。如主存器件可用双极型的，也可用MOS型的；可用VLSI单片，也可用多片小规模集成电路组搭。这取决于要求的性能价格比及器件技术状况。

结构不同会使可能采用的组成技术不同。如为实现

$$A := B + C$$

$$D := E * F$$

若采用面向寄存器的系统结构，其程序可以是

```
LOAD  R1, B
ADD   R1, C
STORE A, R1
LOAD  R2, E
MPY   R2, F
STORE D, R2
```

而对面向主存的三地址寻址方式的结构，其程序可以是

```
ADD  B, C, A
MPY  E, F, D
```

要提高运算速度，可让相加与相乘并行，为此这二种结构在组成上都要求设置独立的加法器和乘法器。但对于面向寄存器的结构还要求R1和R2能同时被访问，而对于面向主存的三地址寻址的结构并无此种要求，倒是要求能同时形成多个访存操作数地址和能同时访存。