



“十二五”普通高等教育本科国家级规划教材



“十二五”江苏省高等学校重点教材

21世纪高等学校计算机**基础**实用规划教材

数字逻辑电路设计

(第三版)

鲍可进 赵念强 赵不甯 编著



清华大学出版社



“十二五”普通高等教育本科国家级规划教材



“十二五”江苏省高等学校重点教材（编号：2014-1-021）

21世纪高等学校计算机**基础**实用规划教材

数字逻辑电路设计

（第三版）

鲍可进 赵念强 赵不赅 编著

清华大学出版社

内 容 简 介

本书从数字电路的基础知识出发,介绍数制和编码、逻辑代数、门电路、组合逻辑、触发器、时序逻辑、硬件描述语言(VHDL)、可编程器件(PLD、CPLD、HDPLD、FPGA)、在系统编程技术(ISP)及 EDA 技术的设计思想等内容。本书采用 VHDL(硬件描述语言)来描述电路的设计,每章末有小结并附有一定数量的习题与思考题,提供全部内容的 PPT 教案。

本书可作为高等院校计算机、通信、电子信息、自动化等专业的“数字逻辑”课程的教材,也可作为相关技术人员的参考书。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

数字逻辑电路设计/鲍可进,赵念强,赵不贻编著. —3版. —北京:清华大学出版社,2015
(21世纪高等学校计算机基础实用规划教材)

ISBN 978-7-302-40985-4

I. ①数… II. ①鲍… ②赵… ③赵… III. ①数字电路—逻辑电路—电路设计 IV. ①TN790.2

中国版本图书馆 CIP 数据核字(2015)第 166779 号

责任编辑:黄 芝 薛 阳

封面设计:傅瑞学

责任校对:梁 毅

责任印制:刘海龙

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社总机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课 件 下 载: <http://www.tup.com.cn>, 010-62795954

印 刷 者:清华大学印刷厂

装 订 者:三河市溧源装订厂

经 销:全国新华书店

开 本:185mm×260mm 印 张:22.5 字 数:559千字

版 次:2004年2月第1版 2015年9月第3版 印 次:2015年9月第1次印刷

印 数:1~2000

定 价:45.00元

产品编号:063526-01

出版说明

随着我国改革开放的进一步深化,高等教育也得到了快速发展,各地高校紧密结合地方经济建设发展需要,科学运用市场调节机制,加大了使用信息科学等现代科学技术提升、改造传统学科专业的投入力度,通过教育改革合理调整和配置了教育资源,优化了传统学科专业,积极为地方经济建设输送人才,为我国经济社会的快速、健康和可持续发展及高等教育自身的改革发展作出了巨大贡献。但是,高等教育质量还需要进一步提高以适应经济社会发展的需要,不少高校的专业设置和结构不尽合理,教师队伍整体素质亟待提高,人才培养模式、教学内容和方法需要进一步转变,学生的实践能力和创新精神亟待加强。

教育部一直十分重视高等教育质量工作。2007年1月,教育部下发了《关于实施高等学校本科教学质量与教学改革工程的意见》,计划实施“高等学校本科教学质量与教学改革工程(简称‘质量工程’)”,通过专业结构调整、课程教材建设、实践教学改革、教学团队建设等多项内容,进一步深化高等学校教学改革,提高人才培养的能力和水平,更好地满足经济社会发展对高素质人才的需要。在贯彻和落实教育部“质量工程”的过程中,各地高校发挥师资力量强、办学经验丰富、教学资源充裕等优势,对其特色专业及特色课程(群)加以规划、整理和总结,更新教学内容、改革课程体系,建设了一大批内容新、体系新、方法新、手段新的特色课程。在此基础上,经教育部相关教学指导委员会专家的指导和建议,清华大学出版社在多个领域精选各高校的特色课程,分别规划出版系列教材,以配合“质量工程”的实施,满足各高校教学质量和教学改革的需要。

本系列教材立足于计算机公共课程领域,以公共基础课为主、专业基础课为辅,横向满足高校多层次教学的需要。在规划过程中体现了如下一些基本原则和特点。

(1) 面向多层次、多学科专业,强调计算机在各专业中的应用。教材内容坚持基本理论适度,反映各层次对基本理论和原理的需求,同时加强实践和应用环节。

(2) 反映教学需要,促进教学发展。教材要适应多样化的教学需要,正确把握教学内容和课程体系的改革方向,在选择教材内容和编写体系时注意体现素质教育、创新能力与实践能力的培养,为学生的知识、能力、素质协调发展创造条件。

(3) 实施精品战略,突出重点,保证质量。规划教材把重点放在公共基础课和专业基础课的教材建设上;特别注意选择并安排一部分原来基础比较好的优秀教材或讲义修订再版,逐步形成精品教材;提倡并鼓励编写体现教学质量和教学改革成果的教材。

(4) 主张一纲多本,合理配套。基础课和专业基础课教材配套,同一门课程有针对不同层次、面向不同专业的多本具有各自内容特点的教材。处理好教材统一性与多样化,基本教材与辅助教材、教学参考书,文字教材与软件教材的关系,实现教材系列资源配套。

(5) 依靠专家,择优选用。在制定教材规划时依靠各课程专家在调查研究本课程教材建设现状的基础上提出规划选题。在落实主编人选时,要引入竞争机制,通过申报、评审确定主题。书稿完成后要认真实行审稿程序,确保出书质量。

繁荣教材出版事业,提高教材质量的关键是教师。建立一支高水平教材编写梯队才能保证教材的编写质量和建设力度,希望有志于教材建设的教师能够加入到我们的编写队伍中来。

21 世纪高等学校计算机基础实用规划教材
联系人:魏江江 weijj@tup.tsinghua.edu.cn

前 言

“数字逻辑电路设计”是电子信息类专业必修的技术基础课,主要介绍数字系统的基础知识及讨论数字系统的分析与设计的基本理论和方法。

自从进入 21 世纪以来,随着信息技术的飞速发展,电子技术面临着严峻的挑战。电子器件从传统的小规模集成芯片发展到中、大规模集成芯片,从复杂可编程器件发展到高密度可编程器件;设计方法从经典的手工设计方法发展到电子设计自动化(EDA)。EDA 使得几乎硬件电子电路的所有设计过程都可以通过计算机来完成,极大地缩短了专用集成电路的设计周期,使得生产厂商的产品能够迅速上市,提高产品的竞争力。

电子设计自动化(EDA)技术是 20 世纪 90 年代以后发展起来的,它打破了传统的由固定集成芯片组成数字系统的模式,对数字系统设计带来了革命性的变化。电子信息类的学生掌握这个新技术十分必要,所以该书中除保留了数字逻辑最基本的内容外,还增加了对硬件描述语言(VHDL)的介绍,在介绍逻辑电路传统设计方法的同时,还插入了 VHDL 对电路的描述,为学生掌握 EDA 技术打下了良好的基础。本书用相当大的篇幅介绍了近年来发展迅速的高密度可编程器件(HPLD),以美国 Lattice 公司的在系统可编程芯片(ISP 芯片)为模型讲述了在系统可编程技术,同时也介绍了 Altera、Xilinx 公司的 FPGA 芯片的基本结构及工作原理。

本书第三版进一步地优化第二版内容,完善了时序电路的描述,增加了异步脉冲时序电路的介绍,加强了 VHDL 的介绍及运用 VHDL 描述和设计电路的例子,更新了对 FPGA 的叙述,删除了常用工具软件的使用方法和实验项目的介绍,该部分在与本书配套的“数字逻辑电路设计学习指导与实验教程”中介绍。全书内容提供 PPT 教案。本书共分 7 章,按循序渐进的原则,前面 5 章主要是讲述数字电路的基础知识及逻辑电路设计的基本方法、介绍硬件描述语言的描述方法,这是学习数字逻辑电路课程必需的知识,也是学习可编程器件及 EDA 技术的基础。在这个基础上第 6 章、第 7 章主要讨论大规模集成电路、可编程逻辑器件(PLD),在系统可编程技术(ISP)、现场可编程门阵列(FPGA),重点放在讲述这些器件的基本结构及利用它们设计逻辑电路及系统的基本原理和方法。为方便读者学习,每章附有小结与思考题。整个内容建议安排 50~60 学时讲授,并配以一定学时的实验课及课程设计,以加深对基本理论的理解和对新技术的掌握。

本书第 1 章和第 5 章由鲍可进编写;第 3 章由鲍可进、赵念强编写;第 6 章由赵念强编

写;第2章和第4章由赵不贿编写;第7章由鲍可进、袁小云、曾宇编写;附录由袁小云、赵念强、鲍可进负责整理。本书由鲍可进担任主编,负责全文的整理和定稿。由于水平有限,加之时间较仓促,书中难免有一些缺点和错误,殷切希望广大读者批评指正。

编者

2015年3月

目 录

第 1 章 数字系统与编码	1
1.1 数字系统中的进位制	1
1.1.1 数制	1
1.1.2 数制转换	4
1.2 数字系统中的编码	7
1.2.1 带符号数的代码表示	7
1.2.2 十进制数的二进制编码	11
1.2.3 可靠性编码	13
1.2.4 字符编码	18
1.3 小结	19
1.4 习题与思考题	19
第 2 章 门电路	21
2.1 数字信号基础	21
2.1.1 脉冲信号	21
2.1.2 逻辑电平与正、负逻辑	22
2.2 半导体器件的开关特性	22
2.2.1 二极管的开关特性	22
2.2.2 三极管的开关特性	24
2.2.3 MOS 管的开关特性	27
2.3 基本逻辑门电路	28
2.3.1 与门、或门和非门	28
2.3.2 复合门	30
2.3.3 三态门与传输门	32
2.4 TTL 集成门电路	33
2.4.1 数字集成电路的分类	33
2.4.2 TTL 与非门	34
2.4.3 集电极开路的与非门	37
2.4.4 TTL 门电路使用注意事项	37
2.5 CMOS 集成门电路	38
2.5.1 CMOS 非门	38

2.5.2	CMOS 与非门	38
2.5.3	CMOS 或非门	38
2.5.4	CMOS 三态门	38
2.5.5	CMOS 门电路的特点与使用注意事项	39
2.6	TTL 电路与 CMOS 电路之间的接口电路	40
2.6.1	三极管组成的接口电路	40
2.6.2	其他接口电路	40
2.7	小结	41
2.8	习题与思考题	41
第 3 章	组合逻辑的分析与设计	44
3.1	逻辑代数基础	44
3.1.1	逻辑变量及基本逻辑运算	44
3.1.2	逻辑代数的基本公式、定理与规则	46
3.1.3	逻辑函数及其表达式	49
3.2	逻辑函数的化简	54
3.2.1	代数化简法	54
3.2.2	卡诺图化简法	56
3.2.3	列表化简法	60
3.2.4	逻辑函数化简中两个实际问题	62
3.3	组合逻辑电路的分析	66
3.3.1	组合逻辑电路分析的一般方法	66
3.3.2	组合逻辑电路分析举例	67
3.4	组合逻辑电路的设计	69
3.4.1	组合逻辑电路设计的一般方法	69
3.4.2	组合逻辑电路设计中应考虑的问题	73
3.5	VHDL 描述基础	77
3.5.1	VHDL 概述	77
3.5.2	VHDL 描述的基本结构	79
3.5.3	VHDL 的标识符和保留字	91
3.6	组合逻辑电路设计举例	92
3.6.1	半加器和全加器的设计	92
3.6.2	BCD 码编码器和七段显示译码器的设计	97
3.6.3	代码转换器的设计	103
3.7	组合逻辑电路中的竞争与险象	105
3.7.1	竞争与险象的产生	106
3.7.2	险象的分类	107
3.7.3	险象的判断	108
3.7.4	险象的消除	109

3.8	小结	111
3.9	习题与思考题	112
第 4 章	触发器	119
4.1	双稳态触发器	119
4.1.1	RS 触发器	119
4.1.2	JK 触发器	123
4.1.3	D 触发器	125
4.1.4	T 触发器	126
4.1.5	触发器的时间参数	127
4.2	单稳态触发器	127
4.3	多谐振荡器	128
4.3.1	RC 环形多谐振荡器	128
4.3.2	石英晶体构成的多谐振荡器	130
4.4	施密特触发器	131
4.5	小结	132
4.6	习题与思考题	133
第 5 章	时序逻辑的分析与设计	137
5.1	时序逻辑电路的结构与类型	137
5.1.1	Mealy 型电路	138
5.1.2	Moore 型电路	139
5.2	同步时序逻辑电路的分析	140
5.2.1	同步时序逻辑电路的分析方法	140
5.2.2	常用同步时序逻辑电路	147
5.3	同步时序逻辑电路的设计	162
5.3.1	建立原始状态表	162
5.3.2	状态表的化简	163
5.3.3	状态分配	168
5.3.4	求激励函数和输出函数	170
5.4	VHDL 时序电路设计特点	172
5.4.1	电路的时钟控制	172
5.4.2	状态图的 VHDL 描述	174
5.5	同步时序逻辑电路设计举例	176
5.6	异步时序电路	186
5.6.1	脉冲异步时序逻辑电路的分析	186
5.6.2	脉冲异步时序逻辑电路的设计	189
5.7	小结	192
5.8	习题与思考题	192

第 6 章 集成电路的逻辑设计与可编程逻辑器件	201
6.1 常用中规模通用集成电路	202
6.1.1 二进制并行加法器.....	202
6.1.2 译码器和编码器.....	208
6.1.3 多路选择器和多路分配器.....	219
6.1.4 数值比较器.....	226
6.1.5 奇偶发生/校验器	230
6.2 半导体存储器	233
6.2.1 概述.....	233
6.2.2 随机读写存储器.....	234
6.2.3 只读存储器.....	241
6.3 可编程逻辑器件	248
6.3.1 PLD 概述	248
6.3.2 可编程只读存储器.....	252
6.3.3 可编程逻辑阵列.....	255
6.3.4 可编程阵列逻辑.....	260
6.3.5 通用阵列逻辑.....	267
6.4 小结	274
6.5 习题与思考题	275
第 7 章 高密度可编程器件	282
7.1 在系统可编程技术	282
7.2 ISP 器件的结构与原理	283
7.3 在系统编程原理	292
7.3.1 ISP 器件编程元件的物理布局	292
7.3.2 ISP 编程接口	294
7.3.3 ISP 器件的编程方式	295
7.4 FPGA 器件	299
7.4.1 FPGA 的基本结构.....	300
7.4.2 FPGA 开发流程.....	303
7.4.3 Altera 低成本 FPGA	305
7.4.4 Xilinx XC4000 系列 FPGA	308
7.4.5 XC4000 系列 FPGA 的配置模式	316
7.5 基于可编程器件的电路设计实例分析	323
7.5.1 系统基本功能介绍.....	323
7.5.2 系统设计框图.....	323
7.5.3 系统功能分析.....	324
7.5.4 系统实现过程.....	325

7.6 小结	329
7.7 习题与思考题	330
附录 A VHDL 基本语句及设计实例	331
A.1 顺序语句	331
A.2 并行语句	333
A.3 属性描述与定义语句	335
A.4 触发器的 VHDL 描述	336
A.5 CPU 基本部件设计举例	340
参考文献	345

数字系统广泛用于计算机、数据处理、控制系统、通信及测量等领域。在数字系统中,信号或物理量是用离散值来表示的。电压和电流是最常用的电信号,通常数字系统的信号只有两个量:“有”或“无”“通”或“断”“高”或“低”,称为二进制信号。具有导通和截止两种工作状态的电子器件能十分可靠地反映两个离散量,且在工程上较容易实现,加上人类的逻辑思维方式也倾向于二值,所以,数字系统常采用二进制信号,有 0 和 1 两个数值。

本章主要围绕数字系统中的二进制信号,讨论数字系统中数的表示方法、数字系统中的编码等基础知识。这些编码不仅在数字系统中使用,在计算机系统也得到广泛的应用。

1.1 数字系统中的进位制

1.1.1 数制

数制是人们对数量计数的一种统计规律,也就是按进位方式实现计数的一种规则。在日常生活中常用的数制是十进制、十二进制、六十进制等。

对于任何一个数,可以用不同的进位制来表示。先从熟悉的十进制开始,分析各种进位制的特点和表示方法。

十进制有 10 个数字符号,即 0,1,2,3,4,5,6,7,8,9。将若干个这样的符号并列在一起可以表示一个进制数,每位不超过 9,由低位向高位进位是“逢 10 进 1”,这是十进制的特点。这里要引入两个术语:一个叫“基数”,它表示某种进位制所具有的数字符号的个数,例如十进制的基数为 10。另一个叫“位权”或“权”,它表示某种进位制的数中不同位置上数字的单位数值,例如十进制数 234.56,最左位为百位(2 代表 200),权为 10^2 ;第二位为十位(3 代表 30),权为 10^1 ;第三位为个位(4 代表 4),权为 10^0 ;小数点右边第一位为十分位(5 代表 5/10),权为 10^{-1} ;第二位为百分位(6 代表 6/100),权为 10^{-2} 。

基数和权是进位制的两个要素,根据基数和权的概念,可以将任何一个数表示成多项式的形式。

例如:

$$234.56 = 2 \times 10^2 + 3 \times 10^1 + 4 \times 10^0 + 5 \times 10^{-1} + 6 \times 10^{-2}$$

对于一个一般的十进制数 N ,它可表示成

$$(N)_{10} = (d_{n-1}d_{n-2}\cdots d_1d_0d_{-1}d_{-2}\cdots d_{-m})_{10} \quad (1.1)$$

或

$$(N)_{10} = d_{n-1}(10)^{n-1} + d_{n-2}(10)^{n-2} + \cdots + d_1(10)^1 + d_0(10)^0$$

$$\begin{aligned}
 & + d_{-1}(10)^{-1} + d_{-2}(10)^{-2} + \cdots + d_{-m}(10)^{-m} \\
 & = \sum_{i=-m}^{n-1} d_i(10)^i
 \end{aligned} \tag{1.2}$$

式中 n 表示整数部分的位数; m 表示小数部分的位数; 10 表示基数, $(10)^i$ 为第 i 位的权; d_i 表示各个数字符号, 在十进制中有 $d_i \in \{0, 1, 2, 3, 4, 5, 6, 7, 8, 9\}$ 。通常, 把式(1.1)称为并列表示法, 把式(1.2)称为多项式表示法或按权展开式。

一般地, 对于任意进制数可表示为

$$\begin{aligned}
 (N)_R &= (r_{n-1}r_{n-2}\cdots r_1r_0r_{-1}r_{-2}\cdots r_{-m})_R \\
 &= r_{n-1}R^{n-1} + r_{n-2}R^{n-2} + \cdots + r_1R^1 + r_0R^0 + r_{-1}R^{-1} + r_{-2}R^{-2} + \cdots + r_{-m}R^{-m} \\
 &= \sum_{i=-m}^{n-1} r_i \times R^i
 \end{aligned} \tag{1.3}$$

式中 n 表示整数的位数, m 表示小数的位数; R 为基数, 在十进制中 R 应写成 10; r_i 是 R 进制中各个数字符号, 即有 $r_i \in \{0, 1, 2, \dots, R-1\}$ 。在数字系统中, 常用二进制来表示数并进行运算。这时 R 写成 2, $r_i \in \{0, 1\}$ 。

二进制算术运算十分简单, 规则如下:

加法规则 $0+0=0$, $0+1=1+0=1$, $1+1=10$;

乘法规则 $0 \times 0=0$, $0 \times 1=1 \times 0=0$, $1 \times 1=1$ 。

下面举几个二进制数四则运算的例子, 从中领会其运算规则。

例 1.1 两个二进制数(1101 和 1001)相加, 采用“逢 2 进 1”的法则。

解:

$$\begin{array}{r}
 1101 \\
 +) 1001 \\
 \hline
 10110
 \end{array}$$

例 1.2 两个二进制数(1101 和 0110)相减, 采用“借 1 当 2”的法则。

解:

$$\begin{array}{r}
 1101 \\
 -) 0110 \\
 \hline
 0111
 \end{array}$$

例 1.3 两个二进制数(1011 和 1101)相乘, 其方法与十进制乘法运算相似, 但采用二进制运算规则。

解:

$$\begin{array}{r}
 1011 \\
 \times) 1101 \\
 \hline
 1011 \\
 0000 \\
 1011 \\
 1011 \\
 \hline
 10001111
 \end{array}$$

例 1.4 两个二进制数(1101 和 10001)相除, 其方法与十进制除法运算相似, 但采用二进制运算规则。

解:

$$\begin{array}{r}
 \dots \text{商} \\
 1101 \overline{) 10001001} \\
 \underline{1101} \\
 10000 \\
 \underline{1101} \\
 111 \dots \text{余数}
 \end{array}$$

虽然数字系统广泛采用二进制,但当二进制数的位数很多时,书写和阅读很不方便,容易出错。为此,人们通常采用二进制的缩写形式——八进制和十六进制。

八进制的基数 $R=8$,每位可取 8 个不同的数字符号(即 0,1,2,3,4,5,6,7),其进位规则是“逢 8 进 1”。

由于 1 位八进制的 8 个数字符号正好对应于 3 位二进制数的 8 种不同组合,所以,八进制与二进制之间有简单的对应关系:

八进制	0	1	2	3	4	5	6	7
二进制	000	001	010	011	100	101	110	111

这样,八进制与二进制之间数的转换就极为方便。

例如,将二进制数 11010.1101 转换为八进制数,按八-二进制对应关系,有

$$\begin{array}{cccccc}
 011 & 010 & . & 110 & 100 \\
 3 & 2 & . & 6 & 4
 \end{array}$$

所以, $(11010.1101)_2 = (32.64)_8$ 。

由上述可知,二进制数转换成八进制数的方法是:以小数为界,将二进制数的整数部分从低位开始,小数部分从高位开始,每 3 位分成一组,头尾不足 3 位的补零;然后将每组的 3 位二进制数转换为 1 位八进制数。同理,由八进制数转换成二进制数同样很方便。

例如,将八进制数 357.6 转换为二进制数,按八-二进制对应关系,有

$$\begin{array}{cccccc}
 3 & 5 & 7 & . & 6 \\
 \downarrow & \downarrow & \downarrow & & \downarrow \\
 011 & 101 & 111 & . & 110
 \end{array}$$

所以, $(357.6)_8 = (11101111.11)_2$ 。

十六进制的基数 $R=16$,每位可取 16 个不同的数字符号(即 0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F),其进位规则是“逢 16 进 1”。

同理,由于 1 位十六进制的 16 个数字符号正好对应于 4 位二进制数的 16 种不同的组合,所以,十六进制与二进制之间有简单的对应关系:

十六进制	0	1	2	3	4	5	6	7
	8	9	A	B	C	D	E	F
二进制	0000	0001	0010	0011	0100	0101	0110	0111
	1000	1001	1010	1011	1100	1101	1110	1111

这样,十六进制与二进制之间数的转换也很方便。

例如,将二进制数 1010110110.110111 转换为十六进制数,按十六-二进制对应关系,有

$$\begin{array}{cccccc} 0010 & 1011 & 0110 & . & 1101 & 1100 \\ 2 & B & 6 & . & D & C \end{array}$$

所以, $(1010110110.110111)_2 = (2B6.DC)_{16}$ 。

例如,将十六进制数 5D.6E 转换为二进制数,按十六-二进制对应关系,有

$$\begin{array}{cccccc} 5 & D & . & 6 & E & \\ \downarrow & \downarrow & & \downarrow & \downarrow & \\ 0101 & 1101 & . & 0110 & 1110 & \end{array}$$

所以, $(5D.6E)_{16} = (01011101.01101110)_2$ 。

由此可见,采用八进制和十六进制要比用二进制书写简短,易读易记,而且转换也方便。因此,计算机工作者普遍采用八进制或十六进制来书写和表达。

1.1.2 数制转换

在计算机和其他数字系统中普遍采用二进制,采用二进制的数字系统只能处理二进制数或用二进制编码形式表示的其他进制数。由于人们习惯于使用十进制数,所以在用计算机进行信息处理时,首先必须把十进制数转换成二进制数以便计算机接受;然后进行运算;最后必须把二进制数的运算结果转换成人们习惯的十进制数。

1. 二进制数和十进制数的转换

二进制数转换成十进制数是很方便的,只要将二进制数写成按权展开式,并将式中各乘积项的积算出来,然后各项相加,即可得到与该二进制数相对应的十进制数。

$$\begin{aligned} \text{例如: } (11010.101)_2 &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + \\ & \quad 1 \times 2^{-3} \\ &= 16 + 8 + 2 + 0.5 + 0.125 = (26.625)_{10} \end{aligned}$$

将十进制数转换成二进制数时,需将待转换的数分成整数部分和小数部分,并分别加以转换。将一个十进制数写成

$$(N)_{10} = [\text{整数部分}]_{10} [\text{小数部分}]_{10}$$

转换时,首先将 $[\text{整数部分}]_{10}$ 转换成 $[\text{整数部分}]_2$,然后再将 $[\text{小数部分}]_{10}$ 转换成 $[\text{小数部分}]_2$ 。待整数部分和小数部分确定后,就可写成 $(N)_2 = [\text{整数部分}]_2 . [\text{小数部分}]_2$ 。

1) 整数转换

十进制数的整数部分采用“除 2 取余”法进行转换,即把十进制整数除以 2,取出余数 1 或 0 作为相应二进制数的最低位,把得到的商再除以 2,再取余数 1 或 0 作为二进制数的次低位,以此类推,继续上述过程,直至商为 0,所得余数为最高位。

例如,要将十进制整数 58 转换为二进制整数,就要把它写成以下形式:

$$\begin{aligned} (58)_{10} &= (a_{n-1}a_{n-2}\cdots a_1a_0)_2 = a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + \cdots + a_1 \times 2^1 + a_0 \times 2^0 \\ &= 2(a_{n-1} \times 2^{n-2} + a_{n-2} \times 2^{n-3} + \cdots + a_1) + a_0 \end{aligned}$$

只要求出等式中的各个系数 $a_{n-1}, a_{n-2}, \cdots, a_1, a_0$,便得到二进制数。将上式两边除以 2,得

$$(29)_{10} = a_{n-1} \times 2^{n-2} + a_{n-2} \times 2^{n-3} + \cdots + a_1 + a_0/2$$

两数相等,整数部分和小数部分必须对应相等,等式左边余数为0,则取 a_0 为0,因而得

$(29)_{10} = 2(a_{n-1} \times 2^{n-3} + a_{n-2} \times 2^{n-4} + \dots + a_2) + a_1$ 将等式两边再除以2,得

$$(14 + 1/2)_{10} = a_{n-1} \times 2^{n-3} + a_{n-2} \times 2^{n-2} + \dots + a_2 + a_1/2$$

比较等式两边,等式左边余数为1,则取 a_1 为1。以此类推,可得系数 $a_2, a_3, \dots, a_{n-2}, a_{n-1}$ 。根据上面讨论的方法,可用下列形式很方便地将十进制整数转换成二进制数。

2	58	
2	29	余数0(a_0)最低位
2	14	余数1(a_1)
2	7	余数0(a_2)
2	3	余数1(a_3)
2	1	余数1(a_4)
	0	余数1(a_5)最高位

因此, $(58)_{10} = (111010)_2$ 。

2) 纯小数转换

十进制数的小数部分采用“乘2取整”法进行转换,即先将十进制小数乘以2,取其整数1或0,作为二进制小数的最高位;然后将乘积的小数部分再乘以2,并再取整数,作为次高位。重复上述过程,直到小数部分为0或达到所要求的精度。

例如,将十进制小数0.625转换为二进制小数,需把它写成以下形式:

$$(0.625)_{10} = (0.a_{-1}a_{-2}\dots a_{-m})_2 = a_{-1} \times 2^{-1} + a_{-2} \times 2^{-2} + \dots + a_{-m} \times 2^{-m}$$

$$= a_{-1}/2 + 1/2(a_{-2} \times 2^{-1} + \dots + a_{-m} \times 2^{-m+1})$$

只要求出各系数 $a_{-1}, a_{-2}, \dots, a_{-m}$,便得到二进制小数。将上式两边乘以2,得

$$(1.25)_{10} = a_{-1} + (a_{-2} \times 2^{-1} + \dots + a_{-m} \times 2^{-m+1})$$

根据两个数相等,其整数部分和小数部分必须分别相等的道理, a_{-1} 等于左边的整数,则 a_{-1} 为1。

等式右边括号内的数仍为小数,因而

$$(0.25)_{10} = a_{-2}/2 + 1/2(a_{-3} \times 2^{-1} + \dots + a_{-m} \times 2^{-m+2})$$

再将等式两边乘以2,得

$$(0.5)_{10} = a_{-2} + a_{-3} \times 2^{-1} + \dots + a_{-m} \times 2^{-m+2}$$

比较等式两边的整数,又取 a_{-2} 为0。如此连续乘以2,直到小数部分等于0,即可求得系数 $a_{-1}, a_{-2}, \dots, a_{-m}$ 。

根据上面讨论的方法,可很方便地将十进制小数转换成二进制数,即

	0.625	
×)	2	
	[1].250	整数1(a_{-1})最高小数位
×)	2	
	0.500	整数0(a_{-2})
×)	2	
	[1].000	整数1(a_{-3})最低小数位

因此, $(0.625)_{10} = (0.101)_2$ 。必须指出:式中的整数不参加连乘。