

高等院校

电子信息应用型

规划教材

TMS320C55x DSP 原理及应用

蔺 鹏 胡 玫 主编



清华大学出版社

高等院校

电子信息应用型

规划教材

TMS320C55x DSP 原理及应用

蔺 鹏 胡 玫 主编

清华大学出版社
北京

内 容 简 介

本书以 TMS320C55x 系列 DSP 为核心,详细介绍了数字信号处理器的背景知识,以及该系列芯片的 CPU 内部结构、存储器空间结构、汇编指令系统和片内外设,并且对应用程序开发流程、C 语言编程方法和集成开发环境 CCS 进行了系统的阐述。

本书在语言描述上保证严谨性,同时尽量做到通俗易懂;内容组织上注意由浅入深、循序渐进,结合具体实例进行辅助说明,让读者对所讲内容理解得更透彻。本书既可作为本专科院校电子信息类专业学生的教材,也可作为工程技术人员学习 DSP 应用技术的入门参考资料。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

TMS320C55x DSP 原理及应用/蒯鹏,胡玫主编. --北京:清华大学出版社,2015

高等院校电子信息应用型规划教材

ISBN 978-7-302-38688-9

I. ①T… II. ①蒯… ②胡… III. ①数字信号处理—高等学校—教材 IV. ①TN911.72

中国版本图书馆 CIP 数据核字(2014)第 283793 号

责任编辑:王剑乔

封面设计:常雪影

责任校对:袁 芳

责任印制:宋 林

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座

邮 编:100084

社总机:010-62770175

邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795764

印装者:北京密云胶印厂

经 销:全国新华书店

开 本:185mm×260mm

印 张:22.75

字 数:523 千字

版 次:2015 年 6 月第 1 版

印 次:2015 年 6 月第 1 次印刷

印 数:1~2000

定 价:46.00 元

产品编号:060748-01

信息技术的发展对数字信息处理能力的要求越来越高。DSP 芯片以其强大的数字运算能力、超低功耗、体积小等特点,已广泛应用于通信、工业控制、医学成像和交通监控等领域。

从美国德州仪器公司(TI 公司)1982 年研制出第一代 DSP 处理芯片开始,数字处理器的发展十分迅猛。目前市场上的 DSP 产品主要有 TI 公司的 TMS320 系列、AD 公司的 ADSP 系列、Motorola 公司的 DSP56xx 系列和 DSP96xx 系列等器件。其中,美国 TI 公司的产品占据市场份额的 60% 左右。TI 公司从第一代 TMS320C1x DSP 发展到目前的 TMS320C6x DSP,其性能得到了极大提升。其中,TMS320C55x DSP 是 5000 系列 DSP 中具备 16 位定点数据处理的高性价比 DSP 芯片。55x DSP 在拥有自己的指令系统的同时,兼容 54x DSP 指令,具有低功耗、速度快、运算能力强等特点,被广泛应用于人们的生产和生活当中。

目前为初学者介绍 55x 系列 DSP 的相关书籍和教材较少。为了使学习者较容易地学习 DSP 的入门知识,编者结合多年的教学经验和体会编写了这本书。本书具有以下特点。

(1) 作为一本入门教材,书中介绍有关 55x DSP 所必须掌握的知识点,不求大而全,对涉及的知识点尽量讲述清晰、透彻。

(2) 每章开始都概括介绍本章知识要点,使学习者对本章的学习任务和要求一目了然。每章最后有思考题,使学习者加深对知识点的理解和巩固。

(3) 讲述基本原理时尽可能结合插图和实例进行,使学习者能够轻松理解并掌握。书中引用了许多插图和实例讲述 DSP 的基本结构、指令、汇编语言和 C 语言基本编程方法以及片内外设的应用。

(4) 在教材内容编写上,力求由浅入深、循序渐进、突出重点。语言描述上强调条理清楚,用词准确。

本书介绍了 TMS320C55x DSP 的原理及应用。全书分为 7 章,第 1 章介

绍 DSP 的基本知识。第 2 章和第 3 章详细介绍 55x DSP 的硬件体系结构和汇编指令系统,包括 DSP 内部总线结构、CPU 结构、存储空间配置以及汇编指令系统的符号定义、寻址方式及指令系统。第 4 章系统地介绍 55x DSP 软件开发过程,包括汇编语言编程方法、COFF 文件、汇编器和链接器使用、C 语言编程方法、55x DSP 库函数的使用以及 C 语言编程实例等。第 5 章全面介绍 55x DSP 片内外设的基本结构和工作原理。第 6 章介绍 DSP 相关外围电路的工作原理。第 7 章介绍在集成开发环境 CCS 下应用程序的设计和调试方法。附录部分介绍 5509 DSP 引脚信号说明、55x DSP 汇编指令集、55x DSP CPU 内部寄存器和 55x DSP 外设寄存器。

课程学习建议 40 课时。其中,第 1 章 2 课时,第 2 章 6 课时,第 3 章 8 课时,第 4 章 6 课时,第 5 章 10 课时,第 6 章 6 课时,第 7 章 2 课时。实际授课时,请教师根据课时情况酌情增减,有些内容可以让学生通过自学和实践来完成。

本书由蔺鹏、胡玫担任主编,蔺鹏负责编写第 3~5 章;胡玫负责编写第 1 章、第 2 章、第 6 章、第 7 章和附录部分。编者在编写过程中参阅了大量 TI 公司公开资料以及国内相关书籍,结合多年 DSP 教学经验完成。本书出版得到清华大学出版社的大力支持,在此表示衷心的感谢!

由于编者的经验和水平有限,书中难免存在不足之处,恳请广大读者批评、指正。

编 者

2015 年 4 月

目 录

CONTENTS

第 1 章 绪论	1
1.1 数字信号处理技术	1
1.1.1 概述	1
1.1.2 DSP 芯片的特点	4
1.1.3 DSP 产品简介	5
1.2 TMS320 系列 DSP 芯片概述	6
1.2.1 DSP 芯片的发展	6
1.2.2 TMS320 系列的典型应用	7
1.2.3 TMS320C55x 系列	8
1.3 数据运算格式	8
1.3.1 定点格式	8
1.3.2 浮点格式	11
1.4 DSP 的性能参数指标	11
第 2 章 TMS320C55x DSP 的硬件体系结构	14
2.1 概述	14
2.1.1 TMS320C55x 芯片引脚功能介绍	14
2.1.2 TMS320C55x 基本结构及主要特性	18
2.2 总线结构及存储器接口单元	20
2.2.1 总线结构	20
2.2.2 存储器接口单元	22
2.3 中央处理器 CPU 结构	22
2.3.1 指令缓冲单元(I)	22
2.3.2 程序流程单元(P)	23
2.3.3 数据地址流程单元(A)	25
2.3.4 数据计算单元(D)	27

2.3.5 指令流水线	28
2.4 存储空间配置	31
2.4.1 存储器映射	31
2.4.2 程序空间	31
2.4.3 数据空间	32
2.4.4 I/O 空间	34
2.5 片内外设介绍	34
第3章 TMS320C55x DSP 汇编指令系统	36
3.1 术语、符号与缩写	36
3.1.1 指令集术语、符号和缩写	36
3.1.2 指令集条件字段	38
3.1.3 状态位的影响	40
3.1.4 指令集注释和规则	41
3.1.5 并行特征和规则	44
3.2 数据寻址方式	46
3.2.1 寻址方式概述	46
3.2.2 绝对寻址方式	47
3.2.3 直接寻址方式	48
3.2.4 间接寻址方式	49
3.3 TMS320C55x 的指令系统	58
第4章 TMS320C55x 应用程序开发	131
4.1 TMS320C55x 软件开发流程和开发工具	131
4.2 汇编语言编程方法	133
4.2.1 汇编伪指令	133
4.2.2 汇编语言程序编写方法	135
4.3 公共目标文件格式(COFF)	137
4.3.1 COFF 文件的基本概念	137
4.3.2 COFF 文件中的符号	137
4.4 汇编器和链接器	138
4.4.1 汇编器的作用	138
4.4.2 汇编器对段的处理	138
4.4.3 链接器的作用	139

4.4.4	链接器对段的处理	140
4.4.5	链接命令文件	140
4.5	C 语言编程方法	143
4.5.1	55x DSP C 语言概述	143
4.5.2	关键字	145
4.5.3	C 语言和汇编语言混合编程	148
4.5.4	C 编译器的存储器模式	150
4.5.5	C 语言代码优化	152
4.5.6	中断处理	153
4.5.7	C 语言的数据访问方法	154
4.6	C55x 库函数和 C 语言编程实例	155
4.6.1	C55x 库函数访问	155
4.6.2	C 语言编程实例	156
第 5 章	TMS320C55x DSP 片内外设	159
5.1	时钟发生器	159
5.1.1	时钟发生器输入输出电路	159
5.1.2	时钟发生器工作流程	160
5.2	中断系统	162
5.2.1	DSP 中断介绍	162
5.2.2	中断矢量和优先级	163
5.2.3	可屏蔽中断	164
5.2.4	不可屏蔽中断	166
5.3	通用定时器和 Watchdog 定时器	166
5.3.1	通用定时器结构	166
5.3.2	定时器引脚	166
5.3.3	定时器中断	168
5.3.4	初始化定时器	168
5.3.5	定时器的寄存器	169
5.3.6	定时器初始化举例	172
5.3.7	Watchdog 定时器	175
5.4	A/D 转换器	180
5.4.1	转换时间	181
5.4.2	ADC 初始化和转换监控	181

5.4.3	ADC 寄存器	182
5.5	DMA 控制器	185
5.5.1	DMA 控制器通道和端口存取方式	186
5.5.2	DMA 通道自动初始化	187
5.5.3	DMA 数据传送单元	188
5.5.4	通道起始地址配置	188
5.5.5	通道地址更新	189
5.5.6	数据猝发	190
5.5.7	同步通道活动	190
5.5.8	DMA 控制寄存器	192
5.6	主机接口(HPI)	201
5.6.1	DSP 存储器通过 HPI 存取	202
5.6.2	HPI 与 DMA 交互操作	202
5.6.3	HPI 信号	203
5.6.4	非多元(Nonmultiplexed)模式	204
5.6.5	多元(Multiplexed)模式	204
5.6.6	HPI 寄存器	205
5.7	外部存储器接口(EMIF)	205
5.7.1	EMIF 信号	206
5.7.2	EMIF 请求	208
5.7.3	CE 信号对应的外部存储器映射空间	208
5.7.4	CE 信号对应的外部存储器映射空间	209
5.7.5	保持(HOLD)请求,共享外部存储器	209
5.7.6	写发布(Write Posting),对外部存储器缓冲写	210
5.7.7	CPU 指令流水线	210
5.7.8	EMIF 访问外部异步存储器	211
5.7.9	EMIF 访问 SDRAM	212
5.7.10	EMIF 寄存器	215
5.8	实时时钟(RTC)外设	217
5.8.1	实时时钟电源供电	218
5.8.2	实时时钟时间和日期寄存器	219
5.8.3	实时时钟时间和日历告警(闹钟)	220
5.8.4	实时时钟中断请求	222
5.8.5	实时时钟寄存器	223

5.9	通用输入输出端口 GPIO 概述	230
5.10	I ² C 模块	230
5.10.1	I ² C 模块介绍	230
5.10.2	I ² C 模块内部结构	231
5.10.3	时钟发生电路	232
5.10.4	I ² C 模块操作	233
5.10.5	I ² C 模块中断请求和 DMA 事件	233
5.10.6	I ² C 模块寄存器	234
5.11	USB 模块	234
5.11.1	USB 模块介绍	235
5.11.2	USB 模块时钟发生	237
5.11.3	USB 缓冲管理器(UBM)	240
第 6 章	DSP 系统电路	242
6.1	DSP 系统电平转换电路	242
6.1.1	各种电平的转换标准	242
6.1.2	3.3V 与 5V 电平转换的形式	243
6.1.3	DSP 与外围器件的接口	243
6.1.4	JTAG 仿真接口电路	246
6.2	DSP 存储器和 I/O 的扩展	246
6.2.1	程序存储器扩展	246
6.2.2	数据存储器的扩展	248
6.2.3	I/O 扩展应用	249
6.3	A/D 和 D/A 接口	250
6.3.1	TMS320C55x DSP 与 A/D 接口	251
6.3.2	TMS320C55x DSP 与 D/A 接口	257
6.4	DSP 系统自举	258
6.4.1	DSP 系统自举概述	258
6.4.2	自举启动表的建立及引导装载的过程	259
第 7 章	CCS 集成开发环境高级应用	267
7.1	CCS 系统安装及界面介绍	267
7.1.1	CCS 功能简介	267
7.1.2	CCS 3.3 的安装与设置	268

7.1.3	CCS 3.3 界面介绍	270
7.2	应用程序的开发	277
7.2.1	编译器、汇编器和链接器设置	277
7.2.2	项目管理器	284
7.2.3	代码编辑器	288
7.3	程序调试工具	291
7.3.1	单步运行及扩展	291
7.3.2	断点	294
7.3.3	探针点	297
7.3.4	图形显示	298
7.3.5	观察窗	303
7.3.6	符号浏览器	304
7.3.7	GEL 工具	305
7.4	代码执行时间测算	308
附录 1	TMS320C5509 DSP 引脚信号说明	311
附录 2	TMS320C55x DSP 汇编指令集	317
附录 3	TMS320C55x DSP CPU 内部寄存器	336
附录 4	TMS320C55x DSP 外设寄存器	339
参考文献		353

绪 论

数字信号处理作为信号与信息处理的一个分支学科有很长的发展历史,但它又是一个新兴的、极富活力的学科,活跃在电子学、计算机科学、应用数学等学科的最前沿,渗透到科学研究、技术开发、工业生产以及国防和国民经济的各个领域,并且发挥着越来越重要的作用。本章主要介绍数字信号处理技术的发展历程、DSP 芯片的特点、TI 公司的 DSP 产品和应用、数字信号处理的数据运算格式和数字信号处理器的性能评价指标。

知识要点

- ◆ 了解数字信号处理技术的发展历程、DSP 芯片的特点,以及 TI 公司的 DSP 产品和应用。
- ◆ 理解数字信号处理器的性能评价指标。
- ◆ 掌握数字信号处理的数据运算格式。

1.1 数字信号处理技术

1.1.1 概述

数字信号处理(Digital Signal Processing, DSP)是从 20 世纪 60 年代以来,随着信息技术和计算机技术的高速发展而迅速发展起来的一门新兴学科。数字信号处理利用计算机或专用处理设备,以数字的形式对信号进行采集、合成、变换、滤波、估算、压缩、分析等处理,以便提取有用的信息并进行有效的传输与应用。与模拟信号处理相比,数字信号处理具有精确、灵活、抗干扰能力强、可靠性高等优点。进入 21 世纪,信息社会迈进数字化时代,DSP 技术成为数字化社会最重要的技术之一。

DSP 代表数字信号处理技术(Digital Signal Processing),也代表数字信号处理器(Digital Signal Processor)。其实,两者是不可分割的。前者侧重理论和计算方法,后者指实现这些技术的通用或专用可编程微处理器芯片。

理论上讲,只要有了算法,任何具有计算能力的设备都可以用来实现数字信号处理。但在实际应用中,信号处理要求具有实时性,需要有很强的计算能力和很快的计算速度完成复杂的算法。数字信号处理主要有以下几种实现方法。

1. x86 处理器

随着 CPU 技术不断进步,x86 的处理能力不断发展,基于 x86 处理器的处理系统不

仅局限于以往的模拟和仿真,还可以满足部分数字信号的处理要求。而各种便携式或工业标准的推出,如 PC104、PC104 Plus 结构以及 PCI 总线标准的应用,改善了 x86 系统抗恶劣环境的性能,扩展了 x86 系统的应用范围。

利用 x86 系统处理数字信号有下列优点。

(1) 处理器选择范围较宽。x86 处理器涵盖了 386 到奔腾系列,处理速度从 100MHz 到几 GHz。为了满足工业控制等各种应用,x86 厂商推出多款低功耗处理器,其功耗远远小于商用处理器。

(2) 主板及外设资源丰富。无论是普通结构,还是基于 PC104 和 PC104 Plus 结构,以及 CPCI 总线标准,都有多种主板及扩展子板供选择,节省了用户的大量硬件开发时间。

(3) 有多种操作系统可供选择,这些操作系统包括 Windows、Linux、Win CE 等。针对特殊应用,可根据需要对操作系统进行剪裁,以适应实时数字信号处理要求。

(4) 开发、调试较方便。x86 的开发、调试工具十分成熟,使用者不需要深厚的硬件基础,只要能够熟练使用 VC、C-Build 等开发工具,即可进行开发。

利用 x86 进行实时信号处理有下列缺点。

(1) 数字信号处理能力不强。x86 系列处理器没有为数字信号处理提供专用乘法器等资源,寻址方式也没有优化。实时信号处理对中断的响应延迟时间要求十分严格,通用操作系统不能满足这一要求。

(2) 硬件组成复杂,即使采用最小系统,x86 数字信号处理系统也要包括主板(包括 CPU、总线控制、内存等)、非易失存储器(硬盘或电子硬盘、SD 卡或 CF 卡)和信号输入/输出部分(这部分通常为 AD、DA 扩展卡)等。

(3) 系统体积、重量较大,功耗较高,即使采用紧凑的 PC104 结构,其尺寸也达到 96mm×90mm。采用各种降低功耗的措施,x86 主板的峰值功耗仍不小于 5W。高功耗对供电提出较高要求,需要便携系统提供容量较大的电池,进一步增大了系统的重量。

(4) 抗干扰能力较差。便携系统往往要工作于自然环境中,温度、湿度、振动、电磁干扰等都会给系统正常工作带来影响。为了克服这些影响,x86 系统所需付出的代价将是巨大的。

2. 通用微处理器

通用微处理器的种类多,包括 51 系列及其扩展系列,TI 公司的 MSP430 系列,ARM 公司的 ARM7、ARM9、ARM10 系列等。利用通用微处理器进行信号处理的优点如下所述。

(1) 可选范围广。通用微处理器种类多,使用者可从速度、片内存储器容量、片内外设资源等多种角度进行选择。许多处理器还为执行数字信号处理专门提供了乘法器等资源。

(2) 硬件组成简单。只需要非易失存储器,A/D、D/A 即可组成最小系统,这类处理器一般都包括各种串行、并行接口,可以方便地与各种 A/D、D/A 转换器相连接。

(3) 系统功耗低,适应环境能力强。

利用通用微处理器进行信号处理的缺点如下所述。

(1) 效率较低。以两个数值的乘法为例,处理器需要先用两条指令从存储器当中取

值到寄存器中,用一条指令完成两个寄存器的值相乘,再用一条指令将结果存到存储器中。这样,完成一次乘法使用4条指令,信号处理的效率较低。

(2) 内部DMA通道较少。数字信号处理需要搬移大量的数据,如果这些数据的搬移全部通过CPU进行,将极大地浪费CPU资源。而通用处理器的DMA通道数量较少,甚至没有DMA通道,这也将影响信号处理的效率。

针对这些缺点,当前发展趋势的一种途径是在通用处理器中内嵌硬件数字信号处理单元,如很多视频处理器产品是在ARM9处理器中嵌入H.264、MPEG4等硬件视频处理模块,取得较好的处理效果;另一种途径是在单片中集成ARM处理器和DSP处理器,类似的产品如TI公司的OMAP处理器及最新的达·芬奇视频处理器,它们是在一块芯片中集成了一个ARM9处理器和一个C55x处理器或一个C64x处理器。

3. 可编程逻辑阵列(FPGA)

随着微电子技术的快速发展,FPGA的制作工艺进入45nm时期。这意味在一片集成电路芯片中可以集成更多的晶体管,使得芯片运行更快,功耗更低。其主要优点如下所述。

(1) 高速信号处理。FPGA采用硬件实现数字信号处理,大大提高了信号处理的速度,尤其对于采样率大于100MHz的信号,采用专用芯片或FPGA是较适当的选择。

(2) 专用数字信号处理结构。纵观当前最先进的FPGA,如ALTERA公司的Stratix II、Stratix III系列,Cyclone II、Cyclone III系列,Xilinx公司的Virtex-4、Virtex-5系列,都为数字信号处理提供了专用的数字信号处理单元。这些单元由专用的乘法累加器组成,不仅减少了逻辑资源的使用,其结构更加适合实现数字滤波器、FFT等数字信号处理算法。

使用FPGA的缺点如下所述。

(1) 开发需要较深厚的硬件基础。无论用VHDL还是Verilog HDL语言实现数字信号处理,都需要较多的数字电路知识。同时,硬件实现的思想与软件编程有着很大区别,从软件算法转移到FPGA硬件实现都存在很多需要克服的困难。

(2) 调试困难。FPGA调试与软件调试存在很大区别,输出的信号需要通过示波器、逻辑分析仪进行分析,或者利用JTAG端口记录波形文件,而很多处理的中间信号量无法引出进行观察,因此FPGA的许多工作是通过软件仿真验证的,这就需要编写全面的测试文件,所以FPGA的软件测试工作十分艰巨。

4. 数字信号处理器

数字信号处理器是一种专门为实时、快速实现各种数字信号处理算法而设计的具有特殊结构的微处理器。20世纪80年代初,世界上第一片可编程DSP芯片诞生,为数字信号处理理论的实际应用开辟了道路。随着低成本数字信号处理器不断推出,发展进程加快。90年代以后,DSP芯片的发展突飞猛进,功能日益强大,性能价格比不断上升,开发手段不断改进。DSP芯片已成为集成电路中发展最快的电子产品之一。DSP芯片迅速成为众多电子产品的核心器件。DSP系统被广泛应用于当今技术革命的各个领域——通信电子、信号处理、自动控制、雷达、军事、航空航天、医疗、家用电器、电力电子等。基于

DSP 技术的开发应用成为数字时代应用技术领域的潮流。

1.1.2 DSP 芯片的特点

数字信号处理有别于普通的科学计算与分析,它强调运算处理的实时性,因此 DSP 除了具备普通微处理器的高速运算、控制功能外,还针对实时数字信号,在处理器结构、指令系统、指令流程上做了很大的改动。其结构特点如下所述。

1. 采用哈佛结构

DSP 芯片普遍采用数据总线和程序总线分离的哈佛结构或改进的哈佛结构,比传统处理器的冯·诺依曼结构有更快的指令执行速度。

(1) 哈佛(Harvard)结构

哈佛结构采用双存储器空间,程序存储器和数据存储器分开,有各自独立的程序总线 and 数据总线,可独立编址和访问,对程序和数据进行独立传输、取指令、指令执行、数据吞吐并行完成,大大地提高了数据处理能力和指令的执行速度,非常适合于数字信号处理。

(2) 改进的哈佛结构

改进的哈佛结构采用双存储空间和数条总线;允许在程序空间和数据空间之间相互传送数据,使这些数据可以由算术运算指令直接调用,增强了芯片的灵活性。同时,该结构提供存储指令的高速缓冲器(cache)和相应的指令,当重复执行这些指令时,只读一次就可连续使用,不需要再次从程序存储器读出,减少了指令执行所需要的时间。

2. 多总线结构

多总线结构可以保证在一个机器周期内多次访问程序空间和数据空间。例如,C55x 有 1 条 32 位程序数据总线(PB)、5 条 16 位数据总线(BB、CB、DB、EB、FB)和 1 条 24 位程序地址总线(PAB)及 5 条 23 位数据地址总线(BAB、CAB、DAB、EAB、FAB),可以在一个机器周期内完成 1 次 32 位程序代码读、3 次 16 位数据读和 2 次 16 位数据写,大大提高了 DSP 的运行速度。因此,对 DSP 来说,内部总线是十分重要的资源,总线越多,可以完成的功能越复杂。

3. 流水线结构

DSP 执行一条指令,需要通过取指、译码、取操作数和执行等几个阶段。DSP 中的流水线结构,使得在程序运行过程中,这几个阶段是重叠的。例如 4 级流水线的操作,即在执行本条指令的同时,依次完成后面 3 条指令的取操作数、译码和取指,从而在不提高时钟频率的条件下减少了每条指令的执行时间,将指令周期降低到最小。

4. 专用的硬件乘法器

在通用微处理器中,乘法是由软件完成的,即通过加法和移位实现,需要多个指令周期才能完成。在数字信号处理过程中用得最多的是乘法和加法运算。DSP 芯片中有专用的硬件乘法器,使得乘法累加运算能在单个周期内完成。

5. 特殊的 DSP 指令

为了更好地满足数字信号处理应用的需要,在 DSP 的指令系统中,设计了一些特殊

的 DSP 指令。例如, TMS320C55x 中的 MACD(乘法、累加和数据移动)指令, 具有执行 LT、DMOV、MPY 和 APAC 4 条指令的功能。

6. 指令周期短

早期 DSP 的指令周期约为 400ns。随着集成电路工艺的发展, DSP 广泛采用亚微米 CMOS 制造工艺, 其运行速度越来越快。

7. 硬件配置强

新一代 DSP 的接口功能越来越强, 片内具有串行接口、主机接口(HPI)、DMA 控制器、软件控制的等待状态寄存器、锁相环时钟产生器以及实现在片仿真符合 IEEE 1149.1 标准的测试访问口, 更易于完成系统设计。许多 DSP 芯片都可以在省电方式下, 使系统功耗降低。

8. 多处理器结构

尽管当前的 DSP 芯片已达到较高的水平, 但在一些实时性要求很高的场合, 单片 DSP 的处理能力不能满足要求。如图像压缩、雷达定位等应用, 若采用单处理器, 将无法胜任。因此, 支持多处理器系统成为提高 DSP 应用性能的重要途径之一。为了满足多处理器系统的设计, 许多 DSP 芯片采用支持多处理器的结构。如 TMS320C40 提供了 6 个用于处理器间高速通信的 32 位专用通信接口, 使处理器之间可直接通信, 应用灵活, 使用方便。

DSP 芯片的上述特点, 使其在各个领域的应用越来越广泛。

1.1.3 DSP 产品简介

在生产通用 DSP 的厂家中, 最有影响的有 TI(美国德州仪器)公司、AD 公司、AT&T 公司(现在的 Lucent 公司)、Motorola 公司和 NEC 公司。

1. AD 公司的产品

- (1) 定点 DSP: ADSP21xx 系列, 16b, 40MIPS。
- (2) 浮点 DSP: ADSP21020 系列, 32b, 25MIPS。
- (3) 并行浮点 DSP: ADSP2106x 系列, 32b, 40MIPS。
- (4) 超高性能 DSP: ADSP21160 系列, 32b, 100MIPS。

2. AT&T 公司

- (1) 定点 DSP: DSP16 系列, 16b, 40MIPS。
- (2) 浮点 DSP: DSP32 系列, 32b, 12.5MIPS。

3. Motorola 公司

- (1) 定点 DSP: DSP56000 系列, 24b, 16MIPS。
- (2) 浮点 DSP: DSP96000 系列, 32b, 27MIPS。

4. NEC 公司

定点 DSP: μ PD77Cxx 系列, 16b; μ PD770xx 系列, 16b; μ PD772xx 系列, 24b 或 32b。

1.2 TMS320 系列 DSP 芯片概述

1.2.1 DSP 芯片的发展

美国德州仪器公司成功地推出 DSP 芯片的系列产品。TMS320 是包括定点、浮点和多处理器在内的数字信号处理器(DSP)系列,其结构非常适合做实时信号处理。TI 公司在推出 TMS32010 之后,相继推出 TMS32011、TMS320C10/14/15/16/17 等。其中,TMS32010 和 TMS32011 采用 $2.4\mu\text{m}$ 的 NMOS 工艺,其他几种采用 $1.8\mu\text{m}$ 的 CMOS 工艺。这些芯片的典型工作频率为 20MHz,它们代表 TI 的第一代 DSP 芯片。TI 公司的 TMS320 系列 DSP 产品是当今世界最有影响力的 DSP 芯片。TI 公司也成为世界上最大的 DSP 芯片供应商。

第二代 DSP 芯片的典型代表是 TMS32020、TMS320C25/26/28。在这些芯片中,TMS32020 是一个过渡产品,其指令周期为 200ns,与 TMS32010 相当,其硬件结构与 TMS320C25 一致。在第二代 DSP 芯片中,TMS320C25 是典型代表,其他芯片都是由 TMS320C25 派生出来的。TMS320C2xx 是第二代 DSP 芯片的改进型,其指令周期最短为 25ns,运算能力达 40MIPS。

TMS320C3x 是 TI 的第三代产品,包括 TMS320C30/31/32,也是第一代浮点 DSP 芯片。TMS320C31 是 TMS320C30 的简化和改进型,它在 TMS320C30 的基础上去掉了一般用户不常用的一些资源,降低了成本,是一个性能价格比较高的浮点处理器。TMS320C32 是 TMS320C31 的进一步简化和改进。TMS320C30 的指令周期为 50/60/74ns;TMS320C31 的指令周期为 33/40/50/60/74ns;TMS320C32 的指令周期为 33/40/50ns。

第四代 DSP 芯片的典型代表是 TMS320C40/44。TMS320C4x 系列浮点处理器是专门为实现并行处理和满足其他实时应用的需求而设计的,其主要性能包括 275 MOPS 的惊人速度和 320MB/s 的吞吐量。

第五代 DSP 芯片 TMS320C55x/54x 是继 TMS320C1x 和 TMS320C2x 之后的第三代定点 DSP 处理器。TMS320C5x 系列有 TMS320C50/51/52/53 等多种产品,其主要区别是片内 RAM、ROM 等资源不同。TMS320C55x 是为实现低功耗、高性能而专门设计的 16 位定点 DSP 芯片,主要应用于无线通信系统。

第六代 DSP 芯片 TMS320C62x/67x 等是目前速度最快的。TMS320C62x 是 TI 公司于 1997 年开发的一种新型定点 DSP 芯片。该芯片的内部结构与以往的 DSP 芯片不同,其内部集成了多个功能单元,可同时执行 8 条指令,运行速度快,指令周期为 5ns,运算能力达 1600MIPS。这种芯片适合于无线基站、无线 PDA、组合 Modem、GPS 导航等需要大运算能力的场合。TMS320C67x 是 TI 公司继定点 DSP 芯片 TMS320C62x 系列后开发的一种新型浮点 DSP 芯片。该芯片的内部结构在 TMS320C62x 的基础上加以改进,其内部同样集成了多个功能单元,可同时执行 8 条指令,指令周期为 6ns,运算能力可达 1GFLOPS。