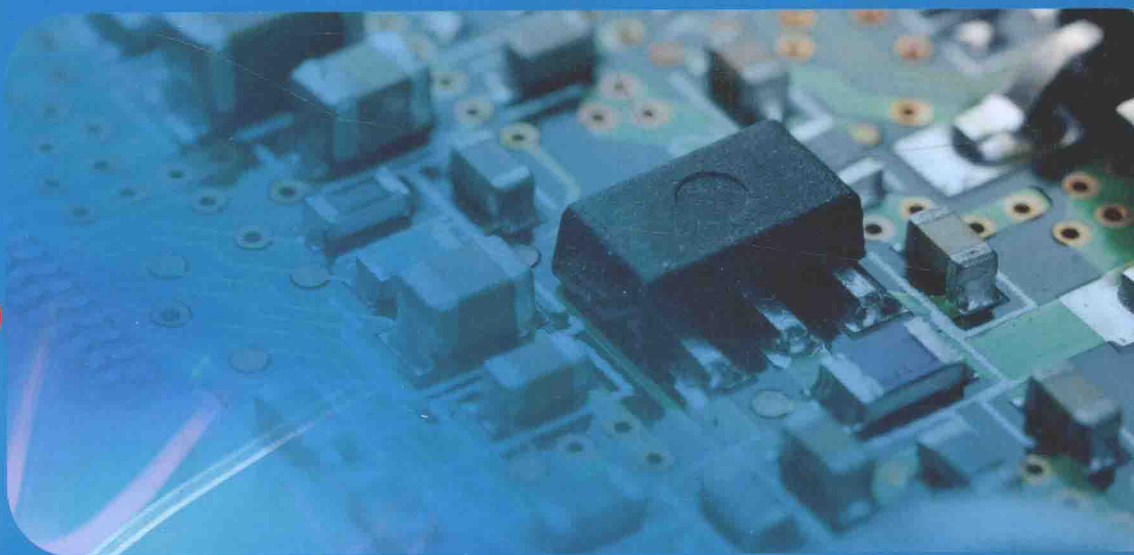




普通高等教育“十二五”规划教材
(电工电子课程群改革创新系列)

数字电子技术

主 编 陈明义
副主编 覃爱娜 陈革辉



中国水利水电出版社
www.waterpub.com.cn

普通高等教育“十二五”规划教材

数字电子技术

主 编 陈明义

副主编 覃爱娜 陈革辉



中国水利水电出版社
www.waterpub.com.cn

内 容 提 要

“数字电子技术”是工科院校电气电子信息类专业的一门重要的技术基础课,研究各种数字器件、数字电路、数字系统、模数混合系统的工作原理和分析与设计方法。

本书共分为 10 章,内容包括:逻辑代数基础,门电路,组合逻辑电路,触发器,时序逻辑电路,半导体存储器,数字系统的分析与设计,可编程逻辑器件,脉冲波形产生与整形,数模与模数转换。

本书可作为高等学校电气电子信息类专业“数字电子技术基础”课程的教材,也可作为从事电子技术的工程技术人员及广大电子技术爱好者的参考书。

本书配有免费电子教案,读者可以从中国水利水电出版社网站以及万水书苑下载,网址为: <http://www.waterpub.com.cn/softdown/>或 <http://www.wsbookshow.com>。

图书在版编目(CIP)数据

数字电子技术 / 陈明义主编. — 北京: 中国水利水电出版社, 2015.8

普通高等教育“十二五”规划教材

ISBN 978-7-5170-3538-1

I. ①数… II. ①陈… III. ①数字电路—电子技术—高等学校—教材 IV. ①TN79

中国版本图书馆CIP数据核字(2015)第198877号

策划编辑: 雷顺加

责任编辑: 宋俊娥

封面设计: 李 佳

书 名	普通高等教育“十二五”规划教材 数字电子技术
作 者	主 编 陈明义 副主编 覃爱娜 陈革辉
出版发行	中国水利水电出版社 (北京市海淀区玉渊潭南路1号D座 100038) 网址: www.waterpub.com.cn E-mail: mchannel@263.net (万水) sales@waterpub.com.cn
经 售	电话: (010) 68367658 (发行部)、82562819 (万水) 北京科水图书销售中心(零售) 电话: (010) 88383994、63202643、68545874 全国各地新华书店和相关出版物销售网点
排 版	北京万水电子信息有限公司
印 刷	北京正合鼎业印刷技术有限公司
规 格	170mm×227mm 16开本 28.75印张 540千字
版 次	2015年8月第1版 2015年8月第1次印刷
印 数	0001—4000册
定 价	45.00元

凡购买我社图书,如有缺页、倒页、脱页的,本社发行部负责调换

版权所有·侵权必究

普通高等教育“十二五”规划教材

(电工电子课程群改革创新系列)

编审委员会名单

主 任：施荣华 罗桂娥

副主任：李 飞 宋学瑞

成 员：(按姓氏笔画排序)

刘子建 刘曼玲 吕向阳 寻小惠 吴显金

宋学瑞 张亚鸣 张晓丽 张静秋 李 飞

李力争 李中华 陈 宁 陈明义 陈革辉

罗 群 罗桂娥 罗瑞琼 姜 霞 胡燕瑜

彭卫韶 覃爱娜 谢平凡

秘 书：雷 皓

前 言

“数字电子技术基础”是工科院校电气电子信息类专业的一门重要的技术基础课，研究各种数字器件、数字电路、数字系统、模数混合系统的工作原理和分析与设计方法。为适应电子信息科学技术的飞速发展和 21 世纪对高素质创新人才培养的要求，我们结合多年的教学实践经验，编写了本书。本书具有以下特点：

(1) 力求少而精，在“精练”上取胜。精选内容，优选讲法，以符合教学基本要求为准。

(2) 为了解决内容多与学时紧的矛盾，并突出学生的个性培养，在每一章的最后一节提供了辅修内容。在学时多的情况下，教师也可选讲该部分内容，真正做到好教好学。

(3) 在保证基础内容的前提下，加重中大规模数字集成电路的相关内容。

(4) 提出数字系统组成的概念，对数字系统的模块化扩展、分析与设计方法进行重点、系统的介绍。

(5) 教材中引入了超高速硬件描述语言 VHDL，在相关章节的辅修内容中给出有关基本数字功能器件及数字系统的 VHDL 语言描述，便于学生循序渐进地自学。

本书共有 10 章。第 1 章为逻辑代数基础，包括逻辑代数的基本概念、公式定理，逻辑函数的表示法及化简法，VHDL 语言基础；第 2 章为门电路，包括 TTL、CMOS 两种集成门电路的电路结构、工作原理、有关特性与参数，重点介绍了三种特殊结构（OC、TSL、TG）数字集成电路技术，并涉及门电路的 VHDL 语言的描述；第 3 章为组合逻辑电路，包括组合逻辑电路的分析与设计方法，重点讲述几种常用的中规模集成组合逻辑芯片及其 VHDL 语言的描述；第 4 章为触发器，包括各种不同类型触发器的电路结构、动作特点、逻辑功能和 VHDL 语言的描述；第 5 章为时序逻辑电路，包括时序逻辑电路的分析与设计方法，侧重介绍几种常用的中规模集成时序逻辑芯片和 VHDL 语言的描述；第 6 章为半导体存储器，包括 ROM、RAM 的电路结构、工作原理、特点和 VHDL 语言的描述；第 7 章为数字系统的分析与设计，介绍数字系统组成的概念，数字系统模块化的分析与设计方法，数字系统的扩展方法，VHDL 语言在数字系统模块化分析与设计中的应用；第 8 章为可编程逻辑器件，包括各种可编程逻辑器件的结构、工作原理及特点；第 9 章为脉冲波形的产生与整形，介绍施密特触发器、单稳态触发器、多谐振荡

器的特点、作用和电路构成；第 10 章为数模与模数转换，包括 ADC、DAC 的特点、电路构成和工作原理等。

本书是在总结中南大学信息科学与工程学院电工电子教学与实验中心教师多年教学实践经验的基础上于 2015 年完成编写工作。该书由陈明义任主编，覃爱娜、陈革辉任副主编。其中，覃爱娜负责第 1 章、第 2 章、第 3 章的编写；陈革辉负责第 4 章、第 5 章、第 6 章的编写；陈明义负责第 7 章、第 8 章、第 9 章、第 10 章的编写。该书在编写过程中得到了罗桂娥、张亚明、李飞、刘献如、彭卫超、余迪、朱利香等老师的帮助和支持。最后，由陈明义统稿定稿。

本书可作为高等学校电气电子信息类专业“数字电子技术基础”课程的教材，也可作为从事电子技术的工程技术人员及广大电子技术爱好者的参考书。

本书在编写过程中得到了全体同仁的大力支持，在此一并表示衷心的感谢。

由于编写水平有限，加之时间仓促，书中难免有许多不妥与错误，殷切期望读者批评与指正。

编者
2015 年 6 月

目 录

前言

第 1 章 逻辑代数基础	1
1.1 逻辑变量和逻辑运算	1
1.1.1 逻辑变量	1
1.1.2 基本逻辑运算	1
1.1.3 复合逻辑运算	4
1.2 逻辑代数的公式和定理	6
1.2.1 逻辑代数的基本公式和常用公式	6
1.2.2 逻辑代数的基本定理	7
1.3 逻辑函数及其表示方式	8
1.3.1 逻辑函数的表示方法	9
1.3.2 逻辑函数的标准形式	12
1.4 逻辑函数的公式化简法	16
1.4.1 最简逻辑式的概念	16
1.4.2 逻辑函数的公式化简法	16
1.5 逻辑函数的卡诺图化简	18
1.5.1 逻辑函数的卡诺图表示法	19
1.5.2 用卡诺图化简逻辑函数	20
1.6 具有无关项的逻辑函数及其化简	23
1.6.1 逻辑函数的无关项	23
1.6.2 具有无关项的逻辑函数的化简	24
1.7 逻辑函数的变换与实现	25
1.7.1 逻辑函数的表达形式	25
1.7.2 逻辑函数的变换	27
1.8 辅修内容	28
1.8.1 数制和码制	28
1.8.2 用 Q-M 法化简逻辑函数	34
1.8.3 VHDL 语言基础	37
本章小结	43

习题一	44
第2章 门电路	48
2.1 数字电路的二值逻辑状态表示	48
2.2 半导体器件的开关特性	49
2.2.1 半导体二极管的开关特性	49
2.2.2 半导体三极管的开关特性	51
2.2.3 MOS 管的开关特性	54
2.3 分立元件门电路	56
2.3.1 二极管与门	56
2.3.2 二极管或门	57
2.3.3 晶体三极管非门	58
2.4 TTL 集成门电路	59
2.4.1 TTL 反相器	59
2.4.2 其他逻辑功能的 TTL 门电路	68
2.4.3 特殊逻辑功能的 TTL 门电路	71
2.5 CMOS 集成门电路	74
2.5.1 CMOS 反相器	74
2.5.2 其他逻辑功能的 CMOS 门电路	80
2.5.3 特殊逻辑功能的 CMOS 门电路	83
2.6 辅修内容	86
2.6.1 改进型的 TTL 门电路	86
2.6.2 其他类型的双极型数字集成电路	90
2.6.3 其他类型的 MOS 电路	95
2.6.4 逻辑门电路的正确使用	98
2.6.5 门电路的 VHDL 语言描述	105
本章小结	111
习题二	111
第3章 组合逻辑电路	116
3.1 组合逻辑电路的特点	116
3.2 组合逻辑电路的分析	116
3.3 组合逻辑电路的设计	120
3.4 若干常用组合逻辑电路及其应用	122
3.4.1 编码器	123
3.4.2 译码器	128

3.4.3 加法器	139
3.4.4 数值比较器	143
3.5 辅修内容	146
3.5.1 组合逻辑电路中的竞争和冒险	146
3.5.2 常用组合逻辑电路的 VHDL 语言描述	148
本章小结	153
习题三	154
第 4 章 触发器	158
4.1 概述	158
4.2 触发器电路的结构及动作特点	159
4.2.1 基本 RS 触发器	159
4.2.2 同步 RS 触发器	161
4.2.3 主从触发器	163
4.2.4 边沿触发器	166
4.3 触发器的逻辑功能及描述方法	169
4.3.1 触发器的逻辑功能及描述	169
4.3.2 触发器的电路结构与逻辑功能的关系	172
4.4 触发器逻辑功能的转换	173
4.5 辅修内容	175
4.5.1 触发器的动态特性	175
4.5.2 触发器的 VHDL 语言描述	177
本章小结	183
习题四	184
第 5 章 时序逻辑电路	189
5.1 概述	189
5.2 同步时序逻辑电路的分析	191
5.2.1 同步时序逻辑电路分析的一般步骤	192
5.2.2 同步时序逻辑电路的分析举例	192
5.3 同步时序逻辑电路的设计	196
5.3.1 同步时序逻辑电路设计的一般步骤	196
5.3.2 同步时序逻辑电路设计举例	197
5.4 若干常用时序逻辑电路及应用	203
5.4.1 寄存器和移位寄存器	203
5.4.2 计数器	208

5.5 辅修内容	225
5.5.1 异步时序逻辑电路的分析	225
5.5.2 时序逻辑电路中的竞争与冒险	227
5.5.3 常用时序逻辑电路的 VHDL 语言描述	230
本章小结	233
习题五	234
第 6 章 半导体存储器	238
6.1 概述	238
6.2 只读存储器	240
6.2.1 掩膜只读存储器	240
6.2.2 可编程只读存储器 (PROM)	242
6.2.3 可擦除的可编程只读存储器 (EPROM)	244
6.2.4 EPROM 集成芯片简介	247
6.3 随机存储器	248
6.3.1 静态随机存储器	249
6.3.2 动态随机存储器	253
6.4 存储器的应用	257
6.4.1 作函数运算表电路	257
6.4.2 实现任意组合逻辑函数	259
6.5 辅修内容	264
6.5.1 顺序存取存储器 (SAM)	264
6.5.2 存储器的 VHDL 语言描述	268
本章小结	270
习题六	271
第 7 章 数字系统的分析与设计	273
7.1 概述	273
7.2 数字系统的扩展	274
7.2.1 中规模集成组合逻辑电路的功能扩展	274
7.2.2 中规模集成时序逻辑电路的功能扩展	277
7.2.3 存储器容量的扩展	280
7.3 数字系统的分析	282
7.4 数字系统的设计	288
7.5 辅修内容	291
7.5.1 键盘编码器的分析	291

7.5.2 数字时钟电路的设计	296
7.5.3 简易交通信号灯控制电路的设计	309
本章小结	315
习题七	316
第8章 可编程逻辑器件	321
8.1 概述	321
8.2 现场可编程逻辑阵列 (FPLA)	324
8.3 可编程阵列逻辑 (PAL)	326
8.3.1 PAL 器件的基本结构	326
8.3.2 PAL 器件的类型	327
8.3.3 PAL 器件的应用实例	328
8.4 通用阵列逻辑 (GAL)	332
8.4.1 GAL 器件的基本结构	332
8.4.2 GAL 的行地址映射图	337
8.5 辅修内容	339
8.5.1 高密度可编程逻辑器件 (HDPLD)	339
8.5.2 可编程逻辑器件的开发与编程	351
本章小结	356
习题八	357
第9章 脉冲波形的产生与整形	361
9.1 概述	361
9.2 施密特触发器	362
9.2.1 用门电路组成的施密特触发器	362
9.2.2 施密特触发器的应用	365
9.3 单稳态触发器	367
9.3.1 微分型单稳态触发器	367
9.3.2 积分型单稳态触发器	370
9.4 多谐振荡器	372
9.4.1 对称式多谐振荡器	372
9.4.2 石英晶体多谐振荡器	376
9.5 555 定时器及其应用	377
9.5.1 555 定时器的电路结构与功能	377
9.5.2 555 定时器构成的施密特触发器	379
9.5.3 555 定时器构成的单稳态触发器	380

9.5.4 555 定时器构成的多谐振荡器	382
9.6 辅修内容	385
9.6.1 集成施密特触发器	385
9.6.2 集成单稳态触发器	389
9.6.3 压控振荡器	394
本章小结	399
习题九	400
第 10 章 数模与模数转换	404
10.1 概述	404
10.1.1 ADC 与 DAC 的应用	404
10.1.2 ADC 与 DAC 的性能指标	406
10.1.3 ADC 与 DAC 的分类	406
10.2 数模转换器 (DAC)	406
10.2.1 数模转换原理与一般组成	406
10.2.2 权电阻网络 DAC	408
10.2.3 R-2R 倒 T 形电阻网络 DAC	411
10.2.4 DAC 的转换精度与转换速度	413
10.3 模数转换器 (ADC)	416
10.3.1 模数转换基本原理	416
10.3.2 并联比较型 ADC	419
10.3.3 逐次逼近型 ADC	422
10.3.4 双积分型 ADC	424
10.3.5 ADC 的转换精度和转换速度	428
10.4 辅修内容	429
10.4.1 集成 DAC	429
10.4.2 集成 ADC	434
本章小结	440
习题十	440
参考文献	445

第 1 章 逻辑代数基础



逻辑代数是分析数字逻辑电路的数学工具，也是进行逻辑设计的理论基础。本章从逻辑变量和逻辑运算的概念出发，主要介绍逻辑代数的公式、规则和定理，逻辑函数及其表示方法，逻辑函数的化简方法和变换方法。

1849 年，英国数学家乔治·布尔（George Boole）首先提出了描述客观事物关系的数学方法——布尔代数。后来，由于布尔代数被广泛地应用于开关电路和数字逻辑电路的分析和设计上，所以也把布尔代数叫做开关代数或逻辑代数。逻辑代数是分析和设计数字逻辑电路的数学工具。

1.1 逻辑变量和逻辑运算

1.1.1 逻辑变量

逻辑变量用于描述客观事物对立统一的两个方面。逻辑代数中通常用单个大写字母或单个大写字母加下标表示逻辑变量。在二值逻辑中，每个逻辑变量的取值只有 0 和 1 两种可能，这里 0 和 1 已不再表示数量的大小，只代表两种不同的逻辑状态，如电平的高和低、电流的有和无、灯的亮和灭、开关的闭合和断开等。

1.1.2 基本逻辑运算

逻辑代数中有三种最基本的逻辑运算：与、或、非，也称为逻辑与、逻辑或和逻辑非。

1. 与运算

逻辑与（逻辑乘）表示这样一种逻辑关系：只有决定事物结果的全部条件同时具备时，结果才发生。例如图 1-1 所示的电路是一个简单的与逻辑关系，灯 Y 受两个串联开关 A、B 的控制，仅当开关 A 与 B 同时闭合时，灯 Y 才亮，否则灯灭。

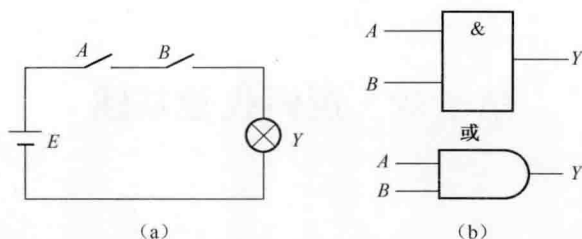


图 1-1 与逻辑电路示例及其符号

现用“1”来表示开关“闭合”及灯“亮”；用“0”表示开关“断开”及灯“灭”。那么可以列出表 1-1 所示的逻辑真值表。所谓逻辑真值表是指把逻辑变量所有可能的取值组合及其对应结果列成一种表格，可简称为真值表。

表 1-1 与逻辑运算真值表

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

在逻辑代数中，上述与逻辑关系还可以表示成如下的逻辑函数式： $Y = A \cdot B$ ，式中“ $\cdot$ ”为“与”的逻辑运算符号，也称为逻辑乘，使用时也可将其省略，写成 $Y = AB$ 。

在逻辑电路中，能实现与运算逻辑功能的电路称为与门，图 1-1 (b) 所示为与门的国标符号和国际常用符号。

2. 或运算

逻辑或（逻辑加）表示这样一种逻辑关系：在决定事物结果的诸多条件中只要任何一个满足，结果就会发生。例如图 1-2 所示的电路是一个简单的或逻辑关系，灯 Y 受两个并联开关 A 、 B 的控制，只要 A 、 B 中任何一个开关闭合时，灯 Y 便亮。

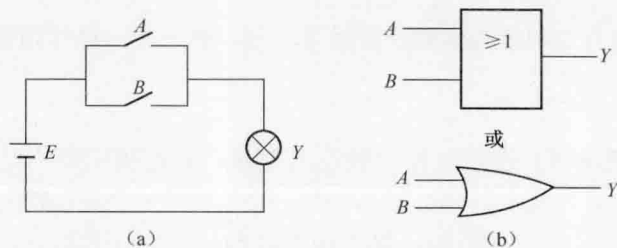


图 1-2 或逻辑电路示例及其符号

或逻辑运算真值表如表 1-2 所示,也可以写出如下的或逻辑函数式: $Y = A + B$, 式中“+”为“或”的逻辑运算符号。

表 1-2 或逻辑运算真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

在逻辑电路中,能实现或运算逻辑功能的电路称为或门,图 1-2 (b) 为或门的国标符号和国际常用符号。

3. 非运算

逻辑非(逻辑求反)表示这样一种逻辑关系:只要条件具备了,结果便不会发生;而条件不具备时,结果一定发生。例如,图 1-3 (a) 所示的电路是一个简单的非逻辑关系,灯 Y 受开关 A 的控制,当开关 A 接通时,灯 Y 不亮;当开关 A 断开时,灯 Y 反而亮。

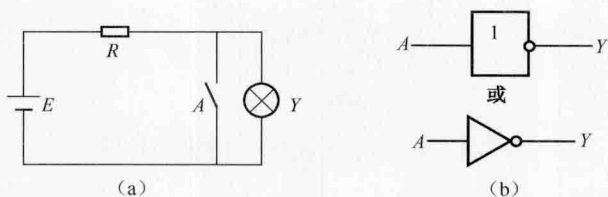


图 1-3 非逻辑电路示例及其符号

非逻辑运算的真值表如表 1-3 所示,也可以写出如下的非逻辑函数式: $Y = \overline{A}$ 。通常 A 称为原变量, $\overline{A}$ 称为反变量。

表 1-3 非逻辑运算真值表

A	Y
0	1
1	0

在逻辑电路中,能实现非运算逻辑功能的电路称为非门(也叫反相器),图 1-3 (b) 为非门的国标符号和国际常用符号。

1.1.3 复合逻辑运算

实际的逻辑问题往往比与、或、非基本逻辑复杂,不过它们都可以用与、或、非组合成的复合逻辑来实现。最常见的复合逻辑运算有与非、或非、与或非、异或、同或逻辑等。图 1-4 给出了这些复合逻辑运算的图形符号及运算符号,表 1-4 至表 1-8 是它们的真值表。

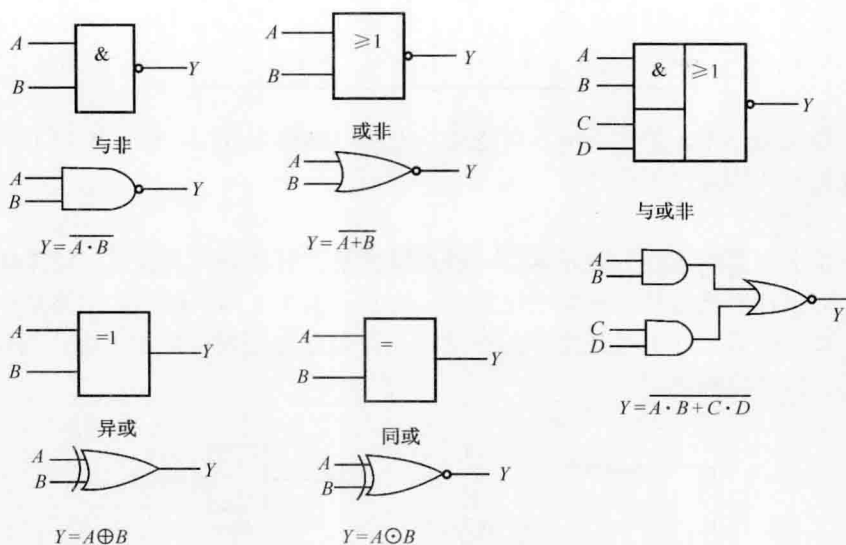


图 1-4 复合逻辑的图形符号和运算符号

表 1-4 与非逻辑的真值表

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

表 1-5 或非逻辑的真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

表 1-6 与或非逻辑的真值表

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1

续表

A	B	C	D	Y
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

表 1-7 异或逻辑的真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

表 1-8 同或逻辑的真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

在与非逻辑中, 将 A 、 B 先进行与运算, 然后将结果求反, 最后得到的即 A 、 B 的与非运算结果, 因此与非运算看做是与运算和非运算的组合。图 1-4 中图形符号上的小圆圈表示非运算。同样, 或非逻辑是或运算和非运算的组合。

在与或非逻辑中, A 、 B 之间以及 C 、 D 之间都首先是与的关系, 然后把它们与运算的结果进行或运算, 最后再进行非运算。因此, 只要 A 、 B 或 C 、 D 任何一组同时为 1, Y 就是 0; 只有当每一组输入都不全是 1 时, 输出 Y 才是 1。

异或是这样一种逻辑关系: 当 A 、 B 不同时, 输出 Y 为 1; 当 A 、 B 相同时, 输出 Y 为 0。异或也可以用与、或、非的组合表示:

$$A \oplus B = A \cdot \overline{B} + \overline{A} \cdot B$$

同或与异或相反, 当 A 、 B 相同时, 输出 Y 等于 1; 当 A 、 B 不同时, 输出 Y 等于 0。同或也可以写成与、或、非的组合形式:

$$A \odot B = A \cdot B + \overline{A} \cdot \overline{B}$$