



普通高校“十二五”规划教材

数字逻辑原理与 FPGA设计(第2版)

刘昌华 管庶安 编著

本书配套多媒体教学课件



北京航空航天大学出版社

普通高校“十二五”规划教材

数字逻辑原理与 FPGA 设计 (第 2 版)

刘昌华 管庶安 编著

北京航空航天大学出版社

内 容 简 介

本书系统介绍了数字逻辑的基本原理与 FPGA 设计的实际应用。主要内容包括:数字系统、数制与编码、逻辑代数基础、组合逻辑电路的分析与设计、时序逻辑电路的分析与设计、可编程逻辑器件、VHDL 设计基础、FPGA 设计基础、数字逻辑基础实验和数字系统 FPGA 设计实践等。相对第 1 版,本书增加了 FPGA 设计工具 Quartus II 9.1 相关内容。基于 DE2-115 系列平台更新了第 9 章和第 10 章。

书中列举的设计实例都经 Quartus II 9.1 工具编译通过,并在 DE2-115 开发板上通过了硬件测试,可直接使用。本书配有多媒体教学课件 PPT,可作为普通高等院校计算机、电子、通信、自动控制等专业的基础课教材,也可作为成人自学考试用书及电子设计工程师技术培训的指导教材。从事数字逻辑电路和系统设计的电子工程师亦可将本书内容作为参考。

图书在版编目(CIP)数据

数字逻辑原理与 FPGA 设计 / 刘昌华,管庶安编著

. -- 2 版. -- 北京:北京航空航天大学出版社,2015.8

ISBN 978-7-5124-1766-3

I. ①数… II. ①刘… ②管… III. ①数字逻辑②可编程逻辑器件—系统设计 IV. ①TP302.2②TP332.1

中国版本图书馆 CIP 数据核字(2015)第 082849 号

版权所有,侵权必究。

数字逻辑原理与 FPGA 设计(第 2 版)

刘昌华 管庶安 编著

责任编辑 王静竞

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:emsbook@buaacm.com.cn 邮购电话:(010)82316936

北京时代华都印刷有限公司印装 各地书店经销

*

开本:787×960 1/16 印张:22 字数:493 千字

2015 年 8 月第 2 版 2015 年 8 月第 1 次印刷 印数:3 000 册

ISBN 978-7-5124-1766-3 定价:49.00 元

若本书有倒页、脱页、缺页等印装质量问题,请与本社发行部联系调换。联系电话:(010)82317024

第2版前言

我们正处在一个信息的时代,事物发展和技术进步对传统的教育体系和人才培养模式提出了新的挑战。面向 21 世纪的高等教育正在对专业结构、课程体系、教学内容和教学方法进行系统改革,教材建设是改革的重要内容之一。随着信息技术的飞速发展,各行各业对信息学科人才的需求越来越大。如何为社会培养更多具有创新能力、解决问题能力和高素质的信息学科人才,是目前高等教育的重要任务之一。

《数字逻辑与数字系统》课程是计算机、电子、通信和自动控制等学科的基础课。设置本课程的主要目的是:使学生掌握数字系统分析与设计的基本知识与理论,熟悉各种不同规模的逻辑器件,掌握各类逻辑电路分析与设计的基本方法,为数字计算机和其他数字系统的硬件分析与设计奠定坚实的基础。针对教学的需求,国内外出版了大量相关的教科书。这些教科书各具特色,其中有许多被公认是十分优秀的作品。然而,最优秀的教科书也必须不断更新完善。

基于此,本书在初版的基础上,对第 1 章~第 7 章的内容做了部分删减和更新,并修正了部分错误。在第 8 章中,针对新的实验开发系统 DE2-115,删除了 FPGA 设计工具一节中关于 MAX+plus II 的描写。通过一个具体实例介绍了 FPGA 设计工具——Quartus II 9.1 的基本使用方法和设计技巧。基于 DE2-115 系列平台更新了第 9 章和第 10 章中有关 FPGA 设计的内容。

本书是作者多年从事理论教学与实验教学的经验总结。从传授知识和培养能力的目标出发,结合本课程教学的特点、难点和要点编写而成的,是对《数字逻辑》课程体系、教学内容、教学方法和教学手段进行综合改革形成的具体成果。本书在讲清基本概念、基本原理的基础上,突出了分析方法和工程设计应用,强调了中大规模集成电路方面的内容,并对可编程逻辑器件(FPGA)进行了全面介绍。教学内容具有基础性和时代性,从理论与实践两方面解决了与后续课程的衔接,具有系统性强,内容新颖,适用性广的特点。

课程理论教学部分为 56~64 学时,实验部分为 16 学时。另外小学期可独立设计实验课,集中安排 36 学时的课程综合设计实践。理论学时建议:第 1 章 4 学时,第 2 章 6 学时,第 3 章 8 学时,第 4 章 8 学时,第 5 章 8 学时,第 6 章 2 学时,第 7~9 章 12 学时,第 10 章 8 学时。

全书可作为普通高等院校计算机、电子、通信、自动控制等专业的技术基础课教材,也可作为成人自学考试用书及电子设计工程师技术培训的指导教材。从事数字逻辑电路和系统设计的电



子工程师亦可将本书作为参考。

本书由刘昌华负责统稿,其中刘昌华编写第 1~4 章,第 7~10 章及附录,管庶安编写第 5 章和第 6 章。在编写本书的过程中,参考了许多同行专家的专著和文章。武汉轻工大学 Altera 公司 EDA / SOPC 联合实验室和武汉轻工大学数学与计算机学院《数字逻辑》课题组的全体老师均提出了许多珍贵意见,并给予了大力支持和鼓励,在此一并表示感谢。

由于编者水平有限,书中难免会有许多不足和错误,敬请各位专家批评指正。有关本书相关问题请通过网站 <http://szlj.whpu.edu.cn> 或电子邮件 liuch@whpu.edu.cn 与作者联系。

刘昌华

2015 年 5 月于武汉轻工大学

本教材还配有教学课件。需要用于教学的教师,请与北京航空航天大学出版社联系。北京航空航天大学出版社联系方式如下:

通信地址:北京市海淀区学院路 37 号北京航空航天大学出版社嵌入式系统图书分社

邮 编: 100191

电 话: 010-82317035

传 真: 010-82328026

E-mail: emsbook@buaacm.com, cn

第1版前言

国际上电子和计算机技术先进的国家一直在积极探索新的数字逻辑电路设计方法,在设计方法和设计工具方面都进行了彻底的变革,并取得了成功。因此,数字逻辑的研究和实现方法随之发生变化,从而促使数字逻辑的实验方法和实验手段也不断地更新、完善和开拓。20世纪90年代,在电子设计领域,可编程逻辑器件(FPGA)的应用已得到很好的普及,这些器件为数字逻辑的设计带来极大的灵活性。由于该器件可通过软件编程对其硬件结构和工作方式进行重构,使得硬件设计软件化,极大地改变了传统的数字逻辑系统设计方法、设计过程和设计理念。

“数字逻辑”是电子工程、电子技术和计算机类专业本、专科学生的重要专业基础课。本课程的主要目的是使学生掌握研究与设计数字系统必需的理论基础和基本方法,培养科学、严谨的思维模式,为学习后续课程打下坚实基础。

本课程的主要特点是理论与实际结合十分密切。随着电子信息技术的迅猛发展,数字系统的逻辑规模越来越庞大,逻辑关系越来越复杂,这一形势对本课程的教学提出了新的要求。在课程体系上,要求在掌握分析和设计逻辑电路的基本理论和方法的同时,注重从局部与具体向全局与抽象层次转变,逐步建立起系统的观念。

按照上述特点,采用从典型实例出发引入概念,再进行归纳、总结和运用巩固的方式。在方法的运用上,有意识地引导学生“按部就班”地从基本步骤逐步进入到技巧性运用。充分体现把理论变为实际应用过程的透明性、直观性;对于局部逻辑的分析与设计,突出输入、输出信号的来源、格式及它们之间的因果关系,为构建数字系统埋下伏笔。在系统设计上,强调由模块构建系统的基本方法,在实例中体现系统观念,并通过综合实例逐步使学生掌握复杂数字系统的设计方法。

本书的特点是以数字逻辑电路和系统设计为主线,结合丰富的实例按照由浅入深的学习规律,循序渐进,逐步引入相关的FPGA技术和工具,通俗易懂,重点突出。本书适合作为数字逻辑、EDA技术课程设计的教材和实验指导书,也可用于大学2~4年级学生、研究生教学及电子设计工程师技术培训,以提供和更新其采用VHDL语言和可编程逻辑器件的电子设计方法学方面的知识和技术,也可供从事数字系统设计的电子工程师参考。

本书系统地介绍了数字逻辑的基本原理与设计方法。为适应当前高等教育的发展形势,结合作者长期的教学实践,在内容安排上进行了调整,以介绍数字系统的组成、数字信号的特点、各种数字逻辑电路在系统中的基本应用为主,并增加了FPGA技术和硬件描述语言VHDL的内容。



本书共分为 10 章。第 1 章介绍数字系统的基本概念、数制和编码;第 2 章详细介绍了逻辑代数的基础知识(这是后续各章节的数学基础);第 3 章组合逻辑电路则介绍了逻辑门电路和组合逻辑分析与设计;第 4 章时序逻辑电路分析则介绍了触发器、同步时序逻辑分析、异步时序逻辑分析及常见的时序逻辑部件;第 5 章为时序逻辑电路设计;第 6 章介绍可编程逻辑器件的原理、可编程逻辑器件的基本结构和电路表示方法;第 7 章以示例形式介绍了 VHDL 语言基础知识与设计方法;第 8 章 FPGA 设计基础则介绍了 EDA 技术的内容、FPGA 设计流程涉及 Altera 公司的 FPGA 设计工具 MAX+plusII/Quartus II 软件的特点;第 9 章介绍了 MAX+plusII 和 Quartus II 软件的基本使用方法,并通过具体实例给出了在 GW48EDA 开发平台上使用 MAX+plusII/Quartus II 软件进行数字逻辑电路设计的 EDA 方法,并给出了 10 个数字逻辑基础实验和设计型实验供读者练习以加深理解;第 10 章介绍了数字系统的 FPGA 层次化设计方法,并给出了 3 个综合型应用实例,选编了 10 个数字系统综合设计课题,供读者进行练习或用于数字逻辑课程设计。书中列举的设计实例都经由 MAX+plusII/Quartus II 工具编译通过,并在 GW48EDA 实验系统上进行了硬件测试,可直接使用。本书提供网上资料中包含了部分设计实例和实验题的 VHDL 源程序,综合性设计实例和设计课题参考源程序。

本书的思路是在作者多年从事“数字逻辑”课程教学及 EDA 工程实践基础上摸索出来的。本书的体系经过了多年本科教学实践的检验,效果很好,符合教育部高等学校计算机科学与技术专业教学指导委员会于 2008 年 10 月发布的《高等学校计算机科学与技术本科专业实践教学体系与规范》。中国地质大学教授博士生导师王典洪博士,解放军理工大学理学院电子技术实验中心主任夏汉初高级工程师,武汉工业学院计算机与信息工程系“数字逻辑”课题组的全体老师均对本书提出了许多宝贵意见,并给予了大力支持和鼓励,在此对他们的帮助表示衷心的感谢。本书也得到了相关 EDA 实验系统供应商的大力支持和配合,在此一并表示感谢。

本书由刘昌华、管庶安编写,刘昌华负责统稿。参与本书编写的还有郭峰林、张红武、丁月华、易逵、徐彤、赵庆等。毛俊、刘庆、王超、胡克亮、李杰、黎娜、吴黎明、刘刚等参与了本书的画图工作。由于编者水平有限,书中难免会有许多不足和错误,敬请各位专家多多批评指正。有关本书的相关问题请通过网站 www.whpu.edu.cn 或电子邮件 liuch@whpu.edu.cn 与作者联系。

编著者

2009 年 6 月于武汉工业学院



第1章 绪 论

1.1 数字时代	1
1.1.1 模拟信号	1
1.1.2 数字信号	1
1.2 数字系统	2
1.2.1 数字技术的优势	2
1.2.2 数字逻辑电路	3
1.2.3 数字系统的组成	4
1.2.4 典型的数字系统——计算机	5
1.2.5 数字逻辑的内容及研究方法	6
1.3 数制及其转换	6
1.3.1 数 制	6
1.3.2 数制转换	7
1.4 带符号二进制数的代码表示	10
1.5 编 码	13
1.5.1 BCD 码	13
1.5.2 格雷码	14
1.5.3 奇偶校验码	14
1.5.4 ASCII 码	15
1.6 习 题	16

第2章 逻辑代数基础

2.1 逻辑代数的基本概念	18
---------------------	----



2.1.1	逻辑变量及基本运算	18
2.1.2	逻辑表达式	19
2.1.3	逻辑代数的公理	20
2.2	逻辑函数	22
2.2.1	逻辑函数的定义	22
2.2.2	逻辑函数的表示法	22
2.2.3	复合逻辑	25
2.3	逻辑函数的标准形式	26
2.3.1	最小项及最小项表达式	27
2.3.2	最大项及最大项表达式	28
2.3.3	逻辑函数表达式的转换方法	30
2.3.4	逻辑函数的相等	34
2.4	逻辑代数的重要定理	35
2.4.1	重要定理	35
2.4.2	重要定理与最小项、最大项之间的关系	37
2.5	逻辑函数化简	38
2.5.1	代数化简法	39
2.5.2	卡诺图化简法	40
2.5.3	具有任意项的逻辑函数的化简	46
2.6	习 题	46

第 3 章 组合逻辑电路

3.1	逻辑门电路的外特性	49
3.1.1	简单逻辑门电路	49
3.1.2	复合逻辑门电路	54
3.1.3	门电路的主要外特性参数	56
3.1.4	正逻辑与负逻辑	58
3.2	组合逻辑电路分析	60
3.2.1	组合逻辑电路的基本特点	60
3.2.2	分析流程	60
3.2.3	计算机中常用组合逻辑电路分析举例	62
3.3	组合逻辑电路的设计	70
3.4	设计方法的灵活运用	72
3.4.1	逻辑代数法	72

3.4.2 利用无关项简化设计	74
3.4.3 分析设计法	77
3.5 组合逻辑电路的险象	78
3.5.1 险象的产生与分类	78
3.5.2 险象的判断与消除	79
3.6 计算机中常用的组合逻辑电路设计	82
3.6.1 8421 码加法器	82
3.6.2 七段译码器	84
3.6.3 多路选择器与多路分配器	87
3.7 习 题	90

第 4 章 时序逻辑电路分析

4.1 时序逻辑电路模型	95
4.2 触发器	96
4.2.1 基本 R-S 触发器	97
4.2.2 常用触发器	101
4.2.3 各类触发器的相互转换	106
4.2.4 集成触发器的主要特性参数	109
4.3 同步时序逻辑分析	109
4.3.1 同步时序逻辑电路描述	111
4.3.2 同步时序逻辑分析	116
4.4 异步时序逻辑电路分析	120
4.5 计算机中常用的时序逻辑电路	122
4.5.1 寄存器	123
4.5.2 计数器	126
4.5.3 节拍发生器	131
4.6 习 题	132

第 5 章 时序逻辑电路设计

5.1 同步时序逻辑设计的基本方法	135
5.2 建立原始状态图	140
5.3 状态化简	142
5.3.1 状态化简的基本原理	143
5.3.2 完全定义状态化简方法	144



5.4 状态编码	147
5.4.1 确定存储状态所需的触发器个数	148
5.4.2 用相邻编码法实现状态编码	148
5.5 确定激励函数及输出方程	149
5.5.1 选定触发器类型	149
5.5.2 求激励函数及输出函数	149
5.5.3 电路的“挂起”及恢复问题	151
5.6 脉冲异步时序电路的设计方法	152
5.7 时序逻辑设计举例	156
5.7.1 序列检测器设计	156
5.7.2 计数器设计	158
5.7.3 基于 MSI 器件实现任意模值计数器	161
5.8 习 题	164

第 6 章 可编程逻辑器件

6.1 可编程逻辑器件概述	168
6.1.1 可编程逻辑器件的发展历程	168
6.1.2 可编程逻辑器件分类	170
6.1.3 可编程逻辑器件的结构	172
6.2 简单 PLD 原理	173
6.2.1 PLD 中阵列的表示方法	173
6.2.2 PROM	175
6.2.3 PLA 器件	177
6.2.4 PAL 器件	178
6.2.5 GAL 器件	179
6.3 CPLD	180
6.3.1 CPLD 的基本结构	180
6.3.2 Altera 公司 MAX 系列 CPLD 简介	181
6.4 FPGA	184
6.4.1 FPGA 的基本结构	184
6.4.2 Altera 公司 FPGA 系列 FLEX10K 器件的结构	185
6.4.3 嵌入阵列块(Embedded Array Block,EAB)	187
6.4.4 逻辑阵列块(Logic Array Block,LAB)	188
6.4.5 逻辑单元(Logic Element,LE)	189

6.4.6 快速通道互连	190
6.4.7 输入输出单元(IOE)	191
6.5 习 题	192
 第 7 章 VHDL 设计基础	
7.1 VHDL 的基本组成	194
7.1.1 实 体	194
7.1.2 构造体	197
7.1.3 程序包	200
7.1.4 库	201
7.1.5 配 置	202
7.2 VHDL 语言的基本要素	206
7.2.1 VHDL 语言的标识符	206
7.2.2 VHDL 语言的客体	207
7.2.3 VHDL 语言的数据类型	209
7.2.4 VHDL 语言的运算操作符	215
7.3 VHDL 语言的基本语句	217
7.3.1 顺序描述语句	217
7.3.2 并行语句	225
7.4 常见组合逻辑电路的 VHDL 设计	235
7.4.1 编码器、译码器、选择器	235
7.4.2 数值比较器	238
7.5 常见时序逻辑电路的 VHDL 设计	239
7.5.1 触发器的 VHDL 设计	239
7.5.2 锁存器和寄存器	241
7.5.3 计数器	242
7.6 习 题	244
 第 8 章 FPGA 设计基础	
8.1 EDA 技术概述	246
8.1.1 EDA 技术的发展历程	246
8.1.2 EDA 技术的主要内容	247
8.1.3 EDA 技术的发展趋势	248
8.2 FPGA 设计方法与设计流程	249



8.2.1 基于 FPGA 的层次化设计方法	249
8.2.2 基于 FPGA 技术的数字逻辑系统设计流程	250
8.3 FPGA 设计工具 Quartus II 9.1	254
8.3.1 Quartus II 9.1 的特点	254
8.3.2 Quartus II 9.1 设计流程	255
8.4 Quartus II 9.1 设计入门	260
8.4.1 启动 Quartus II 9.1	260
8.4.2 设计输入	265
8.4.3 编译综合	269
8.4.4 仿真测试	270
8.4.5 硬件测试	274
8.5 习 题	277

第 9 章 数字逻辑实验指南

9.1 基于原理图输入设计 4 位加法器	278
9.1.1 设计提示	278
9.1.2 Quartus II 设计流程	278
9.2 基于 VHDL 文本输入设计 7 段数码显示译码器	280
9.2.1 设计提示	280
9.2.2 Quartus II 设计流程	281
9.3 基于原理图输入设计 M=12 加法计数器	285
9.3.1 设计提示	285
9.3.2 Quartus II 设计流程	285
9.4 基于 Altera 宏功能模块 LPM_ROM 的 4 位乘法器设计	287
9.4.1 设计提示	287
9.4.2 Quartus II 设计流程	288
9.5 数字逻辑基础型实验	291
9.5.1 实验 1 加法器的 FPGA 设计	291
9.5.2 实验 2 译码器的 FPGA 设计	292
9.5.3 实验 3 计数器的 FPGA 设计	293
9.5.4 实验 4 100 分频十进制加法计数器 FPGA 设计	294
9.5.5 实验 5 伪随机信号发生器 FPGA 设计	295
9.5.6 实验 6 应用 VHDL 完成简单组合电路 FPGA 设计	296
9.5.7 实验 7 应用 VHDL 完成简单时序电路 FPGA 设计	296

9.5.8 实验 8 基于 VHDL 语言的 4 位多功能加法计数器 FPGA 设计	297
9.5.9 实验 9 移位运算器 FPGA 设计	298
9.5.10 实验 10 循环冗余校验(CRC)模块 FPGA 设计	301
9.6 习 题	304

第 10 章 数字系统的 FPGA 设计

10.1 数字钟的 FPGA 设计	307
10.1.1 设计要求	307
10.1.2 功能描述	307
10.1.3 数字钟的层次化设计方案	308
10.1.4 数字钟的顶层设计和仿真	313
10.1.5 硬件测试	313
10.2 乐曲演奏电路 FPGA 设计	315
10.2.1 设计要求	315
10.2.2 原理描述	316
10.2.3 乐曲硬件演奏电路的层次化设计方案	317
10.2.4 乐曲硬件演奏电路顶层电路的设计和仿真	325
10.2.5 硬件测试	326
10.3 数字系统设计课题	327
10.3.1 课题 1 多功能运算器 FPGA 设计	327
10.3.2 课题 2 时序发生器 FPGA 设计	328
10.3.3 课题 3 设计一个具有 3 种信号灯的交通灯控制系统	328
10.3.4 课题 4 设计一个基于 FPGA 芯片的弹道计时器	329
10.3.5 课题 5 设计一个基于 FPGA 芯片的汽车尾灯控制器	330
10.3.6 课题 6 数字密码锁 FPGA 设计	331
10.3.7 课题 7 电梯控制器 FPGA 设计	332
10.3.8 课题 8 自动售饮料控制器 VHDL 设计	333
10.3.9 课题 9 出租车自动计费器 FPGA 设计	334
10.3.10 课题 10 简易数字钟的设计	335

附 录 网上资料与教学课件	336
---------------------	-----

参考文献	337
------------	-----

第 1 章

绪 论

1.1 数字时代

21 世纪是信息数字化的时代。从计算机到数字电话,从 CD、VCD、DVD、数字电视等家庭娱乐音像设备到 CT 等医疗设备,从军用雷达到太空站,数字电子技术在计算机、仪器仪表、通信、航空航天等民用、军事的各个领域都得到了广泛应用。信息处理数字化是数字技术渗透到人类生活各个领域的基础,是人类进入信息时代的必要条件。而数字化编码的基础是采用“0”、“1”两个数码的二进制。因此,作为数字技术的基础,数字逻辑是计算机专业的主要技术基础课程。

1.1.1 模拟信号

模拟信号是指用连续变化的物理量所表达的信息,自然界中大多数物理量是模拟量。系统中被监测、处理和控制的输入输出经常是模拟量,如温度、湿度、压力、长度、电流、电压、速度等。我们通常又把模拟信号称为连续信号,它在一定的时间范围内可以有无限多个不同的取值,在数学上以正弦波来表示。模拟信号幅度的取值是连续的(幅值可由无限个数值表示)。时间上离散的模拟信号是一种抽样信号,它是对模拟信号每隔时间 T 抽样一次所得到的信号,虽然其波形在时间上是不连续的,但其幅度取值是连续的,所以仍是模拟信号,称为脉冲幅度调制(PAM,简称脉幅调制)信号。

模拟信号用电压、电流或与所反映的数量成比例的表头移动来表示其数值。如汽车的速度表,其指针的偏转与车速成比例,指针的偏转角度反映了车速的大小;普通水银温度计,水银柱的高度与房间温度成比例,用水银柱的高度表示温度值。

1.1.2 数字信号

数字信号是指在两个稳定状态之间呈阶跃式变化的信号。与人们熟悉的自然界中许多在时间和数值上都连续变化的物理量不同,数字信号在时间和数值上都是不连续的,其数值的变化总是发生在一系列离散时间的瞬间,数量的大小以及增减变化都是某一最小单位的整数倍。通常将这类物理量称为数字量,用于表示数字量的信号称为数字信号。数字信号有电位型



(图 1.1(a))和脉冲型(图 1.1(b))两种表示形式。电位型数字信号用信号的电位高低表示数字“1”和“0”;脉冲型数字信号用脉冲的有无表示数字“1”和“0”。图 1.1(a)和(b)均表示数字信号 100110111。

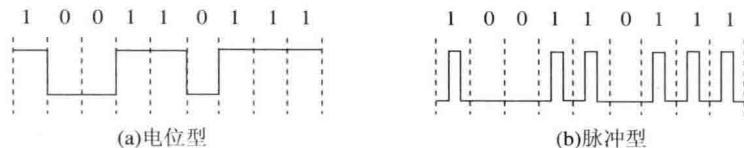


图 1.1 数字信号表示形式

数字信号的最小度量单位称为“比特(bit)”,有时也叫“位”,即二进制的一位。在媒体中传输的信号是以比特的电子形式组成的数据。比特是一种存在的状态:开或关,真或伪,上或下,入或出,黑或白。bit 即“二进制数字”,亦即 0 和 1。“数字时代”准确的意思是“二进制数字时代”或“比特时代”。

数字信号在时间上和数值上均是离散的,它只有两种可能形式:开及关(或 1 和 0),在数学上用方波表示。早在 20 世纪 40 年代,仙农证明了采样定理,即在一定条件下,用离散的序列可以完全代表一个连续函数。就实质而言,采样定理为数字化技术奠定了重要基础。

1.2 数字系统

数字系统是指用来处理逻辑信息,并对数字信号进行加工、传输和存储的电路实体。最常见的数字系统包括计算机、计算器、数字音像设备、数字电话系统等。通常,一个数字系统由若干个单元电路组成,各单元电路的功能相对独立而又相互配合,共同实现了数字系统。构成数字系统的单元电路称为数字逻辑电路,它是“数字逻辑”的研究对象。

1.2.1 数字技术的优势

数字系统处理的是数字信号,当数字系统要与模拟信号发生联系时,必须经过模/数(A/D)转换和数/模(D/A)转换电路对信号类型进行变换。数字技术是将模拟(连续)过程(如话音、地图、信息传输、发动机的运转过程等)按一定规则进行离散取样,然后进行加工、处理、控制和管理的技术。数字技术与模拟技术相比具有便于处理、控制精度高、通用灵活和抗环境干扰能力强等一系列优点。

数字技术的重要性至少可以体现在以下几个方面:

(1) 数字技术是数字计算机的基础。若没有数字化技术,就没有当今的计算机,因为数字计算机的一切运算和功能都是用数字来完成的。

(2) 数字技术是多媒体技术的基础。数字、文字、图像、语音,包括虚拟现实及可视世界的各种信息等,实际上通过采样定理都可以用 0 和 1 来表示。这样数字化以后的 0 和 1 就是各

种信息最基本、最简单的表示。因此计算机不仅可以计算,还可以发出声音、打电话、发传真、放录像、看电影,这就是因为0和1可以表示这种多媒体的形象。用0和1还可以产生虚拟的房子,因此用数字媒体可以代表各种媒体,可以描述千差万别的现实世界。

(3) 数字技术是软件技术的基础,是智能技术的基础。软件中的系统软件、工具软件、应用软件等,信号处理技术中的数字滤波、编码、加密、解压缩等都是基于数字化实现的。例如图像的数据量很大,数字化后可以将数据压缩至1/10甚至几百分之一;图像受到干扰变得模糊,可以用滤波技术使其变得清晰。这些都是经过数字化处理后所得到的结果。

(4) 数字技术是信息社会的技术基础。数字化技术还正在引发一场范围广泛的产品革命,各种家用电器设备、信息处理设备都将向数字化方向变化,如数字电视、数字广播、数字电影、DVD等,现在通信网络也向数字化方向发展。

(5) 数字技术是信息社会的技术基础。有人把信息社会的经济说成是数字经济,这足以证明数字化对社会的影响有多么重大。

从20世纪90年代开始整个社会进入数字化、信息化、知识化的时代,数字技术与国民经济和社会生活的关系日益密切,计算机、计算机网络、通信、电视及音像传媒、自动控制、医疗、测量等无不纳入数字技术并获得了较大的技术进步。

在人们的日常生活中,每天的生活用品已逐渐从模拟形式变化为数字形式。音频数字化产生了CD光盘,图像数字化产生了DVD,还有数字电视、数字相机、数字化移动电话、数字化X片、核磁共振成像仪,以及数字心电图仪、超声系统等现代医疗仪器等。这些仅是数字化革命所带来的一部分应用。伴随着现代电子技术的飞速发展,数字领域的增长将继续强劲。或许现在的汽车已配备了车用计算机,它把仪表盘变为无线通信、导航及信息中心。一旦建立相应基础设施,电话和电视系统将会进入数字化时代,电话机就像一个训练有素的秘书一样,可以接收、分类信息、回复来电,当观看了重要电视内容时,所看的内容在几秒钟内即可传到家中,并存储在电视机内存中,以供随时回放。

1.2.2 数字逻辑电路

数字逻辑研究的对象是数字电路。从功能上说,它除了可以对信号进行算术运算外,还能够进行逻辑判断,即具有一定的“逻辑思维能力”。所谓逻辑就是指一定的规律性。逻辑电路就是按一定的规律控制和传送多种信号的电路,它实际上就是用电来控制的开关。当满足某些条件时,开关即接通,信号就能通过;否则开关断开,信号不能通过,所以逻辑电路又叫开关电路或门电路,它是构成数字电路的基本单元。

数字逻辑电路简称为数字电路或逻辑电路,其基本任务是用电子电路的形式实现逻辑运算。在逻辑电路中,两个基本逻辑量以高电平与低电平的形式出现。例如用高电平代表逻辑1,用低电平代表逻辑0。逻辑电路就是要根据用户希望达到的目的,运用逻辑运算法则对数字量进行运算。