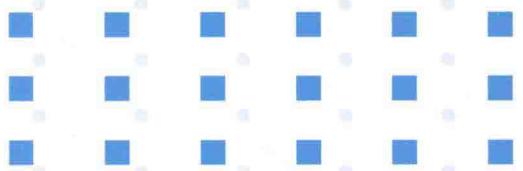


高等教育“十二五”规划教材



# 单片机 原理及应用

## 案例教程

主编 禹定臣 李白燕  
副主编 张健 李平 刘芳



中国工信出版集团



电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY  
<http://www.phei.com.cn>

高等教育“十二五”规划教材

# 单片机原理及应用案例教程

主编 禹定臣 李白燕

副主编 张 健 李 平 刘 芳

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

## 内 容 简 介

本书是根据教育部应用型科技大学的教学要求和最新大纲编写而成的。全书以 MCS-51 系列单片机为例，通过丰富的应用实例，采用理论和实践相结合的方法，由浅入深地介绍了 51 系列单片机的结构及工作原理、内部硬件资源及单片机的系统扩展、A/D、D/A、常用接口设计及常用的编程语言（汇编语言与 C51）和开发工具（Proteus、Keil C）的使用等内容，并介绍了单片机应用系统的设计、开发与调试过程。

本书注重学生能力的培养，采用案例教学，融“教、学、练”一体化，案例中将 Proteus 和 keil C 相结合，实践性和可操作性强。编程以 C51 为主，兼顾汇编语言程序设计。最后给出了详细的单片机实验指导和课程设计实例，供实践教学参考。

本书可作为高等院校电子信息工程、通信工程、电子科学与技术、计算机、自动化、机电一体化等相关专业的本、专科教材和参考书，也可供从事单片机应用开发的工程技术人员及其他工程技术人员参考，同时还可以作为全国大学生电子设计竞赛的培训教材。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

### 图书在版编目（CIP）数据

单片机原理及应用案例教程 / 禹定臣，李白燕主编. 北京：电子工业出版社，2015.7

ISBN 978-7-121-26196-1

I. ①单… II. ①禹… ②李… III. ①单片微型计算机—高等学校—教材 IV. ①TP368.1

中国版本图书馆 CIP 数据核字（2015）第 117518 号

策划编辑：祁玉芹

责任编辑：鄂卫华

印 刷：中国电影出版社印刷厂

装 订：中国电影出版社印刷厂

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本：787×1092 1/16 印张：20 字数：487 千字

版 次：2015 年 7 月第 1 版

印 次：2015 年 7 月第 1 次印刷

定 价：42.00 元

凡所购买电子工业出版社图书有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系，联系及邮购电话：(010) 88254888。

质量投诉请发邮件至 [zlts@phei.com.cn](mailto:zlts@phei.com.cn)，盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

服务热线：(010) 88258888。

# 前言

P R E A C E

单片机原理及应用是工科类院校开设的一门面向应用、具有很强的实践性与综合性的课程，为了培养学生应用单片机技术进行电子产品的软硬件设计和制作能力，积累开发经验通过对传统的教学模式改革、案例教学，使初学者理解单片机的工作过程和应用系统的开发流程，使用 Labcenter 公司的 Proteus 仿真软件创建实验环境，进行软、硬件仿真，做到了“教、学、练”于一体，“边理论，边实践”。

本书采用案例教学，内容安排合理，定位准确，实用性强，注重实践能力的培养，满足应用型科技大学的教学目标、培养方向和办学特色的需要，以能力培养为目标、以工作过程为导向，用案例贯穿知识，用任务驱动教学，内容精炼，注重实用。

全书共分 10 章。

第 1 章介绍了 51 单片机的系统结构及引脚功能；第 2 章介绍了 51 单片机程序设计基础；第 3 章介绍了单片机常用开发工具；第 4 章介绍了单片机中断系统、定时/计数器、串行口；第 5 章介绍了单片机的系统扩展；第 6 章和第 7 章分别介绍了 A/D、D/A 及常用接口的设计；第 8 章介绍了单片机应用系统的设计、开发与调试方法；第 9 章和第 10 章分别给出了实验指导和课程设计实例。

本书由禹定臣、李白燕担任主编，张健、李平、刘芳担任副主编。由电子信息工程、通信工程专业教学一线教师合作编写完成，第 1 章～第 2 章由李平编写，第 3 章～第 5 章由李白燕编写，第 6 章～第 8 章由张健编写，第 9 章～第 10 章及实例由禹定臣编写，附录、习题由刘芳编写。全书由禹定臣定稿，耿红琴教授主审。在编写过程中参阅借鉴了一些相关教材和文献，在此向有关编者表示感谢。

由于编写时间仓促，书中难免有疏漏和不妥之处，欢迎读者批评指正，以便再版时及时修正。

编者  
2015.5

# 目 录

<b>第 1 章 51 单片机硬件结构</b>	<b>1</b>
1.1 知识结构	1
1.1.1 单片机内部结构	1
1.1.2 引脚功能	15
1.2 学习实例	17
实例一 LED 灯闪烁	17
实例二 LED 流水灯	19
实例三 转向灯	21
本章小结	22
习题一	22
<b>第 2 章 单片机程序设计基础</b>	<b>25</b>
2.1 知识结构	25
2.1.1 汇编语言程序设计	25
2.1.2 C51 程序设计	49
2.2 学习实例	66
实例一 用 P1 口、P2 口分别显示二进制加、减法结果	66
实例二 用 P2 口实现左右跑马灯效果	68
实例三 用查表法实现 P2 口接的 8 只 LED 灯花样显示	71
本章小结	73
习题二	73
<b>第 3 章 单片机常用开发工具</b>	<b>76</b>
3.1 知识结构	76
3.1.1 Keil C 编译器使用简介	76
3.1.2 Proteus 仿真软件使用简介	81
3.2 学习实例	85
实例一 通过 P1.0 输出周期为 20ms 的方波信号	85

实例二 计单个按键次数并显示.....	87
本章小结.....	88
习题三.....	89
<b>第4章 单片机中断系统和定时/计数器及串行口 .....</b>	<b>90</b>
4.1 知识结构.....	90
4.1.1 中断系统 .....	90
4.1.2 定时/计数器 .....	94
4.1.3 串行口 .....	98
4.2 学习实例.....	103
实例一 用 $\overline{\text{INT0}}$ 和 $\overline{\text{INT1}}$ 对按键进行计数并显示计数结果.....	103
实例二 用 T0 工作在方式 1 时控制播放一首歌曲.....	105
实例三 用 T0 工作在方式 1 时控制 LED 灯的闪烁时间间隔 .....	107
实例四 用 T0 工作在方式 2 时对脉冲进行计数并显示计数结果 .....	109
实例五 用串行口工作在方式 0 时扩展输出接口 .....	110
实例六 用串行口工作在方式 1 时实现双机通信 .....	112
实例七 单片机向 PC 机发送数据 .....	113
实例八 单片机接收 PC 机发送的数据 .....	115
本章小结.....	117
习题四.....	117
<b>第5章 单片机系统扩展.....</b>	<b>120</b>
5.1 知识结构.....	120
5.1.1 单片机系统总线及系统扩展方法.....	120
5.1.2 单片机存储器的扩展 .....	123
5.1.3 并行 I/O 口扩展 .....	128
5.2 学习实例.....	142
实例一 用 62256 扩展 32KB 的外部 RAM.....	142
实例二 用 27256 扩展 32KB 的外部 ROM.....	143
实例三 用 AT24C02 扩展 EEPROM .....	144
实例四 用 74LS273、74LS241 扩展 I/O 接口.....	148
实例五 用 8255 芯片扩展键盘/显示接口 .....	150
实例六 用 8155 芯片扩展显示接口.....	153
实例七 用 74ls165、74ls164 扩展键盘/显示接口.....	155
本章小结.....	156
习题五.....	156

<b>第6章 数/模与模/数转换</b>	<b>159</b>
6.1 知识结构	159
6.1.1 A/D 转换器件	159
6.1.2 D/A 转换器件	161
6.2 学习实例	162
实例一 基于 ADC0809 的 5V 直流电压表设计	162
实例二 用 DAC0832 设计简易信号发生器	164
本章小结	167
习题六	167
<b>第7章 常用接口设计</b>	<b>170</b>
7.1 知识结构	170
7.1.1 键盘接口设计	170
7.1.2 LED 显示接口设计	175
7.1.3 LCD 显示接口设计	178
7.2 学习实例	183
实例一 用 LED 数码管循环显示 0~9	183
实例二 用 LED 数码管动态显示“HELLO”	185
实例三 数码时钟设计	186
实例四 独立式键盘控制步进电动机正、反转	190
实例五 矩阵式键盘按键值的数码管显示	193
实例六 矩阵式键盘按键值的 LCD 显示	195
实例七 用 1602LCD 显示“HUANG HUAI UNIVERSITY”	197
实例八 用 12864LCD 显示汉字	200
本章小结	203
习题七	204
<b>第8章 单片机应用系统的设计与开发及调试</b>	<b>205</b>
8.1 知识结构	205
8.1.1 单片机应用系统的设计步骤	205
8.1.2 应用系统的硬件设计	206
8.1.3 应用系统的软件设计	207
8.1.4 单片机应用系统的开发与调试	207
8.1.5 单片机应用系统的可靠性与抗干扰性设计	209

8.2 学习实例.....	214
实例一 基于 DS1302 的日历时钟设计 .....	214
实例二 基于 ADC0832 和 LCD1602 的数字电压表设计 .....	222
本章小结.....	225
习题八.....	225
<b>第 9 章 实验指导 .....</b>	<b>226</b>
实验一 P1 口实验.....	226
实验二 交通灯控制实验.....	230
实验三 简单 I/O 口扩展实验.....	234
实验四 外部中断实验.....	239
实验五 定时器实验.....	243
实验六 8255A 可编程并行接口实验 .....	246
实验七 数码显示实验.....	248
实验八 液晶显示屏 1602 显示实验.....	251
实验九 串/并转换实验.....	255
实验十 A/D 转换实验.....	257
<b>第 10 章 单片机课程设计实例 .....</b>	<b>261</b>
实例一 基于单片机的简易计算器设计.....	261
实例二 基于单片机的数字电压表设计 .....	266
实例三 基于单片机的电子日历设计 .....	270
实例四 基于单片机的具备温度显示的数字时钟设计 .....	278
实例五 基于单片机的具备转速显示功能的直流电动机控制系统设计 .....	287
实例六 基于单片机的红外遥控器控制继电器的设计 .....	291
<b>附录 .....</b>	<b>298</b>
附录 A MCS-51 系列单片机指令表 .....	298
附录 B Proteus 的常用元器件 .....	302
附录 C C51 常用库函数 .....	307
<b>参考文献 .....</b>	<b>312</b>

# 第1章 51单片机硬件结构

## ○ 学习目标

掌握 MCS-51 单片机的内部结构和引脚功能，平行 I/O 口的功能和使用方法，存储器空间分布及特点，常用的特殊功能寄存器，单片机典型时钟电路，典型复位电路及复位对单片机各部件的影响。

## ○ 重点难点

- (1) MCS-51 单片机的内部结构和芯片引脚功能。
- (2) I/O 口的工作过程和片内 RAM 寻址及常用 SFR 的作用。
- (3) 典型复位电路及复位对单片机各部件的影响。
- (4) I/O 口工作过程、片内 RAM、复位电路。

## 1.1 知识结构

### 1.1.1 单片机内部结构

单片机是集成在一片集成芯片上的微型计算机，由 CPU、存储器（ROM、RAM）、串行接口、并行接口、定时器/计数器、中断系统、振荡器和时钟系统等组成，各部分之间通过系统总线相连。MCS-51 单片机的基本结构如图 1.1 所示。

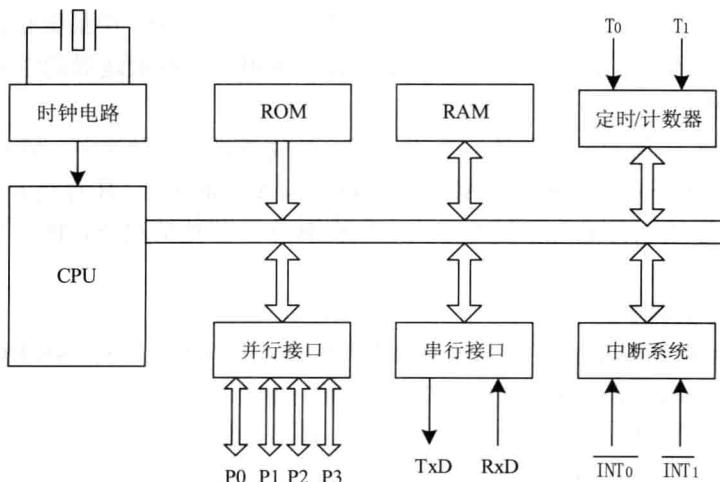


图 1.1 MCS-51 单片机基本结构

## 1. CPU

MCS-51 单片机 8 位 CPU 内部结构如图 1.2 所示。内部主要由算术逻辑单元 ALU (Arithmetic Logic Unit)、累加器 A (8 位)、寄存器 B (8 位)、程序计数器 PC、程序状态字 PSW (8 位)、指令寄存器 IR (8 位地址)、指令译码器 ID、地址寄存器 AR、数据寄存器 DR 和定时与控制电路等部件组成。

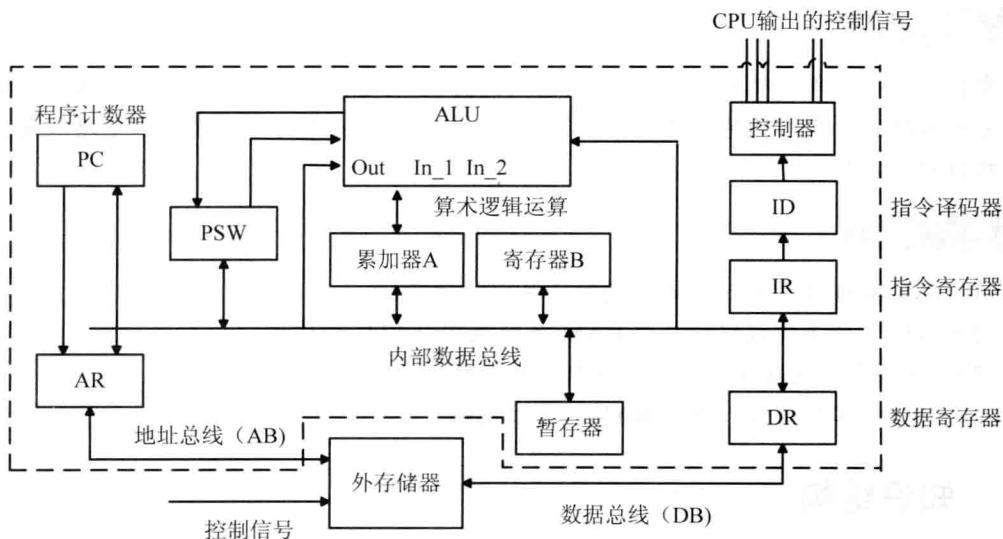


图 1.2 51 单片机 CPU 内部结构方框图

### (1) 运算器 (ALU)

主要功能是进行算术和逻辑运算，可对半字节（一个字节是 8 位，半个字节就是 4 位）和单字节数据进行操作，具有位处理功能（即布尔处理器）。

### (2) 累加器 A (Accumulator)

累加器 A 简称为 ACC 或 A 寄存器，为 8 位寄存器，是 CPU 中最繁忙、使用频度最高的一个特殊功能寄存器，它既可用于存放操作数，也可用来存放运算的中间结果。

### (3) 寄存器 B

寄存器 B 是专门为乘法和除法运算设置的 8 位寄存器。在乘法中，ALU 的两个输入分别是 A 寄存器和 B 寄存器，乘积在 AB 寄存器对中，A 存低 8 位，B 存高 8 位；在除法中，被除数取自 A，除数取自 B，商在 A 中，余数在 B 中。其他情况下，B 寄存器可以作为一个普通的寄存器使用。

### (4) 程序计数器 PC

PC 的作用是指明即将执行的下一条指令的地址，共 16 位，可对 64K ROM 直接寻址，PC 低 8 位经 P0 口输出，高 8 位经 P2 口输出。程序执行到什么地方，程序计数器 PC 就指到那里，程序计数器 PC 具有自动加 1 的功能，即从存储器中读出一个字节的指令码后，PC 自动加 1（指向下一个存储单元）。

PC 没有地址，是不可寻址的，因此用户无法对它进行读写，但可以通过转移、调用、

返回等特殊指令改变其内容，以实现程序的转移。因地址不在 SFR 之内，一般不用作专用寄存器。

### (5) 程序状态字 PSW

PSW (Program Status Words) 是一个 8 位的专用寄存器，包含程序运行的状态信息，用于记录运算过程中的状态，其中有些状态位是根据程序执行的结果，由硬件自动设置的，而有些状态位则使用软件方法设定。PSW 的状态位可以用专门指令进行测试，也可以用指令读出。一些条件转移指令将根据 PSW 有些位的状态，进行程序转移。PSW 的各位定义如下：

PSW.7	PSW.6	PSW.5	PSW.4	PSW.3	PSW.2	PSW.1	PSW.0
CY	AC	F0	RS1	RS0	OV	—	P

除 PSW.1 位保留未用外，对其余各位的定义及使用如下：

CY (PSW.7) ——进位或借位标志位。CY 也可以写为 C，CPU 进行加或减运算时，用于存放算术运算的进位或借位标志。如果运算结果最高位有进位或借位时，CY 由硬件置 1，否则清 0；在位操作中，作位累加器使用。

AC (PSW.6) ——辅助进位标志位。在进行 BCD 码加减运算中，当有低 4 位向高 4 位进位或借位时，AC 由硬件置 1，否则 AC 位被清 0。

F0 (PSW.5) ——用户标志位。是一个供用户定义的标志位，要利用软件方法置位或复位，用户编程时通过设置 F0 以控制程序的转向。

RS1 和 RS0 (PSW.4, PSW.3) ——寄存器组选择位。用于选择 CPU 当前使用的通用寄存器组。通用寄存器共有四组，其对应关系如表 1.1 所列。

表 1.1 RS1、RS0 对工作寄存器的选择

RS1 RS0	寄存器组	片内 RAM 地址
0 0	第 0 组	00H~07H
0 1	第 1 组	08H~0FH
1 0	第 2 组	10H~17H
1 1	第 3 组	18H~1FH

这两个选择位的状态是由软件设置的，被选中的寄存器组即为当前通用寄存器组。当单片机上电或复位后，RS1RS0=00。

OV (PSW.2) ——溢出标志位。在带符号数加减运算中，OV=1 表示加减运算超出了累加器 A 所能表示的符号数的有效范围 (-128~+127)，即产生了溢出，因此运算结果是错误的；否则，OV=0 表示运算正确，即无溢出产生。

在乘法运算中，OV=1 表示乘积超过 255，即乘积分别在 B 与 A 中；否则，OV=0，表示乘积只在 A 中。

在除法运算中，OV=1 表示除数为 0，除法不能进行；否则，OV=0，除数不为 0，除法可正常进行。

P (PSW.0) ——奇偶标志位。表明累加器 A 中包含 1 的个数的奇偶性，如果 A 中有奇数个 1，则 P 置 1，否则置 0。改变累加器 A 中内容的指令均会影响 P 标志位。



### (6) 指令寄存器 IR

指令寄存器的作用就是用来存放即将执行的指令代码。

CPU 执行指令的过程：首先由程序存储器（ROM）中读取指令代码送入指令寄存器，经译码器译码后再由定时与控制电路发出相应的控制信号，从而完成指令的功能。

### (7) 指令译码器 ID

用于对送入指令寄存器中的指令进行译码，所谓译码就是把指令转变成执行此指令所需要的电信号。当指令送入译码器后，由译码器对该指令进行译码，根据译码器输出的信号，CPU 控制电路定时地产生执行该指令所需的各种控制信号，使单片机正确地执行程序所需的各种操作。

指令的执行分为三个阶段：取指令、分析指令和执行指令。

具体步骤：首先，进行程序存储器读操作，也就是根据程序计数器 PC 给出的地址从程序存储器中取出指令，送指令寄存器 IR，IR 输出到指令译码器 ID；然后，和指令译码器对该指令进行译码。控制逻辑产生一系列控制信号，送到单片机的各部件中，控制执行这一指令，执行的结果影响程序状态标志寄存器 PSW 的内容。指令寄存、译码控制逻辑电路图如图 1.3 所示。

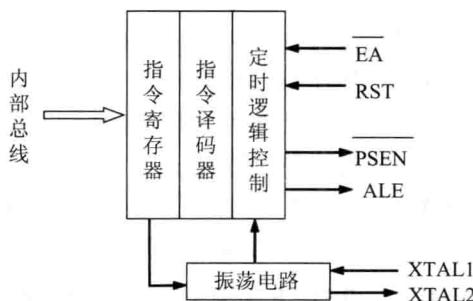


图 1.3 指令寄存、译码控制逻辑电路图

### (8) 地址寄存器 AR

AR 的作用是用来存放将要寻址的外部存储器单元的地址信息，指令码所在存储单元的地址编码，由程序计数器 PC 产生，而指令中操作数所在的存储单元地址码，由指令的操作数给定。从图 1.2 中可以看到，地址寄存器 AR 通过地址总线 AB 与外部存储器相连。

### (9) 数据寄存器 DR

用于存放写入外部存储器或 I/O 端口的数据信息。数据寄存器对输出数据具有锁存功能。数据寄存器与外部数据总线 DB 直接相连。

### (10) 定时与控制电路

定时与控制电路的功能是产生 CPU 操作时序，它是单片机的心脏，控制各种操作的时间。

## 2. 存储器结构电路

MCS-51 单片机存储器采用的是哈佛（Harvard）结构，即程序存储器空间和数据存储器空间是各自独立的，两种存储器各有自己的寻址方式和寻址空间。存储器有 4 个物理上相互独立的存储器空间：片内、片外程序存储器和片内、片外数据存储器。基本结构电路如图 1.4 所示。

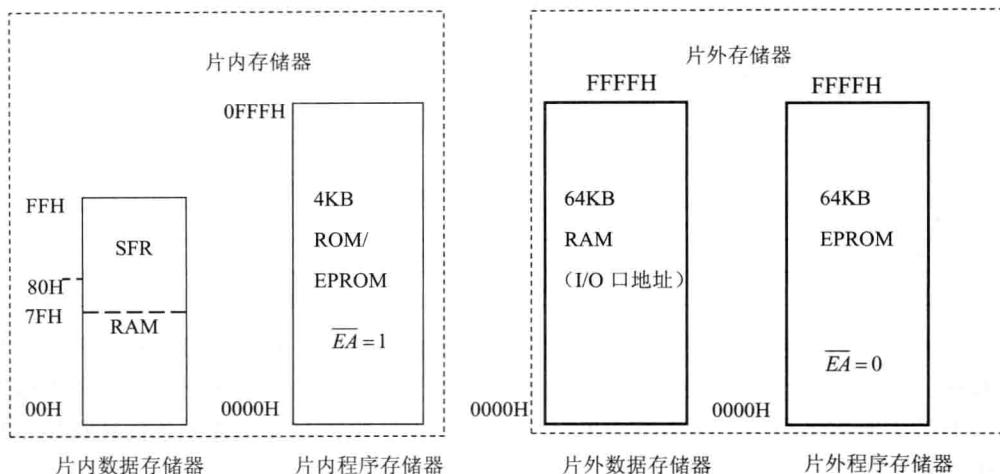


图 1.4 MCS-51 单片机存储器的结构电路

### (1) 程序存储器

程序是指挥单片机动作的一系列命令，单片机能直接认识并执行的命令是一串由“0”和“1”代码组成的机器指令。在处理问题之前，必须把编好的程序和所需表格常数存入机器之中，单片机中用于存储程序的物理器件就是程序存储器。程序存储器以 16 位的程序计数器 PC 为地址指针，可寻址空间为 64KB。

8051 片内有 4 KB 的 ROM，8751 片内有 4 KB 的 EPROM，8031 片内无程序存储器。8051 和 8751 单片机程序存储器空间有片内和片外两部分组成，片内程序存储器由 0000H~0FFFH 最低 4KB 组成，片外扩展的程序存储器由 1000H~FFFFH (60KB)。

CPU 访问片内和片外程序存储器，可由 EA 引脚所接的电平来确定。当 EA 引脚接高电平时，CPU 将首先从片内程序存储器中取指令，当指令地址（即 PC 值）超过 0FFFH 时，会自动转向片外程序存储器取指令。当 EA 引脚接地或低电平时，CPU 只能访问片外程序存储器。由于 8031 单片机无片内程序存储器，应将 EA 引脚固定接地或低电平。

单片机的程序存储器是只读的，CPU 可以通过 MOVC 指令遍访 64KB 的程序存储器空间，但没有任何其他指令可以用来更改程序存储区的内容，即向程序存储器执行写入操作。

MCS-51 的程序存储器中有些单元具有特殊功能，使用时应注意。

其中一组特殊单元是 0000H~0002H。系统复位后，(PC)=0000H，单片机从 0000H 单元开始取指令执行程序。如果程序不从 0000H 单元开始，应在这三个单元中存放一条无条件转移指令，以便直接转去执行指定的程序。

还有一组特殊单元是 0003H~002AH，共 40 个单元。这 40 个单元被均匀地分为 5 段，作为 5 个中断源的中断地址区。

实际应用中，用户可根据需要扩展程序存储器的容量，而其地址空间原则上也可由用户任意安排。但程序存储器中有 6 个单元被固定用于复位和中断服务程序的入口地址，见表 1.2。

单片机复位后程序计数器 PC 的内容为 0000H，程序存储器 0000H 单元是系统程序的起始地址，一般在该单元存放一条无条件转移指令来改变 PC 值，将 PC 指向用户设计的程

序（主程序或初始化程序）的入口地址，程序将从转移后的地址开始存放。

表 1.2 单片机复位和中断源的中断入口地址

程序入口地址	用 途
0000H	复位后初始化引导程序地址
0003H	外部中断 0 ( <i>INT0</i> )
000BH	定时器 0 (T0) 溢出中断
0013H	外部中断 1 ( <i>INT1</i> )
001BH	定时器 1 (T1) 溢出中断
0023H	串行口中断

当中断响应后，系统能根据中断源的种类自动转到相应中断源的服务程序入口地址去执行程序。但由于 2 个中断源入口地址间隔仅有 8 个地址单元，这 8 个存储单元难以存储一个完整的中断服务程序，所以在中断入口地址单元一般也存放一条无条件转移指令转向中断服务程序的实际入口地址。

## (2) 数据存储器

### ① 内部数据存储器。

MCS-51 单片机的内部 RAM 共有 256 个单元，按其功能划分为两部分：低 128 单元（单元地址 00H~7FH）和高 128 单元（单元地址 80H~FFH）。低 128 单元的配置如表 1.3 所列。

表 1.3 片内 RAM 低 128 单元配置

30H~7FH	数据缓冲区、堆栈区
20H~2FH	位寻址区 (00H~7FH)
18H~1FH	工作寄存器 3 区 (R7~R0)
10H~17H	工作寄存器 2 区 (R7~R0)
08H~0FH	工作寄存器 1 区 (R7~R0)
00H~07H	工作寄存器 0 区 (R7~R0)

低 128 单元是单片机的真正 RAM 存储器，按其用途划分为以下 3 个区域。

- 工作寄存器区 (00H~1FH)。

在片内 RAM 的最低端共有四组寄存器，每组 8 个存储单元（各为 8 位），各组都以 R0~R7 作寄存器编号，常用于存放操作数及中间结果等，也称之为通用寄存器或工作寄存器。四组通用寄存器占据内部 RAM 的 00H~1FH 单元地址。

在某一时刻，CPU 只能使用其中的一组寄存器，正在使用的那组寄存器称为当前寄存器组。没选用的工作寄存器组所对应的单元可以作为一般的通用寄存器使用。用户可以通过指令改变程序状态字寄存器 PSW 中的 PSW.3 (RS0) 和 PSW.4 (RS1) 来选择哪一组寄存器作为当前的工作寄存器组。通用寄存器为 CPU 提供了就近数据存储的便利，有利于提高单片机的运算速度。使用通用寄存器还能提高程序编制的灵活性，在单片机的应用编程中应充分利用这些寄存器，以简化程序设计，提高程序运行速度。

- 位寻址区 (20H~2FH)。

内部 RAM 的 20H~2FH 单元，既可作为一般 RAM 单元使用，进行字节操作，也可以进行 128 位的位操作，因此把该区称之为位寻址区，位地址为 00H~7FH。MCS-51 具有布尔处理机功能，位寻址区就是布尔处理机的存储空间。表 1.4 所列为位寻址区的位地址。

表 1.4 内部 RAM 位寻址区的位地址

单元地址	位地址								LSB
	MSB	7F	7E	7D	7C	7B	7A	79	78
2FH		7F	7E	7D	7C	7B	7A	79	78
2EH	77	76	75	74	73	72	71	70	
2DH	6F	6E	6D	6C	6B	6A	69	68	
2CH	67	66	65	64	63	62	61	60	
2BH	5F	5E	5D	5C	5B	5A	59	58	
2AH	57	56	55	54	53	52	51	50	
29H	4F	4E	4D	4C	4B	4A	49	48	
28H	47	46	45	44	43	42	41	40	
27H	3F	3E	3D	3C	3B	3A	39	38	
26H	37	36	35	34	33	32	31	30	
25H	2F	2E	2D	2C	2B	2A	29	28	
24H	27	26	25	24	23	22	21	20	
23H	1F	1E	1D	1C	1B	1A	19	18	
22H	17	16	15	14	13	12	11	10	
21H	0F	0E	0D	0C	0B	0A	09	08	
20H	07	06	05	04	03	02	01	00	

- 用户 RAM 区 (30H~7FH)。

内部 RAM 低 128 单元中，通用寄存器占去 32 个单元，位地址区占去 16 个单元，剩下 80 个单元，其单元地址为 30H~7FH，是供用户使用的一般 RAM 区，可以作为数据缓冲区以及堆栈区。

在 51 单片机内部 RAM 的高 128 单元中离散地分布有 21 个特殊功能寄存器，单元地址范围为 80H~FFH。这些寄存器的功能已作专门规定，故而称之为专用寄存器 (Special Function Register)，也称为特殊功能寄存器。这里作部分介绍，其中程序计数器 PC、累加器 A、寄存器 B 和程序状态字 PSW 前面已介绍，现把堆栈指针寄存器 SP 和数据指针 DPTR 作简单介绍。

- 堆栈指示器 SP (Stack Pointer)。

堆栈是一种后进先出 (LIFO) 的线性表，使用单片机内部 RAM 单元存储一些需要回避的数据或地址数据。堆栈好像堆放货物的仓库一样，存取数据时采用“后进先出”(即“先进后出”的原则。堆栈指针 SP 是用来存放当前堆栈栈顶指向的存储单元地址的一个 8 位特殊功能寄存器，地址是 81H。

堆栈主要是为子程序调用和中断操作而设立的，常用的功能有两个：保护断点和保护现场。堆栈只有两种操作：入栈和出栈。不论数据是入栈还是出栈，都是对栈顶单元 (SP 指向的单元) 进行操作的。51 单片机堆栈是向上生成的，入栈时 SP 内容是增加的，出栈时 SP 的内容是减少的。堆栈区域的大小可用软件对 SP 重新定义初值来改变，但堆栈深度以不超过片内 RAM 空间为限。系统复位后，SP 的值为 07H，若不重新定义，则以 07H 单元为栈底，入栈的内容从地址为 08H 单元开始存放。

- 数据指针 DPTR (Data pointer)。

数据指针为 16 位寄存器，其高位字节寄存器用 DPH 表示，低位字节寄存器用 DPL 表示。编程时，DPTR 既可以按 16 位寄存器使用，也可以按两个 8 位寄存器分开使用，DPH 是 DPTR 高位字节，DPL 是 DPTR 低位字节。DPTR 通常在访问外部数据存储器时作地址

指针使用。由于外部数据存储器的寻址范围为 64 KB，故把 DPTR 设计为 16 位。

对专用寄存器的字节寻址问题作如下说明：

21 个可字节寻址的专用寄存器是不连续地分散在内部 RAM 高 128 单元之中，尽管还有许多空闲地址，但用户并不能使用；

程序计数器 PC 不占据 RAM 单元，它在物理上是独立的，因此是不可寻址的寄存器；专用寄存器只能使用直接寻址方式，书写时既可使用寄存器符号，也可使用寄存器地址。

- 专用寄存器位地址空间。

MCS-51 系列单片机有 21 个可寻址的专用寄存器，其中有 11 个专用寄存器是可以位寻址的。下面把各寄存器的字节地址及位地址列于表 1.5 中。

表 1.5 MCS-51 专用寄存器地址表

SFR	MSB 位地址/位定义								LSB	字节地址
B	F7	F6	F5	F4	F3	F2	F1	F0		F0H
ACC	E7	E6	E5	E4	E3	E2	E1	E0		E0H
PSW	D7	D6	D5	D4	D3	D2	D1	D0		D0H
	CY	AC	F0	RS1	RS0	OV	F1	P		
IP	BF	BE	BD	BC	BB	BA	B9	B8		B8H
	/	/	/	PS	PT1	PX1	PT0	PX0		
P3	B7	B6	B5	B4	B3	B2	B1	B0		B0H
	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0		
IE	AF	AE	AD	AC	AB	AA	A9	A8		A8H
	EA	/	/	ES	ET1	EX1	ET0	EX0		
P2	A7	A6	A5	A4	A3	A2	A1	A0		A0H
	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0		
SBUF										(99H)
SCON	9F	9E	9D	9C	9B	9A	99	98		98H
	SM0	SM1	SM2	REN	TB8	RB8	TI	RI		
P1	97	96	95	94	93	92	91	90		90H
	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0		
TH1										(8DH)
TH0										(8CH)
TL1										(8BH)
TL0										(8AH)
TMOD	GATE	C/T	M1	M0	GAT	C/T	M1	M0		(89H)
TCON	8F	8E	8D	8C	8B	8A	89	88		88H
	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0		
PCON	SMOD	/	/	/	/	/	/	/		(87H)
DPH										(83H)
DPL										(82H)
SP										(81H)
P0	87	86	85	84	83	82	81	80		80H
	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0		

表中凡字节地址不带括号的寄存器都是可进行位寻址的寄存器，而带括号的是不可位寻址的寄存器。全部专用寄存器可寻址的位共 83 位，这些位都具有专门的定义和用途。加上位寻址区的 128 位，在 MCS-51 的内部 RAM 中共有  $128+83=211$  个可寻址位。

## ② 外部数据存储器。

当单片机的内部数据存储器不够用时，需要外扩数据存储器。MCS-51 最多可外扩 64KB 的 RAM 或 I/O。在实际应用中，扩展外部数据存储器容量的大小，由用户根据需要而定。MCS-51 单片机访问外部数据存储器是用一个特殊功能寄存器（16 位数据存储器地址指针）DPTR 进行的。由于 DPTR 为 16 位，所以可寻址的范围为 64KB。此外，还可以用 R0 和 R1 间接寻址片外低 256 个单元的数据存储器，通过修改寄存器 P2 的值，用 R0 和 R1 间接寻址片外数据存储器的范围也可以访问 64KB，即将 64KB 划分为 256 个区间，每个区间包含 256 个存储单元。

### 3. 并行 I/O 接口

MCS-51 单片机有 4 个 8 位并行 I/O 端口，分别记作 P0、P1、P2、P3，每个端口都各有 8 条 I/O 口线，共 32 条。P0~P3 口属于特殊功能寄存器范畴，这 4 个端口除了按字节寻址外，还可以按位寻址。

标准 51 内核单片机的 I/O 口：P0 口则为双向三态输入输出口，P1、P2、P3 是准双向 I/O 口，没有方向控制，做输入时需要先往端口数据寄存器写 1 才行。

初始状态和复位状态下准双向口为 1，双向口为高阻状态。

这里特别要注意准双向与双向三态 I/O 的区别：

P1 口，P2 口，P3 口是 3 个 8 位准双向的 I/O 口，各口线在片内均有固定的上拉电阻器，当这三个准双向 I/O 口作输入口使用时，要向该口先写 1，另外准双向 I/O 口无高阻的“浮空”状态。而双向口 P0 口线内无固定上拉电阻器，由两个 MOS 管串接，既可开漏输出，又可处于高阻的“浮空”状态，故称为双向三态 I/O 口。

#### (1) P0 口

P0 口的位逻辑电路如图 1.5 所示。

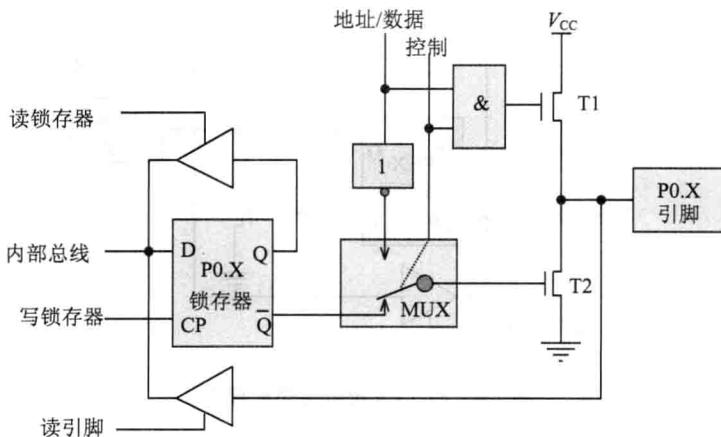


图 1.5 P0 口位逻辑电路原理图

P0 口是一个 8 位的三态双向数据总线口，可作为通用 I/O 接口使用，也可作为地址/数据线分时复用口使用，图 1.5 是 P0 口 1 位的结构原理图。它由一个输出锁存器，两个三态输入缓冲器，一个转换开关 MUX，一个输出驱动电路（T1 和 T2），一个与门及一个非门组成。锁存器起输出锁存作用；两个三态输入缓冲器分别由“读引脚”和“读锁存器”