



新世纪

新世纪普通高等教育
计算机类课程规划教材



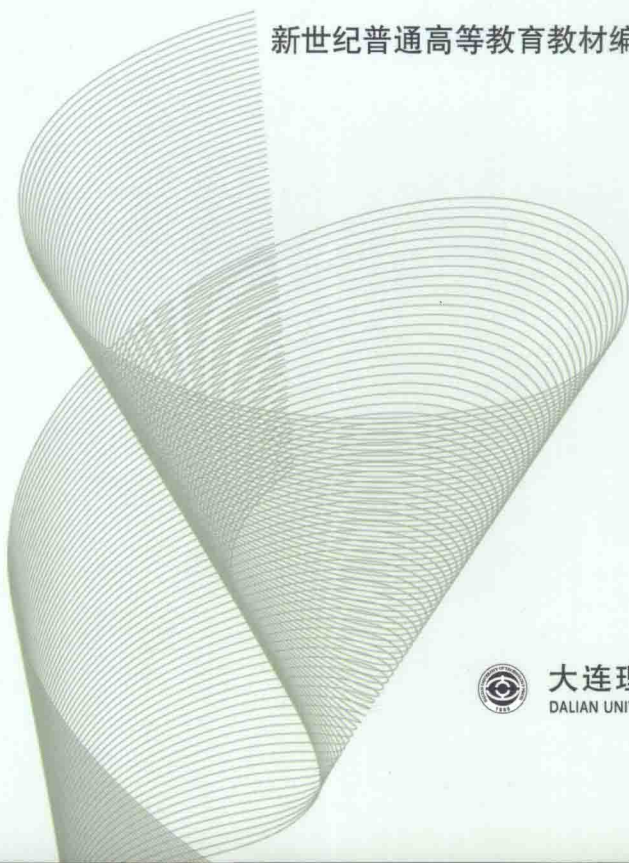
JISUANJI ZUCHENG YUANLI SHIYAN ZHIDAO

计算机组成原理 实验指导

新世纪普通高等教育教材编审委员会 组编

主 编 王 健

主 审 吕蕾蕾



大连理工大学出版社
DALIAN UNIVERSITY OF TECHNOLOGY PRESS



新世纪普通高等教育
计算机类课程规划教材



JISUANJI ZUCHENG YUANLI SHIYAN ZHIDAO

计算机组成原理 实验指导

新世纪普通高等教育教材编审委员会 组编

主 编 王 健

副主编 宋嘉琳 张益嘉

丁 男 王宇新

肖薇薇

主 审 吕蕾蕾



大连理工大学出版社
DALIAN UNIVERSITY OF TECHNOLOGY PRESS

图书在版编目(CIP)数据

计算机组成原理实验指导 / 王健主编. — 大连 :
大连理工大学出版社, 2015. 9
新世纪普通高等教育计算机类课程规划教材
ISBN 978-7-5611-9176-7

I. ①计… II. ①王… III. ①计算机组成原理—实验
—高等学校—教材 IV. ①TP301—33

中国版本图书馆 CIP 数据核字(2015)第 145353 号

大连理工大学出版社出版

地址:大连市软件园路 80 号 邮政编码:116023

发行:0411-84708842 邮购:0411-84708943 传真:0411-84701466

E-mail:dutp@dutp.cn URL:<http://www.dutp.cn>

大连力佳印务有限公司印刷

大连理工大学出版社发行

幅面尺寸:185mm×260mm 印张:11.25 字数:257 千字

印数:1~800

2015 年 9 月第 1 版

2015 年 9 月第 1 次印刷

责任编辑:白 璐

责任校对:王晓梅

封面设计:张 莹

ISBN 978-7-5611-9176-7

定 价:28.00 元

《计算机组成原理实验指导》是新世纪普通高等教育教材编审委员会组编的计算机类课程规划教材之一。

本教材是与“计算机组成原理”和“计算机系统结构”课程配套的实验指导教材,主要以清华大学科教仪器厂和清华大学计算机系联合研制的 TEC-XP 教学实验系统为平台,针对计算机科学与技术学科方向和发展趋势,遵循实验教学规律,在参考清华大学等高校使用的实验教材和文献的基础上,兼顾大连理工大学等同类高校实验教学的实际需求,并结合作者多年相关课程的理论教学与实验教学经验编写而成。

大连理工大学计算机学院自 2011 年起更新了原有的“计算机组成原理”实验教学设备,经过多方调研,选择了由清华大学科教仪器厂和清华大学计算机系联合研制的 TEC-XP 实验系统。从教学实验的角度看,TEC-XP 是一台硬件组成相对完整的计算机系统,并配备基本的软件支持,其上的 CPU、主存、I/O 接口及总线等有一定的典型性,借助 PC 机仿真终端,能提供基本的计算机输入/输出操作,便于把该机的组成与设计作为“计算机组成原理”课程授课的实例内容。本教材内容详实新颖,全面覆盖教学大纲的知识点,针对计算机组成原理课程所要求的、TEC-XP 系统可以提供的教学实验项目,引导读者深入到计算机 CPU 内部,查看、测试各主要信号与部件工作状态,有益于加深对计算机整机系统和各主要部件功能与组成的理解,全面提高学生的综合素质和工作能力。

本教材根据“计算机组成原理”课程的重点和难点设置实验项目,强调理论教学的指导作用,在每个实验项目中都单独设立“理论回顾与思考”部分,重点剖析实验项目中所涉及的理论知识,使学生能够将实验和理论结合在一起,从理论到实践再回归到理论,最终达到实验教学和理论教学相互促进的教学目标。本教材出版前以讲义的形式供我校



本科生试用 4 年,并不断加以修订,达到了良好的指导实验教学的目的。

本教材作者都具备多年教学与科研工作的经验。本教材由王健任主编,负责内容安排和全书统稿。宋嘉琳、张益嘉、丁男、王宇新和肖大薇等参加了各章节的编写工作。吕蕾蕾负责教材的策划、修订与指导。

本教材在编写过程中得到了清华大学王诚教授的热心指导和大力支持,并参阅借鉴了 TEC-XP 原有实验指导教材的宝贵资料,同时得到大连理工大学教改基金的支持。

尽管我们在教材的特色建设方面做出了许多努力,教材中可能仍有疏漏之处,恳请各相关教学单位和读者在使用过程中给予关注并提出改进意见,以便我们进一步修订和完善。

编 者

2015 年 9 月

所有意见和建议请发往:dutpbk@163.com

欢迎访问教育服务网站:<http://www.dutpbook.com>

联系电话:0411-84708445 84708462



上篇 基础篇

第 1 章 计算机组成原理教学实验系统概述	3
1.1 TEC-XP 系统总体介绍	4
1.2 TEC-XP 系统的硬件	9
1.3 TEC-XP 系统在理论教学中的作用	29
第 2 章 实验设计技术基础	31
2.1 系统编程环境	31
2.2 VHDL 语言简介	36
2.3 TEC-XP 系统监控程序	41
2.4 指令系统简介	45

下篇 实验篇

第 3 章 基础实验项目设置与指导	55
3.1 基础汇编语言程序设计	55
3.2 脱机运算器实验	61
3.3 主存储器部件实验	74
3.4 微程序控制器部件实验	82
3.5 硬布线控制器部件实验	110
3.6 串行接口输入/输出实验	133
3.7 多级嵌套的中断实验	141
第 4 章 CPU 综合设计实验指导	151
4.1 非流水的 CPU 系统设计	152
4.2 带流水的 CPU 系统设计	165
4.3 带 Cache 的 CPU 系统设计	170
参考文献	173

上篇 基础篇

本实验指导书旨在配合计算机组成原理课程的理论教学,力求通过具体实验项目的设计,以及完备的教学实验系统的支持,使学习者深入理解和掌握理论学习中的重点难点内容。经过调研,选择近年来在国内高校中得到普遍应用,由清华大学科教仪器厂和清华大学计算机科学与技术系联合研制的 TEC-XP 教学计算机系统(以下简称 TEC-XP 系统)为实例进行讲解。从教学实验的角度看,TEC-XP 系统是一台硬件组成相对完整的计算机系统,并配备有基本的软件支持,其上的运算器、控制器、主存储器、I/O 接口和中断等有一定的典型性,利于提高学生的动手能力和加强对计算机整体及各组成部分的理解,对于增强计算机系统综合设计能力也有很大帮助。

TEC-XP 系统主要用于计算机组成原理、计算机系统结构、电子设计自动化(EDA)等课程的教学实验,它有自己的指令系统和监控程序,能够与终端或 PC 机相连,可以进行联机操作和执行比较完整的程序。实验系统分成主要的两个部分:一部分采用模块化的结构(运算器、控制器、主存储器、I/O 接口和中断)构成一台完整的模型计算机,支持组合逻辑控制器和微程序控制器两种控制器方案;另一部分采用先进的 FPGA 芯片,用户可自行设计 CPU(流水和 Cache)。系统的软硬件配置完整,支持的实验项目多,实验手段先进。

图 1-1 是以 TEC-XP 教学计算机为平台完成计算机组成原理实验的实验原理图。

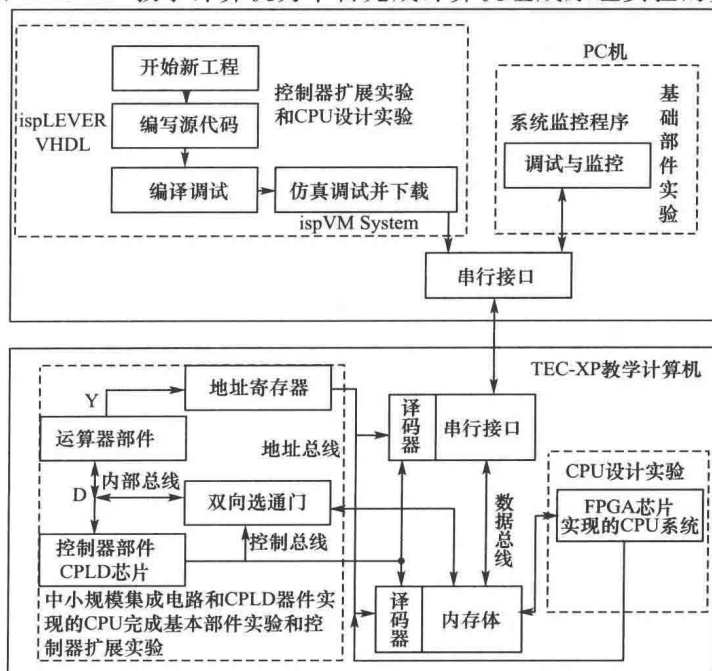


图 1-1 以 TEC-XP 教学计算机为平台完成计算机组成原理实验的实验原理图

按图 1-1 能够完成 TEC-XP 系统与外设 PC 机的连接,进行监控程序的对教学计算机的调试与监控以及对教学计算机上的硬件芯片进行设计编程,完成计算机组成原理实验的基本部件实验和 CPU 设计实验的全过程。

其中 TEC-XP 系统支持双 CPU 系统。分别是左部的中小规模器件实现的 CPU 系统,由分开的运算器、控制器等部件组成,以完成计算机组成原理基本部件实验。右部是由 FPGA 器件实现的 CPU 系统,以完成控制器扩展实验和 CPU 设计实验。具体的硬件构成与工作原理在本章中有详细说明。

TEC-XP 系统通过串行接口与 PC 机相连。既可以通过 TEC-XP 自带的监控程序完成基础部件实验项目,又可以通过编程工具 ispLEVEL 使用硬件描述语言 VHDL 来对 CPLD 芯片和 FPGA 芯片进行编程,然后使用调试下载工具 ispVM System 把编译好的程序下载到硬件芯片上,来完成控制器扩展实验和 CPU 的设计实验。在第 2 章中对编译环境、硬件描述语言 VHDL 和系统监控程序有具体讲解。

1.1 TEC-XP 系统总体介绍

1.1.1 TEC-XP 总体组成与技术指标

1. TEC-XP 系统总体组成结构与设计特点

TEC-XP 系统主要由以下 3 个功能子系统组成:

- (1)采用中小规模电路设计实现的 16 位字长的教学计算机系统;
- (2)采用中小规模电路设计实现的 8 位字长的教学计算机系统;
- (3)采用 FPGA 门阵列器件设计实现的单芯片 CPU 组成的教学计算机系统。

TEC-XP 系统是含有双 CPU 的教学计算机系统。第一个 CPU 主要是由中小规模集成电路实现的,分别支持 16 位和 8 位两种字长;第二个 CPU 则是选用高集成度的门阵列 FPGA 芯片实现的。两个 CPU 运行相同的指令系统,以便保证软件系统的兼容性。

在第一个 CPU 系统中,TEC-XP 系统使用了 5000 门的 MACH 芯片,可用的输入/输出管脚数有 70 多个。可以把微程序控制器和组合逻辑控制器的主要线路一并纳入到此 MACH 器件内实现,使这两种实现方案的控制器合理地融合,并且为实现 16 位和 8 位两种字长的计算机系统提供良好支持。此外,MACH 器件内还集成了一些其他电路,如 DC2、DC1 译码器,Shift-Gal,中断实验选用的 INTS-Gal、INTP-Gal。

TEC-XP 系统的第二个 CPU 系统是通过 VHDL 语言进行功能描述,采用门阵列器件 FPGA 芯片实现的,体现出先进的 CPU 设计手段,可以较好地支持指令流水线、高速缓存、EDA 等教学实验项目,为开展更高层次和创新型的设计奠定了技术基础。

除了双 CPU 这一特点外,TEC-XP 系统还具有下述主要技术特点。

(1)该系统硬件组成包括 CPU、主存、I/O 接口和总线等,能够驱动最常用的计算机输入/输出设备,该实验系统本身的组成与设计,就是计算机组成原理课程的一个很好的实例内容。

(2)系统的物理结构可见。全部线路在印制电路板上,以互不遮盖方式插接在一起;

全部线路芯片均以芯片插座与线路板连接;逻辑线路按功能部件划分在印制板的不同区域;主板上安装有一定数量的开关、按键与指示灯;线路板上布有适当的量测孔,一定数量的跳线夹,用以人为设置机器故障或变更设计。这些都便于初学者学习和循序渐进地掌握各知识点。

(3)该系统可提供计算机组成原理课程所要求的教学实验功能,使学生能进入到计算机 CPU 内部,查看、测试各主要信号与部件工作状态,容易亲手修改已实现的设计,增加自己新的设计,允许学生从头完成另一套全新设计。

(4)选用大容量的门阵列器件(FPGA 芯片)实现 CPU 系统,体现 CPU 系统设计的最新技术,便于实现指令流水、高速缓冲存储器甚至于多处理机方面的教学实验功能,为系统结构课程提供实验支持。

(5)该系统提供适当的软件支持与常规输入/输出外设接入支持,既是学习计算机组成原理知识的必备部分,也提供了完成多项教学实验的先进实验手段。

(6)从硬、软件结合的角度考虑,该系统实现了与硬件教学计算机系统的功能相一致的软件模拟系统。

2. TEC-XP 系统的技术指标

TEC-XP 系统具有下列主要技术指标。

(1)系统配置了两个不同实现方案的 CPU 系统。

(2)机器字长 8 位或 16 位,即运算器、主存、数据总线均可以是 8 位或 16 位,但地址总线都是 16 位。

(3)基本指令系统分为 8 位或 16 位两种,支持多种基本寻址方式。其中一部分指令已实现,用于设计监控程序和用户的常规汇编程序,尚保留多条指令供实验者自己实现。请注意,由 8 位字长和 16 位字长分别构成的是两套完全不同的指令系统,甚至于都很难考虑它们之间的兼容性,故由 8 位字长或 16 位字长组成的是两种完全不同的计算机系统。

(4)主存最大寻址空间是 18K 字(16 位机)或 36K 字节(8 位机)。基本容量为 8K 字的 ROM 和 2K 字的 RAM 存储区域,另外的 8K 字用于完成存储器容量扩展的教学实验。

(5)原理上讲,主时钟脉冲的频率可在几百 kHz 到 2 MHz 之间选择。

(6)运算器由 2 片或 4 片位片结构器件级联而成,片间使用串行进位方式传递进位信号。ALU 实现 8 种算术与逻辑运算功能,内部包括 16 个双端口读出、单端口写入的通用寄存器,以及一个能自行移位的乘商寄存器。设置 C(进位)、Z(结果为 0)、V(溢出)和 S(符号位)4 个状态标志位。

(7)控制器采用微程序和硬布线两种控制方案实现,可由实验者自由选择。实验人员可方便地修改已有设计,或加进若干条自己设计与实现的新指令,新老指令同时运行。

(8)主机上安装有一路 Intel-8251 串行接口,可直接连接计算机终端,或接入一台 PC 机作为自己的仿真终端。选用了 MAX202 倍压线路,以避免使用 +12 V 和 -12 V 电源。

(9)两路的串行接口的接插座安放在机箱后侧板,以方便接线插拔和机箱盖的打开关闭。

(10)在主板上设置了一定扩展实验用的器件插座,提供扩展内存和各种输入/输出接口实验所需的地址、数据和控制等信号,以便支持在主板上完成这类扩展实验。

(11)在主板的右下角位置,设置了完成中断教学实验的全套线路。

(12)在主板上设置有一些拨数的开关和微型开关、按键和指示灯,支持最底层的手工操作方式的输入/输出和机器调试。

(13)板上安装了很多发光二极管指示灯,用于显示重要的数据或控制信号的状态。

(14)全部功能部件区域划分在一块水平放置的印制电路板的不同区域,所有器件都用插座插接在印制板上,便于更换器件。

(15)使用单一的 5 V、最大电流 3 A 的直流模块电源,所耗电流为 1.5~2.5 A。电源模块安装在水平电路板右上角位置,交流 220 V 通过电源接线插到机箱后侧板,经保险丝、开关连接到电路板上,开关安放在机箱右侧靠后位置,方便操作且比较安全。

3. TEC-XP 系统软硬件组成概况

从计算机组成原理、系统结构课程教学实验的角度看,TEC-XP 系统的计算机硬软件系统组成是完整的,覆盖计算机系统 6 个层次的基本内容,支持计算机主要的部件和整机的硬件教学实验,还支持监控程序(操作系统)、汇编语言程序设计、BASIC 高级语言程序设计等软件方面的教学实验。该系统的硬、软件基本配置比较完整,能覆盖相关课程主要教学内容,支持的教学实验项目多且水平高。另外,既有用不同集成度的半导体器件实现的真实“硬件”计算机系统,同时还有在 PC 计算机上用软件实现的功能完全相同的教学计算机的“软件”模拟系统,其组成和实现的功能如图 1-2 和图 1-3 所示。

软件: 解释 BASIC 语言 汇编语言支持 监控程序
硬件: 运算器, 控制器 (两种实现: 微程序或组合逻辑控制器, 中小规模器件或 FPGA 器件实现), 主存储器, 总线, 接口, 输入设备, 输出设备
硬件与电路: 逻辑器件和设备

图 1-2 硬件实现的实际计算机系统

软件: 解释 BASIC 语言 汇编语言支持 监控程序 (指令) 级模拟
教学机模拟: 运算器、控制器模拟 (微程序级或组合逻辑控制器级模拟), 主存储器模拟, 总线、接口模拟, 输入设备/ 输出设备模拟
运行环境: PC 机, Windows 系统

图 1-3 软件实现的模拟计算机系统

从图 1-2 可见,该计算机硬件系统组成中,运算器、控制器、存储器、计算机总线、输入/输出接口等功能部件配备齐全,还可以接通 PC 机仿真终端执行输入/输出操作,同时实现了微程序和硬布线的两种控制器设计方案。从 CPU 的具体设计和实现技术区分,既支持用中小集成度芯片实现 CPU 的方案,也支持选用高集成度的 FPGA 门阵列器件实现 CPU 的方案,体现了先进的 CPU 系统设计水平。该计算机软件系统支持简单的高级语言 BASIC(包括浮点运算指令和基本函数运算功能)、汇编语言(支持基本伪指令功能)和二进制的机器语言,配有自己的监控程序,以及 PC 机仿真终端程序等。

从图 1-3 可见,软件实现的计算机指令级模拟系统,可以使实验脱离实际的教学计算机系统,在 PC 机上执行教学计算机软件系统的全部功能;微程序和硬布线这一级别的模拟软件,可以通过 PC 机屏幕查看在教学计算机内部数据、指令的流动过程,并显示每一步的运行结果,为设计、调试教学计算机新的软件或硬件功能提供重要的辅助作用。

此外,TEC-XP 系统还包含了控制器(微程序或硬布线方案)辅助设计软件,可在 PC

机上使用该软件直接设计该计算机的控制器,包括定义指令格式和编码,划分指令执行步骤和每一步的操作功能,确定控制器需要提供的全部控制信号等全部过程,最后会自动生成能装入教学计算机硬件系统中实际应用的最终结果文件。使用者还可以选用微程序级的模拟软件系统,或者硬布线控制器级的模拟软件系统,对经过辅助设计软件得到的设计结果进行模拟运行,计算机屏幕上会详细显示每一步的运行结果,做到尽早地发现问题。由于在执行上述的控制器设计和模拟运行的整个过程中,都是在PC机上完成的,脱离实际的教学计算机系统,工作更方便,效率更高,对节省学时、帮助学生加深对控制器组成、设计等方面的理解也有益处。

1.1.2 TEC-XP 系统概况

作为用于教学和教学实验目的的计算机,TEC-XP系统遵照以下思路设计指令系统。

1. 指令格式和功能的典型性,适当靠拢RISC机的指令格式,采用尽可能小的指令集,简化的寻址方式。

2. 指令系统一定程度上的完备性,给出的指令格式比较规范,指令分类合理,指令执行步骤容易理解,符合人们通常的编程使用习惯。并确保选用这套指令系统能方便地设计TEC-XP系统配套软件。

3. 可扩充性,即为学生添加各种新的指令留下比较充足的余地。其做法是把指令划分为必备的基本指令(约30条,已经实现)和待扩展指令(约20条,保留给学生设计实现)两大类。

4. 符合教学计算机的特定要求,尽量简化教学计算机硬件组成,简化指令执行流程设计。

TEC-XP系统的指令格式如图1-4所示。

8位	4位	4位
操作码 (IR15~IR8)	DR	SR
	I/O端口地址 / 相对偏移量	
立即数 / 直接内存地址 / 变址偏移量		

图1-4 TEC-XP系统的指令格式

从图1-4中可以看出,指令中包括单字指令和双字指令,第一个指令字的高8位是指令操作码字段,低8位和双字指令的第二个指令字是操作数地址字段。

8位操作码(记作“IR15~IR8”)各位的含义如下:

IR15、IR14用于区分指令组:0×表示A组,10表示B组,11表示C、D组;

IR13用于区分基本指令和扩展指令:0表示基本指令,1表示扩展指令;

IR12用于简化控制器的实现,暂定为0;

IR11~IR8用于区分同一指令组中的不同指令(最多16条);

IR11还用于区分C、D组指令(每组最多8条):0表示C组,1表示D组。

第一个指令字中的操作数地址字段可以给出以下3种之一:

(1)两个4位的通用寄存器编号(DR代表目的寄存器,SR代表源寄存器);

(2) 8 位的 I/O 端口地址;

(3) 8 位的相对变址偏移量。

第二个指令字用于给出 16 位的立即数, 16 位的直接内存地址, 或者 16 位的变址偏移量。

1.1.3 TEC-XP 系统的硬件实现技术

作为教学目的的计算机系统, 在具体的硬件实现方面与一般的商用计算机有着某些明显不同之处, 具体表现在如下 3 个方面。

1. “处处可见”的要求, 不仅全部部件和全部器件要做成全暴露方式, 还包括计算机运行过程中各种数据和控制信号的状态及其时空关系也容易观察, 这对于学生完成教学实验, 掌握计算机组成与设计技术是必不可少的。因此, 教学计算机的线路板上设置了大量的开关和指示灯, 适当的跳接线插针、插孔等。

2. 在教学计算机实现中, TEC-XP 系统更强调选择余地留得适当多一点, 通过加强实验指导, 实验说明写的详细一些, 使得学生可以开展一些有创意的教学实验内容, 全力增强学生的创新意识和自主学习的能力。

3. 涵盖主要教学内容的要求。

(1) 从计算机字长划分, 可以实现 8 位字长的计算机, 也可以实现 16 位字长的计算机, 而且它们是在同一个印制电路板上实现的。

(2) 从选用的器件划分, 支持用中小规模集成电路实现的 CPU 系统, 在体现计算机组成的原理性知识的同时, 在很多场合都要涉及数字逻辑电路和逻辑设计的具体知识, 更接近计算机实现的线路逻辑的底层, 体现了比较传统的教学内容和实验安排。还支持用大规模集成电路 FPGA 芯片实现的单个芯片的 CPU 系统, 选用 VHDL 语言描述计算机处理器的功能组成, 此时则较少涉及计算机具体实现的线路逻辑, 更有利于突出计算机的功能设计与实现, 并且为实现指令流水提供了条件, 体现出较新的教学内容和更高层次的实验安排。

(3) 从计算机系统的完整性划分, TEC-XP 系统把一台硬软件配置比较完整的计算机系统用于教学实验, 汇编语言程序设计、简单的操作系统雏形(监控程序), 不同层次的软件模拟等应该在计算机组成原理课程中有适当的地位。

除此之外, TEC-XP 系统还设计了计算机控制器(含微程序控制器和硬布线控制器)辅助设计软件, 该软件将以导航方式指明控制器的设计流程, 引导学生逐项完成必要的设计, 包括定义指令系统, 划分指令执行步骤和每一步实现的功能, 选择有关控制信号等, 并把原来完全手工设计过程中那些机械重复的微指令编码、微指令地址安排以及书写硬布线控制器每一个控制信号的逻辑表达式等烦琐的工作交由计算机自动完成, 提高了教学实验的工作效率和设计质量。接下来可以通过运行模拟软件系统, 检查辅助设计的结果, 尽快地帮助找出设计中的错误。正确的设计结果可以被直接装入到实际的硬件系统中, 通过运行最终设计的硬件教学计算机系统, 查看实际运行效果。设计过程和操作运行步骤密切相关, 环环紧扣, 使学生在探索中学习, 有益于激发浓厚的兴趣。

1.1.4 TEC-XP 系统软件系统介绍

TEC-XP 系统能够把已经用硬件实现的教学计算机系统的全部功能,通过软件模拟的办法在 PC 机上再次展现出来。

1. 坚持与硬件实现的教学计算机系统有尽可能高的一致性。为此,模拟软件使用的信息,例如监控程序的执行码,微程序控制器的微程序的二进制编码文件等,与硬件教学计算机系统中使用的完全相同,这样辅助设计产生的设计结果,既可以直接用于模拟,也可以直接用于写到硬件教学计算机的部件中,确保二者之间有良好的 consistency。

2. 在模拟软件的设计中,比较准确地按照硬件系统的主要功能部件实现模拟,确保硬件实现的与软件模拟现实的系统有良好的对照关系,有望在教学过程中获得更好的教学效果。

实现的模拟系统,模拟重点分配到两个层次上。

一个层次是指令级模拟,模拟的最小单位是一条机器指令,根据得到的指令的具体内容计算出这条指令的执行结果。这个模拟软件的运行对象是机器指令组成的程序,运行结果将显示在计算机的屏幕上。当被运行的程序对象是监控程序时,实际上就是在模拟监控程序的执行过程,可以执行每一个监控命令,与在真实教学计算机上运行监控程序的效果是一样的,此时也可以说是在执行教学计算机系统一级的模拟,可以建立并运行用户的汇编程序,也可以建立并运行用户的 BASIC 语言的程序等。

另一个层次是微体系结构级模拟,模拟的最小单位是一条指令的一个执行步骤,对微程序控制器而言是一条微指令,对硬布线控制器而言是指令的一个节拍。这个模拟软件的运行对象也是机器指令组成的程序,运行结果将显示在计算机的屏幕上,但它有两种不同的运行方式:连续运行和单步运行。在连续运行方式下,在计算机屏幕上见到的运行效果和前一个层次上的运行效果是一样的,只是运行速度要慢得多,因为要模拟计算每一条指令的每一个执行步骤的结果,经过几个模拟步骤才能得到一条指令的运行结果,承担模拟的 PC 机的计算量要增大很多。在单步运行方式下,在计算机屏幕上将显示指令的这个执行步骤的有关运行结果,包括指令寄存器的内容,指令所处的执行步骤,地址总线、数据总线、各个累加器的内容,运算器的输出结果和标志位的结果,状态寄存器的内容,控制器全部控制信号的当前状态等完整的信息,主要用于查看、理解、分析计算机内指令执行的翔实过程,这对检查操作者新增加的控制器功能(扩展的新指令的执行过程)的正确性是很有帮助的。

1.2 TEC-XP 系统的硬件

1.2.1 TEC-XP 系统的硬件组成

TEC-XP 系统是双 CPU 系统,其总体组成框图如图 1-5 所示。

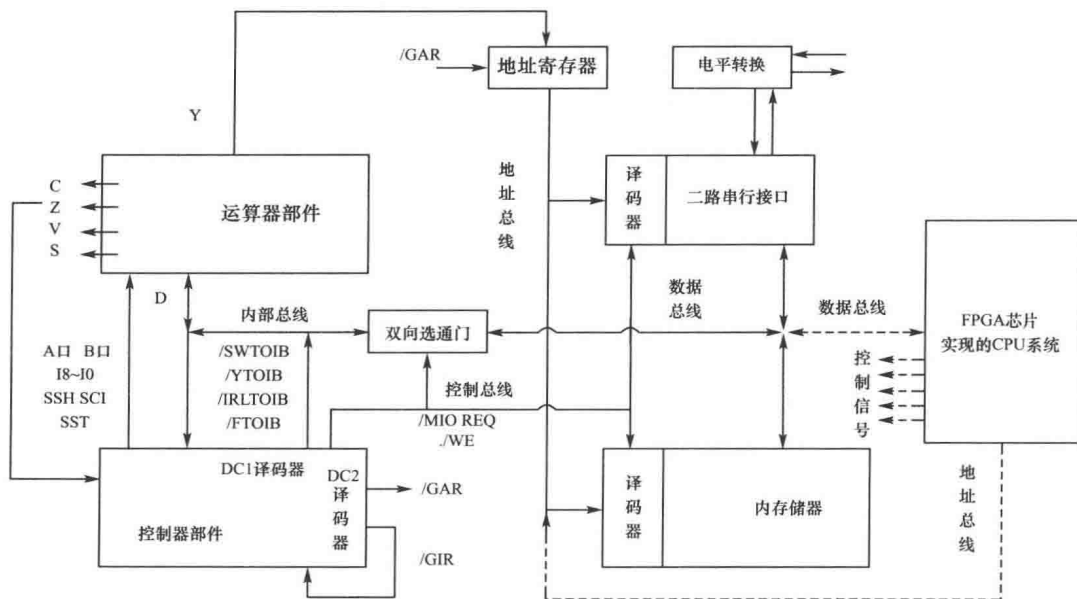


图 1-5 TEC-XP 系统组成框图

从图 1-5 中可以看到,TEC-XP 系统的硬件由两个 CPU 系统组成。第一个表示在图 1-5 的左部,是选用中小规模器件实现的 CPU 系统,由分开的运算器、控制器部件组成。第二个表示在图 1-5 的右部,是选用门阵列 FPGA 器件实现的 CPU 系统。图 1-5 的中间部分所表示的是内存储器、串行接口线路的组成。这两个 CPU 系统都可以通过数据总线、地址总线和控制总线连接内存储器、串行接口线路,从而构成一台完整的计算机硬件系统,安装上必要的软件就可以正常运行,作为计算机组成原理课程内容实例和教学实验设备具有很好的典型性。两个 CPU 系统可以通过分时方式或者独占方式使用同一套存储器部件和串行接口线路。

下面简要说明 TEC-XP 系统的每一个部件的功能和各部件彼此之间的协同关系,粗略地了解这台计算机硬件系统的总体组成概貌,为后面进一步更详细地讲解每个部件内部的组成和运行原理做初步准备。

1. 运算器部件用于实现数据的运算处理功能,它输出数据运算的结果(用 Y 表示)和结果的特征(用 C、Z、V、S 标志),它的输入(用 D 表示)只能来自于内部总线。

2. 内存储器用于存储正在使用的程序和数据,写入内存或者从内存读出的信息都会出现在数据总线上,数据总线经过双向选通门与计算机 CPU 的内部总线实现连接,进而实现数据的双向传送功能。选择内存储器的工作单元是通过对地址总线的内容译码实现的。

在 CPU 和内存储器或者接口线路之间的信息传送,是通过内存读写指令或者输入/输出指令完成的。从内存储器或者接口线路读出的信息(数据或者指令)首先送到数据总线,经双向选通门传送到 CPU 的内部总线,然后数据可以经过运算器的数据输入端 D 送往运算器内的寄存器中,指令可以直接被送到控制器的指令寄存器的输入端,并经接收脉冲控制完成接收操作。运算器的计算结果 Y 可以经过双向选通门被送到 CPU 的内部总线,再经双向选通门传送到数据总线,然后可以写入内存储器的选中的存储单元,或者选

中的接口电路中。读写存储器或者接口电路涉及的地址,在 TEC-XP 系统中都来自地址总线 AB,地址总线的内容就是地址寄存器 AR 的输出,对这台教学计算机而言,地址寄存器只接收运算器的输出 Y 的值。

3. 控制器的功能是向计算机各个部件(含控制器部件本身)提供它们协同运行使用的控制信号。对 TEC-XP 系统而言,控制器主要向有关部件提供以下控制信号:

(1)向运算器提供 23 位的控制信号,决定参加运算的数据、运算功能和结果处置方案等。

(2)向内存和接口提供 3 位的控制信号,决定内存或接口,是执行读操作还是写操作。

(3)向内部总线提供 3 位信号(DC1)并经过译码选择把哪一路数据发送到内部总线上。

(4)向几个寄存器提供 3 位控制信号(DC2)并经过译码决定哪一个寄存器可以接收输入。

控制器对自身的控制作用,在微程序控制器中,主要表现为形成并处理当前微指令的下一条微指令的地址信息,在组合逻辑控制器中,主要表现为管理并维护节拍发生器部件正常运行。

计算机各个部件正是在上述控制信号的控制下协同工作,执行计算机的每条指令,进而执行计算机的程序。

图 1-5 的右部给出的是由单片 FPGA 器件实现的 CPU 构建的 TEC-XP 系统。由于在设计实现这个 CPU 系统之前已经明确规定,要最大限度地使这个 CPU 系统在内部构成和外部特性两个方面都与用中小规模器件实现的 CPU 系统尽可能的一致,因此它内部的运算器的构成和运行机制、控制器的构成和所提供的控制信号、它与存储器和串行接口的通信方式等都与上述介绍的中小规模器件实现的 CPU 系统内容非常类似。

本教材把这台教学计算机的硬件系统划分成两部分,分别安排在后两节来讲解选用中小规模器件实现的 CPU 和用它构建的 TEC-XP 系统,以及选用大规模的 FPGA 器件实现的 CPU 和用它构建的 TEC-XP 系统。

1.2.2 中小规模集成电路实现的系统

TEC-XP 系统是一个双 CPU 系统。在系统主板的左侧是由中小规模集成电路和 CPLD 器件构成的 CPU。它与必要的外围部件构成一个完整的、相对独立的计算机系统。其硬件系统由以下几个基本部分组成:运算器部件、控制器部件、存储器系统和串行接口线路;此外还设置了辅助电路和扩展电路两个辅助部分,各个部分被划分在电路板的不同区域。选用中小集成度器件实现的教学计算机的硬件子系统的组成框图如图 1-6 所示。

1. 主要组成

(1) 运算器

配置了两组独立的 8 位字长的运算器,各自由 2 片位片结构的运算器器件组成;还有 4 位的状态标志寄存器和教学实验所需的相关逻辑部件。在选择机器字长为 8 位时,只使用其中的一个 8 位字长的运算器;在选择机器字长为 16 位时,要把两个 8 位字长的运