

EDA 设计与应用基础

陈苏婷 编著



气象出版社
China Meteorological Press

EDA 设计与应用基础

陈苏婷 编著

 气象出版社
China Meteorological Press

内容简介

本书主要介绍电子设计自动化的技术和应用,可分为三大部分。第一部分(第1章至第3章)讲解 VHDL(超高速集成电路硬件描述语言)的概念、语法、基本电路编程。第1章介绍 EDA(电子设计自动化)技术的发展历史以及常用的 EDA 工具,第2章介绍可编程逻辑器件的发展历史,第3章介绍 VHDL 硬件描述语言。第二部分(第4章至第5章)介绍 FPGA 芯片的基本参数以及编程工具的使用方法。其中,第4章以 Virtex-6 系列 FPGA(现场可编程门阵列产品)为例,介绍体系结构、参数性能以及相关的电路设计知识;第5章介绍 Xilinx ISE 的使用方法。第三部分(第6章至第7章)主要以实际应用为例,讲解编程设计技巧。第6章介绍数字系统的实用设计技巧;第7章介绍数字系统的设计流程,并通过列举应用实例来进一步阐述。

本书可作为高等院校本科生及研究生学习 EDA 技术的参考书,还可作为职业技术培训及从事电子产品设计开发的工程技术人员参考书。亦可作为高等职业技术学院电子类、通信类、电气类、自动化类和计算机类专业学生的教材,电子产品制作、科技创新实践及课程毕业设计的指导用书。

图书在版编目(CIP)数据

EDA 设计与应用基础/陈苏婷编著. —北京:气象出版社,
2014. 12

ISBN 978-7-5029-5812-1

I. ①E… II. ①陈… III. ①电子电路-电路设计-
计算机辅助设计 IV. ①TN702

中国版本图书馆 CIP 数据核字(2014)第 290266 号

出版发行:气象出版社

地 址:北京市海淀区中关村南大街 46 号

总 编 室:010-68407112

网 址: <http://www.qxcbs.com>

责任编辑:黄红丽

封面设计:易普锐创意

印 刷:三河市鑫利来印装有限公司

开 本:720 mm × 960 mm 1/16

字 数:304 千字

版 次:2015 年 1 月第 1 版

定 价:42.00 元

邮政编码:100081

发 行 部:010-68409198

E-mail: qxcbs@cma.gov.cn

终 审:朱文琴

责任技编:吴庭芳

印 张:15.25

印 次:2015 年 1 月第 1 次印刷

本书如存在文字不清、漏印以及缺页、倒页、脱页等,请与本社发行部联系调换

前 言

20 世纪 90 年代,国际上电子和计算机技术较为先进的国家,一直在积极探索新的电子电路设计方法,并在设计方法、工具等方面进行了彻底的变革,取得了巨大成功。在电子技术设计领域,可编程逻辑器件(如 CPLD、FPGA)的应用,已得到广泛的普及,这些器件为数字系统的设计带来了极大的灵活性。这些器件可以通过软件编程而对其硬件结构和工作方式进行重构,从而使得硬件的设计可以如同软件设计那样方便快捷。这一切极大地改变了传统的数字系统设计方法、设计过程和设计观念,促进了电子设计自动化(Electronic Design Automation,EDA 技术)的迅速发展。

EDA 技术就是以计算机为工具,在 EDA 软件平台上,用硬件描述语言 VHDL(超高速集成电路硬件描述语言)完成设计文件,然后由计算机自动完成逻辑编译、化简、分割、综合、优化、布局、布线和仿真,直至完成对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。EDA 技术的出现,极大地提高了电路设计的效率和可操作性,减轻了设计者的劳动强度。

中国 EDA 市场已渐趋成熟,不过大部分设计工程师面向的是印刷电路板(PCB)制板和小型专用集成电路(ASIC)领域,仅有小部分(约 11%)的设计人员开发复杂的片上系统器件。为了与台湾和美国的设计工程师形成更有力的竞争,中国的设计队伍有必要引进和学习一些最新的 EDA 技术。在信息通信领域,要优先发展高速宽带信息网、深亚微米集成电路、新型元器件、计算机及软件技术、第三代移动通信技术、信息管理、信息安全技术,积极开拓以数字技术、网络技术为基础的新一代信息产品,发展新兴产业,培育新的经济增长点。要大力推进制造业信息化,积极开展计算机辅助设计(CAD)、计算机辅助工程(CAE)、计算机辅助工艺(CAPP)、计算机辅助制造(CAM)、产品数据管理(PDM)、制造资源计划(MRPII)及企业资源管理(ERP)等。有条件的企业可开展“网络制造”,便于合作设计、合作制造,参与国内和国际竞争。开展“数控化”工程和“数字化”工程。自动化仪表的技术发展趋势的测试技术、控制技术与计算机技术、通信技术进一步融合,形成测量、控制、通信与计算机(measurement, control, communication, computer, M3C)的结构。在 ASIC 和可编程逻辑器件(PLD)设计方面,向超高速、高密度、低功耗、低电压方面发展。

VHDL 作为 IEEE 标准的硬件描述语言和 EDA 的重要组成部分,经过十几年的发展、应用和完善,以其强大的系统描述能力、规范的程序设计结构、灵活的语句表达

风格和多层次的仿真测试手段,受到业界的普遍认同和广泛接受,从数十种国际流行的硬件描述语言中脱颖而出,成为现代 EDA 领域的首选硬件设计计算机语言,而且目前流行的 EDA 工具软件全部支持 VHDL。除了作为电子系统设计的主选硬件描述语言外,VHDL 在 EDA 领域的仿真测试、学术交流、电子设计的存档、程序模块的移植、ASIC 设计源程序的交付、IP 核(Intelligence Property Core)的应用等方面担任着不可或缺的角色,因此不可避免地将成为我国高等教育中电子信息类专业知识结构的重要组成部分。

在新世纪中,电子技术的发展将更加迅猛,电子设计的自动化程度将更高,电子产品的上市节奏将更快,传统的电子设计技术、工具和器件将在更大的程度上被 EDA 所取代,EDA 技术和 VHDL 势必成为广大电子信息工程类各专业领域工程技术人员们的必修课。

实用性是本教程的特点,主要表现在:①适当略去有关行为仿真语句的内容,主要考虑到这些内容不能参与综合和在硬件电路中实现。而在实用中,VHDL 的仿真大都采取功能仿真、时序仿真和硬件仿真;②以可综合的 VHDL 程序设计介绍为基点,将软件程序与对应的硬件电路结构紧密联系在一起,力图提高读者实现既定硬件电路的 VHDL 软件设计驾驭能力,在教程中尽可能给出对应程序的综合后的电路原理图;③全书从不同的角度介绍了 VHDL 的最直接的实用技术,并且介绍了 Verilog 语言的部分知识,与 VHDL 做了鲜明对比,帮助读者更好地理解和使用 VHDL 语言。本书教程的另一特点是可操作性:教程中的程序几乎全部经 VHDL 综合器通过,且大部分经硬件测试,并可直接在实验或电子设计中使用;在第 5 章中安排了目前最流行的基于 PC 的 VHDL 设计 EDA 软件的使用介绍,而且采用的是“向导”式介绍方法,即以—VHDL 设计实例开始,通过各个处理项目,从编辑、编译、仿真、布局布线和适配,直至配置/下载和硬件测试,向读者完整地展示了该软件的各项主要功能使用的全过程,比较适合于 EDA 工具使用者的速成式自学。

我们期望本教程能有助于读者在 EDA 的教学与实验方面、在学生的电子设计和电子工程实践能力方面的提高,在高新技术领域的产品开发与推广、相关学科领域的技术拓展方面能收到良好的效果。

本书在编写过程中得到了赵启正、王若珏、卢兴森等同志的协助,在出版过程中得到气象出版社的热情支持,在此表示衷心感谢。由于作者水平有限,书中难免会有错误和不妥之处,恳请广大读者批评指正。

陈苏婷

2014 年 9 月

目 录

前言

第 1 章 EDA 技术概述	1
1.1 EDA 技术简介	1
1.2 EDA 技术的发展趋势	2
1.3 常用 EDA 软件工具介绍	4
1.4 本章小结	5
第 2 章 可编程逻辑器件	6
2.1 可编程逻辑器件的发展	6
2.2 简单可编程逻辑器件	7
2.3 复杂可编程逻辑器件	8
2.4 现场可编程门阵列	12
2.5 本章小结	18
第 3 章 VHDL 硬件描述语言	19
3.1 VHDL 概述	19
3.2 实体、结构体以及编程风格	21
3.3 数据类型及运算操作符	30
3.4 VHDL 语言的描述语句	48
3.5 有限状态机	70
3.6 本章小结	81
第 4 章 Virtex-6 系列 FPGA 产品介绍及其开发	84
4.1 器件具体参数	84
4.2 FPGA 相关电路设计知识	86
4.3 FPGA 设计的 IP 核及其算法	98
4.4 本章小结	109
第 5 章 Xilinx 常用开发软件介绍	110
5.1 Xilinx ISE 使用教程	110

5.2	ModelSim 设计仿真	118
5.3	Chipscope 实例教程	149
5.4	本章小结	153
第 6 章	数字系统的实用设计技巧	154
6.1	时序电路设计技术及规则	154
6.2	速度与面积问题	162
6.3	Xilinx FPGA 的专用 HDL 开发技巧	168
6.4	ISE 与 EDK 开发技巧之时序篇	171
6.5	如何克服 FPGA I/O 引脚分配挑战	174
6.6	本章小结	178
第 7 章	数字系统设计	180
7.1	数字系统设计及其流程	180
7.2	基于 FPGA 设计的 FIFO 存储器设计	182
7.3	基于 FPGA 的 VGA 设计	188
7.4	基于 FPGA 的 FIR 滤波器设计	200
7.5	基于 FPGA 的四路抢答器设计	215
7.6	基于 FPGA 的音乐播放器设计	224
7.7	本章小结	233
参考文献		235

第1章 EDA 技术概述

1.1 EDA 技术简介

EDA 是电子设计自动化 (Electronic Design Automation) 的缩写,是在 20 世纪 60 年代中期从计算机辅助设计 (CAD)、计算机辅助制造 (CAM)、计算机辅助测试 (CAT) 和计算机辅助工程 (CAE) 的概念发展而来的。20 世纪 90 年代,国际上电子和计算机技术较先进的国家,一直在积极探索新的电子电路设计方法,并在设计方法、工具等方面进行了彻底的变革,取得了巨大成功。在电子技术设计领域,可编程逻辑器件 (如 CPLD、FPGA) 的应用,已得到广泛的普及,这些器件为数字系统的设计带来了极大的灵活性。这些器件可以通过软件编程对其硬件结构和工作方式进行重构,从而使得硬件的设计可以如同软件设计那样方便快捷。这一切极大地改变了传统的数字系统设计方法、设计过程和设计观念,促进了 EDA 技术的迅速发展。

EDA 技术就是以计算机为工具,在 EDA 软件平台上,用硬件描述语言 VHDL 完成设计文件,然后由计算机自动完成逻辑编译、化简、分割、综合、优化、布局、布线和仿真,直至完成对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。

EDA 技术的出现,极大地提高了电路设计的效率和可操作性,减轻了设计者的劳动强度。利用 EDA 工具,电子设计师可以从概念、算法、协议等开始设计电子系统,大量工作可以通过计算机完成,并可以将电子产品从电路设计、性能分析到设计出集成电路 (IC) 版图或印刷电路板 (PCB) 版图的整个过程在计算机上自动处理完成。现在对 EDA 的概念或范畴用得很宽,包括在机械、电子、通信、航空航天、化工、矿产、生物、医学、军事等各个领域,都有 EDA 的应用。目前 EDA 技术已在各大公司、企事业单位和科研教学部门广泛使用。例如在飞机制造过程中,从设计、性能测试及特性分析直到飞行模拟,都可能涉及 EDA 技术。

1.2 EDA 技术的发展趋势

1.2.1 EDA 技术的发展历史

在 EDA 出现之前,设计人员必须手工完成集成电路的设计、布线等工作,这是因为当时所谓集成电路的复杂程度远不及现在。工业界开始使用几何学方法来制造用于电路光绘(photoplotter)的胶带。到了 20 世纪 70 年代中期,开发人应尝试将整个设计过程自动化,而不仅仅满足于自动完成掩膜草图。第一个电路布线、布局工具研发成功。设计自动化会议(Design Automation Conference)在这一时期被创立,旨在促进电子设计自动化的发展。

电子设计自动化发展的下一个重要阶段以卡弗尔·米德(Carver Mead)和琳·康维(Lynn Conway)于 1980 年发表的论文《超大规模集成电路系统导论》(Introduction to VLSI Systems)为标志。这一篇具有重大意义的论文提出通过编程语言来进行芯片设计的新思想。如果这一想法得到实现,芯片设计的复杂程度可以得到显著提升。这主要得益于用来进行集成电路逻辑仿真、功能验证的工具的性能得到相当的改善。随着计算机仿真技术的发展,设计项目可以在构建实际硬件电路之前进行仿真,芯片布线布局对人工设计的要求降低,而且软件错误率不断降低。直至今日,尽管所用的语言和工具仍然不断在发展,但是通过编程语言来设计、验证电路预期行为,利用工具软件综合得到低抽象级物理设计的这种途径,仍然是数字集成电路设计的基础。

从 1981 年开始,电子设计自动化逐渐开始商业化。1984 年的设计自动化会议上还举办了第一个以电子设计自动化为主题的销售展览。Gateway 设计自动化在 1986 年推出了一种硬件描述语言 Verilog,这种语言现在是最流行的高级抽象设计语言。1987 年,在美国国防部的资助下,另一种硬件描述语言 VHDL 被创造出来。现代的电子设计自动化设计工具可以识别、读取不同类型的硬件描述。根据这些语言规范产生的各种仿真系统迅速被推出,使得设计人员可对设计的芯片进行直接仿真。后来,技术的发展更侧重于逻辑综合。

目前的数字集成电路的设计都比较模块化(参见集成电路设计、设计收敛(design closure)和设计流(design flow (EDA))。半导体器件制造工艺需要标准化的设计描述,高抽象级的描述将被编译为信息单元(cell)的形式。设计人员在进行逻辑设计时无须考虑信息单元的具体硬件工艺。利用特定的集成电路制造工艺来实现硬件电路,信息单元就会实现预定义的逻辑或其他电子功能。半导体硬件厂商大多会为它们制造的元件提供“元件库”,并提供相应的标准化仿真模型。相比数字的电子

设计自动化工具,模拟系统的电子设计自动化工具大多并非模块化的,这是因为模拟电路的功能更加复杂,而且不同部分的相互影响较强,作用规律复杂,电子元件大多没有那么理想。Verilog AMS 就是一种用于模拟电子设计的硬件描述语言。此外,设计人员可以使用硬件验证语言来完成项目的验证工作,目前最新的发展趋势是将集描述语言、验证语言集成为一体,典型的例子有 SystemVerilog^[1]。

随着集成电路规模的扩大、半导体技术的发展,电子设计自动化的重要性急剧增加。这些工具的使用者包括半导体器件制造中心的硬件技术人员,他们的工作是操作半导体器件制造设备并管理整个工作车间。一些以设计为主要业务的公司,也会使用电子设计自动化软件来评估制造部门是否能够适应新的设计任务。电子设计自动化工具还用来将设计的功能导入到类似现场可编程逻辑门阵列的半定制可编程逻辑器件,或者生产全定制的专用集成电路。

1.2.2 EDA 技术的应用

EDA 在教学、科研、产品设计与制造等各方面都发挥着巨大的作用。在教学方面,几乎所有理工科(特别是电子信息)类的高校都开设了 EDA 课程。主要是让学生了解 EDA 的基本概念和基本原理、掌握用 HDL 语言编写规范、掌握逻辑综合的理论和算法、使用 EDA 工具进行电子电路课程的实验验证并从事简单系统的设计。一般学习电路仿真工具(如 multiSIM、PSPICE)和 PLD 开发工具(如 Altera/Xilinx 的器件结构及开发系统),为今后工作打下基础。

科研方面主要利用电路仿真工具(multiSIM 或 PSPICE)进行电路设计与仿真;利用虚拟仪器进行产品测试;将 CPLD/FPGA 器件实际应用到仪器设备中;从事 PCB 设计和 ASIC 设计等。

在产品设计与制造方面,包括计算机仿真,产品开发中的 EDA 工具应用、系统级模拟及测试环境的仿真,生产流水线的 EDA 技术应用、产品测试等各个环节。如 PCB 的制作、电子设备的研制与生产、电路板的焊接、ASIC 的制作过程等。

从应用领域来看,EDA 技术已经渗透到各行各业,包括在机械、电子、通信、航空航天、化工、矿产、生物、医学、军事等各个领域,都有 EDA 应用。另外,EDA 软件的功能日益强大,原来功能比较单一的软件,现在增加了很多新用途。如 AutoCAD 软件可用于机械及建筑设计,也扩展到建筑装潢及各类效果图、汽车和飞机的模型、电影特技等领域。

1.2.3 EDA 技术的发展趋势

从目前的 EDA 技术来看,其发展趋势是政府重视、使用普及、应用广泛、工具多样、软件功能强大。

中国 EDA 市场已渐趋成熟,不过大部分设计工程师面向的是 PCB 制板和小型 ASIC 领域,仅有小部分(约 11%)的设计人员开发复杂的片上系统器件。为了与台湾和美国的设计工程师形成更有力的竞争,中国的设计队伍有必要引进和学习一些最新的 EDA 技术。

在信息通信领域,要优先发展高速宽带信息网、深亚微米集成电路、新型元器件、计算机及软件技术、第三代移动通信技术、信息管理、信息安全技术,积极开拓以数字技术、网络技术为基础的新一代信息产品,发展新兴产业,培育新的经济增长点。要大力推进制造业信息化,积极开展计算机辅助设计(CAD)、计算机辅助工程(CAE)、计算机辅助工艺(CAPP)、计算机辅助制造(CAM)、产品数据管理(PDM)、制造资源计划(MRP II)及企业资源管理(ERP)等。有条件的企业可开展“网络制造”,便于合作设计、合作制造,参与国内和国际竞争。开展“数控化”工程和“数字化”工程。自动化仪表的技术发展趋势的测试技术、控制技术与计算机技术、通信技术进一步融合,形成测量、控制、通信与计算机(M3C)结构。在 ASIC 和 PLD 设计方面,向超高速、高密度、低功耗、低电压方面发展。

外设技术与 EDA 工程相结合的市场前景也被看好,如组合超大屏幕的相关链接,多屏幕技术也有所发展。

中国自 1995 年以来加速开发半导体产业,先后建立了几所设计中心,推动系列设计活动以应对亚太地区其他 EDA 市场的竞争。

在 EDA 软件开发方面,目前主要集中在美国。但各国也正在努力开发相应的工具。日本、韩国都有 ASIC 设计工具,但不对外开放。中国华大集成电路设计中心,也提供 IC 设计软件,但性能不是很强。相信在不久的将来会有更多更好的设计工具在各地开花并结果。据最新统计显示,中国和印度正在成为电子设计自动化领域发展最快的两个市场,年复合增长率分别达到了 50% 和 30%。

1.3 常用 EDA 软件工具介绍

PLD(programmable logic device,可编程逻辑器件)是一种由用户根据需要而自行构造逻辑功能的数字集成电路。目前主要有两大类型:CPLD(complex PLD,复杂可编程逻辑器件)和 FPGA(field programmable gate array,现场可编程门阵列)。它们的基本设计方法是借助于 EDA 软件,用原理图、状态机、布尔表达式、硬件描述语言等方法,生成相应的目标文件,最后用编程器或下载电缆,由目标器件实现。生产 PLD 的厂家很多,但最有代表性的 PLD 厂家为 Altera、Xilinx 和 Lattice 公司。

PLD 的开发工具一般由器件生产厂家提供,但随着器件规模的不断增加,软件的复杂性也随之提高,目前由专门的软件公司与器件生产厂家使用,推出功能强大的设

计软件。下面介绍主要器件生产厂家和开发工具。

①ALTERA:20 世纪 90 年代以后发展很快。主要产品有:MAX3000/7000、FELX6K/10K、APEX20K、ACEX1K、Stratix 等。其开发工具 - MAX + PLUS II 是较成功的 PLD 开发平台,最新又推出了 Quartus II 开发软件。Altera 公司提供较多形式的设计输入手段,绑定第三方 VHDL 综合工具,如:综合软件 FPGA Express、Leonard Spectrum,仿真软件 ModelSim。

②XILINX:FPGA 的发明者。产品种类较全,主要有:XC9500/4000、Coolrunner (XPLA3)、Spartan、Vertex 等系列,其最大的 Vertex-II Pro 器件已达到 800 万门。开发软件为 Foundation 和 ISE。通常来说,在欧洲用 Xilinx 的人多,在日本和亚太地区用 ALTERA 的人多,在美国则是平分秋色。全球 PLD/FPGA 产品 60% 以上是由 Altera 和 Xilinx 提供的。可以讲 Altera 和 Xilinx 共同决定了 PLD 技术的发展方向。

③Lattice-Vantis:Lattice 是 ISP(In-System Programmability,在线系统编程)技术的发明者。ISP 技术极大地促进了 PLD 产品的发展,与 ALTERA 和 XILINX 相比,其开发工具比 Altera 和 Xilinx 略逊一筹。中小规模 PLD 比较有特色,大规模 PLD 的竞争力还不够强(Lattice 没有基于查找表技术的大规模 FPGA),1999 年推出可编程模拟器件,1999 年收购 Vantis(原 AMD 子公司),成为第三大可编程逻辑器件供应商。2001 年 12 月收购 Agere 公司(原 Lucent 微电子部)的 FPGA 部门。主要产品有 ispLSI2000/5000/8000、MACH4/5。

④ACTEL:反熔丝(一次性烧写)PLD 的领导者。由于反熔丝 PLD 抗辐射、耐高低温、功耗低、速度快,所以在军品和宇航级上有较大优势。ALTERA 和 XILINX 则一般不涉足军品和宇航级市场。

⑤Quicklogic:专业 PLD/FPGA 公司,以一次性反熔丝工艺为主,在中国地区销售量不大。

本书主要涉及的编程软件为 XILINX 公司的设计软件 ISE,版本为 14.4。该软件的详细使用方法见第 4 章。

1.4 本章小结

本章主要介绍了电子设计自动化(EDA)的起源、发展历史及其发展前景,以及 EDA 的各行各业中的重要作用。另外还介绍了常用的 EDA 编程软件。

第 2 章 可编程逻辑器件

2.1 可编程逻辑器件的发展

2.1.1 可编程逻辑器件简介

可编程逻辑器件,英文全称为 programmable logic device,即 PLD。PLD 是作为一种通用集成电路产生的,它的逻辑功能按照用户对器件编程来确定。一般的 PLD 的集成度很高,足以满足设计一般的数字系统的需要。PLD 与一般数字芯片不同的是:PLD 内部的数字电路可以在出厂后再规划决定,有些类型的 PLD 也允许在规划决定后再次进行变更、改变。而一般数字芯片在出厂前就已经决定其内部电路,无法在出厂后再次改变,事实上一般的模拟芯片、混讯芯片也都一样,都是在出厂后就无法再对其内部电路进行调修。

2.1.2 可编程逻辑器件发展

早期的可编程逻辑器件只有可编程只读存储器(PROM)、紫外线可擦除只读存储器(EPROM)和电可擦除只读存储器(EEPROM)三种。由于结构的限制,它们只能完成简单的数字逻辑功能。其后,出现了一类结构上稍复杂的可编程芯片,即可编程逻辑器件(PLD),它能够完成各种数字逻辑功能。典型的 PLD 由一个“与”门和一个“或”门阵列组成,而任意一个组合逻辑都可以用“与—或”表达式来描述,所以,PLD 能以乘积和的形式完成大量的组合逻辑功能。

这一阶段的产品主要有可编程阵列逻辑(programmable array logic, PAL)和通用阵列逻辑(generic array logic, GAL)。PAL 由一个可编程的“与”平面和一个固定的“或”平面构成,“或”门的输出可以通过触发器有选择地被置为寄存状态。PAL 器件是现场可编程的,它的实现工艺有反熔丝技术、EPROM 技术和 EEPROM 技术。还有一类结构更为灵活的逻辑器件是可编程逻辑阵列(PLA),它也由一个“与”平面和一个“或”平面构成,但是这两个平面的连接关系是可编程的。PLA 器件既有现场可编程的,也有掩膜可编程的。在 PAL 的基础上,又发展了一种通用阵列逻辑 GAL,如 GAL16V8、GAL22V10 等。它采用了 EEPROM 工艺,实现了电可擦除、电可改写,其

输出结构是可编程的逻辑宏单元,因而它的设计具有很强的灵活性,至今仍有许多人使用。这些早期的 PLD 器件的一个共同特点是可以实现速度特性较好的逻辑功能,但其过于简单的结构也使它们只能实现规模较小的电路。

为了弥补这一缺陷,20 世纪 80 年代中期。Altera 和 Xilinx 公司分别推出了类似于 PAL 结构的扩展型 CPLD(complex programmable logic device)和与标准门阵列类似的 FPGA(field programmable gate array),它们都具有体系结构和逻辑单元灵活、集成度高以及适用范围宽等特点。这两种器件兼容了 PLD 和通用门阵列的优点,可实现较大规模的电路,编程也很灵活。与门阵列等其他 ASIC(application specific IC)相比,它们又具有设计开发周期短、设计制造成本低、开发工具先进、标准产品无须测试、质量稳定以及可实时在线检验等优点,因此被广泛应用于产品的原型设计和产品生产(一般在 10000 件以下)之中。几乎所有应用门阵列、PLD 和中小规模通用数字集成电路的场合均可应用 FPGA 和 CPLD 器件。

2.2 简单可编程逻辑器件

2.2.1 可编程逻辑阵列 PLA

20 世纪 70 年代,熔丝编程的 PROM(programmable read only memory,可编程的读存储器)和 PLA(programmable logic array)的出现,标志着 PLD 的诞生。可编程逻辑器件最早是根据数字电子系统组成基本单元门电路可编程来实现的,任何组合电路都可用与门和或门组成,时序电路可用组合电路加上存储单元来实现。早期 PLD 就是用可编程的与阵列和(或)可编程的或阵列组成的(图 2.1)。

PROM 是采用固定的与阵列和可编程的或阵列组成的 PLD,由于输入变量的增加会引起存储容量的急剧上升,只能用于简单组合电路的编程。PLA 是由可编程的与阵列和可编程的或阵列组成的,它克服了 PROM 随着输入变量的增加而规模迅速增加的问题,利用率高,但由于与阵列和或阵列都可编程,软件算法复杂,编程后器件运行速度慢,只能在小规模逻辑电路上应用。现在这两种器件在 EDA 上已不再采用,但 PROM 作为存储器,PLA 作为全定制 ASIC 设计技术,还在应用。

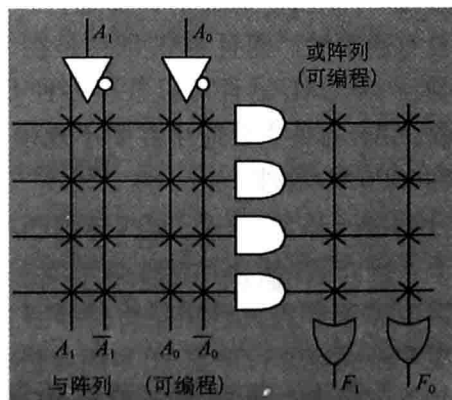


图 2.1 PLA 逻辑阵列示意图

2.2.2 可编程阵列逻辑 PAL

20 世纪 70 年代末,AMD 公司对 PLA 进行了改进,推出了 PAL 器件,PAL 与 PLA 相似,也由与阵列和或阵列组成,但在编程接点上与 PAL 不同,而与 PROM 相似,或阵列是固定的,只有与阵列可编程。或阵列固定与阵列可编程结构,简化了编程算法,运行速度也提高了,适用于中小规模可编程电路。但 PAL 为适应不同应用的需要,输出 I/O 结构也要跟着变化,输出 I/O 结构很多,而一种输出 I/O 结构方式就有一种 PAL 器件,给生产、使用带来不便。且 PAL 器件一般采用熔丝工艺生产,一次可编程,修改电路需要更换整个 PAL 器件,成本太高。现在,PAL 已被 GAL 所取代。

以上可编程器件,都是乘积项可编程结构,都只解决了组合逻辑电路的可编程问题,对于时序电路,需要另外加上锁存器、触发器来构成,如 PAL 加上输出寄存器,就可实现时序电路可编程。

2.2.3 通用阵列逻辑 GAL

20 世纪 80 年代初,Lattice(莱迪思)公司开始研究一种新的乘积项可编程结构 PLD。1985 年,推出了一种在 PAL 基础上改进的 GAL 器件。GAL 器件首次在 PLD 上采用 EEPROM 工艺,能够电擦除重复编程,使得修改电路不需更换硬件,可以灵活方便地应用,乃至更新换代。

在编程结构上,GAL 沿用了 PAL 或阵列固定与阵列可编程结构,而对 PAL 的输出 I/O 结构进行了改进,增加了输出逻辑宏单元 OLMC(output logic macro cell),OLMC 设有多种组态,使得每个 I/O 引脚可配置成专用组合输出,组合输出双向口,寄存器输出,寄存器输出双向口和专用输入等多种功能,为电路设计提供了极大的灵活性。同时,也解决了 PAL 器件一种输出 I/O 结构方式就有一种器件的问题,使其具有通用性。而且 GAL 器件是在 PAL 器件基础上设计的,与许多 PAL 器件是兼容的,一种 GAL 器件可以替换多种 PAL 器件,因此,GAL 器件得到了广泛的应用。目前,GAL 器件主要应用在中小规模可编程电路,而且,GAL 器件也加上了 ISP 功能,称 ISPGAL 器件。

2.3 复杂可编程逻辑器件

2.3.1 复杂可编程逻辑器件简介

复杂可编程逻辑器件(complex programmable logic device,CPLD),是从 PAL 和 GAL 器件发展出来的器件,相对而言规模大、结构复杂,属于大规模集成电路范围,

是一种用户根据各自需要而自行构造逻辑功能的数字集成电路。其基本设计方法是借助集成开发软件平台,用原理图、硬件描述语言等方法,生成相应的目标文件,通过下载电缆(“在线系统”编程)将代码传送到目标芯片中,实现设计的数字系统。

CPLD 主要由三部分组成:Macro cell(宏单元)、PIA(可编程连线)和 I/O Control Block(I/O 控制块)。每个宏单元都与 GCLK(全局时钟)、OE(输出使能)、GCLR(清零)等控制信号直接相连,并且延时相同。各宏单元之间也由固定长度的金属线互连,这样保证逻辑电路的延时固定。其中宏单元模块是 CPLD 的逻辑功能实现单元,是器件的基本单元,现在设计的逻辑电路就是由宏单元具体实现的。如图 2.2 所示。

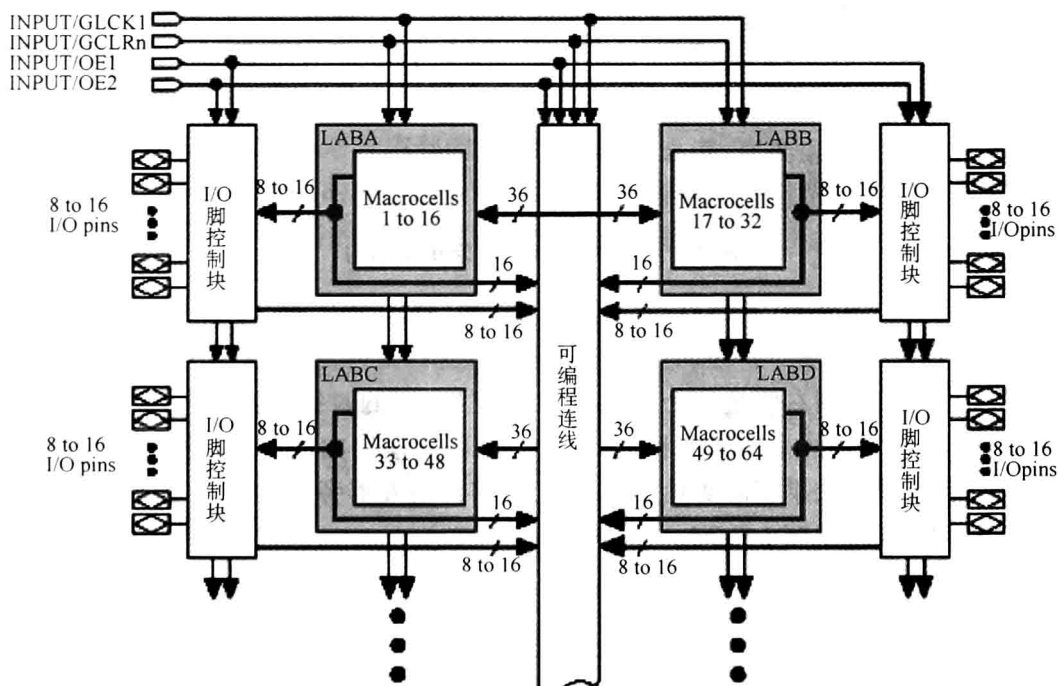


图 2.2 MAX7000CPLD 基本结构图

宏单元是 CPLD 的基本结构,由它来实现基本的逻辑功能。一个宏单元主要包括 LAB Local Array(逻辑阵列),Product-Term Select Matrix(乘积项选择矩阵)和一个可编程 D 触发器。其中逻辑阵列的每一个交叉点都可以通过编程实现导通从而实现与逻辑,乘积项选择矩阵可实现或逻辑。这两部分协同工作,就可以实现一个完整的组合逻辑。输出可以选择通过 D 触发器,也可以对触发器进行旁路。通过这个结构可以发现,CPLD 非常适合实现组合逻辑,再配合后面的触发器也能够实现一定的时序逻辑。如图 2.3 所示。

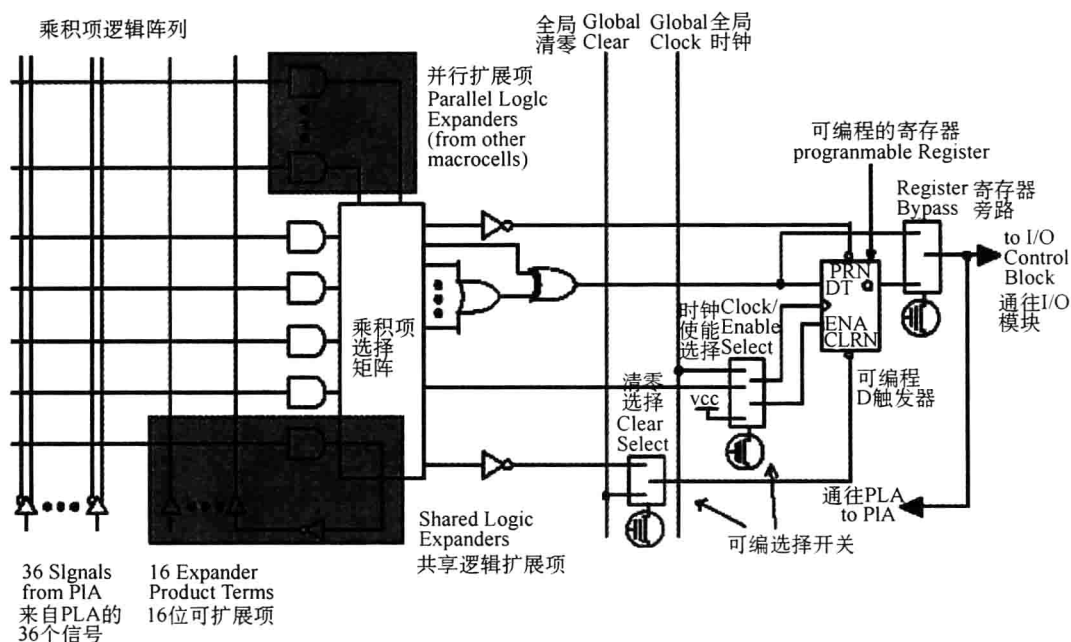


图 2.3 MAX7000CPLD 宏单元结构

左侧是乘积项阵列,实际就是一个与或阵列,每一个交叉点都是一个可编程熔丝,如果导通就是实现“与”逻辑。后面的乘积项选择矩阵是一个“或”阵列。两者一起完成组合逻辑。图右侧是一个可编程 D 触发器,它的时钟,清零输入都可以编程选择,可以使用专用的全局清零和全局时钟,也可以使用内部逻辑(乘积项阵列)产生的时钟和清零。如果不需要触发器,也可以将此触发器旁路,信号直接输给可编程连线阵列 PIA 或输出到 I/O 脚。

2.3.2 简单逻辑实现原理

下面我们以一个简单的电路为例,具体说明 PLD 是如何利用以上结构实现逻辑的,电路如图 2.4 所示。

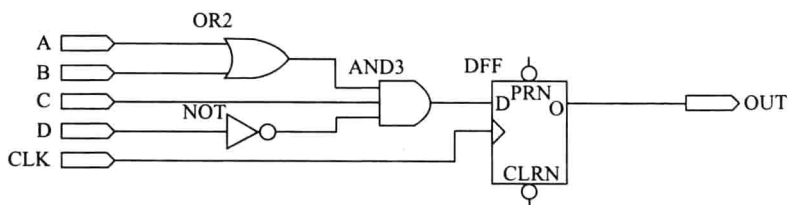


图 2.4 电路