

EDA
EDA工具应用丛书

PowerPCB 高速电子电路设计 与应用

曾 峰 巩海洪 曾 波 编著



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

EDA 工具应用丛书

PowerPCB 高速电子电路设计与应用

曾 峰 巩海洪 曾 波 编著

電子工業出版社

Publishing House of Electronics Industry

北京 · BEIJING

内 容 简 介

在当前电子产品体积越来越小、速度越来越快、产品的生命周期越来越短的情况下，作为硬件工程师，必须掌握各种印刷电路板的设计工具和方法，特别是高速电路板设计工具和方法，以不断提高设计效率，缩短从设计到生产的时间。

本书主要结合美国 Innoveda 公司高速 PCB 设计解决方案的几个软件进行讨论，详细介绍了高速印刷电路板的设计。主要内容包括：印刷电路板的设计原则和方法、信号完整性分析与设计、电磁兼容性分析与设计、串扰分析与设计、规则驱动的设计方法、PCB 的可测试性及可制造性设计、多层板设计、混合信号电路板的设计、PowerPCB 5.0 设计的一般过程及其应用。

本书适合从事电子产品设计的技术人员阅读，也可作为电子类专业学生的课外读物或教学参考书。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有，侵权必究。

图书在版编目 (CIP) 数据

PowerPCB 高速电子电路设计与应用 / 曾峰, 巩海洪, 曾波编著. —北京: 电子工业出版社, 2004. 1
(EDA 工具应用丛书)

ISBN 7-5053-9437-1

I. P… II. ①曾… ②巩… ③曾… III. 印刷电路—计算机辅助设计—应用软件, PowerPCB 5.0 IV. TN410.2

中国版本图书馆 CIP 数据核字 (2003) 第 116460 号

责任编辑: 雷洪勤

印 刷: 北京李史山胶印厂

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

经 销: 各地新华书店

开 本: 787×1092 1/16 印张: 20.5 字数: 525 千字

印 次: 2004 年 1 月第 1 次印刷

印 数: 5 000 册 定价: 29.00 元



凡购买电子工业出版社的图书，如有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系。联系电话：(010) 68279077。质量投诉请发邮件至 zllts@phei.com.cn，盗版侵权举报请发邮件至 dbqq@phei.com.cn。

序

作为电子产品设计的重要环节之一，印刷电路板（PCB）的设计技术与集成电路（IC）设计技术和电子系统设计技术一样，正在日新月异地发展着。印刷电路板的设计已经成为 EDA 领域的一个重要组成部分，在印刷电路板的设计过程中，EDA 工程方法的渗透、应用随处可见。一个电子产品，在进行印刷电路板设计之前，首先进行集成电路设计。印刷电路板设计和集成电路设计，这两个过去关联相对较少的电子产品设计过程，现在已经互相渗透，边缘也模糊了。

PowerPCB 是一款优秀的 PCB 设计工具，其功能不断增强，操作方法也不断更新。许多先进的 EDA 工程方法已经嵌入到 PowerPCB 设计工具之中。学习、掌握一个先进的设计工具，可以提高设计效率，改善设计质量，节省设计时间，赢得市场主动，同时也赢得公司、企业的生存权利。

印刷电路板设计的前端是电子电路原理设计，集成电路设计、印刷电路板承担了元器件之间的电气、机械的互连关系；印刷电路设计的后续工艺是整机系统设计，电路板分担了部分散热设计、电磁屏蔽设计的功能，也同时影响着部分的机械设计功能。可测试设计、可制造设计不仅是一种设计方法，也是一种设计思想。读者在学习设计方法的同时，也可以思考为什么会这样？PowerPCB 设计工具的精髓是什么？先进的设计理念的根本是什么？这些都从 EDA 工程方法学中找到答案。

本书的几位编著者，从事 PCB 设计多年，在 PCB 设计工作中有着丰富的经验。然而，编著书籍和 PCB 设计是两种性质完全不同的工作，所以，书中不妥之处在所难免，希望广大读者批评指正。

本书由曾峰、巩海洪、曾波三位作者完成。参加本书编辑整理、图片处理、文字输入工作的同志还有：侯亚宁、陈洪敏、王强、陈美金、马驯国、曾繁恒、李长青、陈国荣等同志。

曾繁泰
于山东大学

目 录

| | |
|--|------|
| 第 1 章 概述 | (1) |
| 1.1 电子设计自动化与 EDA 工具 | (1) |
| 1.1.1 EDA 技术的概念及范畴 | (1) |
| 1.1.2 EDA 常用软件工具 | (1) |
| 1.1.3 EDA 的应用及发展趋势 | (7) |
| 1.2 印刷电路板设计基础 | (8) |
| 1.2.1 PCB 设计的一般原则 | (8) |
| 1.2.2 PowerPCB 的设计过程 | (10) |
| 第 2 章 PowerPCB 设计系统简介 | (14) |
| 2.1 PowerPCB 设计系统构成 | (14) |
| 2.2 PowerPCB 设计系统功能模块简介 | (15) |
| 2.2.1 PowerPCB 规则驱动的设计工具 | (15) |
| 2.2.2 PowerBGA 高级封装设计的解决方案 | (18) |
| 2.2.3 BlazeRouter 任意角度全自动布线器 | (18) |
| 2.2.4 可制造性设计 | (19) |
| 2.2.5 可测试性设计 | (19) |
| 2.2.6 PowerBGA Route Wizard | (20) |
| 2.2.7 动态布线编辑器 | (21) |
| 2.2.8 物理设计重复使用 | (22) |
| 2.2.9 数据浏览器 | (22) |
| 2.2.10 Pro/ENGINEER Link | (22) |
| 2.2.11 PowerPCB/BGA 软件附加的模块 | (22) |
| 2.3 PowerPCB 5.0 的新特性 | (23) |
| 2.4 PowerPCB 5.0 的图形用户界面、功能及常用命令 | (26) |
| 2.4.1 PowerPCB 5.0 的图形用户界面 | (26) |
| 2.4.2 PowerPCB 5.0 功能对话框 | (37) |
| 2.4.3 PowerPCB 5.0 的常用命令与操作 | (39) |
| 2.5 PowerPCB 5.0 的用户环境定制 | (40) |
| 2.5.1 用户定制工具栏 | (40) |
| 2.5.2 在 PCB 中添加中文汉字或图标 | (41) |
| 2.5.3 宏 (Macro) 命令 | (42) |
| 第 3 章 PowerPCB 布局布线设计 | (45) |
| 3.1 布局设计 | (45) |

| | | |
|--------------|-------------------------|--------------|
| 3.1.1 | PCB 布局的一般规则 | (45) |
| 3.1.2 | 设置板框及定义各类禁止区 | (47) |
| 3.1.3 | 自动布局 | (53) |
| 3.1.4 | 手工布局 | (58) |
| 3.1.5 | 利用原理图驱动进行布局设计 | (65) |
| 3.2 | 布线设计 | (65) |
| 3.2.1 | PCB 布线概述 | (66) |
| 3.2.2 | PowerPCB 中布线前的准备 | (69) |
| 3.2.3 | PowerPCB 布线工具 | (78) |
| 3.2.4 | 手工布线 | (78) |
| 3.2.5 | 动态布线方式 | (82) |
| 3.2.6 | 自动布线 | (83) |
| 3.2.7 | 总线布线 | (83) |
| 3.2.8 | 草图布线 | (84) |
| 3.3 | 铺铜 | (85) |
| 3.3.1 | 铜皮 | (85) |
| 3.3.2 | 灌铜 | (86) |
| 3.3.3 | 灌铜管理器 | (89) |
| 3.4 | 规则检查与输出 | (90) |
| 3.4.1 | 设计规则检查 (DRC) | (90) |
| 3.4.2 | 布线的检查与输出 | (91) |
| 3.4.3 | 工程修改规则 (ECO) | (91) |
| 第 4 章 | PCB 设计中的规则驱动设计方法 | (101) |
| 4.1 | PowerPCB 设计规则 | (101) |
| 4.2 | PowerPCB 设计规则定义 | (102) |
| 4.2.1 | 默认的设计规则定义 | (102) |
| 4.2.2 | 类规则定义 | (107) |
| 4.2.3 | 网络规则定义 | (108) |
| 4.2.4 | 组规则 | (109) |
| 4.2.5 | 管脚对规则 | (110) |
| 4.2.6 | 条件规则 | (110) |
| 4.2.7 | 差分对规则 | (111) |
| 4.2.8 | 封装规则 | (112) |
| 4.2.9 | 元件规则 | (113) |
| 4.3 | Power PCB 设计规则检查 | (114) |
| 4.3.1 | PowerPCB 设计规则检查 | (114) |
| 4.3.2 | 安全间距设计检查 | (116) |
| 4.3.3 | 连通性设计检查 | (117) |

| | | |
|--------------|---------------------------|--------------|
| 4.3.4 | 高速设计检查 | (117) |
| 4.3.5 | 平面层检查 | (120) |
| 4.3.6 | 测试点检查 | (121) |
| 4.3.7 | 生产加工设计检查 | (121) |
| 第 5 章 | 设计复用 | (123) |
| 5.1 | 设计复用的建立与应用 | (123) |
| 5.1.1 | 建立一个设计复用 | (123) |
| 5.1.2 | 增加一个设计复用 | (124) |
| 5.2 | 设计复用的编辑 | (126) |
| 5.2.1 | 编辑设计复用定义 | (126) |
| 5.2.2 | 查询或修改一个设计复用 | (127) |
| 5.2.3 | 选择一个设计复用 | (127) |
| 5.2.4 | 保存一个设计复用 | (127) |
| 5.2.5 | 设计复用的报告 | (128) |
| 5.2.6 | 中断一个设计复用 | (128) |
| 5.2.7 | 增加一个已有的复用 | (128) |
| 5.2.8 | 删除一个设计复用 | (130) |
| 5.2.9 | 制作“Like Reuse” | (130) |
| 5.2.10 | 移动一个设计复用 | (131) |
| 5.2.11 | 打开一个设计复用 | (131) |
| 5.2.12 | 重置设计复用的原点 | (132) |
| 第 6 章 | 全自动布线器 | (133) |
| 6.1 | 全自动布线器概述 | (133) |
| 6.2 | BlazeRouter 全自动布线器用户界面 | (135) |
| 6.2.1 | 光标位置显示 | (136) |
| 6.2.2 | 关于 BlazeRouter 的键盘、菜单和工具栏 | (136) |
| 6.3 | 使用取景、缩放和滚动 | (138) |
| 6.4 | 设计对象的选择 | (139) |
| 6.5 | 可固定的面板 | (141) |
| 6.5.1 | 项目总览 | (141) |
| 6.5.2 | 帮助窗口 | (143) |
| 6.5.3 | 领航窗口 | (143) |
| 6.5.4 | 命令窗口 | (144) |
| 6.5.5 | 电子标签窗口 | (145) |
| 6.6 | 设计准备 | (146) |
| 6.6.1 | 设置测量的单位 | (146) |
| 6.6.2 | 设置栅格 | (147) |
| 6.6.3 | 保存设计文件的备份 | (150) |

| | | |
|--------------|----------------------|--------------|
| 6.7 | 全自动布线设计 | (150) |
| 6.7.1 | 对于被选择的对象全自动布线 | (150) |
| 6.7.2 | 全自动布线的动作方式 | (151) |
| 6.7.3 | 定义全自动布线策略 | (151) |
| 6.7.4 | 全自动布线 | (152) |
| 6.7.5 | 保存设计文件的备份 | (153) |
| 6.8 | BlazeRouter 链接的应用 | (153) |
| 6.9 | 高速约束布线 | (155) |
| 6.9.1 | 应用布线长度监视器进行布线 | (155) |
| 6.9.2 | 折叠线布线 | (157) |
| 6.10 | 差分对的交互布线 | (161) |
| 6.10.1 | 建立一个差分对 | (162) |
| 6.10.2 | 指定差分对规则 | (163) |
| 6.10.3 | 差分对布线 | (163) |
| 6.10.4 | 分别布线 | (164) |
| 6.10.5 | 增加过孔对 | (165) |
| 6.10.6 | 分离差分对布线 | (166) |
| 6.10.7 | 领航窗口中的信息反馈 | (166) |
| 6.11 | 定义高速设计规则 | (167) |
| 6.11.1 | 匹配长度规则的交互布线 | (167) |
| 6.11.2 | 设置和应用元件级的布线规则 | (169) |
| 6.11.3 | 网络调度 | (170) |
| 第 7 章 | PowerLogic 操作 | (174) |
| 7.1 | 图形用户界面 | (174) |
| 7.1.1 | PowerLogic 中的交互操作过程 | (174) |
| 7.1.2 | 使用工作空间 | (176) |
| 7.1.3 | 设置栅格 | (177) |
| 7.1.4 | 使用取景和缩放 | (178) |
| 7.2 | 定义元件库 | (178) |
| 7.2.1 | PADS 元件类型 | (179) |
| 7.2.2 | 建立 CAE 封装 | (180) |
| 7.2.3 | 建立新的元件类型 | (183) |
| 7.3 | 添加和编辑元件 | (189) |
| 7.3.1 | 添加元件 | (189) |
| 7.3.2 | 删除元件 | (191) |
| 7.3.3 | 保存设计备份 | (191) |
| 7.4 | 建立和编辑连线 | (191) |
| 7.4.1 | 建立新的连线 | (191) |
| 7.4.2 | 移动目标 | (192) |

| | | |
|--------------|-------------------------------------|--------------|
| 7.4.3 | 连接电源和地 | (192) |
| 7.4.4 | 在不同页面之间加连线 | (193) |
| 7.5 | 添加总线 | (194) |
| 7.5.1 | 建立总线 | (194) |
| 7.5.2 | 连接到总线 | (194) |
| 7.5.3 | 拷贝连线 | (195) |
| 7.5.4 | 拷贝其他的原理图目标 | (195) |
| 7.6 | 修改设计数据 | (195) |
| 7.6.1 | 修改原理图数据 | (196) |
| 7.6.2 | 更新或切换元件 | (196) |
| 7.6.3 | 排列元件 | (197) |
| 7.6.4 | 改变元件的值 | (197) |
| 7.6.5 | 目标的成组 | (198) |
| 7.7 | 定义设计规则 | (199) |
| 7.7.1 | 设置 PCB 层的排列 | (199) |
| 7.7.2 | 设置默认的安全间距规则 | (201) |
| 7.7.3 | 设置默认的布线规则 | (203) |
| 7.8 | 生成网表及材料清单 | (205) |
| 7.8.1 | 建立网表 | (205) |
| 7.8.2 | 材料清单的编译 | (205) |
| 7.9 | 使用 PowerLogic 的 OLE 功能 | (206) |
| 7.9.1 | 嵌入目标 | (207) |
| 7.9.2 | 修改 PowerLogic 中嵌入的对象 | (208) |
| 7.9.3 | 在 PowerLogic 和 PowerPCB 之间进行 OLE 通信 | (208) |
| 7.10 | 工程修改规则 (ECO) | (210) |
| 7.10.1 | DxViewDraw 简介 | (211) |
| 7.10.2 | ViewDraw Link 对话框简介 | (213) |
| 7.10.3 | 应用 ViewDraw Link 进行标注 | (214) |
| 7.10.4 | 增加一个 ViewDraw Link 工具菜单 | (214) |
| 7.10.5 | 插入一个设计文件到原理图文件中 | (215) |
| 7.10.6 | ViewDraw 和 PowerPCB 之间的交叉探测启动方式 | (215) |
| 第 8 章 | 多层电路板设计 | (217) |
| 8.1 | 多层电路板设计流程 | (217) |
| 8.2 | PowerPCB 设计系统的层配置 | (218) |
| 8.3 | 多层电路板设计层的选择 | (222) |
| 8.3.1 | 多层电路板层叠配置分析 | (222) |
| 8.3.2 | 多层电路板常见层叠配置 | (224) |
| 8.4 | 多层电路板设计实例 | (227) |

| | |
|--------------------------------------|-------|
| 第 9 章 PCB 的可测试性和可制造性设计 | (231) |
| 9.1 可测试性设计 | (231) |
| 9.1.1 测试点参数选择 | (232) |
| 9.1.2 导出 DIF 文件 | (235) |
| 9.1.3 导入 DIF 文件 | (236) |
| 9.1.4 载入一个测试点配置 | (236) |
| 9.1.5 执行测试点检查 | (236) |
| 9.1.6 只探测 PCB Top 面 | (237) |
| 9.1.7 保存测试点配置 | (237) |
| 9.2 可制造性设计 | (237) |
| 9.2.1 CAM350 简介 | (237) |
| 9.2.2 PowerPCB 与 CAM350 链接 | (240) |
| 9.2.3 反向标注 CAM350 文件 | (241) |
| 9.3 Pro/ENGINEER Link | (242) |
| 9.3.1 Pro/ENGINEER 简介 | (242) |
| 9.3.2 PowerPCB 设计系统中的 IDF 文件导出 | (243) |
| 9.3.3 PowerPCB 设计系统中导入 IDF 文件 | (245) |
| 第 10 章 高速信号印刷电路板设计 | (246) |
| 10.1 高速信号印刷电路板设计概述 | (246) |
| 10.2 高速信号印刷电路板设计流程 | (249) |
| 10.3 高速信号印刷电路板设计中的信号完整性分析 | (252) |
| 10.3.1 信号完整性问题概述 | (252) |
| 10.3.2 基于信号完整性分析的 PCB 设计方法 | (252) |
| 10.3.3 信号完整性分析模型 | (253) |
| 10.4 HyperLynx 基本概念 | (255) |
| 10.5 HyperLynx 在高速印刷电路板设计中的应用 | (256) |
| 10.5.1 HyperLynx 应用前的准备 | (256) |
| 10.5.2 信号完整性分析 | (260) |
| 10.5.3 电磁兼容性分析 | (272) |
| 10.5.4 串扰分析 | (274) |
| 10.5.5 多板分析 | (286) |
| 第 11 章 混合信号 PCB 设计 | (290) |
| 11.1 混合信号印刷电路板的设计原则 | (290) |
| 11.2 混合信号和模拟导线的分析 | (293) |
| 附录 A 印制电路词汇 | (299) |
| 附录 B PowerPCB 中的直接命令 | (313) |
| 附录 C PowerPCB 中的快捷键 | (316) |

第 1 章 概 述

1.1 电子设计自动化与 EDA 工具

1.1.1 EDA 技术的概念及范畴

电子设计自动化 (Electronic Design Automation) 简称 EDA。EDA 技术是在电子 CAD 技术基础上发展起来的用计算机软件工具进行电子产品自动化设计的技术, 是指以计算机为工作平台, 融合了应用电子技术、计算机技术、信息处理及智能化技术的最新成果, 进行电子产品的自动设计。利用 EDA 工具, 电子工程师可以从概念、算法、协议等方面设计电子系统, 大量工作可以通过计算机完成。并可以将电子产品从电路设计、性能分析到设计出 IC 版图或 PCB 版图的整个过程在计算机上自动处理完成。近年来, 电子产品几何工艺尺寸的日益缩小、电路复杂度的提高, 以及对更快更灵活器件的需求, 不断刺激电子设计自动化技术及 EDA 工具的创新。

EDA 技术被广泛应用在机械、电子、通信、航空航天、化工、矿产、生物、医学、军事等各个领域, 因此 EDA 概念的范畴用得很宽。例如在飞机制造过程中, 从设计、性能测试及特性分析直到飞行模拟, 都可能涉及到 EDA 技术的应用。

EDA 技术可用于下列几种不同的类型:

- PCB 设计
- 系统/电路板设计
- PLD/FPGA 设计
- 嵌入式软件设计
- ASIC 设计
- 系统芯片设计
- 标准 IC 设计
- 全定制 IC 设计
- 其他

本书中我们所指的 EDA 技术主要是针对电子电路原理设计、PCB 设计和 IC 设计类型, 主要阐述印刷电路板 PCB 设计。

1.1.2 EDA 常用软件工具

EDA 工具软件众多, 世界上最有影响力的三大 PCB 设计软件公司分别是: Mentor Graphics, Cadence 和 Zuken。目前进入我国并具有广泛影响的 EDA 软件有: EWB, PSPICE,

PowerPCB, OrCAD, PCAD, Protel, ViewLogic, Mentor Graphics, Synopsys, LSIlogic, Cadence, MicroSim 等。这些工具都有较强的功能,一般可用于多个方面,例如很多软件都可以进行电路设计与仿真,同时也可以进行 PCB 自动布局布线,可输出多种网表文件与第三方软件接口。按主要功能或应用场合,分为电路设计与仿真工具、PCB 设计工具、IC 设计工具、PLD 设计工具及其他 EDA 软件工具,下面进行简单介绍。

1. 电子电路设计与仿真工具

电子电路设计与仿真工具包括 SPICE/PSPICE; EWB, MATLAB, SystemView, MMICAD 等软件。下面简要介绍前三个软件。

(1) SPICE (Simulation Program with Integrated Circuit Emphasis) 是由美国加州大学推出的电路分析仿真软件,是 20 世纪 80 年代世界上应用最广的电路设计软件,1998 年被评为美国国家标准。1984 年,美国 MicroSim 公司推出了基于 SPICE 的微机版 PSPICE(Personal-SPICE)。现在用得较多的是 PSPICE 6.2,可以说在同类产品中,它是功能最为强大的模拟和数字电路混合仿真 EDA 软件,在国内使用普遍。最近推出了 PSPICE 9.1 版本,它可以进行各种各样的电路仿真、激励建立、温度与噪声分析、模拟控制、波形输出、数据输出,并在同一窗口内同时显示模拟与数字的仿真结果。无论对哪种器件哪些电路进行仿真,都可以得到精确的仿真结果,并可以自行创建新元器件及建立元器件库。

(2) EWB (Electronic Workbench) 软件 是 Interactive Image Technologies Ltd 在 20 世纪 90 年代初推出的电路仿真软件。目前普遍使用的是 EWB 5.2,相对于其他 EDA 软件,它是较小巧的软件(只有 16MB)。但它对模数电路的混合仿真功能却十分强大,几乎能 100% 地仿真出真实电路的结果,并且它在屏幕上提供了万用表、示波器、信号发生器、扫频仪、逻辑分析仪、数字信号发生器、逻辑转换器、电压表、电流表等仪器仪表。它的界面直观,易学易用。它的很多功能模仿了 SPICE 的设计,但分析功能比 PSPICE 稍少一些。

(3) MATLAB 产品系列 它们的一大特性是有众多的面向具体应用的工具箱和仿真模块,包含了完整的函数集,用来对图像信号处理、控制系统设计、神经网络等特殊应用进行分析和设计。它具有数据采集、报告生成和 MATLAB 语言编程产生独立 C/C++ 代码等功能。MATLAB 产品系列具有下列功能:数据分析,数值和符号计算,工程与科学绘图,控制系统设计,数字图像信号处理,财务工程,建模、仿真、原型开发,应用开发,图形用户界面设计等。MATLAB 产品系列被广泛地应用于信号与图像处理、控制系统设计、通信系统仿真等诸多领域。开放式的结构使 MATLAB 产品系列很容易针对特定的需求进行扩充,从而在不断深化对问题的认识的同时,提高了自身的竞争力。

2. PCB 设计软件

PCB (Printed-Circuit Board) 设计软件种类很多,如 PowerPCB、Protel、OrCAD、View Logic、Cadence PSD、Mentor Graphics 的 Expedition PCB、Zuken CadStart、Winboard/Windraft/Ivex-SPICE、PCB Studio、TANGO 等。目前在我国应用较多的是 PowerPCB 和 Protel,下面对这两个软件进行介绍。

(1) PowerPCB

Innoveda 公司曾是美国著名的电子设计自动化 (EDA) 软件及系统供应厂家,它由

ViewLogic, Summit 和 PADS 三家公司合并而成, 现在被 Mentor 收购。Innoveda 公司主要致力于电子设计自动化领域的研究和开发, 特别是在高速设计领域, 其产品具有很高的知名度, 被众多用户采用。

Innoveda 的软件产品范围广泛, 包括从设计输入、数字和模拟电路仿真、可编程逻辑器件设计、印刷电路板设计、信号完整性分析、电磁兼容性分析和串扰分析、汽车电子和机电系统布线软件等, 可以运行在微机和工作站等多种平台上。Innoveda 的寓意是“创新 EDA”, 它将继续提供包括 ViewLogic 的板级信号完整性分析工具、PLD/FPGA 设计工具、Summit 的基于可视化图形输入的设计工具、面向 ASIC 的设计工具、软硬件系统仿真验证和调试工具集等。Innoveda 的定位是在系统级上, 而不是传统意义的电路级上。针对系统级设计这个全新领域, ViewLogic 的 e-Architect 和 Summit 的 Visula SLD、VCPUI 等工具领先于市场提出了独特的思路, 并已在各自的用户中获得了相当大的成功。Innoveda 可使 ViewLogic 与 Summit 优势互补, 例如, 使用 e-Architect 完成系统定义和验证, 再用 Visual SLD 和 VCPUI 进行软硬件仿真。Innoveda 将凭借 Visual HDL 产品线所获得的成功, 主导系统级设计领域的技术、产品和环境。同时, Innoveda 将进一步提升设计抽象层次, 提高设计生产力, 推出支持用 C/C++ 编程语言来实现硬件电路设计的技术和工具。在推出 Visual SLD 产品线的同时, 还集成了著名的 e-Architect 和 V-CPU 技术, 为系统设计提供了一个完善的高层次设计分析环境, 即可可视化的图形输入、高层次的设计空间探测和体系结构设计、软/硬件协同仿真验证。此外, Innoveda 将基于 Design Exchange 和 ViewDraw 的强大功能, 进一步研发新的技术和产品, 充分发挥当今 Internet 的功能特点。Innoveda 在发展高速板级系统级设计的同时, 将继续推出基于 XTK 信号完整性分析工具的一整套高速电路设计、分析和验证技术以及工程方法学。并在集成 XTK 和 Quiet Expert 的基础上进一步推出 e-Planner 高速电路设计环境, 并致力创新研发电磁兼容设计技术和设计环境。Innoveda 集合了 ViewLogic 和 Summit 两家公司最优秀的工具、产品和设计环境, 为用户构造一个极佳的、完善的系统级设计及高速板级设计环境。

(2) Protel

Protel 是 Protel 公司在 20 世纪 80 年代末推出的 EDA 工具, 是国内应用最多的 PCB 设计软件。它较早在国内使用, 普及率最高, 有些高校的电路专业还专门开设了 Protel 课程, 几乎所有的电路公司都要用到它。早期的 Protel 主要作为印刷板自动布线工具使用, 现在普遍使用的是 Protel99SE, 它是个完整的全方位电路设计系统, 包含了电原理图绘制、模拟电路与数字电路混合信号仿真、多层印刷电路板设计(包含印刷电路板自动布局布线), 可编程逻辑器件设计、图表生成、电路表格生成、支持宏操作等功能, 并具有 Client/Server (客户/服务器)体系结构, 同时还兼容一些其他设计软件的文件格式, 如 ORCAD, PSPICE, EXCEL 等。使用多层印制线路板的自动布线, 可实现高密度 PCB 的 100%布通率。Protel 软件功能强大、界面友好、使用方便, 但它最具代表性功能特点是电路设计和 PCB 设计。

(3) Mentor Graphics

Mentor Graphics 是世界最著名的从事电子设计自动化系统设计、制造、销售和服务的厂家之一。Mentor 软件及系统覆盖面广, 产品包括从设计图输入、数字电路分析、模拟电路分析、数模混合电路分析、故障模拟测试分析、印刷电路板自动设计与制造、全定制及半定制 IC 设计软件与 IC 校验软件等一体化产品。

美国 Mentor Graphics 公司成立于 1981 年, 总部位于美国 Oregon 州的 Wilsonville, 1988

年, Mentor Graphics 公司首次进入中国市场。系统设计是基于 VHDL 和 Verilog 语言的设计。可以进行从系统级到电路级的创建、调试和验证工作。它还允许设计系统级时进行真实结构探测工作, 这使设计者可以交互地探测各种可选结构以优化设计。模拟和混合信号设计、可编程逻辑设计、电路板及 MCM 设计都可以用此方法。硬件平台解决方案为工业领先工作站和服务器, Mentor Graphics 公司已开发了运行于工作站和 PC 平台上的产品, 提供网络版和单机版 EDA 工具, 使设计者可以灵活地选择平台, 并将继续开发支持混合环境的产品。

3. IC 设计软件工具

IC 设计工具很多, 其中按市场所占份额排行为 Cadence, Mentor Graphics 和 Synopsys。这三家都是 ASIC 设计领域相当有名的软件工具供应商。其他公司的软件相对来说使用者较少。中国华大公司也提供 ASIC 设计软件(熊猫 2000)。下面按用途对 IC 设计软件工具做一些介绍。

(1) 设计输入工具

这是任何一种 EDA 软件必须具备的基本功能。像 Cadence 的 Composer, ViewLogic 的 ViewDraw, 硬件描述语言 VHDL、Verilog HDL 都是主要设计语言, 许多设计输入工具都支持 HDL。另外像 Active-HDL 和其他的设计输入方法, 包括原理和状态机输入方法, 设计 FPGA/CPLD 的工具大都可作为 IC 设计的输入手段, 如 Xilinx, Altera 等公司提供的开发工具, ModelSim FPGA 等。

(2) 设计仿真工作

使用 EDA 工具的一个最大好处是可以验证设计是否正确, 几乎每个公司的 EDA 产品都含有仿真工具。

- Verilog-XL、N-verilog 用于 Verilog 仿真;
- Leapfrog 用于 VHDL 仿真;
- Analog Artist 用于模拟电路仿真;
- ViewLogic 的仿真器有:
 - Viewsim 门级电路仿真器;
 - Speedwave VHDL 仿真器;
 - VCS-verilog 仿真器。

Mentor Graphics 有其子公司 Model Tech 出品的 VHDL 和 Verilog 双仿真器: Modelsim。

Cadence, Synopsys 用的是 VSS (VHDL 仿真器)。现在的趋势是各大 EDA 公司都逐渐用 HDL 仿真器作为电路验证的工具。

(3) 综合工具

综合工具可以把 HDL 变成门级网表。这方面 Synopsys 工具占有较大的优势, 它的 Design Compile 是综合的工业标准, 它还有另外一个产品叫做 Behavior Compiler, 可以提供更高级的综合。

最近美国又出了一种软件叫 Ambit, 据报道比 Synopsys 的软件更有效, 可以综合 50 万门的电路, 速度更快。今年初 Ambit 被 Cadence 公司收购, 为此 Cadence 放弃了它原来的综合软件 Synergy。

随着 FPGA 设计的规模越来越大, 各 EDA 公司又开发了用于 FPGA 设计的综合软件,

比较有名的有: Synopsys 的 FPGA Express, Cadence 的 Synplity, Mentor 的 Leonardo, 这三家的 FPGA 综合软件占了市场的绝大部分。

(4) 布局布线工具

在 IC 设计的布局布线工具中, Cadence 软件是比较强的, 它有很多产品, 用于标准单元、门阵列已可实现交互布线。最有名的是 Cadence Spectra, 它原来用于 PCB 布线, 后来 Cadence 把它用做 IC 的布线。其主要工具有:

- Cell3, Silicon Ensemble: 标准单元布线器;
- Gate Ensemble: 门阵列布线器;
- Design Planner: 布局工具。

其他各 EDA 软件开发公司也提供各自的布局布线工具。

(5) 物理验证工具

物理验证工具包括版图设计工具、版图验证工具、版图提取工具等。这方面 Cadence 也是很强的, 其 Dracula, Virtuso, Vampire 等物理工具有很多的使用者。

(6) 模拟电路仿真器

前面讲的仿真器主要是针对数字电路的, 对于模拟电路的仿真工具, 普遍使用 SPICE, 这是惟一的选择。用户可以选择不同公司的 SPICE, 像 MiceoSim 的 PSPICE、Meta Soft 的 HSPICE 等。在众多的 SPICE 中, 最好最准的当数 HSPICE, 作为 IC 设计, 它的模型最多, 仿真的精度也最高。

4. PLD 设计工具

PLD (Programmable Logic Device) 是一种由用户根据需要而自行构造逻辑功能的数字集成电路。目前主要有两大类型: CPLD (Complex PLD) 和 FPGA (Field Programmable Gate Array)。它们的基本设计方法是借助于 EDA 软件, 用原理图、状态机、布尔表达式、硬件描述语言等方法, 生成相应的目标文件, 最后用编程器或下载电缆, 由目标器件实现。生产 PLD 的厂家很多, 但最有代表性的 PLD 厂家是 Altera, Xilinx 和 Lattice 公司。

PLD 的开发工具一般由器件生产厂家提供, 但随着器件规模的不断增加, 软件的复杂性也随之提高, 目前由专门的软件公司与器件生产厂家合作, 推出功能强大的设计软件。下面介绍主要器件生产厂家和开发工具。

(1) Altera

20 世纪 90 年代以后发展很快, 主要产品有: MAX3000/7000, FELX6K/10K, APEX20K, ACEX1K, Stratix 等。其开发工具——MAX+PLUS II 是较成功的 PLD 开发平台, 最新又推出了 Quartus II 开发软件。Altera 公司提供较多形式的设计输入手段, 绑定第三方 VHDL 综合工具, 如: 综合软件 FPGA Express、Leonard Spectrum, 仿真软件 ModelSim。

(2) Xilinx

Xilinx 公司是 FPGA 的发明者。产品种类较全, 主要有: XC9500/4000, Coolrunner (XPLA3), Spartan, Vertex 等系列, 其最大的 Vertex-II Pro 器件已达到 800 万门。开发软件为 Foundation 和 ISE。通常来说, 在欧洲用 Xilinx 工具的人多, 在日本和亚太地区用 ALTERA 工具的人多, 在美国则是平分秋色。全球 PLD/FPGA 产品 60% 以上是由 Altera 和 Xilinx 提供的。可以说, Altera 和 Xilinx 共同决定了 PLD 技术的发展方向。

(3) Lattice-Vantis

Lattice 是 ISP (In-System Programmability) 技术的发明者, ISP 技术极大地促进了 PLD 产品的发展,与 Altera 和 Xilinx 相比,其开发工具比 Altera 和 Xilinx 略逊一筹。中小规模 PLD 比较有特色,大规模 PLD 的竞争力还不够强 (Lattice 没有基于查找表技术的大规模 FPGA)。

(4) Actel

它是反熔丝 (一次性烧写) PLD 的领导者,由于反熔丝 PLD 抗辐射、耐高低温、功耗低、速度快,所以在军品上有较大优势。Altera 和 Xilinx 则一般不涉足军品和宇航级市场。

(5) QuickLogic

专业 PLD/FPGA 公司,以一次性反熔丝工艺为主,在中国地区销售量不大。

(6) Lucent

主要特点是有不少用于通信领域的专用 IP 核,但 PLD/FPGA 不是 Lucent 的主要业务,在中国地区使用的人很少。

(7) Atmel

中小规模 PLD 做得不错。Atmel 也做了一些与 Altera 和 Xilinx 兼容的片子,但在品质上与原厂家还是有一些差距,在高可靠性产品中使用较少,大多用在低端产品上。

(8) ClearLogic

该公司生产与一些著名 PLD/FPGA 大公司兼容的芯片,这种芯片可将用户的设计一次性固化,不可编程,批量生产时的成本较低。

(9) WSI

WSI 生产 PSD (单片机可编程外围芯片) 产品。这是一种特殊的 PLD,如最新的 PSD8xx, PSD9xx 集成了 PLD, EPROM, Flash, 并支持 ISP (在线编程),集成度高,主要用于配合单片机工作。

PLD (可编程逻辑器件) 是一种可以完全替代 74 系列及 GAL, PLA 的新型电路,只要有数字电路基础,会使用计算机,就可以进行 PLD 的开发。PLD 的在线编程能力和强大的开发软件,使工程师在几天,甚至几分钟内就可完成以往几周才能完成的工作,并可将数百万门的复杂设计集成在一颗芯片内。PLD 技术在发达国家已成为电子工程师必备的技术。

5. IC 设计语言

(1) VHDL 语言

超高速集成电路硬件描述语言 (VHSIC Hardware Description Language, VHDL) 是 IEEE 的一项标准设计语言。它源于美国国防部提出的超高速集成电路 (Very High Speed Integrated Circuit, VHSIC) 计划,是 ASIC 设计和 PLD 设计的一种主要输入工具。

(2) Verilog HDL

Verilog HDL 是 Verilog 公司推出的硬件描述语言,在 ASIC 设计方面与 VHDL 语言平分秋色。

6. 其他 EDA 软件

其他 EDA 软件,如专门用于微波电路设计和电力载波工具、PCB 制作和工艺流程控制等领域的工具,在此就不做介绍了。

1.1.3 EDA 的应用及发展趋势

EDA 在教学、科研、产品设计与制造等各方面都发挥着巨大的作用。

在教学方面,有些理工科(特别是电子信息)类的高校都开设了 EDA 课程。主要是让学生了解 EDA 的基本概念和基本原理,掌握用 HDL 语言编写规范,掌握逻辑综合的理论和算法,使用 EDA 工具进行电子电路课程的实验并从事简单系统的设计。一般学习电路仿真工具(如 EWB, PSPICE)和 PLD 开发工具(如 Altera / Xilinx 的器件结构及开发系统),为今后工作打下基础。

科研方面主要利用电路仿真工具(EWB 或 PSPICE)进行电路设计与仿真;利用虚拟仪器进行产品测试;将 CPLD/FPGA 器件实际应用到仪器设备中;从事 PCB 设计和 ASIC 设计等。

在产品设计与制造方面,包括前期的计算机仿真,产品开发中的 EDA 工具应用、系统级模拟及测试环境的仿真,生产流水线的 EDA 技术应用、产品测试等各个环节。如 PCB 的制作、电子设备的研制与生产、电路板的焊接、ASIC 的流片过程等。

从应用领域来看,EDA 技术已经渗透到各行各业,如上文所说,在机械、电子、通信、航空航天、化工、矿产、生物、医学、军事等各个领域,都有 EDA 的应用。另外,EDA 软件的功能日益强大,原来功能比较单一的软件,现在增加了很多新用途。如 AutoCAD 软件可用于机械及建筑设计,也扩展到建筑装璜及各类效果图、汽车和飞机的模型、电影特技等领域。

在我们国家 EDA 技术已渐趋成熟,不过大部分设计工程师面向的是 PC 主板和小型 ASIC 领域,仅有小部分(约 11%)的设计人员开发复杂的片上系统器件。为了与台湾和美国的设计工程师形成更有力的竞争,中国的设计队伍有必要引入一些最新的 EDA 技术。

EDA 技术应用在我国信息通信行业应该最广泛,有众多的电子工程师从事数据通信、网络和电信设计,主要设计电信器件。我国在信息通信领域,主要优先发展高速宽带信息网、深亚微米集成电路、新型元器件、计算机及软件技术、第三代移动通信技术、信息管理、信息安全技术,积极开拓以数字技术、网络技术为基础的新一代信息产品,发展新兴产业,培育新的经济增长点。大力推进制造业信息化,积极开展计算机辅助设计(CAD)、计算机辅助工程(CAE)、计算机辅助工艺(CAPP)、计算机辅助制造(CAM)、产品数据管理(PDM)、制造资源计划(MRP II)及企业资源管理(ERP)等。有条件的企业可开展“网络制造”,便于合作设计、合作制造,参与国内和国际竞争,开展“数控化”工程和“数字化”工程。自动化仪表的技术发展趋势是,测试技术、控制技术与计算机技术、通信技术进一步融合,形成测量、控制、通信与计算机(M3C)结构。在 ASIC 和 PLD 设计方面,向超高速、高密度、低功耗、低电压方向发展。

外设技术与 EDA 工程相结合的市场前景看好,如组合超大屏幕的相关连接,多屏显示技术也有所发展。

中国近年来加速开发半导体产业,先后建立了几所设计中心,推动系列设计活动,以应对亚太地区其他 EDA 市场的竞争。

在 EDA 软件开发方面,目前主要集中在美国。但各国也正在努力开发相应的工具。日本、韩国都有 ASIC 设计工具,但不对外开放。中国华大集成电路设计中心,也提供 IC 设计软件,但性能不是很强。相信在不久的将来会有更多更好的设计工具在各地开花结果。据最