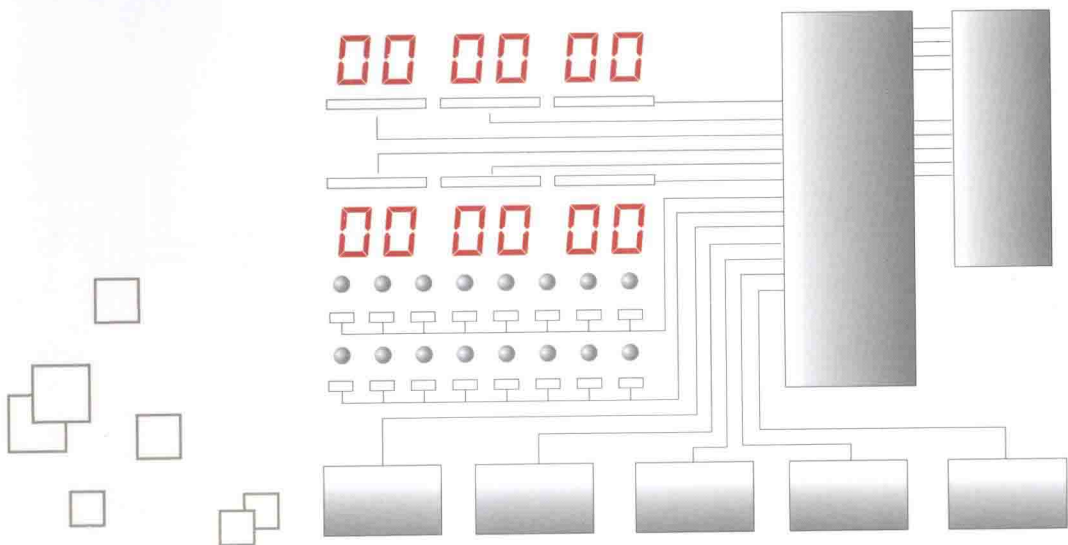




普通高等教育创新型人才培养规划教材



计算机组成原理实验

与课程设计教程

JISUANJI ZUCHENG YUANLI SHIYAN
YU KECHENG SHEJI JIAOCHENG

周大海 主 编

施国君 副主编

訾学博 郭振洲 张德园 胡光元 编



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS



普通高等教育创新型人才培养规划教材

计算机组成原理实验 与课程设计教程

周大海 主 编

施国君 副主编

訾学博 郭振洲 张德园 胡光元 编

北京航空航天大学出版社

内 容 简 介

本书是“计算机组成原理”课程的实验教程。全书以 COP2000 实验平台为基础,内容包括该平台的硬件结构、工作原理及其软件调试环境,寄存器实验、运算器实验,存储器实验、数据通路实验、控制器实验、中断接口实验、设计指令/微指令系统实验以及课程设计。本书附录给出了 COP2000 指令集和常用元器件,方便学生查询使用。本书的目的是配合理论教学,提高学生查阅资料、独立设计、动手组装电路和调试电路的能力,并通过课程设计提高学生排故障分析问题、解决问题能力以及写作能力。

本书可作为普通高校计算机及相关专业的计算机组成实验教材,也可供有关工程实践人员参考使用。

图书在版编目(CIP)数据

计算机组成原理实验与课程设计教程 / 周大海主编

· — 北京 : 北京航空航天大学出版社, 2015. 8

ISBN 978 - 7 - 5124 - 1829 - 5

I. ①计… II. ①周… III. ①计算机组成原理—教材

IV. ①TP301

中国版本图书馆 CIP 数据核字(2015)第 156196 号

版权所有,侵权必究。

计算机组成原理实验与课程设计教程

周大海 主 编

施国君 副主编

菅学博 郭振洲 张德园 胡光元 编

责任编辑 赵延永 傅 博

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱: goodtextbook@126.com 邮购电话:(010)82316936

涿州市新华印刷有限公司印装 各地书店经销

*

开本:710×1 000 1/16 印张:13.75 字数:293 千字

2015 年 9 月第 1 版 2015 年 9 月第 1 次印刷 印数:2 000 册

ISBN 978 - 7 - 5124 - 1829 - 5 定价:28.00 元

若本书有倒页、脱页、缺页等印装质量问题,请与本社发行部联系调换。联系电话:(010)82317024

前 言

没有实践的理论是空洞的理论,没有理论指导的实践是盲目的实践。“计算机组成原理”课程是计算机科学与技术、网络工程、物联网工程、软件工程专业必修的重要学科基础课,存在知识点多、内容抽象等特点,必须理论与实践结合才能学深学透。

本书的实验根据教学内容,遵循由浅入深、循序渐进的原则编排。首先介绍 COP2000 实验平台的硬件结构和工作原理,然后介绍 COP2000 实验平台的软件调试环境,最后给出具体实验项目。前四个实验(即寄存器实验、运算器实验、存储器实验和数据通路实验)要求学生手动实现,体会数据如何打入寄存器、怎样控制实现预定运算并保存结果、存储器如何实现读写、怎样控制数据走规定线路由源到目的地、各个信号的工作顺序等,从而建立空间、时间和信息流的概念。第五个实验是要求学生通过程序的执行,掌握控制器如何发出正确、有序的控制信号,从软硬件两方面让学生体会计算机怎样执行指令,体会前四个实验手动完成的信息存储、流动和运算的工作在计算机中是如何自动实现的,加深对计算机的组成及工作原理的认识。中断是计算机发展过程中的一个里程碑,其率先将并行工作的理念引入计算机,大大提高了 CPU 的效率,故安排中断接口电路实验十分必要。另外,还安排了指令设计的选作实验,由学生自己设计指令,能较好地理解微指令、微操作的相关概念和指令的设计过程。

除配合理论教学外,安排实验的目的还在于培养学生查阅资料能力、独立设计能力、动手组装电路及调试能力,使用仪表查排故障、分析问题、解决问题能力以及写作能力和创新能力。海阔凭鱼跃,有能力的同学可以充分利用实验系统平台横向扩充,往纵深发展。

课程设计是计算机组成原理课程的必备环节,可提高学生知识的综合应用能力和分析能力。COP2000 实验平台支持 FPGA 的扩展应用,可以通过硬件连线的方式,或者 VHDL、Verilog 编程的方式,实现具有某个特定逻辑功能的器件,通过封装后,进行功能验证。书中对使用 Foundation 进行软硬件设计的过程和使用方法进行了详细描述,并附带了常用的元器件库的详细介绍,减少了学生查阅其他资料的时间。

本书的第 1、8、9 章及附录由周大海编写,第 2、3 章由施国君编写,第 4 章由瞿学博编写,第 5 章由郭振洲编写,第 6 章由张德园编写,第 7 章由胡光元编写。全书由周大海统稿,施国君主审。

由于编者知识和水平有限,教程中错误和不合理之处恳请广大读者批评指正,以便对教程进行改进和完善。

编 者

2015 年 4 月

目 录

基础篇

1 实验平台概述	2
1.1 实验平台简介	2
1.2 实验平台结构与工作原理	2
1.3 模型机的控制信号	5
1.3.1 总线切换插座	5
1.3.2 寄存器控制信号	6
1.3.3 程序计数器的控制信号	7
1.3.4 总线控制信号	9
1.3.5 运算器控制信号	11
1.3.6 模型机整机控制信号	11
1.4 模型机的指令系统	13
1.4.1 指令结构	13
1.4.2 指令的寻址方式	14
1.4.3 指令的种类	15
1.4.4 指令的扩展	15
1.4.5 双操作数机器指令结构	15
1.4.6 单操作数和无操作数机器指令结构	16
1.4.7 模型机指令集	17
1.5 存储器的组织	18
1.6 COP2000 实验平台小键盘与液晶屏介绍	19
1.6.1 液晶屏功能说明	19
1.6.2 按键功能说明	20
1.6.3 内部寄存器显示	21
1.6.4 EM 存储器显示和修改	21
1.6.5 微程序存储器显示和修改	23
1.7 数据通路	23
1.7.1 取指数据通路	24
1.7.2 分析 ADD A,R ₃ 通路	24
1.8 模型机微指令集	26



1.9 集成开发环境	27
1.9.1 主菜单	28
1.9.2 快捷键图标	29
1.9.3 源程序/机器码窗口	30
1.9.4 结构/逻辑分析窗口	31
1.9.5 指令/微程序/跟踪窗口	32
1.9.6 寄存器状态	33
1.10 实验项目列表	33

实验篇

2 寄存器实验	36
2.1 实验目的	36
2.2 实验内容	36
2.3 预习要求	36
2.4 实验步骤	36
2.4.1 运算寄存器与通用寄存器	37
2.4.2 程序计数器操作	38
2.4.3 其他寄存器操作	39
3 运算器实验	40
3.1 实验目的	40
3.2 实验内容	40
3.3 预习要求	40
3.4 实验步骤	40
4 存储器实验	42
4.1 实验目的	42
4.2 实验内容	42
4.3 预习要求	42
4.4 实验步骤	42
4.4.1 手工模式下的存储器操作	42
4.4.2 利用小键盘操作存储器	44
5 数据通路实验	46
5.1 实验目的	46
5.2 实验内容	46
5.3 预习要求	46
5.4 实验步骤	46



6	控制器实验	48
6.1	实验目的	48
6.2	实验内容	48
6.3	预习要求	48
6.4	实验步骤	48
6.4.1	编程分析	49
6.4.2	程序的编写	49
6.4.3	机器指令的编写	50
6.4.4	程序的输入	51
6.4.5	程序的执行调试	51
6.4.6	实验记录	51
7	中断接口实验	52
7.1	实验目的	52
7.2	实验内容	52
7.3	实验原理	52
7.4	实验步骤	53
7.5	实验参考程序	53
7.6	实验记录	54
8	设计指令/微指令系统实验	55
8.1	实验目的	55
8.2	实验内容	55
8.3	预习要求	55
8.4	实验步骤	55
8.4.1	指令/微指令的设计	56
8.4.2	集成环境下调试程序	60

课程设计篇

9	课程设计教程	62
9.1	课程设计的目标	62
9.2	课程设计的形式	62
9.3	设计的过程	62
9.3.1	软件类的设计过程	62
9.3.2	硬件类的设计过程	63
9.4	FPGA 扩展实验板简介	63
9.5	Foundation F3.1i 软件的使用	65



9.5.1	建立设计项目	65
9.5.2	建立空的设计文件	66
9.5.3	器件的封装	68
9.5.4	器件的仿真	72
9.5.5	顶层文件的设计	76
9.5.6	管脚的映射	78
9.5.7	顶层设计电路的仿真	79
9.5.8	项目编译	80
9.5.9	编程下载	82

附 录

附录 A	COP2000 指令集及微指令集	85
附录 B	常用元器件	96
B.1	器件的命名规则	96
B.2	Virtex 中常用器件总述	97
B.3	基本元器件	97
B.3.1	AND	98
B.3.2	NAND	99
B.3.3	OR	100
B.3.4	NOR	101
B.3.5	XOR	102
B.3.6	XNOR	103
B.3.7	INV、INV4、INV8、INV16	103
B.3.8	GND	104
B.3.9	VCC	104
B.3.10	PULLDOWN	104
B.3.11	PULLUP	105
B.3.12	CLKDLL	105
B.3.13	CLKDLLHF	106
B.4	累加器	106
B.5	全加器	108
B.6	加减法器	109
B.7	比较器	110
B.7.1	COMP _x	111
B.7.2	奇数位数据的比较	111



B. 7.3	COMP _{Mx}	112
B. 7.4	COMP _{MCx}	113
B. 8	译码器	114
B. 8.1	D2_4E	114
B. 8.2	D3_8E	115
B. 8.3	D4_16E	115
B. 9	选择器	115
B. 9.1	M2_1	115
B. 9.2	M2_1B1	116
B. 9.3	M2_1B2	117
B. 9.4	M2_1E、M4_1E、M8_1E、M16_1E	117
B. 10	封装用器件	118
B. 10.1	IBUF	119
B. 10.2	IPAD	119
B. 10.3	IBUF _x	119
B. 10.4	IPAD _x	120
B. 10.5	IBUFG	120
B. 10.6	OBUF	120
B. 10.7	OBUFT	120
B. 10.8	IOBUF	121
B. 10.9	OPAD	121
B. 11	桶形移位器	122
B. 12	计数器	122
B. 12.1	CB _x CE	123
B. 12.2	CB _x CLE	124
B. 12.3	CB _x CLED	126
B. 12.4	CB _x RE	128
B. 12.5	CC _x CE	130
B. 12.6	CC _x CLE	130
B. 12.7	CC _x CLED	130
B. 12.8	CC _x RE	130
B. 12.9	CD4CE	130
B. 12.10	CD4CLE	132
B. 12.11	CD4RE	133
B. 12.12	CD4RLE	134
B. 12.13	CJ _x CE	135



B. 12. 14	CJxRE	137
B. 12. 15	CR8CE 与 CR16CE	139
B. 13	触发器	140
B. 13. 1	FD	140
B. 13. 2	FD_1	140
B. 13. 3	FDC	140
B. 13. 4	FDC_1	141
B. 13. 5	FDCE	141
B. 13. 6	FDCE_1	142
B. 13. 7	FDE	142
B. 13. 8	FDE_1	142
B. 13. 9	FDP	143
B. 13. 10	FDP_1	143
B. 13. 11	FDPE	143
B. 13. 12	FDPE_1	144
B. 13. 13	FDR	144
B. 13. 14	FDR_1	145
B. 13. 15	FDRE	145
B. 13. 16	FDRE_1	146
B. 13. 17	FDRS	146
B. 13. 18	FDRS_1	146
B. 13. 19	FDRSE	147
B. 13. 20	FDRSE_1	147
B. 13. 21	FDS	148
B. 13. 22	FDS_1	148
B. 13. 23	FDSE	149
B. 13. 24	FDSE_1	149
B. 13. 25	FDCP	149
B. 13. 26	FDCP_1	150
B. 13. 27	FDCPE	150
B. 13. 28	FDCPE_1	151
B. 13. 29	FDxCE	151
B. 13. 30	FDxRE	152
B. 13. 31	FJKC	153
B. 13. 32	FJKCE	153
B. 13. 33	FJKP	153



B. 13. 34	FJKPE	154
B. 13. 35	FJKRSE	154
B. 13. 36	FJKSRE	155
B. 13. 37	FTC	156
B. 13. 38	FTCE	156
B. 13. 39	FTCLE	156
B. 13. 40	FTCLEX	157
B. 13. 41	FTP	157
B. 13. 42	FTPE	158
B. 13. 43	FTPLE	158
B. 13. 44	FTRSE	159
B. 13. 45	FTRSRE	159
B. 13. 46	FTRSLE	160
B. 13. 47	FTRSLE	160
B. 13. 48	IFD,IFD4,IFD8,IFD16	161
B. 13. 49	IFD_1	162
B. 13. 50	IFDI	163
B. 13. 51	IFDX,IFDX4,IFDX8,IFDX16	163
B. 13. 52	IFDI_1	164
B. 13. 53	IFDX_1	164
B. 14	锁存器	165
B. 14. 1	ILD,ILD4,ILD8,ILD16	165
B. 14. 2	ILD_1	165
B. 14. 3	ILDI	166
B. 14. 4	ILDI_1	166
B. 14. 5	ILDX,ILDX4,ILDX8,ILDX16	166
B. 14. 6	ILDX_1	167
B. 14. 7	LD,LD4,LD8,LD16	168
B. 14. 8	LD_1	169
B. 14. 9	LDC	170
B. 14. 10	LDC_1	170
B. 14. 11	LDCE,LD4CE,LD8CE,LD16CE	171
B. 14. 12	LDCE_1	172
B. 14. 13	LDCP	173
B. 14. 14	LDCP_1	173
B. 14. 15	LDCPE	174



B. 14. 16	LDCPE_1	175
B. 14. 17	LDE	176
B. 14. 18	LDE_1	176
B. 14. 19	LDP	177
B. 14. 20	LDP_1	178
B. 14. 21	LDPE	179
B. 14. 22	LDPE_1	179
B. 15	带输出缓冲的触发器	180
B. 15. 1	OFD、OFD4、OFD8、OFD16	180
B. 15. 2	OFD_1	181
B. 15. 3	OFDE、OFDE4、OFDE8、OFDE16	181
B. 15. 4	OFDE_1	182
B. 15. 5	OFDI	183
B. 15. 6	OFDI_1	183
B. 15. 7	OFDT、OFDT4、OFDT8、OFDT16	183
B. 15. 8	OFDT_1	184
B. 15. 9	OFDX、OFDX4、OFDX8、OFDX16	185
B. 15. 10	OFDX_1	185
B. 15. 11	OFDXI	185
B. 15. 12	OFDXI_1	186
B. 16	移位寄存器	186
B. 16. 1	SR4CE、SR8CE、SR16CE	187
B. 16. 2	SR4CLE、SR8CLE、SR16CLE	188
B. 16. 3	SR4CLED、SR8CLED、SR16CLED	190
B. 16. 4	SR4RE、SR8RE、SR16RE	191
B. 16. 5	SR4RLE、SR8RLE、SR16RLE	192
B. 16. 6	SR4RLED、SR8RLED、SR16RLED	194
附录 C	实验记录表格	196
C. 1	寄存器实验记录表	196
C. 2	运算器实验记录表	199
C. 3	存储器实验记录表	200
C. 4	数据通路实验记录表	201
C. 5	控制器实验记录表	204
C. 6	中断接口实验记录表	205
参考文献		206

基础篇

内容:介绍实验箱的硬件结构、工作原理、指令系统等

目的:供学生在实验前预习,掌握基础知识

1 实验平台概述

1.1 实验平台简介

伟福 COP2000 计算机组成原理实验系统(以下简称 COP2000 实验平台)由南京伟福实业有限公司生产,由 8 位模型机、开关电源、集成开发软件三大部分组成。可针对模型机各部件及整机的结构,设定实验项目,了解并掌握计算机的工作原理。

COP2000 实验平台对应的模型机为 8 位机,数据总线和地址总线均为 8 位,包括了一个标准 CPU 所具备的所有部件:运算器 ALU、累加器 A、工作寄存器 W、左移门 L、直通门 D、右移门 R、寄存器组 $R_0 \sim R_3$ 、程序计数器 PC、地址寄存器 MAR、堆栈寄存器 ST、中断向量寄存器 IA、输入端口 IN、输出端口寄存器 OUT、程序存储器 EM、指令寄存器 IR、微程序计数器 μPC 、微程序存储器 μM 等。

COP2000 实验平台具有手动方式、联机方式和模拟方式三种工作方式。

① 手动方式。不连接 PC 机,通过 COP2000 实验平台的键盘输入程序、微程序,用 LCD(液晶显示屏)及各部件的 8 个状态 LED,两个方向 LED 观察运行状态和结果,手动进行实验。

② 联机方式。连接 PC 机,通过 Windows 调试环境及图形方式进行更为直观的实验。在 Windows 调试环境中提供了功能强大的逻辑分析和跟踪功能,既可以以波形的形式显示各逻辑关系,也可在跟踪器中,观察到当前状态的说明及提示。

③ 模拟方式。不需 COP2000 实验平台,仅需计算机即可进行实验。

课程实验侧重了解计算机硬件的结构和工作原理,大部分实验均在手动方式下实现。实验过程中,需要学生通过连线、输入控制信号、输入指令机器码等方式理解并掌握计算机的组成与工作原理。

另外,可以通过 COP2000 实验平台自带的 FPGA 扩展板完成较复杂电路的设计。作为课程设计的内容,这部分将在“课程设计篇”重点介绍。

COP2000 实验平台的实物如图 1.1 所示。

1.2 实验平台结构与工作原理

COP2000 实验平台包含一个 8 位的模型机,模型机主要由运算器、存储器、控制器、通用寄存器组等构成。从实验板上可直观的了解计算机内部的硬件结构和数据的流向。硬件结构逻辑如图 1.2 所示。

模型机各部件由器件、输出显示、输出指示灯、输入指示灯和控制信号输入等组

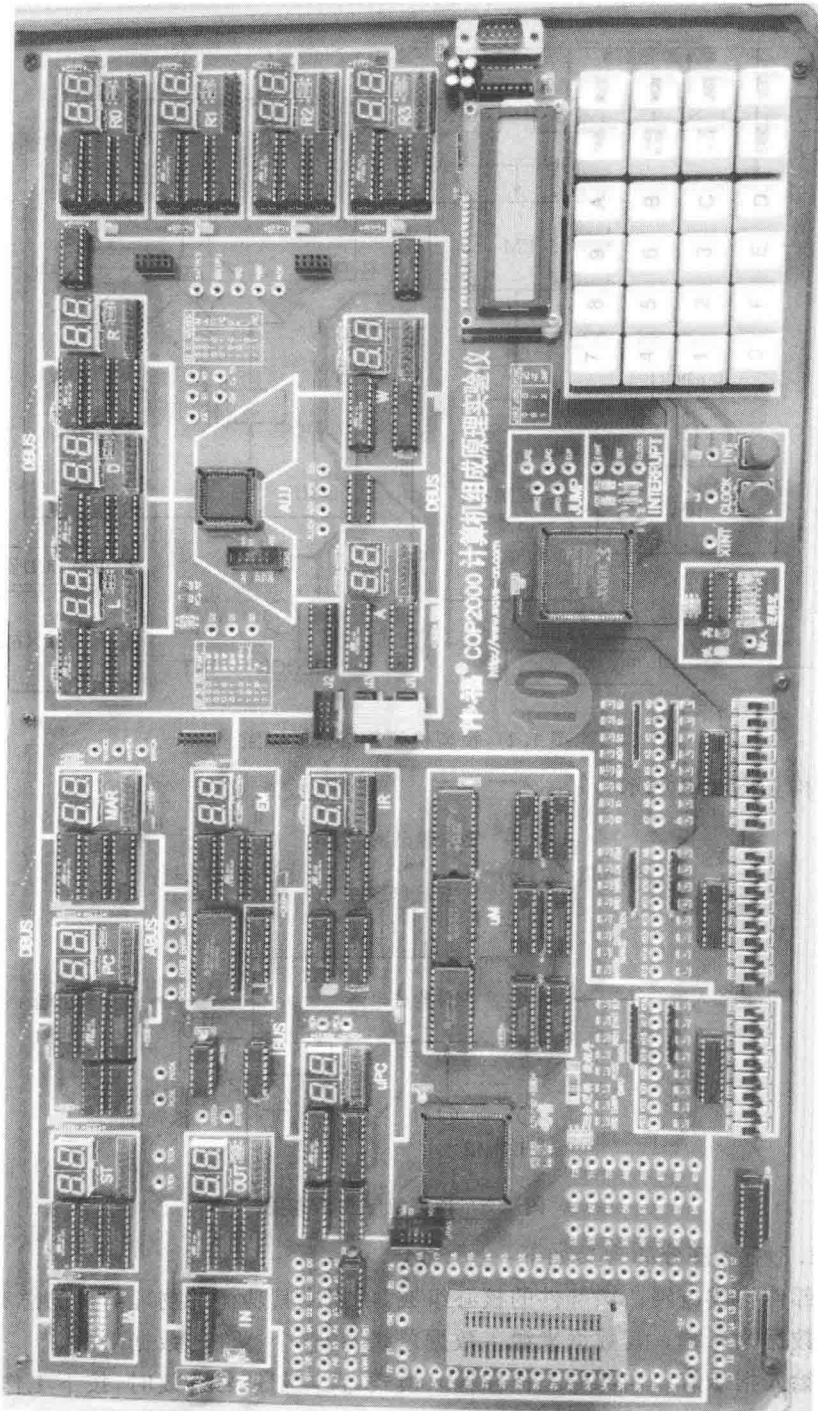


图 1.1 伟福 COP2000 实验平台实物图

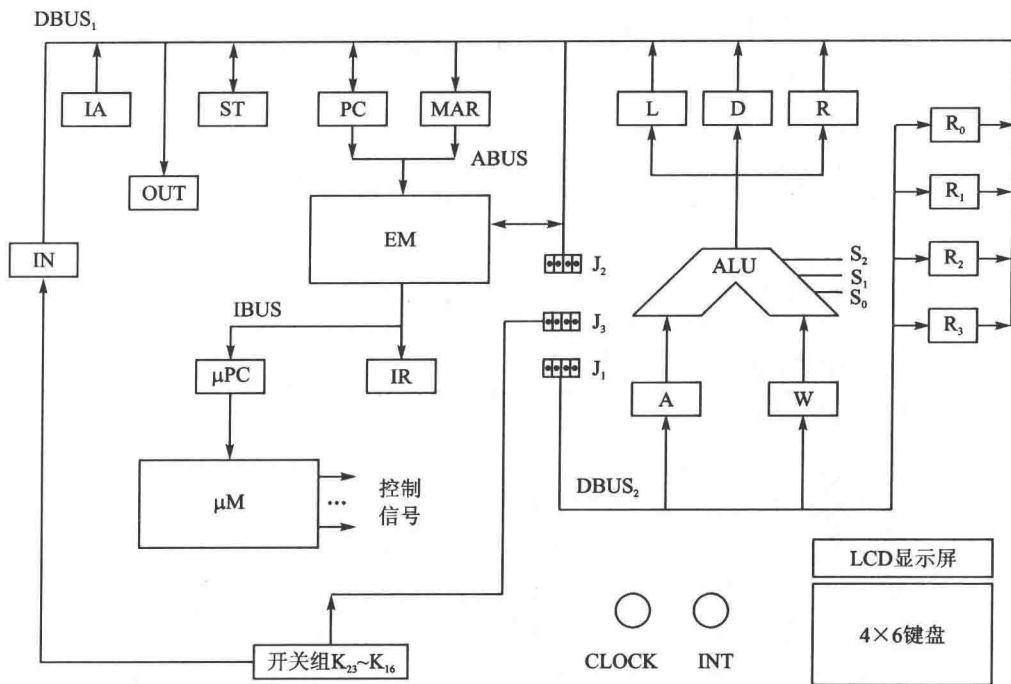


图 1.2 模型机硬件结构逻辑图

成,其结构如图 1.3 所示。

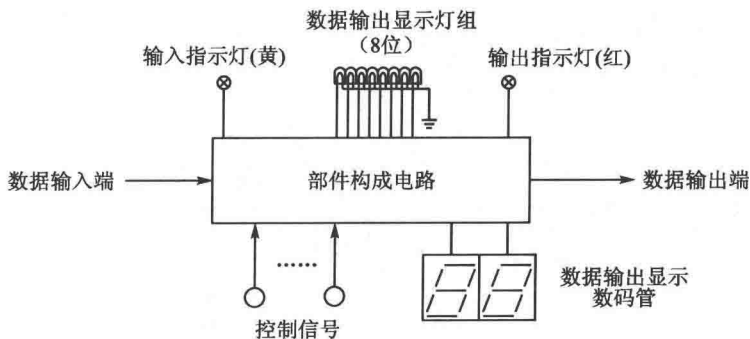


图 1.3 模型机部件示意图

图 1.3 中各部分的含义如下：

- ① 部件构成电路。该部件的核心组成,是构成其功能的物理器件的总和。
- ② 数据输入端。其数据来源于数据总线,是整个器件的数据来源。
- ③ 输入指示灯。当部件工作在输入模式,且控制信号有效时,按下工作脉冲,数据写入时,黄色指示灯亮,部件接收来自数据输入端的内容。其它情况下熄灭。
- ④ 控制信号。包括部件的输入(写)控制、输出(读)控制和时钟控制等信号,详



见 1.3.2 小节相关描述。

⑤ **输出指示灯**。当部件工作在输出模式,且控制信号有效时,按下工作脉冲,数据读出时,红色指示灯亮,部件中存储的数据通过数据总线输出到其它部件。其它情况下熄灭。

⑥ **数据输出显示灯组**。显示部件内当前数据的值,以 8 位二进制的形式显示,为易损部件,部分小灯常亮或常灭,实验时最好参考数码管的显示。

⑦ **数据输出显示数码管**。显示部件内当前数据的值,以 2 位十六进制形式显示,初始一般显示 FF。

⑧ **数据输出端**。部件数据送至数据总线的通道,一般通过三态门与总线相连。

说明:实验过程中,注意这几部分的工作顺序和关系。

1.3 模型机的控制信号

模型机中每个部件的输入/输出均受控于外加(分项实验,手工连线)或计算机自动发出(整机实验,通过指令译码发出)的控制信号。了解这些控制信号设置的原因、发出的时机和顺序,将有利于“计算机组成原理”课程相关知识点的理解。

实验台上时钟信号 CLK 仅有一个,故在实现时要将所需的时钟信号端共接至实验台的 CLOCK 端。

说明:实验过程中,控制端悬空(即不连线),表示该端信号输入为逻辑 1 状态。

1.3.1 总线切换插座

实验箱中部有 3 个插座 $J_1 \sim J_3$ 和连接排线,当连接排线连接不同的插座时,决定了数据总线的连接方式,从而确定了模型机的不同工作方式和不同的数据通路。通常连接完插座后再打开实验箱的电源,确定其工作方式后再进行后续的操作。表 1.1 描述了不同连接方式的详情。

表 1.1 不同连接方式详情

连接插座	工作方式	描述
$J_1 \sim J_2$	自动模式	当连接 J_1 和 J_2 后开机,则模型机进入自动模式,上端数据总线 $DBUS_1$ 与下端数据总线 $DBUS_2$ 相连;各部件所联控制信号均无效,系统只接受指令发出的控制信号;数据可从开关组 $K_{23} \sim K_{16}$ 经 IN 寄存器输入到总线,再转存至寄存器或存储器
$J_1 \sim J_3$	手动模式	J_1 和 J_3 连接后开机,模型机进入手动模式;数据可从开关组 $K_{23} \sim K_{16}$ 传送到 $DBUS_2$,在写控制信号的作用下,可将数据写入寄存器 A、寄存器 W,以及通用寄存器组 $R_0 \sim R_3$ 中
$J_2 \sim J_3$	手动模式	J_2 和 J_3 连接后开机,模型机进入手动模式;数据可从开关组 $K_{23} \sim K_{16}$ 传送到 $DBUS_1$,设置相应的控制信号,数据可以写入上端的各个寄存器