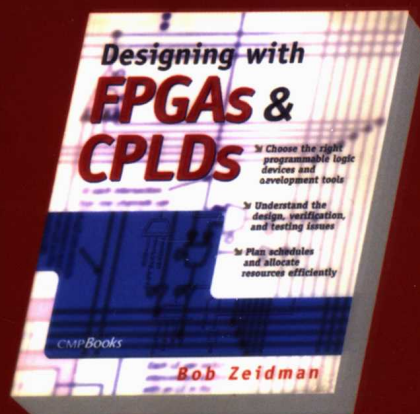


嵌入式系统译丛

[美] Bob Zeidman 著
赵宏图 译

基于FPGA & CPLD的 数字IC设计方法

Designing with
FPGAs & CPLDs



CMP Books

 北京航空航天大学出版社
<http://www.buaapress.com.cn>

嵌入式系统译丛

基于 FPGA & CPLD 的 数字 IC 设计方法

Designing with FPGAs & CPLDs

[美] Bob Zeidman 著

赵宏图 译

北京航空航天大学出版社

<http://www.buaapress.com.cn>

内 容 简 介

本书主要介绍基于 FPGA & CPLD 的数字 IC 设计方法。书中回顾了可编程逻辑器件的发展历史,详细介绍了 CPLD 和 FPGA 的结构及其特点。重点是讲授设计电路或数字系统时所应采用的正确方法,详细列举了在设计初始阶段所应做的各种准备工作;在设计进程中所采取的步骤和应遵循的原则以及在设计完成之后如何进行仿真和检验。书中还介绍了目前较流行的 EDA 工具,同时对可编程逻辑器件的发展趋势也进行了预测。本书适合从事数字集成电路设计的工程师们以及大专院校电子类各专业的高年级在校和研究生阅读。对于那些从事电子工程项目的领导者、项目经理以及从事电子产品市场开拓的营销人员来说,本书也是一本合适的参考书。

图书在版编目(CIP)数据

基于 FPGA & CPLD 的数字 IC 设计方法 / (美) 泽德曼
著; 赵宏图译. -- 北京: 北京航空航天大学出版社, 2004. 4
ISBN 7-81077-451-4

I. 基… II. ①泽…②赵… III. ①可编程序逻辑
器件—基本知识②数字集成电路—电路设计
IV. TP332.1②TN431.2

中国版本图书馆 CIP 数据核字(2004)第 028912 号

本书英文版原名: Designing with FPGAs & CPLDs
Copyright © 2002 by CMP Books except where noted otherwise
Published by CMP Books, CMP Media LLC, 4601 West 6th St, Suite B
Lawrence, KS 66049, USA. All rights reserved.

本书中文简体字版由美国 CMP Books 公司授权北京航空航天大学出版社在中华人民共和国境内(不包括香港特别行政区)独家出版发行。版权所有。

北京市版权局著作权登记号: 图字: 01-2002-5039

基于 FPGA & CPLD 的数字 IC 设计方法

Designing with FPGAs & CPLDs

[美] Bob Zeidman 著

赵宏图 译

责任编辑 孔祥夔

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(100083) 发行部电话: 010-82317024 传真: 010-82328026

http://www.buaapress.com.cn E-mail: bhpress@263.net

涿州新华印刷有限公司印装 各地书店经销

*

开本: 787×960 1/16 印张: 13.75 字数: 308 千字

2004 年 5 月第 1 版 2004 年 5 月第 1 次印刷 印数: 5 000 册

ISBN 7-81077-451-4 定价: 28.00 元

译者序

本书的主要内容是介绍基于FPGA & CPLD的数字IC设计方法。书中首先回顾了可编程逻辑器件的发展历史,包括从PROM、PLA、PAL和ASIC到CPLD和FPGA的发展过程;然后详细介绍了CPLD和FPGA的结构及其特点。本书的重点是讲授设计数字电路或数字系统时所应采用的正确方法。书中详细列举了在设计初始阶段所应做的各种准备工作;在设计的进程中所采取的各种步骤和应遵循的原则以及在设计完成之后如何进行仿真和检验。书中还介绍了目前较流行的EDA(电子设计自动化)工具,同时对可编程逻辑器件的未来发展趋势也进行了预测和展望。

本书作者是一位资深的数字电路和数字系统设计专家。他的工作经历和设计经验相当丰富。这一点读者可以从书中的那些“花边信息”中体会到。作者根据多年的实践经验,总结归纳出了一套完整的设计数字集成电路的方法。这套方法涵盖了为设计一个数字集成电路,从立项、准备、设计、仿真、检验到最后完成的全过程。所谓“立项”,就是对所要设计的数字集成电路进行市场调查,以明确它的应用前景;如果它的市场看好,则就要为其制定详细的设计规范。“准备”就是要为所设计的项目选择合适的CPLD或FPGA以及相应的开发工具(软件),说到底,就是要选



择合适的生产供应商。“设计”就是要采用自上而下的设计方法把整个设计项目划分成若干个模块,然后对各个模块分别进行设计。在谈到设计具体电路的问题时,特别强调了坚持设计同步电路的原则,并指明了设计同步电路所应遵循的准则。“仿真”指的就是在设计的一个阶段都要进行仿真,要对每一个设计子模块进行仿真。“检验”就是要对整个设计项目进行检验,包括功能性检验和耐久性检验。了解和学习这套设计方法对于那些从事数字集成电路设计的工程师和准备要成为设计数字集成电路工程师的人来说是非常有益的。

本书内容并非全部都是非常专业的有关设计数字集成电路的话题。书中的某些内容带有普及 CPLD 和 FPGA 以及设计数字集成电路有关知识的性质。这部分内容适合于那些从事电子工程设计项目的领导者、项目经理以及从事电子产品市场开拓的营销人员阅读。因此,本书的读者范围还是比较广泛的。本书的前言中详细叙述了每一章所适合的读者群。

我们认为这本书适合于我国的读者,所以把它翻译出来,以献给广大的、需要它的同行们。原书中可能存在一些错误,但由于时间仓促,没有来得及进行仔细的斟酌,所以译者未对原书做任何删改,这一点还请读者见谅。当然,译文本身也难免存在某些错误和疏漏,还望读者批评赐教。

译者

2003 年 11 月于北京理工大学

献词

我把本书献给我的两位有才华、敬业、善于鼓舞学生并使其产生灵感的老师。他们都过早地离开了这个世界，但他们留给这个世界的遗产却是一群富有满腔热情的工程师、数学家和科学家。

安尼塔·费尔德(Anita Field)夫人是我在坐落于费城(Philadelphia)的乔治华盛顿(George Washington)高级中学读九年级时的一位老师。她向所教授班级的学生们展示了数学是多么有趣和令人兴奋，而这些班级是由一群不安静、难以应付且正值青春发育前期的男孩和女孩们所组成的。她以其自身的榜样向这些学生们表明那些研究数学的人会成为有教养、具有多方面才能的人，而且这样的人的外貌甚至也会变得更漂亮。

戈登·斯揣穆劳(Gordon Stremlau)先生被称为“人工计算机”，而且还是一位富有幽默感的人。这种幽默感只有当我们成为GWHS(乔治华盛顿高级中学)的高年级学生时才能够领会。作为刚入校的新生，我们一开始只会讲出一些低劣而笨拙的话语，并做出令人厌恶的傻笑。以后我们开始学会用巧妙的方式表达自己的意见，并能开一些具有思想内涵的玩笑。所有这些都只有在在我们成熟到一定水平之后才能够达到，这种成熟就是我们能



够鉴赏和理解他那聪明而又令人难以捉摸的妙语。

这两个人都是我的导师和朋友,而且我一直希望能有机会亲自去感谢他们。尽管我为现在没有像他们那样富有献身精神和工作激情的教师去教导我们的孩子这样一个现实而感到悲哀,但是我仍然为我和我的伙伴们能够遇见他们,并从他们那里获益匪浅而感到某些安慰。

Bob Zeidman



序 言

设计是一个过程。在此过程中,设计者要实现所设计的项目,并将此项目所规定的规格、规范具体化。设计是一种必要的选择,即在两种(通常是多种)方案中选择一种。设计者的目的就是要挑选出一个“最佳”的设计方案。通常,设计方案不是惟一的,某一项功能可由多种不同的方案来完成。确实,有时往往存在几个“最佳”的设计方案,而每一个方案又都能满足特定的要求:例如设计工作量、可靠性、可加工制造性、各项成本花费以及功能是否坚实强大等。但无论从哪种设计要求的角度来看,在满足基本设计要求的前提下,设计方案越简单越好。

本书论述了一种特殊类型的逻辑器件的设计:可编程逻辑器件(PLD)。书中介绍了目前在电子学领域中正在流行着的先进的电子器件。这些器件在性能和复杂程度上都在与日俱增。目前最吸引人的两类 PLD: CPLD(Complex Programmable Logic Devices——复杂可编程逻辑器件)和 FPGA(Field Programmable Gate Arrays——现场可编程门阵列)是本书的两个重点。PLD(它是可编程的)具有能被重新配置的重要能力。它们能够被重新编程,以快速地实现另一种逻辑功能。可编程器件的这种有价值的功能很容易使那些粗心的设计者产生一种错误的想法,即先很快地搞出一个简单的设计,以后再利用器件的重新配置能力来搞一个更好的设计。不幸的是,我们没有足够的时间或者所用器



件不具备足够的灵活性来实现那个“更好的设计”。

本书充分地注意到上述错误的设计思想。本书作者——鲍勃·泽德曼(Bob Zeidman)是一位特殊的集各种才能于一身的人。他是一位著名的、经验丰富的设计者,具有洞悉和解释整个设计全过程的能力。他之所以能做出好的设计方案,其秘诀就在于按设计要求事先做出一个具有较好构思的规划,然后,在整个设计过程中的每一步都要进行核查、验证。本书的一大特点就是汇集了鲍勃的第一手设计经验。通过作为注释个人观点的“花边信息”以及其本人经过观察与实践所得到的有关适用于某些特殊设计原理的知识,来展示他的设计经验。

本书真正的贡献是在第4章中介绍的可编程器件的通用设计方法论。这种方法论是任何一位PLD设计者所必须研读的。按照这种方法论的路子走,或许是避免上述那种急功近利的PLD设计方法,并确保PLD系统可靠工作的最佳途径。该方法论完全建立在鲍勃的实践经验基础之上,并专门针对PLD的设计问题予以利用。这就是本书对于逻辑设计的一个重要贡献。

迈克尔 J·福莱茵(Michael J·Flynn)

电气工程名誉退休教授

斯坦福大学



前 言

复杂可编程逻辑器件(CPLD)和现场可编程门阵列(FPGA)已经日益成为每一个系统设计中十分重要的部分。测试设计方案的能力、现场确定设计缺陷的能力,以及使得现有硬件能够适应新的协议和标准的能力,吸引了所有电气工程师的目光。遗憾的是,这种采用日后可以确定所使用的器件,从而加速完成整个设计过程的能力,也吸引了众多工程师和管理者的目光。这种情况会导致浅薄的设计方案和不完整的测试方案的产生。本书的目的之一,就是告诉读者如何快速且完全地设计可编程器件,以便于在修改设计时也仅仅是添加或者修改系统的功能,而不是改正设计缺陷。

很多供应商都提供了许多不同结构和采用不同工艺技术的可编程器件。哪一种器件恰好符合设计要求?如何设计一个能够正确工作,并能在整个系统中发挥所需功效的系统?对于芯片的设计,如何配置其片上资源,并编制一份设计进度表?这些都是本书试图要回答的问题。

本书的组织结构

本书共分8章。如果读者是一位真正的、如饥似渴的求知者,可以研读全部8章的内容。如果时间很紧,可以只读那些适合于自己工作项目中所要解决问题的章节。在下面“本书适合的读者”标题下,给出一些建议,以说明那些适合于特殊工作要求的章节。

前 言

目前正在读的内容。

第1章 历史回顾:可编程逻辑集成电路到专用集成电路 ASIC

讨论了在CPLD和FPGA之前可编程器件的历史,并考察了它们的优点和局限性。



本章还讨论了由一个空白的门阵列来构建一个专用集成电路(ASIC)的应用问题。它使读者了解可编程器件的基本技术,并懂得是市场的驱动产生了对这些器件的需求。掌握本章的内容不需要专门的电气工程知识,但如果具有这种知识则会更有帮助。

第 2 章 复杂可编程逻辑器件(CPLD)

讲述了 CPLD 的内部结构以及制造 CPLD 所用到的半导体工艺技术;详细考察了 CPLD 内各模块的基本结构。这里假定读者应该具备电子学和数字电路设计的基本知识。

第 3 章 现场可编程门阵列(FPGA)

讲述了 FPGA 的内部结构以及制造 FPGA 所用到的半导体工艺技术;详细考察了 FPGA 内各模块的基本结构。这里假定读者应该具备电子学和数字电路设计的基本知识。

第 4 章 可编程器件的通用设计方法论 UDM - PD

介绍了一种设计方法。用该方法可制作出功能完整,且性能可靠的芯片。本章中内容包括一个设计流程。它是基于 CPLD 或基于 FPGA 的设计项目流程。该流程符合本章所介绍的设计方法。本章描述了一个设计项目所涉及到的各个方面,即该项目须事先计划,允许设计者和项目经理进行资源配置,并制定出设计时间表。掌握本章的内容不需要专门的工程知识。

第 5 章 设计技术、规则和指导方针

详细考察了用 CPLD 或 FPGA 来完成电路设计所带来的一些问题。这些都是具体的技术问题,需要读者具备起码的电子学与数字电路设计的知识。本章介绍的各种概念是设计一个芯片所需要的最本质的东西,能保证所设计的系统正确发挥其功效,并在产品整个寿命期内稳定可靠地工作。

第 6 章 检 验

详细考察了当检验由 CPLD 或 FPGA 所设计的电路的正确性时所带来的一些问题。重点就在于设计电路的易测性以及如何彻底仿真所设计的电路。所考察的问题都是一些具体的技术问题,需要读者具备起码的电子学与数字电路设计的知识。本章介绍的各种概念是设计一个芯片所需要的最本质的东西。它能保证所设计的系统正确发挥其功效,并在产品整个寿命期内稳定可靠地工作。

第7章 电子设计自动化工具

讨论了用于设计 CPLD 和 FPGA 的各种工具;考察了每一种工具的功能和性能。考察范围包括由各 EDA 工具厂商所提供的各种工具。这里假定读者应该具备电子学和数字电路设计的基本知识。

第8章 现在与未来

讨论了新型的可编程器件、可编程器件的新用途和混合型器件。此器件是可编程性与 ASIC(专用集成电路)两方面的结合。读者具备技术知识对于阅读本章是非常有用的,但不需要读者具备深层次的工程知识。

附录 A 答案

给出了附于每章末尾习题的全部答案。

附录 B 第5章中各电路原理图的 Verilog 源程序代码

给出了 Verilog 源程序代码。它们对应于在第5章里所出现的许多电路原理图。

术语表

给出了全书所用到的重要字词、术语、词头和缩略语的定义。

参考文献

给出了有用的参考书和网页,包括有关本书所论述的各主题的更进一步资料。

本书适合的读者

适合于抱有各种目的的读者阅读。那些正在设计电路,并头一次想用可编程器件来实现的工程师们将会发现,本书提供了非常重要的有关整个设计过程的指导原则。那些富有经验的工程师们将从本书中找到一些设计技巧和技术,将有助于加速设计过程,并使他们更有可能搞出一个能正常运转且性能可靠的设计。工程管理人员也将得益于本书。他们将会了解整个设计过程,将会站在更高的角度上制定出一个 CPLD 或 FPGA 的设计进度时间表,并为这个时间表准备相应的原材料。销售和市场营销专业人员将会发现本书对于开阔对可编程器件的了解非常有用。

尽管我希望读者能够从头至尾地阅读本书,以获取书中大量的信息,但读者可能没有这么多时间。如果读者想跳跃式地阅读,则这里有一些建议。





设计工程师

建议设计工程师们在着手开始一个设计之前,先阅读第 2~4 章的内容,以获取必要的知识。第 8 章将使设计工程师们了解目前正在兴起的最新技术。

工程项目领导者

建议工程项目领导者们阅读第 2~4 章。这些章节会使他们能够懂得可编程器件的技术;也使他们能够筹划资源并制定出一个切实可行的进度时间表。第 4 章将使工程项目领导者很好地了解一个设计过程的全部内容。第 8 章将使工程项目领导者们了解目前正在时兴起来的最新技术。

经 理

经理们将会发现,描述通用设计方法论的第 4 章是最有用的。它将使经理们能够筹划资源,并制定出一个切实可行的进度时间表。

销售与市场营销人员

受雇做销售和市场营销的人们将会发现,第 1 章对于了解 CPLD 和 FPGA 满足市场需求方面是非常有用的;第 2~3 章是很有用的,它使这些人员了解各厂商生产的各种器件所采用的基本制造技术,以及这些器件的优点和综合特性;第 8 章将给这些人员增加一些见识,使他们完全能看到现行技术以及现行工艺的水平。

本书的内容

本书是积我多年设计经验而写成的。这里不但有 CPLD 和 FPGA 的设计经验,而且还有各类型的数字设计的经验。其中包括 ASIC 设计、印刷电路板设计和系统设计。书中各章所包含的资料均来自于实践。这些资料是计划、制作、编程、测试和维护一个可编程器件。

我的希望,是要把这本书写成一部有用的、适合读者阅读的参考书。因此,无论什么情况下,在书中都尽可能地给出框图、程序源代码样例和实际的案例。框图都有标注,源代码均经过验证,案例亦解释详尽。

练 习

为了加强从书所学的概念,在每章的末尾都附有练习。很明显,是否进行练习测验,取决于自己的决定。但是,我认为完成这些练习测验将会使这些概念更好地在读者头



脑中扎根。按照这个思路,这些练习题都按学习工具的形式设计,并给出了答案。

“深度控制”——花边信息(Sidebars)和注释

本书的一个独特之处就是“知识层次深度控制”(简称“深度控制”)的概念。在这里,补充的内容被包含在灰色背景的方框之中,用以帮助读者明白或者是辅助说明书中正在讨论的概念;另外,在一般情况下,这些补充内容还可用来简单地扩充知识面。凡属“深度控制”范畴的内容(补充或额外的内容),在全书当中都以“花边信息(包含在灰色背景方框之中的文字)”的形式出现。这些“花边信息”的内容往往是由详细的技术信息所组成,与书中所讨论的主题有关。这些“花边信息”要么是在程度上比所需要掌握的知识更深;要么是在理解书中所论主题方面,它虽然不是本质的东西,但也许会发现它们的有趣之处。另外,有的地方也利用这些“花边信息”给出我个人的观察结果或者是我个人的实践经验。这些结果和经验都与书中有关章节所讨论的内容有关。读者可以跳过这些“花边信息”不读,而不会漏掉任何最重要的概念。但是,我认为这些偏离主题的“花边信息”不但可以使所论主题更加有趣,而且还可给所论主题一个更加现实的立体形象。

对本书的支持和建议反馈

欢迎读者对本书的评论。我已做出很大的努力来校验本书内容和书中各章末尾练习题的正确性。其他的人更是以双倍的努力来校验我的这本书。当然,即便如此,也仍然会有漏掉某些错误的可能性存在。如果读者发现任何错误或者是有什么完善本书的建议,请与我联系。

致 谢

正如人们所说,没有哪一个人是孤立的;没有哪一件宏伟的事情是瞬间完成的;没有哪个人知道我内心的痛苦;没有哪一部书是由一个人单独完成的。铭记这些富有哲理的格言于心中,在此,我愿报答和感谢那些在完成此书的过程中曾经帮助、教导、鼓动、激励、烦恼、引诱和辅助过我的那些人们。

首先是罗伯特·沃德(Robert Ward)——CMP 图书编辑。罗伯特,感谢你所给予我的鼓励和协助,以使得本书具有相当多的成果。还要感谢你严格而仔细地审阅了本书的原稿,并提出了很好的修改和补充建议。

其次,我还要感谢乔克博德(Chalkboard)的全体工作人员,感谢他们给予我的耐心和对于我的业余写作成果所给予的支持。

许多人向我提供了有关 FPGA 设计方面和使用 FPGA 工具的经验及相关的资料,并



抽出时间为我填写了关于这两方面的在线问卷调查表。我要感谢以下为我做了工作的人士,按名字字母的相反顺序排列: Doug Warmke, Carlo Treves, John Tobey, Bob Slee, Dan Puph, Chris Phillips, Jonathan Parlan, Sam Ochi, Ghulam Nurie, Charlie Neuhauser, Ike Nassi, Jay Michlin, Ken McElvain, Joe McAlexander, Lance Leventhal, Brian Jackman, Faisal Haque, Dan Hafeman, Miguel Gomez, Jason Feinsmith, Nader Fathi, Steve Eliscu, Brian Dipert, Giovanni De Micheli, Mitch Dale, Donald Cramb, Mike Breen, Pawan Agrawal 和 Vishal Abrol。

我特别要感谢迈克尔 J·福莱茵 (Michael J·Flynn)。承蒙他抽出时间为本书写了序言,而且更重要的是,在我写作本书的种种努力中,他都给我以鼓励,并实际参与到我的工作中来。

最后,我要感谢我的太太凯瑞 (Carrie),因为在此我如果不提到她的话,那将是对她的伤害。之所以说她会受到伤害,主要是因为她为本书中的绘图做了大量的工作。当然,她还帮助我构造了不只一个写作方案,且每个方案都经历了从构思到成型的过程。

Bob Zeidman

Cupertino, California

Bob@ZeidmanConsulting.com

www.ZeidmanConsulting.com





第 3 章 现场可编程门阵列(FPGA)

本章目标	31
3.1 FPGA 体系结构	31
3.2 可配置逻辑模块	32
3.3 可配置 I/O 模块	35
3.4 嵌入式器件	38
3.5 可编程互连	39
3.6 时钟电路	41
3.7 SRAM 编程与反熔丝编程的对比	41
3.8 仿真和 ASIC 原型	44
3.9 小 结	47
练 习	48

第 4 章 可编程器件的通用设计方法论(UDM - PD)

本章目标	51
4.1 什么是 UDM 和 UDM - PD?	52
4.2 写出一份设计规范	54
4.3 设计规范的评估	59
4.4 选择器件和工具	59
4.5 设 计	60
4.6 检 验	61
4.7 最终评估	64
4.8 系统集成与测试	64
4.9 产品运输	64
4.10 小 结	64
练 习	65

第 5 章 设计技术、规则和指导方针

本章目标	68
5.1 硬件描述语言	69
5.2 自上而下的设计方法	81
5.3 同步设计	85
5.4 悬浮节点	102



5.5 总线争抢	102
5.6 每个状态一个触发器编码	104
5.7 设计测试(DFT)	106
5.8 测试备用逻辑	107
5.9 初始化状态机	109
5.10 可观测的节点.....	109
5.11 扫描技术.....	110
5.12 芯片内装自测试(BIST)	112
5.13 特征分析.....	114
5.14 小 结.....	114
练 习.....	116
第 6 章 检 验	
本章目标.....	122
6.1 什么是检验?	123
6.2 仿 真	123
6.3 静态定时分析	127
6.4 声明语言	127
6.5 整体检验	128
6.6 小 结	128
练 习.....	129
第 7 章 电子设计自动化工具	
本章目标.....	132
7.1 仿真软件	132
7.2 测试平台发生器	140
7.3 现场工具	141
7.4 综合软件	141
7.5 自动测试比特位模型的产生(ATPG)	143
7.6 扫描插入软件	143
7.7 芯片内装自测试(BIST)发生器	144
7.8 静态定时分析软件	145
7.9 整体检验软件	147
7.10 布局和布线软件.....	147