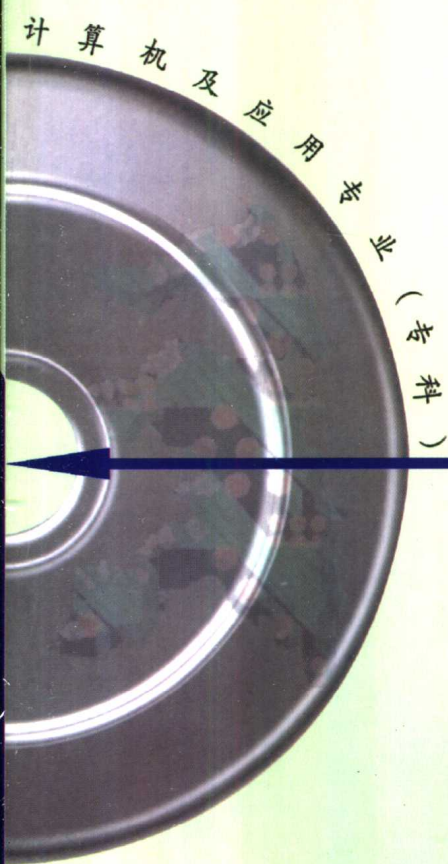


全国高等教育自学考试应试指导丛书
中国计算机函授学院图书编写中心 组编



微型计算机及其接口技术 自考应试指导

主 编 孙德文



南京大学出版社

中国计算机函授学院图书编写中心 组编

全国高等教育自学考试应试指导丛书

计算机及应用专业(专科)

微型计算机及其接口技术自考应试指导

主 编 孙德文

南 京 大 学 出 版 社

内 容 简 介

本书是全国高等教育自学考试指定教材——《微型计算机及其接口技术》的应试指南。

全书共分三部分。第一部分包括:教材知识点分析(分章阐述了各章的知识点)、大量典型例题分析与解答、教材中各章课后习题分析与解答;第二部分是两套模拟试卷及题解;第三部分是自考大纲中指定实验的实验指导书。

全书概念清晰、层次分明,所选例题以自考大纲为依据,以自考指定教材为基础,便于自学。

本书可供全国高等教育自学考试计算机及应用专业(专科)的考生复习使用,也可供高等学校中计算机专业及相近专业(专科)学生学习参考。

图书在版编目(CIP)数据

微型计算机及其接口技术/孙德文主编. —南京:南京大学出版社,2001.4

ISBN 7-305-02153-9

I.微... II.孙... III.①微型计算机-高等教育-自学考试-自学参考资料②微型计算机-接口-高等教育-自学考试-自学参考资料 IV.TP36

中国版本图书馆 CIP 数据核字(2001)第 11196 号

书 名 微型计算机及其接口技术自考应试指导
主 编 孙德文
丛书主编 牛允鹏 胡学联
责任编辑 王 勇
出版发行 南京大学出版社
地 址 南京汉口路 22 号 邮编 210093 电话 025-3593695
印 刷 合肥学苑印刷厂
经 销 全国各地新华书店
开 本 787×1092 1/16 印张 10 字数 259 千字
版 次 2001 年 4 月第 1 版 2001 年 4 月第 1 次印刷
定 价 16.00 元
ISBN 7-305-02153-9/TP·207

声明:(1)版权所有,侵权必究。

(2)本版书若有质量问题,可向经销商调换。

组编前言

国家教育部考试中心决定,从2000年开始全国高等教育自学考试正式使用新编的大纲和教材。

为适应新调整的考试计划及密切配合新大纲新教材开展教学辅导,中国计算机函授学院利用多年积累的自考教学辅导资源和经验,全面系统地剖析了有关各门课程新大纲和教材的内容体系,重新组织编写了一套“全国高等教育自学考试应试指导”丛书,推向全国,以满足考生之急需,适应社会之需要。

这套丛书堪称“通关必读”,丛书的作者都在书中融入了自己多年从事自考教学辅导的直接经验,他们既是本专业的教授,又是自考辅导的专家,二者集于一身,使该套丛书极具实用性和针对性。他们精心组织、细心筹划、用心编撰,从而确保该套丛书质量上乘。

编写该套丛书的指导思想是,切实解决考生自学应试中的三个问题:

- (1)在自学过程中起到答疑解惑作用,帮助考生顺利阅读、掌握教材内容;
- (2)帮助考生抓住课程重点、难点,不入迷津;
- (3)帮助考生理清课程主线,建立清晰的知识结构体系,在掌握知识点的前提下,沉着应战,顺利过关。

对于广大应试者而言,请一位好“教师”,找一位好“辅导”,尤为重要。这套“自学考试指导”丛书,可望成为你攻克一门又一门课程、克服一个又一个难关的良师益友,帮助你扫清学习中的障碍,增强你的必胜信心,伴随你走向成功的彼岸。

我们真诚地为广大考生奉献这份精品、真品。愿广大考生早成夙愿。

2000年1月

编者的话

本书作为全国高等教育自学考试指定教材——《微型计算机及其接口技术》的应试指南丛书,既为应试考生总结了自考教材中的考核知识点,又提供了大量的考试辅导内容。

本书的特点是:

(1)紧扣大纲、教材,注重基本理论、基本概念的讲解及基本技能的培训,尽量通过实例阐述有关概念和方法。

(2)着力于重点和难点内容的辅导,同时对教材中部分阐述不够细的内容,进行了必要的补充。

(3)精心组织大量的典型题例进行分析解答,使考生掌握考核知识点。

全书分三部分:第一部分是教材知识点分析,内容包括分章阐述的各章知识点、典型例题分析与解答和教材课后习题分析与解答;第二部分是模拟试卷及题解,提供了两套模拟试卷,并给出题解;第三部分是实验指导书,给出了自考大纲中指定的四个实验的实验指导。

由于编者水平有限,书中论述疏漏之处必然存在,殷切希望广大读者指正。

作者

2000年6月

目 录

第一部分 内容概要与典型题解	(1)
第 1 章 微型计算机概论	(2)
1.1 知识点	(2)
1.2 典型例题分析与解答	(3)
1.3 教材课后习题分析与解答	(4)
第 2 章 80X86 微处理器	(5)
2.1 知识点	(5)
2.2 典型例题分析与解答	(14)
2.3 教材课后习题分析与解答	(18)
第 3 章 存储器及其接口	(25)
3.1 知识点	(25)
3.2 典型例题分析与解答	(33)
3.3 教材课后习题分析与解答	(40)
第 4 章 输入输出与中断	(45)
4.1 知识点	(45)
4.2 典型例题分析与解答	(55)
4.3 教材课后习题分析与解答	(62)
第 5 章 并行接口	(66)
5.1 知识点	(66)
5.2 典型例题分析与解答	(74)
5.3 教材课后习题分析与解答	(78)
第 6 章 定时器/计数器电路	(81)
6.1 知识点	(81)
6.2 典型例题分析与解答	(86)

6.3 教材课后习题分析与解答	(89)
第7章 串行接口	(91)
7.1 知识点	(91)
7.2 典型例题分析与解答	(97)
7.3 教材课后习题分析与解答	(100)
第8章 模拟接口	(103)
8.1 知识点	(103)
8.2 典型例题分析与解答	(106)
8.3 教材课后习题分析与解答	(107)
第9章 人机接口	(111)
9.1 知识点	(111)
9.2 典型例题分析与解答	(115)
9.3 教材课后习题分析与解答	(117)
第10章 微机系统实用接口知识	(119)
10.1 知识点	(119)
10.2 典型例题分析与解答	(122)
10.3 教材课后习题分析与解答	(124)
第二部分 模拟试卷及题解	(127)
模拟试卷(一)	(128)
模拟试卷(一)参考答案	(129)
模拟试卷(二)	(133)
模拟试卷(二)参考答案	(135)
第三部分 实验指导书	(139)
实验1 8255A 并行接口实验	(140)
实验2 8253 定时/计数器实验	(145)
实验3 A/D 转换实验	(148)
实验4 打印机接口实验	(153)

第一部分

内容概要与典型题解

在这一部分中,以考试大纲规定的考核知识点为纲,以最简捷的文字简明扼要地阐述了各知识点的基本概念、原理和方法,并围绕相关知识点组织了大量典型例题,以增强读者对概念的理解和提高解题能力.

读者可将这部分内容作为复习提纲来使用,它针对性强,能帮助考生从繁杂的内容中理清头绪,从而在复习迎考冲刺阶段做到事半功倍.

第 1 章 微型计算机概论

本章主要介绍了有关微型计算机系统的基本概念,以及微型计算机系统的组成及结构特点;并从微处理器、微型计算机和微型计算机系统三个层面上,引出微机系统总线结构的概念。

1.1 知 识 点

1. 微处理器和微型计算机

(1)微处理器、微型计算机和微型计算机系统的定义及相互关系

在计算机组成原理课程中,引入了计算机由五大部分组成这一概念;从中央处理器(CPU)引出微处理器的定义;在引出微型计算机定义时,强调输入/输出接口的重要性;在引出微型计算机系统的定义时,强调计算机软件与计算机硬件的相辅相成的关系。

(2)微处理器的发展特点

从 Intel 8086 微处理器到 Pentium III 微处理器的发展历程可见,微处理器的发展速度越来越快;同时微处理器在一个芯片中集成的功能部件越来越多,从而使其性能越来越强。这一点在学完教材第 2 章的 § 2.5 节“从 8086 到 Pentium III”后,就有进一步的体会。

(3)单片机和单板机的组成和特点

着重理解单片机是单片微型计算机。单片机又称为“微控制器”和“嵌入式计算机”,常用于工业控制领域和仪器、仪表智能化。而单板机是一个微机系统,它包含了构成一个微机系统所必备的各个部件。

(4)个人计算机的组成和特点

掌握个人计算机的基本配置,深刻理解个人计算机的迅速发展和越来越高的性能价格比,对计算机的普及和提高所起的重大作用。

2. 微型计算机系统的总线结构

(1)微处理器结构

从典型的微处理器的内部结构出发,理解组成微处理器的三个主要部件——运算器、控制器和寄存器阵列的作用和地位。

(2) 微型计算机的基本结构

掌握微型计算机总线结构的特点。了解数据总线、地址总线和控制总线的特点及区别。

(3) 用三类总线构成的微机系统

弄清“片总线”、“内总线”和“外总线”的特点和区别。这一点在学习第 10 章的 § 10.1 节“总线”后,将会有进一步的体会。

1.2 典型例题分析与解答

一、单项选择题

1. 8086 是()。

- A) 单片机 B) 单板机 C) 微处理器 D) 微机系统

【分析】8086 是 Intel 公司 80X86 系列微处理器的最早产品。

【答】C)

2. 单片机是()。

- A) 微处理器 B) 微型计算机 C) 微机系统 D) 中央处理器

【分析】单片机是单片微型计算机,它集成了构成一个微型计算机所必备的微处理器(CPU)、内存储器以及 I/O 接口。

【答】B)

3. 单片机是在一个集成电路芯片中集成了()。

- A) 微处理器和 I/O 接口 B) 微处理器和 RAM
C) 微处理器和 ROM D) 微处理器、I/O 接口、RAM(或加上 ROM)

【答】D)

4. 总线是微处理器、内存储器和 I/O 接口之间相互交换信息的公共通路。总线中的控制总线是()的信息通路。

- A) 微处理器向内存储器传送的命令信号
B) 微处理器向 I/O 接口传送的命令信号
C) 外界向微处理器传送的状态信号
D) 上述三种信号

【分析】控制总线不光是传送微处理器对内存储器和外设的控制信息,还包括外界向微处理器传送的状态信息。

【答】D)

5 连接微处理器同内存储器以及 I/O 接口之间的总线是()。

- A) 片总线 B) 内总线 C) 系统总线 D) 外总线

【分析】连接微处理器同内存储器以及 I/O 接口之间的总线是微处理器的引脚信号,故称为片总线,又称“元件级总线”。

【答】A)

1.3 教材课后习题分析与解答

本章习题都是名词解释和概念题,读者可在教材中找到相应的解答。

第 2 章 80X86 微处理器

这一章是本课程的重要内容之一,考生应重点是掌握 8086 微处理器主要引脚信号的功能和应用,理解 8086 总线的基本时序关系,并且从应用角度熟练地掌握 8086 的编程结构——寄存器结构和指令系统。本章最后介绍了 80386~ Pentium III 芯片的结构和特点。

2.1 知 识 点

1. 8086 微处理器的结构

(1) 8086 微处理器的结构特点

①8086 是 16 位微处理器。其运算器是 16 位运算器,一次可以进行 16 位二进制数的算术与逻辑运算。其内部寄存器也是 16 位的。这些是区分 16 位处理器的主要依据。

②8086 内部由两大功能部件——EU(执行部件)和 BIU(总线接口部件)组成。这两个部件的并行操作,使 8086 的取指令和执行指令可以同时进行,从而提高了指令执行的速度。

③8088 是准 16 位微处理器,它与 8086 的差别仅在于 BIU 中的指令队列是 4 个字节,而 8086 是 6 个字节;8088 的外部数据引脚为 8 条,而 8086 是 16 条数据引脚。

(2) 8086 微处理器的寄存器结构

①8086 微处理器内部有 14 个 16 位寄存器,对汇编语言程序员而言,必须领会这 14 个寄存器的功能,并能熟练应用之。

②在 8 个通用寄存器中,注意 AX, BX, CX 和 DX 4 个寄存器既可作为 16 位寄存器操作,也可以 AL, AH, BL, BH, CL, CH 及 DL, DH 为符号进行 8 位操作。

③注意通用寄存器的隐含用法。所谓隐含用法是指:在汇编语言程序中,有一部分通用寄存器被指定用于某一特定的功能。例如,AX 在字乘和字除指令中用作累加器;CX 在循环操作中用作循环次数计数器;而 DX 在 I/O 指令的间接寻址时作为端口地址寄存器。详见教材中第 10 页的表 2-1。

(3) 8086 系统中的存储器分段与物理地址的形成

①从两个方面说明存储器为什么要分段:一是 16 位的 ALU 只能形成 16 位的内存地址,同 8086 的 20 位内存地址相矛盾;二是存储信息的不同——代码、数据和堆栈信息需要有不同的内存区域,即不同的存储段。

②在 8086 系统中,存储段是一个长度为 64K 字节的连续的存储单元,是存储器的一个逻辑单位。从分段引出“段基值”和“段内偏移量”两个 16 位“逻辑地址”的概念,进而引出从“逻辑地址”形成“物理地址”的方法。

③对在不同的内存操作中,逻辑地址的来源——逻辑地址的构成,必须在理解的基础上牢牢记住,参见教材第13页中的表2-2。

2.8086 微处理器的引脚功能

(1)有关引脚信号的一些基本知识

①识记一个引脚信号首先必须弄清该信号是高电平有效,还是低电平有效,特别是控制信号,识记其有效电平是至关重要的。例如“写控制”信号 \overline{WR} 和“读控制”信号 \overline{RD} 等是低电平有效信号。只有在 \overline{WR} 信号线为低电平时,才能将数据总线上的数据写入指定的内存单元或I/O端口;同样,只有在 \overline{RD} 信号线为低电平时,才能将数据总线上的数据读入CPU。低电平信号以信号的标识符(如WR, RD)上方加一横线(即 \overline{WR} 和 \overline{RD})表示之,也有以/WR或“WR#”表示的。而“地址锁存允许”信号ALE则为高电平有效信号。

②必须了解引脚信号是输入信号、输出信号还是双向信号。在8086CPU中,输出信号线是CPU用来控制内存或I/O接口工作的信号线,如 \overline{WR} , \overline{RD} , \overline{DEN} , \overline{HLDA} , \overline{INTA} 等;输入信号线是同CPU进行数据传输的内存和I/O端口,或多处理器系统中的外部处理器向CPU传送的控制信息或状态信息,用来控制CPU工作的信号线,如READY, RESET, NMI, INTR, HOLD, \overline{TEST} 等。另外,还有一些双向信号线,如 $AD_0 \sim AD_{19}$ 在传送数据信息时为双向信号线; $\overline{RQ}/\overline{GT}_0$ 和 $\overline{RQ}/\overline{GT}_1$ (请求/允许总线访问控制信号)也为双向线,用作输入时为“请求总线访问” \overline{RQ} ,用作输出时为“允许总线访问” \overline{GT} 。

③输出信号线还有是否是“三态”信号的区别。所谓“三态”信号是指,输出电平除“高电平”和“低电平”两种状态外,还有第三种状态——“高阻态”,处于高阻态的输出信号同外部负载连接时,相当于信号“开路”——即该信号线同负载的关系是:物理上是“连接”的,逻辑上是“断开”的。8086CPU的输出信号中属于三态信号的有 $AD_0 \sim AD_{15}$, $A_{16}/S_3 \sim A_{19}/S_6$, \overline{BHE}/S_7 , \overline{RD} , \overline{WR} , $\overline{M}/\overline{IO}$, $\overline{DT}/\overline{R}$, \overline{DEN} , \overline{LOCK} 以及 S_2, S_1, S_0 者是“三态”信号线。

④ $\overline{M}/\overline{IO}$ (存储器/I/O)控制信号又是另一种表示方法的信号线。 $\overline{M}/\overline{IO}$ 信号线为高电平时,表示CPU进行的是存储器操作; $\overline{M}/\overline{IO}$ 信号线为低电平时,表示CPU进行的是I/O操作。在8086的引脚信号线中属于这一类的还有 $\overline{MN}/\overline{MX}$ (最小/最大方式控制)和 $\overline{DT}/\overline{R}$ (数据发送/接收)。

(2)8086 总线分时复用的特点

为了减少引脚信号线的数目,8086微处理器有21条引脚是分时复用的双重总线,即 $AD_0 \sim AD_{15}$, $A_{16}/S_3 \sim A_{19}/S_6$ 以及 \overline{BHE}/S_7 。这21条信号线在每个总线周期开始(T_1)时,用来输出所需寻址访问的内存或I/O端口的地址信号以及“高8位数据允许”信号 \overline{BHE} ;而在其余时间($T_2 \sim T_4$)用来传输8086同内存或I/O端口之间所传送的数据 $D_0 \sim D_{15}$ 以及输出8086的有关状态信息 $S_3 \sim S_7$ 。

(3)8086 常用控制信号的功能

①微处理器的控制总线在微处理器接口技术中起着举足轻重的作用。因此,深刻理解常用控制信号的功能,并能熟练地应用它是本章的主要任务之一。

②8086的控制总线有两大类。一类是同工作方式有关的控制总线,这些总线在不同的工作方式(最大方式和最小方式)下传送不同的控制信号;另一类是同工作方式无关的控制

总线。在设计接口电路时,必须首先确定 8086 在系统中的工作方式。

③在最小方式时,8086 处理器的主要控制总线信号为 $\overline{M}/\overline{IO}$, \overline{WR} , \overline{RD} , \overline{ALE} , \overline{INTR} , \overline{INTA} , \overline{NMI} 以及 \overline{RESET} 等,必须掌握这些总线信号的功能及应用。

(4)8086 的两种工作方式

①理解最小方式与最大方式的区别。

这可从两方面来区分,一是系统所需要的主要控制信号的形成;二是所构成系统的规模——单处理器系统还是多处理器系统。

最小方式与最大方式由第 33 号引脚 $\overline{MN}/\overline{MX}$ 的电平决定。当 $\overline{MN}/\overline{MX}$ 接 +5V 时为最小方式,当 $\overline{MN}/\overline{MX}$ 接地时为最大方式。

②能读懂最小方式下 8086 的系统配置图,见教材 P20 的图 2-10。

③能读懂最大方式下 8086 的系统配置图,见教材 P21 的图 2-11。

在最大配置中,对总线控制器 8288 芯片的基本功能应有所了解。8288 根据 8086CPU 在执行指令时提供的状态信号 $\overline{S_2}$, $\overline{S_1}$, $\overline{S_0}$ (总线周期状态信号) 建立控制时序,输出二组信号:一组是读写控制命令信号 \overline{MRDC} (存储器读命令)、 \overline{MWTC} (存储器写命令)、 \overline{IORC} (I/O 读命令)、 \overline{IOWC} (I/O 写命令)、 \overline{AMWC} (超前的存储器写命令)、 \overline{AIOWC} (超前的 I/O 写命令) 以及 \overline{INTA} (中断响应信号);另一组是输出控制信号 \overline{DEN} (数据允许)、 $\overline{DT}/\overline{R}$ (数据发送/接收) 及 \overline{ALE} (地址锁存允许) 等。这三个信号是设计接口电路时常用的控制信号。注意:在最大方式下,数据允许信号 \overline{DEN} 为高电平有效,而在最小方式中数据允许信号 \overline{DEN} 为低电平有效。

3.8086 微处理器指令系统简介

8086 微处理器的指令系统在“汇编语言程序设计”课程中已有详细论述,本课程中对 8086 微处理器的指令系统仅作为 8086 微处理器的一个特性作概括性的介绍。但是指令系统同硬件电路的工作密切相关,用指令编写的汇编语言源程序是接口技术不可分割的组成部分。因此对“8086 指令系统”这一知识点的考核要求是:

- ①掌握各类常用指令的功能;
- ②读懂用汇编语言编写的控制程序;
- ③能用常用指令编写简单的控制程序。

4.8086 微处理器的总线时序

(1)三种周期——指令周期、总线周期和时钟周期的区别与联系

分析总线操作的时序问题,必须首先弄清指令周期、总线周期和时钟周期的定义及相应的关系。

所谓“指令周期”是指执行一条指令所需要的时间,包括取指令、译码和执行指令的时间。CPU 同外部设备(通过外设接口)和内存存储器之间进行信息交换是通过总线进行的,CPU 的每一个这种信息输入/输出过程所需要的时间称为“总线周期”。每当 CPU 要从内存存储器或 I/O 端口存取一个字节或字就需要一个“总线周期”。执行指令的一系列操作都是在时钟脉冲 \overline{CLK} 的统一控制下一步一步进行的。时钟脉冲的重复周期称为“时钟周期”。时钟周期是 CPU 的时间基准,由 CPU 的主频决定。

一个指令周期由一个或若干个总线周期组成,不同指令的指令周期所包含的总线周期

个数是不同的,它与指令的性质与寻址方式有关。一个总线周期又由若干个时钟周期组成。8086CPU的总线周期基本上由4个时钟周期组成,分别表示为 T_1, T_2, T_3 和 T_4 。T 又称为“状态”。

(2)8086 微处理器几种主要总线周期的时序图,有关信号的时序关系

①8086CPU 的基本时序是存储器读、存储器写、I/O 端口读以及 I/O 端口写(中断响应时序留在第 4 章中断中再分析)。

图 2.1 ~ 图 2.4 分别画出了这 4 种总线操作的时序图。

1)4 种时序图共同点为:

\overline{BHE}/S_7 以及 $A_{19}/S_6 \sim A_{16}/S_3$ 这 5 条信号线在 T_1 周期输出 \overline{BHE} 和 $A_{19} \sim A_{16}$ 信号,在 $T_2 \sim T_4$ 输出状态信号 $S_7 \sim S_3$ 。

$AD_{15} \sim AD_0$ 在 T_1 周期输出要访问设备的地址信息;

ALE 在 T_1 周期为高电平(有效电平), $T_2 \sim T_4$ 为低电平(无效电平);

\overline{DEN} 在 $T_2 \sim T_3$ 周期为低电平(有效电平)。

2)读周期与写周期的区别是:

读周期同写周期的区别有三点。第一,读周期中,数据信息一般出现在 T_2 周期以后, $AD_0 \sim AD_{15}$ 上的地址信息有效和数据信息有效之间有一段高阻态。因为 $AD_{15} \sim AD_0$ 上的数据必须经存储器芯片的存取时间才能出现;第二,读周期中 $T_2 \sim T_3$ 期间 \overline{RD} 为低电平(有效电平),而写周期中, $T_2 \sim T_3$ 期间, \overline{WR} 为低电平(有效电平);第三, DT/\overline{R} 在读周期中为低电平,在写周期中为高电平。

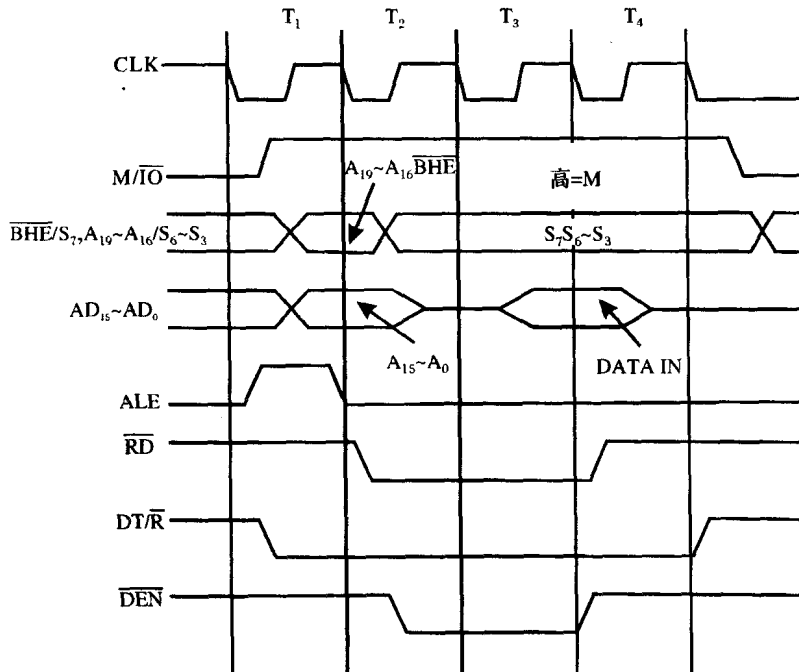


图 2.1 存储器读

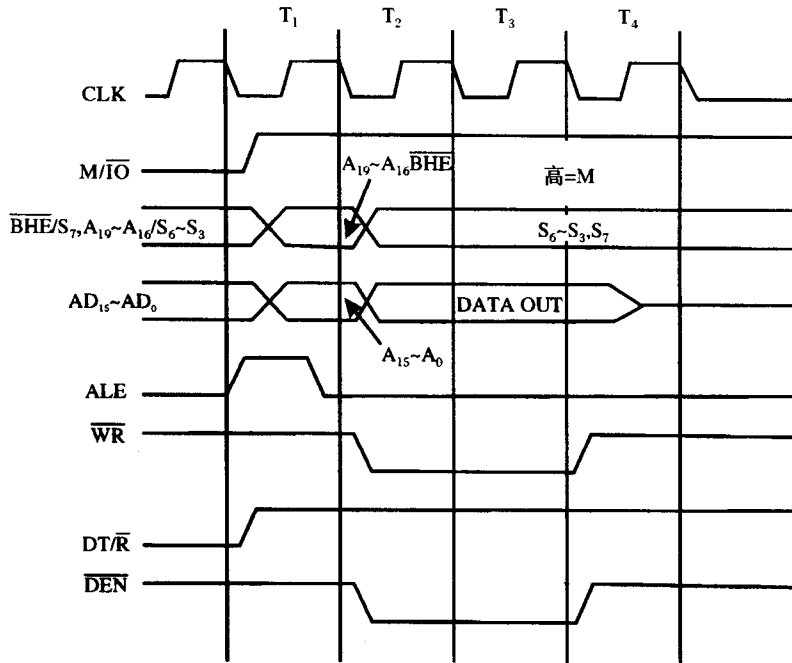


图 2.2 存储器写

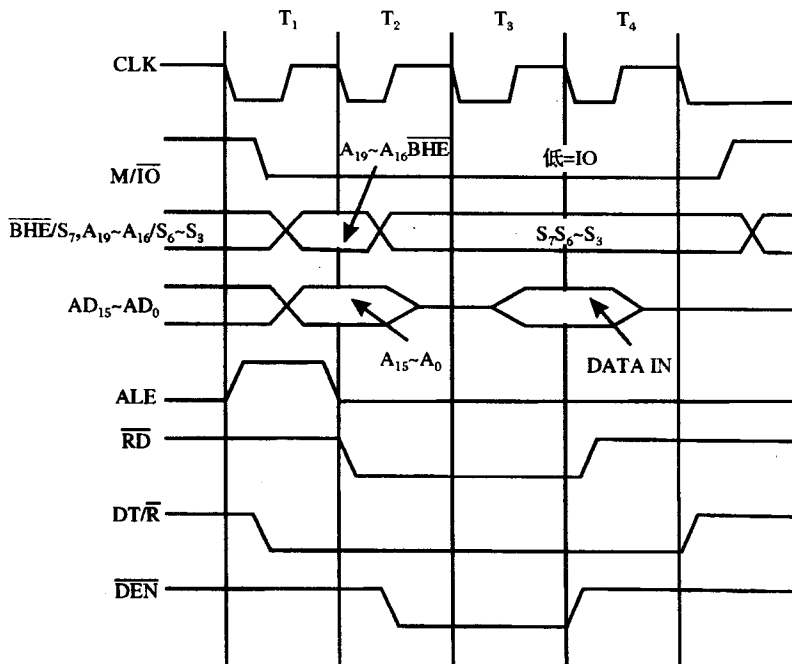


图 2.3 L/O 读

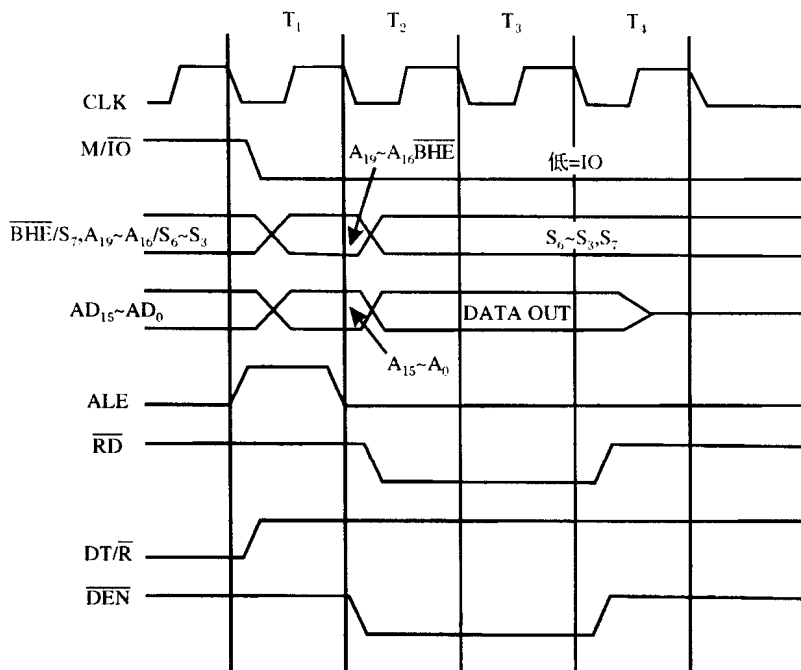


图 2.4 I/O 写

3) 存储器操作与 I/O 操作的区别是:

①这第二种操作区别只有一个,在存储器操作中, M/\overline{IO} 在整个总线周期中为高电平,指示该总线周期为存储器操作;而在 I/O 操作中, M/\overline{IO} 在整个总线周期中为低电平,以指示该总线周期为 I/O 操作。

②具有等待状态的读写时序。图 2.5 为具有等待状态的存储器读时序。将图 2.5 同图 2.1 相比较,可见两者有如下区别:1)在 $T_3 \sim T_4$ 之间插入了一个等待周期 T_w ;2)画出了一条输入控制线 $READY$,该信号线在 $T_2 \sim T_3$ 之间有一段低电平阶段,以指示 CPU 在 $T_3 \sim T_4$ 之间插入 T_w ,这一等待周期 T_w 用来延长 \overline{RD} , $\overline{DT/R}$ 和 \overline{DEN} 的有效时间,以使速度较低的内存存储器(或 I/O 接口芯片)同 CPU 之间能实现正确的数据传送。8086CPU 约定 $\overline{RD}(\overline{WR})$, \overline{DEN} 及 $\overline{DT/R}$ 在 T_4 开始后由有效电平转为无效电平,如果内存芯片(或 I/O 接口芯片)在 T_3 期间不能完成同 CPU 之间的数据传送,则进入 T_4 后,由于 $\overline{RD}(\overline{WR})$, \overline{DEN} 以及 $\overline{DT/R}$ 信号变为无效就无法进行数据传送。为此,内存芯片(或 I/O 接口芯片)通过 $READY$ 信号线通知 CPU 在 T_3 与 T_4 之间插入等待周期 T_w ,以使 CPU 能在 T_w 期间完成同内存芯片(或 I/O 接口芯片)的数据传送。在 T_w 期间, $\overline{RD}(\overline{WR})$, $\overline{DT/R}$ 和 \overline{DEN} 保持为有效电平。CPU 在 T_2 的下降沿(T_2 结束时)检测 $READY$ 信号,若 $READY$ 为高电平(有效电平),则不需插入等待周期 T_w ;若 $READY$ 为低电平(无效电平),CPU 就在 T_3 之后插入一个等待周期 T_w ,以后在每一个 T_w 结束(下降沿)都需检查 $READY$ 信号,以决定是否还要插入等待周期 T_w 。