

VLSI数字信号处理系统 设计与实现

(美) Keshab K. Parhi 著
明尼苏达大学

陈弘毅·白国强·吴行军 等译
清华大学

VLSI DIGITAL
SIGNAL
PROCESSING
SYSTEMS

DESIGN AND
IMPLEMENTATION

Keshab K. Parhi

电子与电气工程丛书

VLSI数字信号处理系统 设计与实现

VLSI Digital Signal
Processing Systems
Design and Implementation



机械工业出版社
China Machine Press

本书详细而全面地论述VLSI信号处理中性能优化技术,汇集了VLSI的架构理论与算法,描述了硬件实现层中的各种架构,给出了若干种分析、估计与降低功耗的方法,重点讲解设计应用时所需要的定制或半定制VLSI电路。

本书适合作为高年级本科生和低年级研究生的教科书或参考书,对于专业技术人员,也是一本很好的参考书。

Keshab K. Parhi: VLSI Digital Signal Processing Systems: Design and Implementation
(ISBN: 0-471-24186-5)

Copyright © 1999 by John Wiley & Sons, Inc.

All rights reserved.

AUTHORIZED TRANSLATION OF THE EDITION PUBLISHED BY JOHN WILEY & SONS, Hoboken, Chichester, Brisbane, Singapore AND Toronto. No part of this book may be reproduced in any form without the writer permission of John Wiley & Sons Inc.

本书中文简体字版由约翰·威利父子公司授权机械工业出版社独家出版。未经出版者书面许可,不得以任何方式复制或抄袭本书内容。

版权所有,侵权必究。

本书版权登记号: 图字: 01-2003-7223

图书在版编目(CIP)数据

VLSI数字信号处理系统:设计与实现 / (美)帕里(Parhi, K. K.)著;陈弘毅等译.
—北京:机械工业出版社,2004.6

(电子与电气工程丛书)

书名原文: VLSI Digital Signal Processing Systems: Design and Implementation
ISBN 7-111-14108-3

I. V … II. ①帕…②陈… III. 超大规模集成电路—电路设计 IV. TN470.2

中国版本图书馆CIP数据核字(2004)第017990号

机械工业出版社(北京市西城区百万庄大街22号 邮政编码 100037)

责任编辑:蒋 祎

北京瑞德印刷有限公司印刷·新华书店北京发行所发行

2004年6月第1版第1次印刷

787mm × 1092mm 1/16 · 37.25印张

印数: 0 001-4 000册

定价: 65.00元

凡购本书,如有倒页、脱页、缺页,由本社发行部调换
本社购书热线:(010) 68326294

译者序

当今信息技术领域，数字音频、语音识别、有线调制解调器、雷达、高清晰度电视等只是依赖数字信号处理（DSP）及其相应的专用集成电路（ASIC）实现的现代计算机与通信应用中很小的一部分例子。随着信息化时代的进步，工业界不断地在推出功耗更低、效率更高的ASIC芯片，而从事集成电路设计的人们对DSP超大规模集成电路（VLSI）设计方法学的需求也日益增长。本书是一部论述VLSI信号处理中性能优化技术的全面的、指导性的著作。它是凯夏博·帕里教授基于多年从事研究生课程教学的内容与经验编著的。本书出版后的短短几年，就被美、欧多所大学DSP的课程教学所采用，现已成为这一领域中的一本标准教科书或参考资料。

本书汇集了VLSI的架构理论与算法，描述了硬件实现层中的各种架构，给出了若干种分析、估计与降低功耗的方法，重点讲述设计以上应用所需要的定制或半定制VLSI电路。书中所提供的许多技术对于利用市场上可买到的可编程数字信号处理器快速实现也是适用的。

本书适于用作一年级研究生或在讲授VLSI、DSP架构，或VLSI、高性能VLSI系统设计的DSP结构等方面内容的高级课程时的教科书。本书对于那些牵涉到DSP应用算法、DSP架构或电路设计的人们也是一本很好的参考书。

本书译稿由清华大学微电子学研究所陈弘毅教授审核。参加翻译工作的人员有：陈弘毅、白国强、吴行军、王海永、林敏、刘雷波、涂春江、陈刚、孙志锐等。另外，感谢机械工业出版社华章分社在组织出版和编辑工作中所给予的支持。原书作者凯夏博·帕里对本书的翻译给予了支持与帮助，并专门为中译本写了序言。在此对凯夏博·帕里教授也表示衷心的感谢。

限于译者水平，中译本中难免有错误与不妥之处，恳请读者批评指正。

译者

2003年12月于清华园

中文版序

得知清华大学陈弘毅教授的小组经过努力工作，已经完成了教科书“VLSI Digital Signal Processing Systems: Design and Implementation” (John Wiley and Sons, Inc., 1999) 的中文翻译，我很高兴。尤其使我感到欣慰的是，从现在起，很多在中国的学生将能够阅读到这本书了。

信号处理系统的VLSI实现如今已经是一个非常基础性的课题了。按照这本书里讲述的技术设计的各种通信系统与每个人日常生活密不可分，例如千兆以太网、ADSL系统、电缆调制解调器以及其他形式的宽带系统。采用数据流变换的方法使这些系统的面积和功耗减至最小对于改善通信集成电路的性能是非常关键的。

在世界各地的中国工程师们对集成电路芯片设计已经做出了很大的贡献，这本书将帮助他们进一步提高设计水平。我非常感谢陈弘毅教授的小组在翻译这本厚书的困难任务中所做的非同寻常的努力。他的引导一定会鼓励很多代对这一领域感兴趣的学生！

Keshab K. Parhi

2004年1月

It gives me great pleasure to learn that Prof. Hongyi Chen of Tsinghua University and his group have worked hard to bring out a Chinese translation of the text book “VLSI Digital Signal Processing Systems: Design and Implementation” (John Wiley and Sons, Inc., 1999). I am particularly pleased that many students in China will now have access to this book.

VLSI implementation of signal processing systems is now a very fundamental topic. The communications systems designed by the techniques described in this book are integral parts of every one's daily life. Examples of a few of these systems include gigabit ethernet systems, ADSL systems, cable modems, and other forms of broadband systems. Minimizing area and power consumption of these systems by data-flow transformations is critical to improving performance of the communications integrated circuits.

Chinese engineers have made significant contributions to the integrated circuit chip design all over the world. This book will go one step further in helping them improve their designs. I can only praise Prof. Hongyi Chen and his group for their extraordinary efforts in undertaking an extremely difficult task in translating a book of this size. His leadership will inspire many generations of students interested in working in this field!

作者简介

凯夏博·帕里 (Keshab K. Parhi) 教授分别于1982年、1984年和1988年在印度理工学院、美国宾夕法尼亚大学和加州大学伯克利分校取得电机工程专业学士、硕士和博士学位。从1988年起, Parhi 教授在明尼苏达大学从事教学与研究, 并被评为电机与计算机工程系的McKinght荣誉教授。

他的研究领域重点在于宽带通信系统物理层方面的VLSI体系结构设计。他当前的研究包括纠错码的编/解码器与加密/解密算法的体系结构、高速发送/接收器、超宽带系统、量子纠错编/解码器与量子加密/解密。他已经发表了350多篇学术论文, 撰写了教科书“VLSI Digital Signal Processing Systems: Design and Implementation” (Wiley, 1999)。这套教材被美国、荷兰、瑞典、芬兰等国的多所大学采用。此外, 他还参与了“多媒体系统的数字信号处理” (Marcel Dekker, 1999) 一书的编写工作。

Parhi教授曾获得多次殊荣, 包括2003年度“IEEE Kiyu Tomiyasu”技术领域奖、2001年IEEE W.R.G. Baker最佳论文奖和1999年度IEEE电路与系统协会Golden Jubilee奖。1996年, 他被评选为电气电子工程师学会会士 (IEEE Fellow)。历年来, 他曾担任“IEEE Transactions on Circuits and Systems, Circuits and Systems-II”、“VLSI Systems”、“Signal Processing”、“Signal Processing Letters”等学术杂志的编委会成员。此外, 他还担任“IEEE Trans. On Circuits and Systems-I” (2004—2005年度) 的主编和“IEEE Signal Processing Magazine”的编委。Parhi教授是IEEE 1995年“VLSI信号处理研讨会”和1996年“专用系统、体系结构与处理器国际会议”(ASAP)的技术委员会联合主席, 以及2002年“IEEE信号处理系统研讨会”的主席。他曾被IEEE电路与系统协会授予1996—1998年度杰出讲师的称号。

译者简介



陈弘毅，男，江苏省徐州市人，1942年出生于重庆市。教授，博士生导师，清华大学信息学院学术委员会副主任、微电子学研究所学术委员会主任，中国电子学会高级会员。多年来从事集成电路（IC）设计研究，包括：基于门阵列（GA）、标准单元（SC）和功能块（BB）的专用集成电路（ASIC）设计方法；库开发技术；系统的芯片集成（System on-a-Chip）；算法的硬件架构与实现；超大规模集成电路-数字信号处理（VLSI-DSP）及其在多媒体信号（语言、音频、图像、视频）处理和信息安全领域的应用等等。

发表学术论文170余篇；参与出版专著两部（《集成电路工业全书》电子工业出版社，1993年；《ULSI器件、电路与系统》科学出版社，2000年）；获得国家科技进步二等奖一项、北京市科技进步一等奖和二等奖各一项；持有美国发明专利13项；已培养出硕士10名、博士13名。



白国强，男，陕西省清涧县人。1963年11月生。清华大学微电子学研究所副教授。2000年12月获西安电子科技大学军事指挥学密码学专业博士学位。从2001年5起在清华大学电子科学与技术博士后科研流动站做博士后研究，2003年7月出站后留校工作。主要研究领域包括应用数学、编码密码学和密码算法的芯片集成技术等。在国内外重要刊物已发表论文20多篇，主编《概率论与数理统计》（陕西人民教育出版社，2000年2月）、参编《信息工程概论》（科学出版社，2002年8月）教材各一本。曾参加国家自然科学基金项目、“97-3”国家重点基础科学研究项目等国家级和省部级科研项目多项。获国防科学技术成果二等奖一次，陕西省高等学校科技进步一等奖一次。2002年9月至2003年12月主持完成国家“十五”期间高技术研究发展计划（863计划）课题一项，组织完成了我国第一块椭圆曲线密码芯片的研制。目前承担国家自然科学基金项目一项。



吴行军，男，副教授。湖南省平江县人。1969年2月出生，分别于1992年6月和1994年12月获清华大学工学学士学位和硕士学位。从1994年起至今在清华大学微电子学研究所工作，期间曾任集成电路与系统设计设计研究室主任。1997年至2003年期间做为主要人员曾参与我国第二代身份证芯片的研发工作。发表论文10余篇。目前主要研究方向为信息安全类集成电路和智能IC卡集成电路研制。

前 言

数字信号处理 (Digital Signal Processing, DSP) 具有极其广泛的应用, 例如视频压缩 (Video Compression)、数字机顶盒 (Digital Set-Top Box, STB)、有线调制解调器 (Cable Modem)、数字多用盘 (Digital Versatile Disk)、便携视频系统/计算机、数字音频 (Digital Audio)、多媒体和无线通信、数字收音机 (Digital Radio)、数字静止图像照相机 (Digital Still Camera, DSC) 和网络照相机、语音处理、传输系统、雷达成像 (Radar Imaging)、声学波束成形器 (Acoustic Beamformer)、全球定位系统 (Global Positioning System, GPS) 和生物医学信号处理, 等等。DSP领域始终是由DSP应用和超大规模集成 (Very-Large-Scale-Integrated, VLSI) 技术的进展驱动的。因此, 在任何特定的DSP应用出现时, 总是随之带来对于相应DSP系统实现的挑战, 这些实现必须满足实时的DSP应用所强制的采样速率约束, 此外, 还必须减小所占的空间与消耗的功率。

本书讲述设计上面提及的各种应用所需要的定制或半定制VLSI电路的方法学, 书中所提供的许多技术也适用于利用非定制的可编程数字信号处理器来快速地实现。本书适于用作一年级研究生或高年级本科生课程的教科书, 讲授VLSI DSP架构, 或VLSI、高性能VLSI系统设计的DSP结构。本书对于那些牵涉到DSP应用算法、架构或电路设计的专业人员也是一本很好的参考材料。

本书把计算机架构 (Computer Architecture) 理论与DSP这两个不同领域联系在一起。DSP计算与通用计算有如下含义方面的区别: DSP程序是一种无休止的 (Non-terminating) 程序, 即在DSP计算中, 相同的程序在一个无限时间序列上重复地执行。通过发掘在同一迭代过程内及多重迭代过程间的任务依赖性, 可以利用这种无休止的性质来设计更高效的DSP系统。而且, 在DSP算法中, 长的关键路径 (Critical Path) 限制了DSP系统的性能, 需要对这样的算法进行变换, 以便得到高速度、小面积或低功耗实现的设计。本书的重点放在高效的架构、算法和电路的设计方面, 以获得具有较小面积或较小功耗、或者具有较高速度或较低舍入噪声的效果。但是, 实际的VLSI电路设计则不在本书讨论范围之内。

DSP算法用在各种具有不同采样速率需求的实时应用中, 从语音应用中的20 kHz到雷达和高清晰度电视应用中的超过500 MHz。一个高清晰度电视 (High Definity Television, HDTV) 用的视频压缩系统的计算需求在10GOPS至100 GOPS (每秒千兆操作) 范围。对于DSP算法的实现来说, 采样速率和计算需求千差万别, 因此所需架构也不同。例如, 在语音应用中, 倾向于使用时分多路 (Time-Division Multiples) 的架构, 许多算法操作都映射到同一硬件上来完成。然而, 在视频应用中, 则必须通过算法操作与处理器之间一对一的映射, 才能满足高速的需求。因此, 研究不仅可以设计某一种架构、而是可以设计一组架构的技术是重要的, 这样能够针对特定的应用从中选择适当的架构。

本书第一部分 (第2章至第7章) 讨论若干高层次的架构变换, 它们可以用来设计给定算法的一系列架构。这些变换包括流水线、重定时、展开、折叠和脉动阵列设计方法。第二部分 (第8章至第12章) 涉及高层次的算法变换, 如强度缩减 (Strength Reduction)、超前 (Look-

ahead) 或弛豫超前 (Relaxed Look-ahead)。强度缩减变换在卷积、并行有限冲激响应 (Finite Impulse Response, FIR) 数字滤波器、离散余弦变换 (Discrete Cosine Transform, DCT) 和并行秩-阶滤波器 (Rank-Order Filter) 中用来减少乘法的次数。而超前或弛豫超前变换则用来设计流水线直接形式或格型递归数字滤波器 (Lattice Recursive Digital Filter)、自适应数字滤波器 (Adaptive Digital Filter) 和并行递归数字滤波器。该部分探索算法设计与集成电路实现之间的相互作用。第三部分 (第13章到第18章) 讨论VLSI加法、乘法和数字滤波器的架构, 以及与高性能VLSI系统设计有关的问题, 如流水线风格、低功耗设计和可编程数字信号处理器的架构。

本书第1章综述各种DSP算法, 并讨论如何利用方框图、信号流图和数据流图表示这些算法。第2章讨论迭代边界 (Iterative Bound), 它是任何一种递归信号处理算法迭代周期的基本下限。该章描述了两种确定迭代边界的算法。其后的五章讨论旨在改善数字信号处理实现性能的各种变换。在第3章中论述了流水线 (Pipelining) 和并行处理器 (Parallel Processing) 的基本概念, 以及说明在高速应用或低功耗应用设计中如何使用这些技术。第4章讨论重定时 (Retiming) 变换, 它是流水线方法的一种通用化描述。第5章讨论展开 (Unfolding) 技术, 它可以用来设计并行架构。第6章和第7章讨论折叠 (Folding) 技术, 用于在缩小面积十分重要的场合下设计时分多路架构。第6章讨论任意数据流图 (Data Flow Graph, DFG) 的折叠, 第7章讨论基于脉动 (Systolic) 设计方法的规则数据流图的折叠。

第8章至第12章讨论基于算法变换的各种DSP算法的算法结构设计, 如强度缩减、超前与弛豫超前、数字滤波器中的缩扩 (Scaled) 噪声与舍入 (Round-off) 噪声。第8章讨论基于Cook-Toom (库克-图姆) 和Winograd (维诺格拉德) 卷积算法的快速卷积。在第9章中, 算法强度缩减用在并行FIR滤波器、离散余弦变换和并行的秩-阶滤波器中来减少乘法操作次数。虽然快速傅立叶变换 (FFT) 结构设计也是基于强度缩减变换的, 但是不包含在本书内容中, 因为在很多导论性的DSP教科书中都包含了FFT的内容。在非递归计算中很容易实现流水线与并行处理, 但是在递归与自适应数字滤波器中, 由于存在反馈环路, 不容易实现流水线和并行处理。第10章中讨论超前技术, 并用于一阶无限冲激响应 (Infinite Impulse Response, IIR) 数字滤波器的流水线实现。对于较高阶的滤波器, 讨论了两类超前技术: 簇集 (Cluster) 超前技术和发散 (Scattering) 超前技术。可以看出, 发散超前技术能够保证流水线IIR滤波器的稳定性。IIR数字滤波器的并行实现以及如何在这些数字滤波器中将流水线与并行处理结合起来的问题也在该章进行讨论。自适应滤波器是基于弛豫超前技术来实现流水线的, 而弛豫超前技术则是基于超前技术的某些近似或弛豫。第11章讨论缩扩噪声与舍入噪声, 它们对于定点运算DSP系统的VLSI实现来说是十分重要的。舍入噪声计算技术在很多数字滤波器中无法应用, 这些滤波器利用降低速度、流水线和 (或) 重定时等方法进行预处理, 以便使每个舍入噪声节点能够表达为一个状态变量。直接形式的IIR数字滤波器在某些应用中不能满足滤波器的需求, 而格型滤波器却因其优良的舍入噪声特性能够更好地适合于这些应用。第12章介绍Schur (肖尔) 多项式、Schur多项式的正交归一性, 及其在设计基本的 (双乘法器和单乘法器)、归一化及缩放归一化的格型数字滤波器中的应用。对如何实现这些格型数字滤波器的流水线也进行了讨论。

第13章至第18章讨论运算操作 (如加法、乘法、数字滤波器)、高性能VLSI系统设计问题 (如流水线风格、低功耗设计) 和可编程数字信号处理器的VLSI实现。在第13章中讨论了加法器和乘法器的设计, 采用了各种实现方式 (如位并行、位串行和字串行) 以及各种数制

(如二进制补码、正则符号数和进位保留)。该章还讨论了分布式运算。第14章讨论了基于冗余数或符号数实现的运算架构。冗余数运算的主要优点在于它的免进位特性,因此计算既能从最低位开始,也能从最高位开始。对冗余数与非冗余数之间的相互转换也进行了讨论。在这几章中,位串乘法器可以利用脉动设计方法从位并乘法器设计导出。余数运算可用于FIR数字滤波器和变换的实现,但是不在本书中研究。第15章介绍在数字级的强度缩减,用于减小基于二进制补码和正则符号数的数字滤波器的面积和功耗。第16章讨论各种流水线风格,如同步流水线、波流水线和异步流水线。该章也讨论了在同步系统中减少时钟歪斜的方法和在异步系统中接口电路的综合。关于低功耗设计的第17章介绍了用于在架构级和工艺级降低功耗和估计功耗的各种方法。第18章讨论用于可编程数字信号处理器中的各种架构。

在本书中的七个附录涵盖了用于确定迭代边界和用于重定时的最短路径算法;用于设计折叠架构、确定折叠集合的调度和分配技术;Euclidian(欧几里德)求最大公因子(Greatest Common Divisor, GCD)算法用于Winograd卷积;用于设计格型数字滤波器的Schur多项式的正交归一性;快速位并行加法与乘法;用于位串行系统的调度技术;以及FIR滤波器系统的量化。

本书中的概念均采用与工艺无关的方式来描述。本书中的例子都是基于数字滤波器和变换的。很多实时DSP系统使用了控制流的结构,如条件转移、中断和跳转等。控制优先的DSP系统设计超出了本书的范畴。练习可以采用任意的编程语言来完成,如MATLAB或C。许多与应用有关的习题都包括在各章的末尾,例如在算法强度缩减一章中末尾的习题,就涉及到设计通信系统均衡器中的快速滤波器、小波、二维FIR数字滤波器和运动估值等的使用。这些习题给读者介绍了该章涵盖的概念所能涉及到的各种应用。

本书的内容是建立在作者当前在明尼苏达大学执教的两门课基础之上的,这两门课程是EE5329: VLSI数字信号处理系统以及EE5549: 数字信号处理的VLSI结构。EE5329(以VLSI设计的基础课程为先修课程)覆盖了第2章至第7章的全部内容和第13章至第18章(按此次序)的部分内容。EE5549(以数字信号处理的基础课程为先修课程)包含了第2章、第3章和第4章的部分内容、第8章至第12章的全部内容,以及基于杂志和会议论文的一些关于视频压缩架构方面的内容。这两门课在过去是作为三学期课程讲授的。对于一门关于VLSI数字信号处理的单学期课程来说,推荐采用第2章至第7章、第9、10、13和第15章的部分内容,以及第17、18章中所论及题目的综述。当然,教师也可以选择适合他们需要的章节。

不一定要按照书中所排的章节顺序来讲授,很多章节可以独立地教授。图0-1中所给的优先图表示出各章之间的依赖关系。虚线代表当前章节对以前章节间依赖性较弱。

作者有幸得到许多同事、学生和朋友的宝贵帮助、支持与建议。作者感谢LeiLei Song在我写此书期间自始至终所给予的热心帮助。作者也对Jin-Gyun Chung、Tracy Denk、David Parker、Janardhan Satyanarayana和Ching-YWang在撰写本书前面部分时给予的帮助表示感谢。作者衷心感谢Wayne Burlison、Francky Catthoor、Ed F. Deprettere、Graham Jallien和Naresh R. Shanbhag对本书初稿全面的、建设性的审阅。Ed F. Deprettere和Scott Douglas还以本书作为预备版本,分别在Delft工业大学和犹他大学进行了授课,并且提出了大量的建议。

作者感谢来自Dovid G Messerschmitt 和Mos Kaveh的一贯支持与鼓励。作者写进本书中的研究成果得到了国家科学基金会、陆军研究办公室、海军研究办公室、国防先进研究项目机构、德州仪器公司、朗讯技术公司和日本NEC公司的支持。作者衷心感谢John Cozzens、Wanda Gass、Arup Gupta、Clifford Lau、Jose Munoz、Takao Nishitani和Bill Saner给予的鼓励。

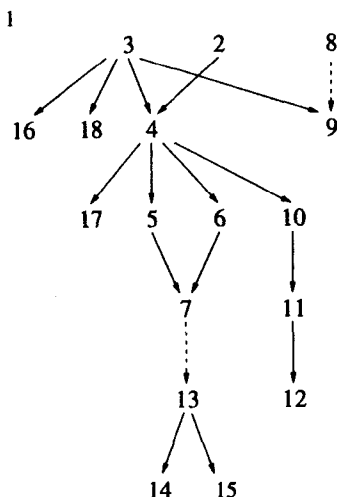


图0-1 不同章节间的顺序约束关系

本书中若干章节的内容是基于作者与同事的共同研究工作，这些同事有：Jin-Gyun Chung、Tracy Denk、Kazuhito Ito、Lori Lucke、David G. Messerschmitt、Luis Montalvo、David Parker、Janardhan Satyanarayana、Naresh Shanbhag、H.R.Srinivas和Ching-Yi Wang。作者同时也感谢其他很多同事：Bryan Ackeland、Jonathan Allen、Magdy Bayoumi、Don Boudlin、Robert W. Brodersen、Peter Cappello、Anantha Chandrakasan、Liang-Gee Chen、Gerhard Fettweis、Eby Friedman、Richard Hartley、Mehdi Hatamian、Sonia Heemstra、Yu Hen Hu、M. K. Ibrahim、Mary Irwin、Rajeev Jain、Leah Jamieson、Chein-Wei Jen、S.Y. Kung、Ichiro Kuroda、Edward Lee、K.J.R. Liu、Vijay Madisetti、John McCanny、Teresa Meng、Takao Nishitani、Tobias Noll、Robert Owens、Peter Pirsch、Miodrag Potkonjak、Jan Rabaey、Takayasu Sakurai、Edwin Sha、Bing Sheu、Michael Soderstrand、Mani Srivastava、Thanos Stouraitis、Earl Swartzlander、P.P. Vaidyanathan、Ingrid Verbauwhede和Kung Yao。作者从与他们的交流中受益匪浅，本书也直接或间接地受到了这些交流的影响。还要感谢Kluwer科学出版公司的Carl Harris，他使作者得到许可从较早的专题论文中重印了在第11、12章的若干部分。

作者感谢John Wiley & Sons公司的Andrew Smith，是他对本书的选题表示出浓厚的兴趣，并力邀作者写作这本书。作者还要感谢Wiley公司的副主编Angioline Loredolo对这本书的出版所给予的帮助，与他们的合作的确是作者的一件乐事。

Keshab K. Parhi

目 录

译者序	
中文版序	
作者简介	
译者简介	
前言	
第1章 数字信号处理系统导论	1
1.1 引言	1
1.2 典型的DSP算法	1
1.2.1 卷积	2
1.2.2 相关	3
1.2.3 数字滤波器	3
1.2.4 自适应滤波器	5
1.2.5 运动估值	8
1.2.6 离散余弦变换	9
1.2.7 矢量量化	12
1.2.8 Viterbi算法和动态规划	14
1.2.9 抽取器和扩展器	16
1.2.10 小波和滤波器组	18
1.3 DSP应用需求和按比例缩小的CMOS工艺	20
1.4 DSP算法的表示	23
1.4.1 框图	24
1.4.2 信号流图	26
1.4.3 数据流图	27
1.4.4 依赖图	29
1.5 本书概要	29
参考文献	30
第2章 迭代边界	33
2.1 引言	33
2.2 数据流图表示	33
2.3 环路边界和迭代边界	34
2.4 计算迭代边界的算法	35
2.4.1 最长路径矩阵算法	35
2.4.2 最小环均值算法	38
2.5 多速率数据流图的迭代边界	41
2.6 结论	42
2.7 习题	42
参考文献	45
第3章 流水线与并行处理	47
3.1 引言	47
3.2 FIR数字滤波器的流水线	48
3.2.1 数据广播结构	50
3.2.2 细粒度流水线	51
3.3 并行处理	51
3.4 流水线与并行处理的功耗减低	54
3.4.1 用流水线降低功耗	55
3.4.2 用并行处理降低功耗	57
3.4.3 流水线和并行处理的结合	61
3.5 结论	61
3.6 习题	61
参考文献	65
第4章 重定时	67
4.1 引言	67
4.2 定义与性质	68
4.2.1 重定时的定量描述	68
4.2.2 重定时的性质	68
4.3 不等式求解系统	70
4.4 重定时技术	71
4.4.1 割集重定时和流水线	71
4.4.2 时钟周期最小化的重定时	73
4.4.3 使寄存器数最小化的重定时	78
4.5 结论	82
4.6 习题	82
参考文献	86
第5章 展开	89
5.1 引言	89

5.2 一种展开算法	90	7.3.7 设计 W_2 和双 W_2 (权重保持, 输入和结果同方向但不同速度移动)	147
5.3 展开的属性	93	7.3.8 应用变换的关联脉动设计	147
5.4 关键路径、展开和重定时	94	7.4 调度矢量的选择	147
5.5 展开的应用	95	7.4.1 基于调度不等式选择 s^T	147
5.5.1 采样周期的缩短	95	7.4.2 RIA描述	149
5.5.2 并行处理	98	7.4.3 应用RDG的调度矢量和脉动阵列设计	149
5.6 结论	103	7.5 矩阵乘法与二维脉动阵列设计	151
5.7 习题	104	7.6 包含延迟的空间表示脉动设计	154
参考文献	108	7.7 结论	155
第6章 折叠	111	7.8 习题	155
6.1 引言	111	参考文献	164
6.2 折叠变换	112	第8章 快速卷积	165
6.3 寄存器最小化技术	116	8.1 引言	165
6.3.1 寿命分析	116	8.2 Cook-Toom算法	165
6.3.2 采用前向-后向寄存器分配的数据分配技术	118	8.3 Winograd算法	172
6.4 折叠架构的寄存器最小化	121	8.4 迭代卷积	178
6.4.1 双2次节滤波器例子	121	8.5 循环卷积	179
6.4.2 IIR滤波器例子	122	8.6 通过观察设计快速卷积算法	182
6.5 多速率系统的折叠	124	8.7 结论	183
6.6 结论	128	8.8 习题	183
6.7 习题	128	参考文献	184
参考文献	137	第9章 滤波器和变换中的算法强度缩减	185
第7章 脉动结构设计	139	9.1 引言	185
7.1 引言	139	9.2 并行FIR滤波器	185
7.2 脉动阵列设计方法原理	139	9.2.1 并行FIR滤波器的多相式分解表示	185
7.3 FIR脉动阵列	141	9.2.2 快速FIR算法	188
7.3.1 设计 B_1 (输入广播, 结果移动, 权重保持)	141	9.3 离散余弦变换和反离散余弦变换	200
7.3.2 设计 B_2 (输入广播, 权重移动, 结果保持)	143	9.3.1 算法结构变换	202
7.3.3 设计 F (结果扇入, 输入移动, 权重保持)	144	9.3.2 对 2^m 点DCT的频率抽取快速DCT	205
7.3.4 设计 R_1 (结果保持, 输入和权重反向移动)	145	9.4 秩-阶滤波器的并行结构	209
7.3.5 设计 R_2 和双 R_2 (结果保持, 输入和权重同方向但不同速度移动)	146	9.4.1 奇偶合并分类结构	209
7.3.6 设计 W_1 (权重保持, 输入和结果反向移动)	146	9.4.2 秩-阶滤波器结构	211
		9.4.3 并行秩-阶滤波器	212
		9.4.4 运行次序合并分类器-时间映射技术	214
		9.4.5 低功耗秩-阶滤波器	216

9.5 结论	217	11.2.2 舍入噪声	278
9.6 习题	217	11.3 数字滤波器的状态变量描述	280
参考文献	226	11.4 缩放噪声和舍入噪声的计算	282
第10章 流水线结构的并行自适应递归 滤波器	229	11.4.1 缩放操作	282
10.1 引言	229	11.4.2 舍入噪声	284
10.2 数字滤波器中的流水线交织操作	229	11.5 流水线IIR滤波器中的舍入噪声	287
10.2.1 低效率的单通道/多通道交织	230	11.5.1 一阶IIR滤波器	287
10.2.2 高效的单通道交织	231	11.5.2 二阶IIR滤波器	293
10.2.3 高效率的多通道交织	233	11.6 舍入噪声的状态变量描述计算	296
10.3 一阶IIR数字滤波器中的流水线实现	233	11.7 降速、重定时和流水线	298
10.3.1 一阶IIR滤波器的超前流水线结构	234	11.8 结论	302
10.3.2 在2的幂次分解中实现超前流水线	234	11.9 习题	302
10.3.3 在通用分解中实现超前流水线	236	参考文献	308
10.4 高阶IIR数字滤波器中的流水线实现	237	第12章 格型数字滤波器结构	311
10.4.1 聚类超前流水线	239	12.1 引言	311
10.4.2 稳定的聚类超前滤波器设计	240	12.2 Schur算法	311
10.4.3 离散超前流水线	241	12.2.1 Schur多项式的计算	311
10.4.4 基于2的幂次分解的离散超前 流水线	243	12.2.2 Schur多项式的正规直交性	312
10.4.5 在通用分解中实现离散超前 流水线	244	12.2.3 多项式展开算法	315
10.4.6 受限的滤波器设计技术	244	12.2.4 应用Schur算法的功率计算	316
10.5 IIR滤波器的并行处理	247	12.3 基本数字格型滤波器	317
10.6 组合了流水线和并行处理的IIR 滤波器	252	12.3.1 基本格型滤波器的导出	317
10.7 利用流水线和并行处理的低功耗IIR 滤波器设计	254	12.3.2 基本格型滤波器的逆Schur 多项式导出	320
10.8 流水线自适应数字滤波器	257	12.3.3 FIR格型滤波器的导出	322
10.8.1 弛豫超前变换	257	12.4 单乘法器格型滤波器的导出	324
10.8.2 流水线LMS自适应滤波器	260	12.5 归一化格型滤波器的导出	328
10.8.3 用流水线实现随机梯度格型结构	261	12.6 可缩放归一化格型滤波器的导出	331
10.9 结论	269	12.7 格型滤波器中的舍入噪声计算	335
10.10 习题	269	12.7.1 应用转置定理的舍入噪声计算	336
参考文献	273	12.7.2 舍入噪声比较	337
第11章 缩放噪声与舍入噪声	277	12.8 格型IIR数字滤波器的流水线	338
11.1 引言	277	12.8.1 Schur算法的流水线性质	339
11.2 缩放噪声和舍入噪声	277	12.8.2 基本格型滤波器的流水线	340
11.2.1 缩放操作	277	12.8.3 单乘法器格型滤波器的流水线	341
		12.8.4 归一化格型滤波器的流水线	342
		12.8.5 可缩放归一化格型滤波器的 流水线	342
		12.8.6 重定时流水线的格型滤波器	343

12.9 流水线格型滤波器的设计例子	344	14.3.4 有符号二进制数位加法减法器	395
12.10 低功耗CMOS格型IIR滤波器	346	14.4 混合基4加法	397
12.11 结论	347	14.4.1 最大冗余混合基4加法	397
12.12 习题	347	14.4.2 最小冗余混合基4加法	398
参考文献	350	14.5 基2混合冗余乘法架构	399
第13章 位级运算架构	353	14.6 数据格式转换	403
13.1 引言	353	14.6.1 非冗余到冗余转换	403
13.2 并行乘法器	354	14.7 冗余到非冗余转换器	404
13.2.1 具有符号扩展的并行乘法	354	14.7.1 最低数位优先转换	405
13.2.2 Baugh-Wooley乘法器	358	14.7.2 最高数位优先转换	405
13.2.3 改进的Booth重编码并行乘法器	359	14.8 结论	408
13.3 交织布局规则与基于位平面的数字 滤波器	361	14.9 习题	408
13.4 位串行乘法器	362	参考文献	410
13.4.1 利用Horner法则的Lyon位串行 乘法器的设计	362	第15章 数字强度缩减	413
13.4.2 利用脉动映射的位串行乘法器 的设计	365	15.1 引言	413
13.5 位串行滤波器的设计与实现	368	15.2 子表达式消除	413
13.5.1 位串行FIR滤波器	369	15.3 多常数乘法	413
13.5.2 位串行IIR滤波器	369	15.3.1 线性变换	415
13.6 正则符号数运算	372	15.3.2 多项式求值	416
13.6.1 CSD表示法	372	15.4 数字滤波器中的子表达式共享	417
13.6.2 CSD乘法	374	15.5 加性和乘性数字拆分	423
13.7 分布式运算	377	15.5.1 基于行的加性数字拆分	424
13.7.1 传统的分布式运算	377	15.5.2 基于列的加性数字拆分	425
13.7.2 使用偏移二进制编码的分布式 运算	379	15.5.3 乘性数字拆分	426
13.7.3 分布式运算的ROM分解	381	15.6 结论	429
13.8 结论	382	15.7 习题	429
13.9 习题	382	参考文献	434
参考文献	388	第16章 同步流水线、波流水线和异步 流水线	435
第14章 冗余运算	391	16.1 引言	435
14.1 引言	391	16.2 同步流水线与时钟风格	436
14.2 冗余数表示	391	16.3 位级流水线VLSI设计中的时钟歪斜 与时钟分布	442
14.3 无进位基2加法与减法	392	16.3.1 时钟歪斜	442
14.3.1 混合基2加法	393	16.3.2 时钟分布	444
14.3.2 混合基2减法	394	16.4 波流水线	445
14.3.3 混合基2加法减法器	395	16.5 约束空间图与波流水线深度	449
		16.5.1 $\Delta < T_{clk}$	450
		16.5.2 $\Delta > 0$	451

16.6 波流水线系统的实现	451	17.6 功耗估计方法	492
16.6.1 NPCPL	452	17.6.1 基于仿真的方法	492
16.6.2 给定电路的波流水线算法	452	17.6.2 非仿真性方法	493
16.7 异步流水线	455	17.7 结论	502
16.7.1 捆绑数据协议和双轨协议	456	17.8 习题	503
16.7.2 两相和四相协议	457	参考文献	504
16.8 信号转换图	457	第18章 可编程数字信号处理器	509
16.9 信号转换图应用于设计互连电路	459	18.1 引言	509
16.10 运算单元的实现	463	18.2 可编程数字信号处理器的进化	509
16.10.1 全定制VLSI实现	463	18.3 DSP处理器的重要特性	510
16.10.2 FPGA实现	465	18.3.1 数据路径	510
16.11 结论	469	18.3.2 存储器架构	511
16.12 习题	469	18.3.3 流水线作业DSP处理器中的时间固定 编码和数据固定编码	513
参考文献	470	18.4 移动通信与无线通信用的DSP处理器	514
第17章 低功耗设计	473	18.5 多媒体信号处理用的处理器	515
17.1 引言	473	18.5.1 增强对多媒体信号处理的能力	515
17.2 理论背景	475	18.5.2 媒体处理器	518
17.3 按比例缩小与功耗	476	18.5.3 具有多媒体辅助部件的通用目的 微处理器	521
17.4 功耗分析	478	18.6 结论	522
17.4.1 开关活动率	478	参考文献	522
17.4.2 物理电容	484	附录A 最短路径算法	525
17.5 功耗降低技术	485	附录B 调度技术和分配技术	529
17.5.1 路径平衡	485	附录C 欧几里德最大公因子算法	545
17.5.2 晶体管和逻辑门尺寸优化	486	附录D Schur多项式的正规直交性	549
17.5.3 晶体管重排序	486	附录E 快速二进制加法器和乘法器	553
17.5.4 用于低功耗的重定时	487	附录F 位串行系统中的调度	561
17.5.5 电压按比例缩小和多电源电压	487	附录G FIR滤波器的系数量化	565
17.5.6 双/多- V_{th}	489	索引	569
17.5.7 时钟	490		
17.5.8 电路风格	490		

第1章 数字信号处理系统导论

1.1 引言

数字信号处理 (Digital Signal Processing, DSP) 与模拟信号处理相比具有很多优点。例如, 数字信号对于温度漂移和工艺变化更具鲁棒性, 数字表示的精度通过改变信号的字长可以得到更好的控制。不仅如此, DSP技术可以在放大信号的同时消除噪声和干扰, 而在模拟信号处理中, 信号和噪声却都被放大了。数字信号本质上可以无误差地进行存储与恢复、发送与接收以及处理与操作。当然, 对于如无线通信中超高频射频收发机这样的系统, 模拟信号处理是不可替代的, 在芯片面积要求极小和芯片功耗要求极低, 像应用于探测破裂以及与其他应力相关的材料缺陷的微机械传感器系统中, 也是如此。但是, 大量的复杂系统都采用了数字实现, 它们具有高精度、高信噪比 (Signal to Noise Ratio, SNR) 的特点, 同时具有可重复性和灵活性。

DSP系统可以用可编程的处理器实现, 也可以用超大规模集成电路 (Very-Large-Scale-Integrated, VLSI) 技术生产的全定制硬件电路实现。数字设计的目标是在尽可能提高性能的同时保持低廉的价格。在通用数字设计领域, 性能按照以下指标来衡量: 所需的硬件电路和资源 (即占用的空间或面积); 执行的速度, 这取决于吞吐率和时钟速率; 功耗, 或者说完成某个给定任务需要的总能量。对于定点DSP系统, 尤其是数字滤波器, 有限字长的性能 (即量化噪声和舍入噪声) 是其第四个性能指标, 因为一个舍入噪声大的数字滤波器即使在面积、速度以及功耗上有很好的性能也是无法使用的。

1

DSP区别于其他通用计算的两个重要特性是: 实时吞吐率的需要和数据驱动的性质。设计硬件时需满足实时处理中对吞吐率的严格约束。在这里, 新的输入样点从信号源被周期性接收进来时就需要及时处理, 这与一般的首先将输入的数据存储起来然后再批处理的方式相反。如果系统吞吐率低于需要的采样率, 新的输入数据就得停顿 (或缓存) 下来, 从而需要无限大的缓存器。然而, 一旦硬件满足了采样率要求, 则再加快计算速度也并无优势了。信号处理系统中的第二个重要属性是它的数据驱动性质。一旦所有的输入数据都准备好时, 任何一个DSP系统中的子任务或计算皆可执行。从这种意义上说, 系统是由数据流而非系统时钟进行同步的。这一点使得DSP系统可以由不需要全局时钟的异步电路实现。

本章作为引论将给出关于典型的DSP算法、目前在多媒体信号处理中的设计难点以及DSP算法的表达等方面的综述。第1.2节评述了几种典型的DSP算法, 第1.3节介绍一些多媒体DSP功能的计算需要以及按比例缩小的VLSI技术对DSP系统的实现所带来的机会。第1.4节阐述了四种不同DSP算法的表示方法: 框图(block diagram)、信号流图(signal flow graph)、数据流图(data flow graph)以及依赖图(dependence graph)表示。第1.5节将简介本书中各章节的内容。

1.2 典型的DSP算法

表1-1中列出了一些DSP算法及其一般应用[1]。本节将介绍以下几种重要的DSP运算,