

李思渊 编著
兰州大学出版社

静电感应器件

——物理、工艺与实践

前 言

1996年5月作者出版了《静电感应器件作用理论》一书。在该书前言中写过这样一段话：“多年来在静电感应器件开发研究中，我们深感到基础理论的重要性和迫切性，同时也受限于当前理论落后于实践的现状。除文献外，至今还没有一本全面而系统的论述静电感应器件作用理论的书可供参考。制管工艺实践得不到理论的有效指导而带有相当的经验性，理论的落后也直接或间接地带来了许多技术困难。有鉴于此，作者在总结多年工作的基础上，充分吸收了国内外的理论研究成果，在百忙中用了五年多时间写成此书”。时过五年，如果该书的出版对我国静电感应器件的开发和生产起到了一点推动作用的话，我感到十分欣慰。然而实践经验是更为需要的。现在出版的《静电感应器件——物理、工艺与实践》一书，是与《静电感应器件作用理论》一书配套的书。本书以设计制造技术和工艺实践的论述为主要内容（也包含了部分器件物理的内容）。它是一本总结、反映兰州大学静电感应器件研究所近20年来在该领域中所取得的主要研究成果的专集。内容分为器件物理、设计制造技术、电参数的控制和工艺调节以及电参数的测试和性能研究等四个方面，共45节。作者认为本书的出版是非常重要的，是国内半导体器件（特别是电力半导体器件）发展的需要。一直以来，国内从事静电感应器件开发研究的单位不多。我们研究所在十分困难的条件下以国家的利益为重，以强烈的民族自尊心、责任感，坚持独立自主、自力更生的精神，致力于静电感应器件研究工作近20年，付出了巨大的代价，取得了一系列重大成果，并积累了丰富的经验，若干成果已居国际先进水平。为了将分散在各种刊物上，专题报告中或零星资料中的成果和实践经验集中并系统化，为后继者提供借鉴和参考的方便，以推动我国静电感应器件的开发与产业化进程，出版本书就成为急切的事。这是出版本书的根本目的，也是作者和本研究所全体同志唯一的心愿。

为了不埋没研究所同事们所做的贡献，书中每节之末列出了主要完成者的姓名。值得一提的是，还有一大批长期参与了研究和技术攻关但并未在书中挂名的同志，他们是毕祥林、芦小莹、马淑萍、任立、杨利成、马中华、卓肇龙、曹磊等，在此向他们表示谢意。

本书在编写的过程中以及近20年来的研究工作中，始终得到了电子科技大学三系系主任谢孟贤教授无私的支持和帮助。本书的出版得到了冯博学教授的大力支持与关照，作者谨向他们致以真诚的谢意。书稿的整理与作图由李海蓉同志完成。

书中各节内容虽经作者多次校阅、修改，但限于水平，错误和不妥之处，敬请读者不吝赐教。

兰州大学静电感应器件研究所

李思渊

2000年10月2日

目 录

导论——20年来对静电感应器件(SID)的开拓性研究	(1)
----------------------------------	-----

器件物理方面

§ 1 静电感应器件(SID)物理特点	(23)
§ 2 静电感应器件(SID)作用机制的研究	(25)
§ 3 BSIT 的理论研究	(28)
§ 4 双极模式静电感应晶体管 $I-V$ 特性饱和机制的分析模型	(36)
§ 5 BSIT 电流增益 h_{FE} 的分析	(40)
§ 6 静电感应晶闸管(SITH)的物理研究	(44)
§ 7 SITH 的负阻转折特性	(54)
§ 8 对 SITH 负阻转折的物理分析	(62)

设计制造技术方面

§ 9 SIT 的特点和制造技术的研究	(69)
§ 10 复合结构的静电感应器件	(73)
§ 11 介质盖栅结构的超高频(微波)静电感应晶体管	(78)
§ 12 表面栅型静电感应晶体管结构和工艺特点	(84)
§ 13 双极型静电感应晶体管(BSIT)的研制	(90)
§ 14 硅/硅直接键合片(SDB)制造双极型静电感应晶体管	(93)
§ 15 100A/1 200V 静电感应晶闸管的设计	(96)
§ 16 多条小间距扩散结横向扩散比例的测量	(103)
§ 17 高压器件终端——场限环的设计及应用	(107)
§ 18 微米级光刻技术的研究	(111)
§ 19 影响微细铝条等离子刻蚀的物理化学因素	(113)
§ 20 铂—硅系复合电极的界面反应及电特性	(118)
§ 21 Al—Ti/W—PtSi—Si 系统电性能的研究	(126)
§ 22 高阻外延技术的研究	(133)
§ 23 薄层硅烷同步外延的研究	(134)
§ 24 固定电荷的变化对界面态的影响及低温 H_2 退火效应	(137)
§ 25 Si—SiO ₂ 界面的氧退火特性	(142)
§ 26 SiO ₂ /Si 界面金电荷效应随固定氧化层电荷的变化	(150)

电参数的控制和工艺调节方面

§ 27	静电感应器件的电性能·····	(155)
§ 28	静电感应晶体管(SIT)电性能的控制·····	(163)
§ 29	结构尺寸对 SIT 电特性的影响·····	(171)
§ 30	材料参数的选取及其对 SID 电性能的影响·····	(175)
§ 31	SIT 耐压容量的控制和工艺调节·····	(180)
§ 32	高频功率参数的控制与工艺调节·····	(185)
§ 33	工艺的离散性和波动性·····	(194)
§ 34	参数调节中的诸关系·····	(197)
§ 35	小沟道宽度对静电感应器件特性的影响·····	(199)
§ 36	BSIT 的工艺控制和参数调节·····	(202)
§ 37	SITH 电参数的控制和工艺调节·····	(205)

电参数的测试和性能研究方面

§ 38	静电感应器件 SID 电学参数的测试·····	(213)
§ 39	微波 SID 功率参数测试的研究·····	(219)
§ 40	电力 SITH 动态参数测试原理与方法·····	(223)
§ 41	静电感应器件动态性能的研究·····	(227)
§ 42	静电感应器件动态参数的物理分析·····	(244)
§ 43	双极型静电感应晶体管开关性能的研究·····	(253)
§ 44	静电感应器件栅—源击穿特性的改善·····	(257)
§ 45	双极型静电感应晶体管(BSIT)的温度特性·····	(260)

导 论

——20 年来对静电感应器件(SID)的开拓性研究

0 工作背景和环境

作为电力电子基础的各种新型电力半导体器件的开发成功,极大地推动了以功率变频领域(包括整流、逆变、变频、斩波以及开关等)为主的电力电子技术的发展,因而促进了整个高新技术的形成和飞速发展.在诸多新型电力半导体器件中,以静电感应晶体管(Static Induction Transistor,简称 SIT),双极型静电感应晶体管(Bipolar-Mode SIT)以及静电感应晶闸管(Static Induction Thyristor,简称 SITH)三类为代表的静电感应器件(Static Induction Device,简称 SID),以其特有的性能优势,诸如功率容量大,工作频率高,属于开通、关断均可控制的全控开关器件,本身功耗低,又是惟一具有类真空三极管(Triode-like)特性的半导体器件等,使它占有特别重要的地位.然而,作为产品的 SID 的现状与人们对它的期望却是很不相称的.技术被垄断,生产规模小,提供到市场的商品有限,售价高,大大限制了它的推广应用.何以会出现这种情况,从其发展历程可以看到问题的所在.

国际上, SID 是由 Nishizawa 提出并首先研制成功的,以其为代表的日本的研究人员凭借技术优势进行了大量的实验研究,并将制造技术转化到生产中.经过 30 多年的努力,已形成了成熟的技术,开发出了系列产品并投入规模生产,使 SID 成了日本电力器件的主流产品,其研制和生产水平均处于国际领先地位.其它国家的研究人员则主要开发其它电力器件(IGBT, MCT, VDMOS, 垂直沟道 JFET 等),也有少数研究者从事场控晶闸管 FCT(实质上是 SITH)的实验和应用研究,但并非电力器件的主流.中国是开发 SID 较早的国家,已有 20 多年的研究历史.目前,已掌握了若干关键制造技术,积累了经验,打下了良好的基础.研制成了若干种产品,部分已投产.在微波、超高频 SIT 和双极型静电感应晶体管 BSIT 方面,产品性能优良,处于国际先进水平.但必须指出,中国对 SID 的开发虽已经历了 20 多年,但进展慢,国家急需的电力 SID 还有待形成生产能力,因而制约了传统产业的技术改造和高新技术的发展,如高频加热设备的固体化改造、电机(马达)变频调速等.一个直接的原因是投入研究的经费严重不足,在外国实行技术封锁的情况下,只能走自主开发的道路.除了客观方面的原因外,上述情况的出现还与 SID 本身的特殊问题密切相关. SID 是正处于发展中的新型电力半导体器件,正在经历发展过程.目前的状况可以概括为两句话,制造技术上不成熟(至少不太成熟),基本理论上更不成熟,而且理论严重滞后于实践.技术方面, SID 并非一般的结型场效应器件(JFET),沟道尺寸又窄又短,微小尺寸效应对 SID 表现得特别明显.其电学性能对几何结构、尺寸、材料参数以及工艺制造参数的起伏异常敏感,变化甚剧,制造技术上不容易掌握影响器件性能的主要控制因素,工艺不容易稳定,成品率低.由于工艺难度大,要求的条件苛刻,影响了技术的成熟和推广.而更严重的是理论方面的现状,对这样一个高难度的器件,迄今为止国内外没有一个成熟的可以和双极晶体管(BJT)或场效应晶体管(JFET)相比拟的用来指导工艺实践的基本物理理论.工艺实践难度大,迟滞了 SID 器件物

理理论的形成也许是一个原因. 一些国家虽然相当重视 SID 制造技术的开发, 但相比之下基本物理的研究却是相当薄弱的, 各国关于 SID 的理论文章不多. SID 的发明人 Nishizawa 于 1975 和 1982 年对 SID 进行过物理阐述^[1,2], 表达的形式是为了说明实验结果而设想的唯象模型, 带有经验性. 1987 年 Bulucea 提出了 SIT 的一级理论^[3], 采用的模型作了矩形域近似, 沟道中横向电势假定呈余弦分布, 主要分析了小电流情况, 对中、大电流提出了有待商榷的静电负反馈的观点, 势垒、 $I-V$ 特性以及电学参数与结构、工艺和材料等参数的关系仍然未明确地给出, 理论分析的物理本质仍感缺乏. Spirito^[4]、Bellone^[5]等对 BSIT 的理论分析也采用了简化的矩形域近似, 物理问题的理解沿用了 JFET 的类似方法, 没有考虑微尺寸效应以及大规模并联效应, 没有给出电流饱和机制的物理本质. 国际上对 SITH 的理论研究很少, Baliga 沿用了 JFET 和可控硅 (SCR) 的研究方法和结论说明他的实验结果^[6]. 总之, 国际上对 SID 基本物理理论的研究正处于形成和探索中. 由于得不到物理理论的及时配合和有力的指导, SID 的工艺实践带有较大的经验性和盲目性. 实验离散性大, 重复性差, 失败几率大, 严重迟滞了研制与生产的进程, 也给国外进行技术封锁和垄断提供了客观条件. 打破其技术封锁, 独立自主地建立起中国自己的 SID 的设计制造技术, 并完成具有重要科学价值的 SID 基本物理问题的深层次研究, 建立起可指导工艺实践的 SID 的器件理论, 便成为当务之急. 这一任务将责无旁贷地历史地落到了包括作者在内的中国研究者的身上. 这就是以作者为代表的兰州大学静电感应器件研究所 20 年来开展 SID 研究的国内外的背景和环境. 20 年来, 本所连续完成了国家和省级六五到八五攻关, 并正在进行九五攻关. 在独立自主开发产品 (SIT, BSIT 和 SITH)、研究关键技术的同时, 投入大量人力对 SID 的基本物理问题展开了大范围的研究. 从实验、计算机模拟和理论分析三方面进行了综合的、系统的研究, 取得了多项处于国际前沿地位的理论成果^[7~21]. 这些成果丰富和发展了现有 SID 基本器件物理理论, 把它推进到了一个新的阶段.

下边就本所 20 年来在诸方面所取得的成果分别给予论述.

1 基本器件物理^[7~21]

由于理论研究滞后, 对新型器件 (SID) 的物理本质认识不清或不全面, 导致工艺实践离散性大、重复性差和一定的盲目性, 以至于很难从实验现象中对各种制造参数的影响作出正确区分和判断. 这种情况下, 就迫切需要从理论上理清各种制造参数与电性能参数之间的关系. 我们的研究工作以此为出发点展开.

不与场效应器件雷同, 独立地提出了 SID 作用理论, 澄清并阐明了物理本质和图像不够确切或含糊不清的一些基本问题, 如“静电感应”和“势垒形成及控制”等, 并给出了电场、电势及其分布、势垒高度的解析表达, 式中概括了源、栅、漏各区的掺杂浓度 N_{DS} 、 N_A 、 N_{DD} , 沟道长度 L , 沟道宽度 W , 长宽比 L/W 以及外加偏压 V_{GS} 、 V_{DS} 等与它们的依赖关系, 并得到了实验确认.

全面观测了 SIT、BSIT 以及 SITH 的电流—电压 ($I-V$) 特性, 包括正、反两种情况下的形态、特点、特性变化的规律, 确定了相关参数如跨导 g_m 、电压放大系数 μ 、栅效率 η 、阻断增益 G 、通态压降 V_{ON} 、阻断电压 V_B 、最大电流 I_M 等的解析表达.

在系统分析了 SIT、BSIT 和 SITH 的结构特点和工作状态的基础上, 建立了各自的物理模型, 从理论上阐明了结构几何参数和掺杂浓度等对势垒高度 $I-V$ 特性、各项电学参数和

性能指标的影响。从器件物理角度指出了三种 SID 器件电学行为之间的联系、一致性和差异,提出应当用统一的观点认识三种不同的器件。三种静电感应器件(SIT, BSIT, SITH)的小电流特性相同,都为不饱和的类三极管 $I-V$ 特性;“静电感应”机制是三种器件工作的基本机制,对沟道常闭且制造参数相同的器件,仅改变栅压的极性,就既可以表现出 SIT 的不饱和特性,又可以表现出 BSIT 的饱和特性。

考察了窄沟器件 SID 和宽沟器件 FCT、JFET 的区别;SID 的电特性由沟道内的电场、电势及其变化决定;JFET 的电特性由沟道电阻及其变化决定;提出了垂直宽沟 FCT 的作用模型,指出了这种结构的类三极管特性与窄沟 SID 类三极管特性的区别。FCT 在沟道未夹断的情况下,也表现出类三极管不饱和型输出伏安特性,但 $I-V$ 关系是指数形式,并非沟道势垒作用的结果;明确了电阻控制特性(JFET, GTO, SCR, MOSFET 等)与势垒控制特性(SID)发生的条件和作用机制的不同。

给出了 $I-V$ 关系的解析表达,指出了 $I-V$ 特性的非指数关系, $I-V$ 曲线的平移和畸变的原因。类三极管不饱和 $I-V$ 特性是势垒控制电流的特征, SIT 的输出伏安特性($I_D - V_{DS}$ 关系)不是指数形式,而是比指数变化平缓,因为势垒高度 Φ_{min} 与漏压 V_{DS} 的关系不是线性关系,而是 $\Phi_{min} \sim \sqrt{V_{DS}}$ 关系。FCT 的输出伏安特性,在沟道未夹断的情况下,也表现为类三极管不饱和型,但 $I-V$ 关系是指数形式;这种形式的 $I-V$ 特性是受到沟道电阻调制的二极管特性,并非沟道势垒控制下的特性。

开发出了静电感应器件数值分析程序,利用差分法求解二维泊松方程,开发出可计算 SID 单极运用状态的二维、一维势分布,电场分布和阻断电压的计算程序。对器件结构的整个区域(而不是如文献上只限于对沟道区域)进行了电势分布的二维数值分析,计算中栅体区域采用了柱面和椭圆体形(而不是简单的矩形)边界条件,通过数值计算得到了马鞍状势分布。对不同结构参数和材料参数的器件势垒分布变化的分析,给出了阻断电压与它们的关系,为器件的优化设计提供了依据。

以“分区模型”为基础(即将器件作用区间分为电导调制区和高场限制区),设计了数值与解析相结合计算双极运用状态的开态特性的程序,对基本电流连续性方程求解,得到了 $I-V$ 特性以及饱和压降,电流增益和开态电阻等电参数,给出了决定这些电参数的主要结构和材料参数。

对 BSIT 的开态和关态进行了解析的和数值的计算,阐明了关态时势垒控制和开态时注入少数控制电流的作用机制。阐明了 BSIT 由单极模式向双极模式转变过程中的三种形态,定义了“预置电压”和“转变电压”,指出了转变电压与沟道结构 L/W 的关系;给出了三种形态下 BSIT 的物理特点和理论结果。具体地说,BSIT 在零栅压下沟道内已有足够高的势垒,其 $I-V$ 特性随栅压的改变经历了三个区域:栅压小于预置电压时,势垒作用占优势,具有不饱和的类三极管特性;栅压大于预置电压但小于转变电压时,势垒和空穴共同作用,特性比较复杂,但仍具不饱和特征;栅压大于转变电压时,特性饱和,预置电压和转变电压随沟道结构的不同而改变,沟道长宽比较大(如 $L/W > 2$)时,转变电压约在 0.4 V 左右,BSIT 的饱和特性是“硬”饱和,且饱和后其跨导随栅压指数式增大。

从理论上阐明了 BSIT 的饱和机制^[15]。BSIT 和 JFET 都具有饱和的 $I-V$ 特性,但饱和机制不同,JFET 的饱和缘自沟道夹断或载流子速度饱和,而 BSIT 的饱和则缘自等离子体

向沟道内的收缩或沟道漏端的“二次夹断”,两种饱和特性出现在两个极端:BSIT 的沟道很窄 ($W < a_0$), JFET 的沟道很宽 ($W > 3a_0$).

对 SITH 结构的整个区域,包括沟道区和漂移区,完成了阻断态下二维电势分布计算,栅体采用了椭圆体形近似.计算给出了马鞍状分布(图 1)和沟道势垒,通过栅压灵敏调控势垒的消失与形成而实现器件开通与关断.提出了 SITH 的作用机制模型.在物理上 SITH 可看作是 SIT 控制的二极管(SIT-Controlled Diode),在小电流范围(阻断态) SIT 单元未导通,阳极二极管不起作用,但当 SIT 单元导通后,阳极二极管就开始起作用,向衬底和沟道区注入大量空穴;大量电子和空穴在高阻衬底区的积累和运动形成了 I - V 特性的负阻转折,并使器件最终进入导通态,从而对其负阻转折特性、关断过程、开通过程

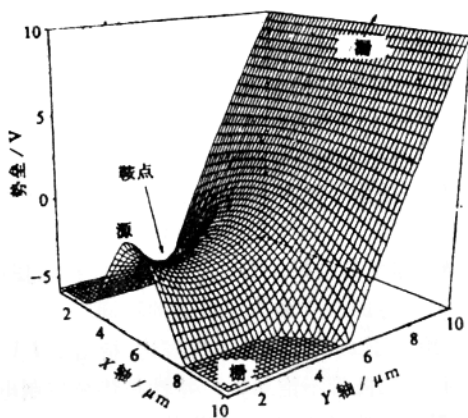


图 1 SID 二维电势分布的计算机模拟(马鞍状)

得到了较完善的解释并与实验现象完全吻合.另外,还完成了通态压降 V_F 、电压容量、阻断增益、关断时间以及动态 dv/dt 、 di/dt 容量等的计算和分析.

SIT 的电参数如跨导、电压放大因子、阻断增益、栅效率和漏效率等不仅是掺杂和沟道结构的复杂函数,而且也是外加偏压的函数,在制造参数相同的情况下,这些电参数并非常数,而是随偏压改变,改变的规律是:沟道变窄、或沟道加长、或长宽比加大、或增大栅反偏压,各电参数均随之增大.

对 SID,长沟与短沟、类三极管特性与类五极管特性、不饱和特性与饱和特性,两两之间并无明确的界限,三者之间也无必然的因果关系. SID 正常工作时,沟道内基本不存在中性区域(具有混合特性的结构除外),沟道区的电场和电势及其分布的变化决定器件的 I - V 特性;但对通常的 JFET 而言, I - V 特性则由沟道电阻的变化来决定.

上述理论成果所给的电特性和电性能与各制造参数之间的理论关系同实验规律和计算机模拟有较好的符合.物理模型给出的电势、电场、势垒高度与材料参数、工艺参数、结构参数之间的理论结果同计算机模拟结果得到较好的符合,现有的实验数据、实验现象、实验规律印证了物理模型的合理性及其重要推论和理论结果,通过提出的物理模型较为全面地总结和阐述了静电感应器件的器件物理特点.

在总结我所理论研究成果和国内外现有 SID 理论研究成果的基础上,作者完成了《静电感应器件作用理论》一书^[13],这是国内外首本专门论述 SID 基本器件物理的专著,是对 SID 理论的一点贡献.

2 器件结构

SID 研制的首要大事就是要确定器件的结构,否则,其它事情就无法进行.在这方面,本研究所进行了大量的研究工作.

2.1 复合结构(CGS)^[22~25, 26~28]

表面栅结构(SGS)和埋栅结构(BGS)作为静电感应器件的两种基本结构已被接受和采用. 1989年作者提出了另外一种结构, 即介于上述两种结构之间的被我们命名为复合结构(CGS)的器件结构型式来制做静电感应器件(SID), 包括SIT、SITH以及BSIT. 经本所和有关专业工厂10年多的工艺实践反复检验, 确认所制作的CGS结构器件具有典型的 $I-V$ 特性和优良的电学参数. 因此完全可以将此结构作为SID的另一种基本结构予以采用. 三种结构比较, 在SGS结构中, n^+ 源(阴极)扩散区位于 p^+ 栅之间, 这就不可避免地要使用微细光刻技术来制作, 这是比较困难和麻烦的. 同SGS相比, BGS虽然不存在上述困难, 但必须

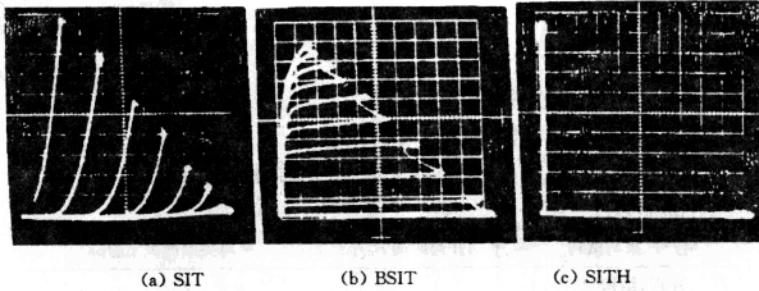


图2 CGS结构的 $I-V$ 特性

采用称为源外延的二次外延工艺, 二次外延通常用化学气相淀积(CVD)法完成, 其控制也很麻烦. 与上述两种情况不同, CGS仅需要普通的平面工艺即可完成, SGS和BGS结构所存在的困难都可避免, 可以利用硼扩散形成栅区和栅极接触区, 利用磷扩散形成源(阴极)区. 显而易见, CGS工艺过程最为简单, 实验表明, CGS非常适于制作常闭型BSIT和SITH. 事实上, CGS兼有SGS和BGS各自的特点, 所以称为“复合结构”(Complex Structure). 从作用机理上看, 它是一种复合器件, 例如对于SIT和BSIT, 它是SIT和寄生 $n-p-n$ 晶体管(BJT)的一种复合器件, 而对于SITH, 却是SIT和 $p^+-n^- -p-n$ (SCR)的复合器件. 尽管如此, CGS结构并未失去SIT、BSIT和SITH各自的基本特征, 其 $I-V$ 特性及其基本电性能也未改变. 图2中分别给出了CGS结构的SIT、BSIT和SITH各自的 $I-V$ 特性. 复合结构的静电感应器件, 既可以工作在正向导通状态, 也可以工作在正向阻断状态, 这就是说栅压可正可负. 同时, 器件可以做成常闭型也可以做成常开型. 在各种复合型SID中, 由于偏置状态不同, 结构参数、材料参数和工艺参数也互不相同, 它们的 $I-V$ 特性和电学性能各不相同, 然而也有共同之处.

在注意到 $I-V$ 特性具有相同基本特征的同时, 有必要说明一下CGS本身的一些特点. 首先, SGS的栅-沟 $p-n$ 结在 $V_G > 0$ 时为正偏, 少数载流子即空穴被注入并积累于沟道, 电子也同时注入沟道, 一股微小的复合电流在栅-源回路流动. 对于CGS和BGS, 栅-沟和栅-源 $p-n$ 结均为正偏, 栅区内的空穴不仅被注入沟道区, 而且同时也被直接注入到源区(但注入系数不同), 对应地有一股较大电流(无功损耗电流)在栅-源回路流动. 第二, 我们来比较一下CGS与BGS. BGS的源区是由二次外延方法形成的, 而CGS的源区则由大面积扩磷形成的. 对于后者, 在原始的硼扩区内将产生磷硼杂质的相互补偿, 其深度为 x_p . 这样一来, 少子寿命、迁移率和扩散系数都会减小, 从而导致无功损耗电流的进一步增加. 显然会造

成器件的一些参数(如 BSIT 的电流增益)变小,相反却使补偿区的电阻率升高,这对提高栅—源击穿电压有利. 第三,由于源扩磷区有一定的深度,栅扩散层为次扩散层,它的方块电阻比较高,因此栅区掺杂浓度会降低而电阻率升高. 同时,对于比较深的 x_p (例如 $\geq 5\mu\text{m}$),栅—源 p - n 结更加趋向于缓变结,这有利于栅—源击穿电压的提高从而利于器件(如 SITH)的关断. 第四,由于栅源 p - n 结面积的增大,CGS 的频率特性(与 BGS 一样)要低于 SGS 或我们曾采用过的盖栅结构^[29~33]. 综上所述,CGS 是一种既有 SID 共同特征又有自身特点的器件新结构. 可以按照各种器件的不同需要酌情选取,图 3 给出的是 SITH 的复合结构.



图 3 SITH 的 CGS 结构

BSIT 的结构与此类似,所制器件的性能十分优良,单就开关时间与其它二厂生产的另外两种结构的比较如表 1.

表 1 国内 BSIT 产品开关时间比较

生产厂家与结构	平均开通时间 $t_{on}/\mu\text{s}$	平均关断时间 $t_{off}/\mu\text{s}$
A 厂,结构 A	1.29	2.21
B 厂,结构 B	0.54	0.64
本所,CGS 结构	0.47	0.54

测试条件: $V_D = 100\text{ V}$, $I_D = 500\text{ mA}$, $I_{G1} = 80\text{ mA}$, $I_{G2} = -180\text{ mA}$

2.2 介质盖栅结构(ICGS)^[29~32].

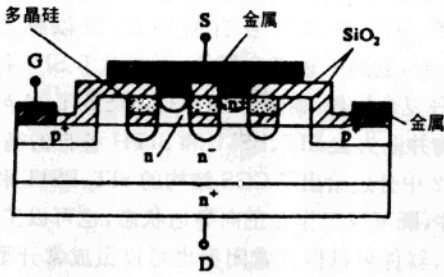


图 4 介质盖栅结构剖面图

我所采用的这种新结构的剖面如图 4 所示. 结构的制作细节、特点、电性能等在文献^[30]中已做过专门的论述. 这种新结构对超高频、微波 SIT 是特别适合的. 因为这种结构在栅体上盖有多晶硅和二氧化硅的厚层复合绝缘介质(器件是通过低温硅烷同步外延生长而制成的),有很小的栅—源电容 C_{gs} (输入电容)和栅电阻 R_G ,有良好的沟道夹断可控性,因而有高的阻断增益. 所制 SIT 的典型电性能如表 2、表 3.

ICGS 结构在制作上,由于线条很细($1\mu\text{m}$),条数很多,又采用了单晶条和多晶条相间的低温硅烷同步外延,可控性差,工艺难度大,这是它的一个问题. 但超高频器件非此结构不能达到 $>1\text{ GHz}$ 的频率.

表 2 SIT 的典型 D. C. 参数

参数	实测数据
V_{GD}/V	100~120
I_{DM}/A	~1
$g_m/m\ mho$	>150
μ	20~30
R_{out}/Ω	30~50
C_{in}/pF	30

表 3 SIT 的典型高频性能

参数	工作频率/GHz	
	0.4	0.8
输出功率/W	20	7
功率增益/dB	>7	>5
漏效率/%	>70	>50

2.3 与结构有关的其它问题^[33~36]

除 CGS 和 ICGS 结构已定型并形成了成套的工艺技术外,本所还对 SID 结构有关的其它问题也开展了多项研究。

沟道单元可采用条状结构或网络结构,前者适用于高频功率器件,而后者 g_m 大, I_{DSS} 大,有利于大电流容量。

有源区(沟道和栅条相间排列的总体)排成矩形、圆形或者多边形(通常为六边形)均可,矩形最简单,宜于大电流容量,因而大数目的沟道、栅(G)电极引线可在矩形外长边两侧设梯形或三角形区,也可在矩形内一角处设小矩形电极(小电流容量下)。圆形或多边形对高耐压器件有利,例如对 BSIT 可使阻断电压达到 1 300 V 以上,周边容易设限场环(FLR)或切断环,电极可设在中央或在周边设一个或两个矩形域,视电流大小而定。

沟道宽度并无定值,我们对 100、200、500、1 200、2 400 μm 的沟道均进行过试验,都用来制作 SID,但比较起来 200~500 μm 的条宽 $I-V$ 特性好,栅控灵敏,而大的条宽(2 400 μm)则比较迟钝。另外,长的条宽,测出的栅结横向延伸系数较小,例如 0.32~0.34,而短的条宽则为 0.63。具体条宽的确定,需要根据电流容量,有源区沟道布局的方便,有利于减小栅电阻(R_G)和引线电阻,以及对 $V_{CK}(V_{CS})$ 的提高有利等诸多因素,折衷处理。

栅电极的大小和形状以及所在部位也是灵活多样的,主要应考虑关断时通过多大的反向电流 I_{G2} ,如 10 A、20 A 或 50 A,大小就不一样,放置方式及形状也有不同。还要考虑到 G 电极是焊接还是压接等封装方式。栅电极一般应当设置对有源区的环绕等位线(铝带),对小功率器件也可不设而用栅表面浓硼层(p^+)代替。

终端的设计与制作有数种方式,对几十安的器件,如耐压在 1 500 V 以下,可采用限场环(FLR)加表面沟道切断环的方式解决,根据耐压要求可设 1~4 道限场环,切断环一道,如芯片面积很大,则需要采用终端磨角造形,对硅片边缘磨出 +17°角和 -3°角,然后化学抛光处理。

3 电性能的控制与参数调节^[37~47]

这是本研所在国内外独具特色的一项重要研究成果。前已述及,SID 是一种微尺寸效应十分显著且结构异常灵敏的器件,其 $I-V$ 特性和电性能参数对结构、材料以及工艺等制造参数的关系错综复杂,互相渗透。加上器件理论的不成熟,工艺实践缺乏指导,盲目性大,失败几率高,器件的研制一定程度上凭经验,工艺规律性往往被纷乱的现象或假象所淹没或扰乱,因此,关于 SID 研制工艺规律的研究就成为急迫的现实问题。应这种形势的要求,作者总结了大量实验现象和基本实验数据,总结了长期工艺实践(15 年以上)积累起来的经验,结合器件物理的分析与思考,提出了 SID 电性能参数控制的一般原则、方法,给出了控制的判据,引入了一个控制因子 β 以及有关的概念,下边结合对 SIT 混合特性的控制,具体地阐

述这些原则、方法等。

3.1 $I-V$ 特性的控制

静电感应器件的电学特性 E_p 决定于器件结构参数 S_p (主要是沟道长度 l_c , 沟道厚度 d_c 和宽度 w_c 以及比率 l_c/d_c 等), 材料参数 M_p (主要是沟道掺杂浓度 N_D 和外延层厚度 T 等) 和工艺参数 T_p (主要是源区深度 x_s 和栅区扩散深度 x_j , 源区与栅区掺杂浓度 N_{DS} 与 N_{AG} 以及横向延伸因子 γ 等), 可用函数形式表达为

$$E_p = F(S_p, M_p, T_p, \dots) \quad (1)$$

对于不同的电参数 E_p 值, 函数 F 的形式不同, 且可能是很复杂的。但对于具有优良电性能的器件, S_p 、 M_p 、 T_p 之间必然存在着某种最佳匹配关系, 我们的目的就在于寻找这个关系。在各种静电感应器件中, $I-V$ 特性始终是最根本的电学性能, 它的优劣将直接反映器件质量。对由垂直多沟道构成的常开型 SIT 其 $I-V$ 特性显著依赖于沟道参数 l_c/d_c , l_c 以及沟道掺杂浓度 N_D 等。不饱和的类三极管特性是由短而窄的沟道产生的。随着沟道参数的改变, SIT 会发生 $I-V$ 特性的转变, 转变过程中 SIT 会呈现出多种类型的特性, 如标准的饱和类五极管型, 差一点饱和但倾向于三极管型, 混合三一五极管型, 类三极管型以及类三极管型但沿 V_D 轴移位某电压值等类型。当 SIT 用于低阻负载直接驱动电路时, 一般认为混合特性比纯类三极管特性更好, 它有低的输出阻抗 R_{out} 及低的畸变, 利于低阻负载的直接驱动。鉴于此, 下边就以 SIT 混合特性的控制为例, 给出关于函数 F 的具体表达形式, 即适用于混合 $I-V$ 特性的 S_p 、 M_p 与 T_p 之间的最佳的匹配关系, 可以看出, 沟道参数在确定 $I-V$ 特性的类型时起着关键作用。所谓 SIT $I-V$ 特性的控制实质上是对沟道参数的控制。设计与制作一个优良的沟道区是制造 SIT 的关键。这既是理论问题, 也是实践问题。

首先讨论沟道横向尺寸(即厚度 d_c , 又称为控制栅)的控制。按照经验, 作者引入了一个参数 β , 定义为

$$\beta \equiv d_c/a_0 = 2(a/a_0) \quad (2)$$

此处 a 为实际沟道半厚度, a_0 为栅沟 ($p^+ - n^-$) 结在 $V_G = 0$ 时耗尽层的宽度, 近似地认为该结为单边突变结, 则 a_0 作为材料杂质浓度 N_D 的函数由下式给出

$$a_0 \approx \left(\frac{2K\epsilon_0\Phi_B}{qN_D} \right)^{1/2}$$

这里 q 为电子电荷 ($1.60 \times 10^{-19} \text{ C}$); K 为 Si 的介电常数 (11.8); ϵ_0 为真空介电常数 ($8.86 \times 10^{-14} \text{ F/cm} = 55.4 \text{ q/V} \cdot \mu\text{m}$), Φ_B 为 $p^+ - n^-$ 结内建电势, 在超高频 SIT 结构中约为 0.76 V , 于是

$$a_0 \approx \left(\frac{9.837 \times 10^{14}}{N_D} \right)^{1/2} (\mu\text{m})$$

由(2)式有

$$d_c = \beta a_0 \quad (3)$$

作者称 β 为无栅偏时沟道的“夹断因子”或“控制因子”, 对于确定的沟道长度 l_c , β 值的大小反映了沟道夹断程度的不同, 因而 $I-V$ 特性也不同, 如图 5 所示。 β 越小, 夹断程度越深, 控制栅 d_c 越小。由图看出, β 对 $I-V$ 特性的影响十分显著, 为了得到优良的 $I-V$ 特性, 就必然选取合适的 β 值。在图 5(b) 中, $\beta = 2.5$, $d_c \approx 2.5a_0$, 沟道趋近但尚未被夹断 ($V_G = 0$ 时), 器件仍处于常开状态, 此时的 SIT 将呈现出典型的混合 $I-V$ 特性。就我们的经验而言,

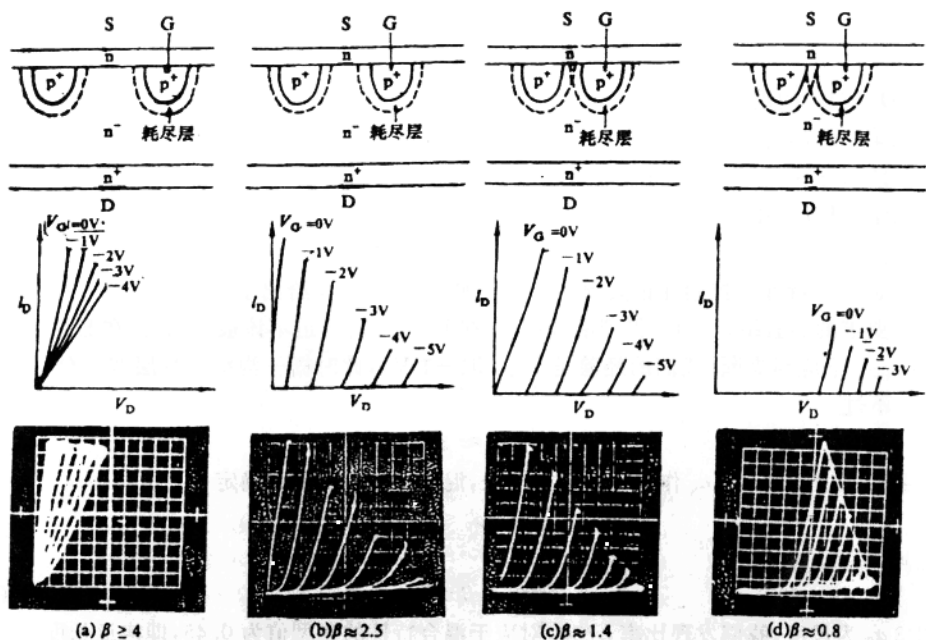


图 5 不同 β 对应的 I - V 特性

对常开型 SIT, β 需要选定在 2.5 左右, 对常闭型 SIT (BSIT) 和常闭型静电感应晶闸管 (SITH) 则应选在 0.7~1.0 间。

现在来讨论沟道纵向尺寸即沟道长度 l_c 的控制问题。在扩硼形成栅区时, $p^+ - n^-$ 结构的横向延伸 x_j 和垂直深度 x_j 同时具有调节沟道厚度 d_c 、沟道长度 l_c 的作用, 就是说, l_c 、 d_c 及其比值 l_c/d_c 是同时变化且相互影响的, 如图 6 所示, 图中

$$l_c \approx x_j - x_p$$

通常, n^+ 源区 x_p 比栅区深度 x_j 小得多, 近似有

$$l_c \approx x_j \quad (4)$$

考虑到横向深度 x_j 随栅-沟 ($p^+ - n^-$) 结垂直深度 x_j 在扩散温度 1100~1250°C 范围内近似为线性变化, 故有

$$x_j \approx \gamma x_j \quad (5)$$

这里, γ 称为横向延伸系数, 定义为 $\gamma \equiv \frac{x_j}{x_j}$ 。根据本所的经验, γ 应选为 0.63 左右, 由图 6 知, 相邻两栅间设计间距约为

$$d \approx d_c + 2x_j = d_c + 2\gamma x_j \quad (6)$$

由 (3)、(4) 和 (5) 式得

$$d \approx \beta a_0 + 1.26 l_c$$

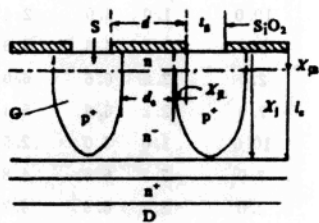


图 6 SIT 的几何结构

则

$$l_c \approx x_j \approx \frac{d - \beta a_0}{1.26} \quad (7)$$

(6)、(7)式的重要性在于它们给出了结构参数 $S_p(d, d_c, l_c)$, 材料参数 $M_p(a_0, N_D)$ 和工艺参数 $T_p(x_j, \gamma, x_j)$ 之间的一个定量关系. β 是个可变因子, 人为地调节 β 值可以得到制造参数间的最佳匹配, 从而得到满意的 $I-V$ 特性和器件的电学性能. 从此种意义上讲, β 起了控制因子的作用. 在文献[45]中我们已给出了方程(7)所表示的各类 $I-V$ 特性所需求的各参数间的关系表.

混合 $I-V$ 特性的控制在很大程度上是个实际问题, 表 4 给出了混合 $I-V$ 特性对沟道几何尺寸要求的实验结果. 为了得到混合特性, 在 $V_G = 0$ 时沟道不该被夹断, 但在低的负栅偏压 ($V_{G, off}$) 下应当夹断 (我们的经验是 $V_{G, off}$ 取 -1 V), 此时栅—沟结耗尽层宽度分别为 a_0 和 a_p , 不过

$$2a_p \approx 3a_0$$

于是我们在表 4 中选 $3a_0$ 作为一个结构参数, 混合特性可由下式确定

$$a_0 < d_c = \beta a_0 \leq 2a_p \approx 3a_0$$

相应地

$$2 < \beta \leq 3 \quad (8)$$

若以 $3a_0$ 为尺度, 我们发现比率 $l_c/3a_0$ 对应于混合特性的典型值为 0.45, 即沟道长度

$$l_c \leq 1.35a_0 \quad (9)$$

表 4 混合特性所必需的沟道尺寸

$N_D \cdot 10^{14}/\text{cm}^{-3}$	a_0	$3a_0$	$d_c = \beta a_0$	β	l_c	l_c/d_c	$l_c/3a_0$	$I-V$ 特性类型
2.0	2.2	6.6	15.1	6.88	3.0	0.20	0.45	电阻型
2.0	2.2	6.6	5.0	2.27	2.0	0.40	0.30	类三极管型
10.0	1.0	3.0	2.5	2.47	1.0	0.40	0.33	类三极管型
10.0	1.0	3.0	2.4	2.40	1.0	0.42	0.33	类三极管型
2.0	2.2	6.6	6.0	2.73	2.8	0.47	0.42	混合型
2.0	2.2	6.6	6.0	2.73	3.0	0.50	0.45	混合型
2.0	2.2	6.6	5.4	2.45	2.8	0.52	0.42	混合型
10.0	1.0	3.0	2.5	2.50	1.4	0.56	0.47	含有较多类五极管成分的混合型
2.0	2.2	6.6	4.8	2.16	2.7	0.56	0.41	含有较多类五极管成分的混合型
2.0	2.2	6.6	4.7	2.14	2.7	0.57	0.41	含有较多类五极管成分的混合型
10.0	1.0	3.0	2.4	2.40	2.0	0.83	0.67	欠饱和的类五极管型
3.0	1.8	5.4	4.2	2.30	3.7	0.88	0.69	欠饱和的类五极管型

a_0, d_c, l_c 单位均为 μm .

另外, 若用 l_c/d_c 作为尺度, 我们发现, 当 l_c/d_c 在 0.45~0.55 之间变化时, SIT 显示出混合特性, 典型的混合特性发生在

$$l_c \approx 0.5d_c \quad (10)$$

这就是对应于混合特性的沟道长度的最佳值. 事实上, 当 l_c/d_c 接近于 0.5 时可得到各种混合特性, 它们的不同仅在于类五极管成分在混合特性中含量的多少.

比较(9)与(10)式

$$d_c \leq 2.7a_0$$

由(2)式得出

$$\beta \leq 2.7$$

通常,选取 β 低于 3,例如在 2.2~2.7 之间,利用前述关系式有

$$d \approx d_c + 1.26l_c \approx d_c + 1.26 \times 0.5d_c \approx 1.63d_c \quad (11)$$

或

$$d_c \approx 0.613d \quad (12)$$

(11)式表明对于混合特性,设计的栅间距 d 约为实际沟道厚度 d_c 的 1.63 倍.由以上诸式知

$$0.613d \leq 2.7a_0$$

或

$$d \leq 4.4a_0 \quad (13)$$

说明对于混合特性,设计的栅间距 d 约为 a_0 的 4.4 倍.由(3)和(12)式知 $d_c = \beta a_0 \approx 0.63d$,于是调节因子 β 约为

$$\beta \approx 0.613 \frac{d}{a_0} \quad (14)$$

此式说明只要器件类型及其电学参数的规范确定,那么设计的结构参数 d 和材料参数 a_0 (亦即 N_D) 之间的关系即被确定.例如对具有介质盖栅和混合特性的超高频 SIT (400~1 000 MHz),当我们选定 $\beta \leq 2.7$ 时,则 $d - a_0(N_D)$ 关系如表 5 所示.

表 5 混合特性($\beta=2.7$, $l_c \approx 2.5\mu\text{m}$)、盖栅结构的高频 SIT 所需的 d 和 $a_0(N_D)$ 的关系

参数	实测值							
$N_D \cdot 10^{14}/\text{cm}^{-3}$	2.0	3.0	4.0	5.0	6.0	7.0	8.0	9.0
$a_0/\mu\text{m}$	2.2	1.8	1.5	1.4	1.3	1.2	1.1	1.0
$d/\mu\text{m}$	10.0	8.3	7.0	6.3	5.8	5.4	5.0	4.8

由表 5 看出,对确定的 β (≈ 2.7) 和 l_c ($\approx 2.5\mu\text{m}$),随 d 的增加,外延片掺杂浓度 N_D 必须相应地减小,即硅片电阻率应增加.文献[45]中将(14)式制成了实用表,表中给出了 d 、 a_0 和 β 之间的匹配关系,由表可看出,对确定的 d ,随 a_0 的减小, β 相应要增加;对确定的 $a_0(N_D)$, β 随 d 而增加;最后当 β 确定时, d 随 a_0 同步增加.须指出, (14)式是适用于可使(10)式满足的具有混合特性的 SIT 的,是有条件的.

上面对 SIT 制造参数的一般控制原则、方法、控制判据以及控制因子 β 的作用进行了讨论分析,虽然带有一定的近似性,但由于来自工艺实践,对于静电感应器件的设计和制作是十分有用和方便的.尤其对于混合型 $I-V$ 特性的 SIT 更是如此.此外,应当指出的是上述关于 SIT 制造参数的控制原则和方法是普遍适用的.可用于包括 SIT, BSIT 和 SITH 等在内的各种静电感应器件.

3.2 电参数的控制与调节

在专题研究报告《电力 SID 电参数的控制和工艺调节》中,作者系统地阐述了参数控制问题.除沟道尺寸的控制与调节, $I-V$ 特性的控制外,还给出了如下研究结果.

全面论述了 SID 的直流和高频性能,特别是跨导 g_m , 通态电阻 R_{on} , 输入、输出电容, 功率增益 K_P , 电压放大系数 μ , 交流输出功率等.并指出,对各类 SID 把静态 $I-V$ 特性做得尽可能好(陡直),则器件的电性能和一系列电参数将得到根本的改善,这是主要矛盾.同时,要

尽量提高器件的耐压容量. 对超高频器件, 要采取各种措施减小寄生电容、电感.

给出了 SID 各种电参数间的相互关系, 包括 g_m-V_p , $\mu-V_p$, $BV_{GDO}-V_p$, $V_{DSS}-V_p$, $V_{DSS}-BV_{GDO}$, $BV_{GDO}-\mu$, $V_{DSS}-\mu$ 等关系, 指出, 各电参数间有的相互增强, 有的相互抵消, 参数调节中只能作折衷处理.

分析了结构尺寸对各种电参数的影响.

分析了耐压的控制与调节, 指出了解决高漏压 V_D 和 $V_{GK}(V_{GS})$ 的基本途径. 割断 S, D 区通过沟道区的耦合, 以便一二次外延分别调节 BV_{GDO} 和 BV_{GSO} 达到要求, 把 $S-G-D$ 间的耦合联系转换为体现 SID 特性的势垒控制作用机制.

讨论了材料参数的选取及对 SID 电性能的影响; 包括一次(漏)外延和二次(源)外延.

讨论了高频功率参数的控制与工艺调节, 包括减小 C_{gs} , 改善大电流特性, 着重分析了提高 g_m 的关键, 指出了 g_m 的组合性, 定义了一个单位沟道宽度跨导 θ 以反映结构 g_m 的优劣. 还讨论了提高漏电导 g_d , 把沟道尺寸调节到“临界”状态, 提高电压放大系数 μ , 改善器件封装等重要措施.

详细分析了工艺离散性和波动性的危害、原因及特点, 估计了各种因素引起的离散性的大小及克服方法, 给出了参数调节中的诸关系的实用表.

3.3 BSIT 的电性能控制与参数调节

BSIT 参数调节大体如下: 先做好 $G-S$ 结, 保证 BV_{GSO} , 然后解决好 BV_{GDO} 和阻断电压 V_{DS} , 同时调节沟道尺寸 $l_c, d_c = \beta a_0$ 以及 l_c/d_c 以使各项电参数达标. 实践表明, 要提高 BV_{GSO} , 提高栅体扩硼的 $R_{\square}$ 是关键, 另外, 拉开栅—源间距也是一个办法. 解决 BV_{GDO} 的办法主要有: (1) 增加高阻层的厚度 l_{gd} ($100 \sim 150 \mu$); (2) 适当提高高阻层的电阻率 ρ_a ; (3) 设计必需的场限环 (FLR) 和沟道切断环; (4) 表面化学抛光 (单晶片材料); (5) H_2 处理芯片; (6) 氧退火管芯; (7) 加厚复合钝化层; (8) 坚持使用 TCE (三氯乙烯氧化工艺) 氧化.

电性能的控制, 在材料和结构选定之后, 就在于调节沟道的几何尺寸. BSIT 的电性能, 首先仍然是要得到良好的 $I-V$ 特性. 调节 β , 即调节沟道厚度 d_c 以便使沟道充分夹断. $\beta = 0.8$ 是较为适宜的选择. 当 β 再小时, 沟道夹断过头, 虽然仍然可以出现饱和特性, 但需要大的正栅压而且器件的电性能特别是大电流及相关的电参数劣化.

与多种器件一样, BSIT 的基本矛盾仍然是电流容量与耐压的矛盾, 实践已多次证明了这是一个基本矛盾. 结构与工艺设计都是围绕此主线而展开的. 大电流特性包括高的共源电流放大系数 $\bar{h}_{FS}$, 大的 I_{DM} , 小的饱和压降 V_{DSS} 等, 上述基本矛盾在工艺中经常表现为阻断电压 V_{DS} 和 $\bar{h}_{FS}$ 的矛盾. 大的 $\bar{h}_{FS}$ 导致低的阻断电压 V_{DS} , 而高的 V_{DS} (如 $> 500 V$) 限制了得到大的 $\bar{h}_{FS}$ (如 > 20). 作者在观测统计了大量 BSIT 管的数据后, 将此矛盾经验性地概括为

$$V_{DS} \approx \frac{BV_{GDO}}{\sqrt[10]{\bar{h}_{FS}}} \quad (15)$$

不考虑 $\bar{h}_{FS}$ 大小的影响, 可粗略地近似为

$$V_{DS} \approx 0.7 BV_{GDO} \quad (16)$$

综合考虑生产成品率、管子性能、工艺难度等多种因素, 看来对 V_{DS} 和 $\bar{h}_{FS}$ 的指标都应适中, 不要单独追求任何单一参数. 对开关用 BSIT 一般可要求 $\bar{h}_{FS} > 20$, $V_{DS} > 500 V$ 即可.

为了得到高的 V_{DS} 和良好的 g_m 和 $\bar{h}_{FS}$ 等参数, 调节沟道掺杂浓度 N_D 是必要的. 对常关型 BSIT, 首先要求 $V_G = 0$ 时沟道应充分夹断, N_D 应取得足够低. 我们的经验, $N_D = 5 \times 10^{13} \text{ cm}^{-3}$ 对应的 $a_0 \approx 3.3 \mu\text{m}$, $\beta = 0.8$, $d_c = \beta a_0 \approx 2.64 \mu\text{m}$, 栅间距设计值 $d \approx 14 \mu\text{m}$, 为了保证获得高的阻断电压, 栅扩栅结深不应太浅, $x_{jB} \approx L_g \approx L_c \approx 10 \mu\text{m}$, 选取高阻层 $W_n \approx 120 \sim 150 \mu\text{m}$ 范围, 在上述制造参数下能保证 $V_{DS} > 500 \text{ V}$, $\bar{h}_{FS} > 40$. 如果要求 $V_{DS} > 1000 \text{ V}$, 则 N_D 应选取 $3 \times 10^{13} \text{ cm}^{-3}$, 对应的 $a_0 \approx 5.6 \mu\text{m}$, 这种材料做出的管子 $\bar{h}_{FS}$ 较小 ($10 \sim 20$), 电流容量也小.

栅体扩栅的 $R_{\square}$, 不但直接影响 BV_{GSO} , 而且对 g_m 也有大的影响, 当 x_{jB} 在 $5 \sim 10 \mu\text{m}$ 范围, 再扩散后的 $R_{\square}$ 应控制在 $60 \Omega/\square$ 以上为好, 有利于调节注射系数, 有利于提高 g_m . 另外, 强的扩磷条件、深的 x_{jP} 、薄的基区、短的沟道均有利于增大 $\bar{h}_{FS}$.

拉大栅间距, 增加沟道数, 适当提高沟道掺杂都是增大电流容量的重要工艺调节手段, 也是减小 R_{on} 、降低 V_{DSS} 的重要措施.

3.4 SITH 参数控制

SITH 可以做成常开型, 也可以做成常关型. SITH 的结构与 BSIT 类似, 除 n^+ 漏区被 P^+ 阳极区所代替外别无太大的差别. SITH 参数控制与调节和 BSIT 以及 SIT 有许多共同之处, 这里只指出 SITH 的特殊问题. SITH 最重要的用途是作为可关断的电力开关, 主要运用于正向通导和阻断两个状态. 对常关型器件, 正栅压使其开通, 负栅压 (以及零栅压) 使器件强迫关断. 所以参数控制与调节主要集中于与这两个状态有关的主要参数, 如耐压容量, 阻断增益, 通态压降以及动态参数等.

4 关键工艺技术^[47~58]

工艺技术的研究是围绕器件制造和电性能的改善以及提高成品率而展开的.

4.1 高阻薄层外延技术^[47]

高阻薄层外延是 SID 制造的关键技术之一, 采用了 SiCl_4 的 H_2 还原二步外延法. 要获得高阻外延层, 技术关键是控制由衬底造成的自掺杂和系统污染. 由于自掺杂在衬底和外延层界面最严重, 且外延层越薄其影响越大, 本所采取严格的系统卫生, 选取适宜的生长程序和高纯原料, 得到了最佳生长条件, 有效地解决了自掺杂和污染. 检测用 $C-V$ 法, 已达到的技术指标是: 掺杂浓度 $10^{13} \sim 10^{14} \text{ cm}^{-3}$; 厚度 $6 \sim 12 \mu\text{m}$, 最薄可达 $3 \sim 4 \mu\text{m}$; 其它参数均可满足制管要求. 该外延片经某研究所全面检测, 其参数全部达到合同规定的指标要求, 用于 SIT 制造获得了很好的效果.

4.2 微米级光刻技术^[48]

该技术的关键在于: (1) 选择合适的光刻胶, 有一个良好的胶面, 并寻找最佳分辨胶膜厚度和提高光敏性的有效途径; (2) 工艺过程关键部位的严格局部净化; (3) 从片、版、光刻工艺等多方面保证片版间良好密着; (4) 获得背景杂光少、强度合适、光速平行、曝光量均匀的光源和曝光方法, 并合理利用光源的方向性; (5) 寻找合适、侧蚀小的腐蚀配方、方法和工艺条件; (6) 克服利用衍射、侧蚀、进行尺寸综合调节; (7) 提高对准系统精度, 并采用“光刻自对准工艺技术”. 该研究现已做出 $1 \mu\text{m}$ 左右的精细光刻图形, 对准精度在 $0.3 \mu\text{m}$ 以内, 达到了国内先进水平.