

信息与电子学科百本精品教材工程

| 新编电气与电子信息类本科规划教材 |

# EDA技术 习题与实验

江国强 编著



電子工業出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

新编电气与电子信息类本科规划教材

# EDA 技术习题与实验

江国强 编著

电子工业出版社

Publishing House of Electronics Industry

北京 · BEIJING

## 内 容 简 介

本书是《EDA 技术与应用》的配套教材。全书共 8 章，分别为 EDA 技术概述、EDA 工具软件的使用方法、VHDL、Verilog HDL、AHDL、常用 EDA 工具软件、可编程逻辑器件和 EDA 技术的应用。每章包含教学要求、内容提要、同步练习和同步练习参考答案等内容，大部分章中还包含实验内容。

本书的同步练习提供了填空题、单项选择题、分析题、设计编程应用题和实验思考题等不同类型习题约 600 道，并包括全国研究生 EDA 竞赛试题。每道习题都提供了参考答案，全部分析题和设计编程应用题都通过了 MAX+plus II 或 ModelSim 的编译和仿真，确保无误。

本书的实验主要以 MAX+plus II 软件为工具，来完成数字系统的原理图输入设计，以及 VHDL、Verilog HDL 和 AHDL 的文本输入设计的编辑、编译、仿真、引脚锁定和编程下载等操作，并在 GW48 EDA 开发平台上，实现对设计电路的硬件验证。另外还提供了 Quartus II、ModelSim 和 NCLaunch 等不同 EDA 工具软件的实验内容。

本书可作为高等工科院校电子、通信、信息和自动化等专业师生进行 EDA 技术学习的辅导教材。

未经许可，不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有，侵权必究。

### 图书在版编目 (CIP) 数据

EDA 技术习题与实验/江国强编著. —北京：电子工业出版社，2005.1

新编电气与电子信息类本科规划教材

ISBN 7-121-00681-2

I. E… II. 江… III. 电子电路—电路设计：计算机辅助设计—高等学校—教学参考资料 IV. TN702

中国版本图书馆 CIP 数据核字 (2004) 第 128619 号

责任编辑：王 颖

印 刷：北京牛山世兴印刷厂

出版发行：电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

经 销：各地新华书店

开 本：787×1 092 1/16 印张：16 字数：410 千字

印 次：2005 年 1 月第 1 次印刷

印 数：4 000 册 定价：20.50 元

凡购买电子工业出版社的图书，如有缺损问题，请向购买书店调换。若书店售缺，请与本社发行部联系。

联系电话：(010) 68279077。质量投诉请发邮件至 [zlts@phei.com.cn](mailto:zlts@phei.com.cn)，盗版侵权举报请发邮件至 [dbqq@phei.com.cn](mailto:dbqq@phei.com.cn)。

# 信息与电子学科百本精品教材工程

《新编电气与电子信息类本科规划教材》  
电子信息类专业教材编委会

主任委员： 鲍 泓（北京联合大学）

副主任委员： 徐科军（合肥工业大学）

江国强（桂林电子工业学院）

秦会斌（杭州电子工业学院）

胡先福（电子工业出版社）

委员： 崔桂梅 陈新华 陈启祥 段吉海 黄智伟 胡学龙  
(按拼音排序)

李霞 李金平 孙丽华 谭博学 王辉 袁家政

姚远程 邹彦 周德新 周宇 张恩平 王颖

## 编辑出版组

主任： 胡先福

成员： 王颖 凌毅 韩同平 张孟玮

冉哲 李岩 李维荣 张昱

《新编电气与电子信息类本科规划教材》参编院校  
（按拼音排序）

- ▶ 安徽大学
- ▶ 华北电力大学
- ▶ 山东理工大学
- ▶ 北京联合大学
- ▶ 淮海工学院
- ▶ 山东科技大学
- ▶ 北华大学
- ▶ 桂林电子工业学院
- ▶ 青岛大学
- ▶ 常州工学院
- ▶ 桂林工学院
- ▶ 上海第二工业学院
- ▶ 成都理工大学
- ▶ 广西工学院
- ▶ 上海海运学院
- ▶ 哈尔滨工程大学
- ▶ 济南大学
- ▶ 太原理工大学
- ▶ 杭州电子科技大学
- ▶ 南京邮电学院
- ▶ 太原重型机械学院
- ▶ 合肥工业大学
- ▶ 南京工业大学
- ▶ 天津理工大学
- ▶ 合肥电子工程学院
- ▶ 南昌大学
- ▶ 厦门大学
- ▶ 湖北工业大学
- ▶ 南华大学
- ▶ 西南科技大学
- ▶ 湖南科技大学
- ▶ 南通大学
- ▶ 西安建筑科技大学
- ▶ 河海大学
- ▶ 内蒙古科技大学
- ▶ 武汉工业学院
- ▶ 河北工业大学
- ▶ 山东大学
- ▶ 云南大学
- ▶ 扬州大学

## 前　　言

20世纪90年代，国际上在电子和计算机技术方面较先进的国家，一直在积极探索新的电子电路设计方法，在设计方法、工具等方面进行了彻底的变革，并取得了巨大成功。在电子技术设计领域，可编程逻辑器件（如 CPLD、FPGA）的应用，已得到很好的普及，这些器件为数字系统的设计带来极大的灵活性。由于该器件可以通过软件编程而对其硬件结构和工作方式迸行重构，使得硬件的设计可以如同软件设计那样方便快捷。这一切极大地改变了传统的数字系统设计方法、设计过程和设计理念，促进了EDA技术的迅速发展。

EDA是电子设计自动化（Electronic Design Automation）的英文缩写，是从计算机辅助设计（CAD）、计算机辅助制造（CAM）、计算机辅助测试（CAT）和计算机辅助工程（CAE）的概念发展而来的。EDA技术就是以计算机为工具，设计者在EDA软件平台上用硬件描述语言HDL完成设计文件，然后由计算机自动地完成逻辑编译、化简、分割、综合、优化、布局、布线、仿真，直至对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。EDA技术的出现，极大地提高了电路设计的效率和可靠性，减轻了设计者的劳动强度。

目前，EDA技术在我国还处于初级应用阶段，电子产品的设计正逐步转向由EDA技术来实现，社会需要大量EDA技术人才。为促进我国EDA技术的发展，培养大批优秀的EDA技术人才，许多高等院校纷纷加大对EDA技术的研究，加强EDA实验室的建设，并在研究生、本科生甚至大专生中增开了EDA技术的相关课程。为适应我国高等院校EDA技术教学的需要，作者编著的《EDA技术与应用》一书已于2004年8月由电子工业出版社出版。

《EDA技术习题与实验》是《EDA技术与应用》的配套教材。全书共8章，分别为EDA技术概述、EDA工具软件的使用方法、VHDL、Verilog HDL、AHDL、EDA常用工具软件、可编程逻辑器件和EDA技术的应用。每章包含教学要求、内容提要、同步练习和同步练习参考答案等内容，大部分章中还包含实验内容。

在本书的教学要求中，对《EDA技术与应用》教材（以下简称教材）相关章的学习，提出了纲要性的要求。在内容提要中，回顾了教材相关章节的主要内容。在同步练习中，提供了大量的填空题、单项选择题和应用题等不同类型习题，帮助读者加深对教材各章基本内容和基本概念的理解，掌握基本解题方法，提高逻辑思维能力和硬件描述语言的编程能力。全书有填空题、单项选择题、分析题、设计编程题、实验思考题和全国研究生EDA竞赛试题等不同类型习题约600道。在同步练习参考答案中，提供了相关章各种练习题的参考答案，而且全部分析题和设计编程应用题都通过了MAX+plus II或ModelSim的编译和仿真，确保无误。在实验内容中，主要以Altera公司的MAX+plus II软件为工具，来完成电路的原理图输入设计，以及VHDL、Verilog HDL和AHDL的文本输入设计的编辑、编译、仿真、引脚锁定和编程下载等操作，并在康芯电子有限公司的GW48 EDA开发实验平台上，实现对设计电路的硬件验证。另外，在第6章（EDA常用工具软件）中，还提供了Quartus II、ModelSim和NCLaunch等

不同 EDA 工具软件的实验内容。每个实验的最后还附有思考题，为读者独立完成同类实验提供参考。通过实验，可进一步巩固读者在 EDA 工具使用方面的技能，加强实际设计能力。

本书由江国强编著，刘华林、张勇、陈列和刘秉坤等同志参加了第 8 章部分内容的编写。对于书中的错误和不足之处，恳请读者指正。

编著者

# 目 录

<b>第 1 章 EDA 技术概述 .....</b>	(1)
1.1 教学要求 .....	(2)
1.2 内容提要 .....	(2)
1.3 同步练习 .....	(4)
填空题 .....	(4)
单项选择题 .....	(4)
1.4 同步练习参考答案 .....	(5)
填空题 .....	(5)
单项选择题 .....	(6)
<b>第 2 章 EDA 工具软件的使用方法 .....</b>	(7)
2.1 基本要求 .....	(8)
2.2 内容提要 .....	(8)
2.3 同步练习 .....	(9)
填空题 .....	(9)
单项选择题 .....	(10)
应用题 .....	(11)
2.4 同步练习参考答案 .....	(12)
填空题 .....	(12)
单项选择题 .....	(13)
应用题 .....	(13)
2.5 实验 .....	(25)
【实验 1】 1 位全加器设计 .....	(25)
【实验 2】 4 选 1 数据选择器的设计 .....	(27)
【实验 3】 触发器设计 .....	(29)
【实验 4】 8 位加法器设计 .....	(30)
【实验 5】 计数器设计 .....	(32)
【实验 6】 有时钟使能的两位十进制计数器设计 .....	(33)
【实验 7】 两位十进制频率计原理图设计 .....	(35)
<b>第 3 章 VHDL .....</b>	(38)
3.1 基本要求 .....	(39)
3.2 内容提要 .....	(39)
3.3 同步练习 .....	(41)
填空题 .....	(41)
单项选择题 .....	(43)
应用题 .....	(46)
3.4 同步练习参考答案 .....	(50)

填空题	.....	(50)
单项选择题	.....	(51)
应用题	.....	(51)
<b>3.5 实验</b>	.....	(62)
【实验 1】 8 位加法器设计	.....	(62)
【实验 2】 触发器设计	.....	(64)
【实验 3】 4 位二进制加法计数器设计	.....	(66)
【实验 4】 8 位右移移位寄存器设计	.....	(68)
【实验 5】 4 位十进制频率计设计	.....	(71)
【实验 6】 秒表设计	.....	(75)
【实验 7】 计时电路设计	.....	(78)
<b>第 4 章 Verilog HDL</b>	.....	(84)
4.1 基本要求	.....	(85)
4.2 内容提要	.....	(85)
4.3 同步练习	.....	(89)
填空题	.....	(89)
单项选择题	.....	(91)
应用题	.....	(94)
4.4 同步练习参考答案	.....	(97)
填空题	.....	(97)
单项选择题	.....	(98)
应用题	.....	(99)
4.5 实验	.....	(105)
【实验 1】 8 位加法器设计	.....	(106)
【实验 2】 触发器设计	.....	(108)
【实验 3】 4 位二进制加法计数器设计	.....	(109)
【实验 4】 8 位右移移位寄存器设计	.....	(111)
【实验 5】 4 位十进制频率计设计	.....	(113)
【实验 6】 秒表设计	.....	(116)
<b>第 5 章 AHDL</b>	.....	(121)
5.1 基本要求	.....	(122)
5.2 内容提要	.....	(122)
5.3 同步练习	.....	(127)
填空题	.....	(127)
单项选择题	.....	(129)
应用题	.....	(132)
5.4 同步练习参考答案	.....	(136)
填空题	.....	(136)
单项选择题	.....	(137)
应用题	.....	(137)
5.5 实验	.....	(143)

【实验 1】 8 位加法器设计 .....	(144)
【实验 2】 触发器设计 .....	(146)
【实验 3】 4 位二进制加法计数器的设计 .....	(148)
【实验 4】 8 位右移移位寄存器的设计 .....	(150)
【实验 5】 电子抢答器设计 .....	(152)
<b>第 6 章 常用 EDA 工具软件 .....</b>	<b>(155)</b>
6.1 基本要求 .....	(156)
6.2 内容提要 .....	(156)
6.3 同步练习 .....	(157)
填空题 .....	(157)
单项选择题 .....	(158)
6.4 同步练习参考答案 .....	(161)
填空题 .....	(161)
单项选择题 .....	(162)
6.5 实验 .....	(162)
【实验 1】 Quartus II 原理图输入设计法 .....	(162)
【实验 2】 Quartus II 的 VHDL 文本输入设计法 .....	(164)
【实验 3】 Quartus II 的 Verilog HDL 文本输入设计法 .....	(167)
【实验 4】 Quartus II 的 AHDL 文本输入设计法 .....	(169)
【实验 5】 ModelSim 工具软件的使用 .....	(171)
【实验 6】 ModelSim 与 MAX+plus II 的接口 .....	(172)
【实验 7】 ModelSim 批处理工作方式仿真 .....	(174)
【实验 8】 NCLaunch 的 VHDL 设计方法 .....	(176)
【实验 9】 NCLaunch 的 Verilog HDL 设计方法 .....	(178)
<b>第 7 章 可编程逻辑器件 .....</b>	<b>(181)</b>
7.1 基本要求 .....	(182)
7.2 内容提要 .....	(182)
7.3 同步练习 .....	(186)
填空题 .....	(186)
单项选择题 .....	(188)
7.4 同步练习参考答案 .....	(189)
填空题 .....	(189)
单项选择题 .....	(191)
<b>第 8 章 EDA 技术的应用 .....</b>	<b>(192)</b>
8.1 基本要求 .....	(193)
8.2 内容提要 .....	(193)
8.3 同步练习 .....	(193)
8.4 同步练习参考答案 .....	(195)
<b>主要参考文献 .....</b>	<b>(246)</b>

# 第1章

# EDA技术概述

## 1.1 教学要求

- 了解 EDA 技术的发展概况。
- 了解 EDA 设计流程。
- 了解“综合”包含的过程。
- 了解“自顶向下”的设计过程。
- 了解 VHDL 和 Verilog HDL 的主要特点。
- 了解 EDA 工具各模块的主要功能。

## 1.2 内容提要

本章主要介绍 EDA 技术的发展和 EDA 设计流程，以及 EDA 技术涉及的领域。

EDA 是在 20 世纪 90 年代初从计算机辅助设计（CAD）、计算机辅助制造（CAM）、计算机辅助测试（CAT）和计算机辅助工程（CAE）的概念发展而来的。一般把 EDA 技术的发展分为 CAD、CAE 和 EDA 三个阶段。

利用 EDA 技术进行电路设计的大部分工作是在 EDA 软件工作平台上进行的，EDA 设计流程包括设计准备、设计输入、设计处理和器件编程四个步骤以及相应功能仿真、时序仿真和器件测试三个设计验证过程。

设计输入有多种方式，包括采用硬件描述语言（如 AHDL、VHDL 和 Verilog HDL 等）进行设计的文本输入方式、图形输入方式和波形输入方式，或者采用文本、图形两者混合的设计输入方式。也可以采用“自顶向下（Top-Down）”的层次结构设计方法，将多个输入文件合并成一个设计文件等。

设计处理是 EDA 设计中的核心环节。在设计处理阶段，编译软件将对设计输入文件进行逻辑化简、综合和优化，并适当地用一片或多片器件自动地进行适配，最后产生编程用的编程文件。设计处理主要包括设计编译和检查、逻辑优化和综合、适配和分割、布局和布线、生成编程数据文件等过程。

设计验证过程包括功能仿真和时序仿真，这两项工作是在设计处理过程中同时进行的。功能仿真是在设计输入完成之后，选择具体器件进行编译之前进行的逻辑功能验证，因此又称为前仿真。此时的仿真没有延时信息或者有由系统添加的微小标准延时，这对于初步的功能检测非常方便。仿真前，要先利用波形编辑器或硬件描述语言等建立波形文件或测试向量（即将所关心的输入信号组合成序列），仿真结果将会生成报告文件和输出信号波形，从中可以观察到各个节点的信号变化。若发现错误，则返回设计输入方式，修改逻辑设计。

时序仿真是在选择了具体器件并完成布局、布线之后进行的时序关系仿真，因此又称为后仿真或延时仿真。由于不同器件的内部延时不一样，不同的布局、布线方案也会给延时造成不同的影响，因此在设计处理以后，对系统和各模块进行时序仿真，分析其时序关系，估计设计的性能以及检查和消除竞争冒险等是非常有必要的。

编程是指将设计处理中产生的编程数据文件通过软件放到具体的可编程逻辑器件中去。对

CPLD 器件来说是将熔丝图 JED 文件下载 (Down Load) 到 CPLD 器件中去, 对 FPGA 来说是将位流数据 BG 文件配置到 FPGA 器件中去。

设计验证可以在 EDA 硬件开发平台上进行。EDA 硬件开发平台的核心部件是一片可编程逻辑器件 FPGA 或 CPLD, 再附加一些输入/输出设备, 如按键、数码显示器、指示灯、喇叭等, 还提供时序电路需要的脉冲源。将设计电路编程下载到 FPGA 或 CPLD 中后, 根据 EDA 硬件开发平台的操作模式要求, 进行相应的输入操作, 然后检查输出结果, 验证设计电路。

硬件描述语言 HDL 是 EDA 技术中的重要组成部分, 常用的硬件描述语言有 AHDL、VHDL 和 Verilog HDL, 而 VHDL 和 Verilog HDL 是当前最流行的并成为 IEEE 标准的硬件描述语言。专家认为, 在新世纪中, VHDL 与 Verilog HDL 语言将承担起几乎全部的数字系统设计任务。

可编程逻辑器件 PLD (Programmable Logic Device) 是一种半定制集成电路, 在其内部集成了大量的门和触发器等基本逻辑电路, 用户通过编程来改变 PLD 内部电路的逻辑关系或连线, 得到需要的设计电路。可编程逻辑器件的出现, 改变了传统的数字系统设计方法, 其设计方法为采用 EDA 技术开创了广阔的发展空间, 并极大地提高了电路设计的效率。

在可编程逻辑器件 PLD 没有出现之前, 数字系统的传统设计往往采用“积木”式的方法进行, 实质上是对电路板进行设计, 通过标准集成电路器件搭建成电路板来实现系统功能, 即先由器件搭成电路板, 再由电路板搭成系统。数字系统的“积木块”就是具有固定功能的标准集成电路器件, 如 TTL 的 74/54 系列、CMOS 的 4000/4500 系列芯片和一些固定功能的大规模集成电路等, 用户只能根据需要选择合适的集成电路器件, 并按照此种器件推荐的电路搭成系统并进行相应的调试。设计中, 设计者没有灵活性可言, 搭成的系统需要的芯片种类多且数目大。

PLD 的出现, 给数字系统的传统设计法带来了新的变革。采用 PLD 进行的数字系统设计, 是基于芯片的设计或称之为“自底向上”(Bottom-Up) 的设计, 它与传统的积木式设计有本质的不同。它可以直接通过设计 PLD 芯片来实现数字系统功能, 将原来由电路板设计完成的大部分工作放在 PLD 芯片的设计中进行。这种新的设计方法能够由设计者根据实际情况和要求, 定义器件的内部逻辑关系和管脚, 通过芯片设计实现数字系统的功能。同时, 由于管脚定义的灵活性, 不但大大减轻了系统设计的工作量和难度, 提高了工作效率, 而且还可以减少芯片数量, 缩小系统体积, 降低能源消耗, 提高系统的稳定性和可靠性。

目前最常用的 EDA 设计方法称之为“自顶向下”(Top-Down) 设计法。自顶向下的设计采用功能分割的方法, 从顶向下逐次将设计内容进行分块和细化。在设计过程中采用层次化和模块化方式, 使系统设计变得简捷和方便。层次化设计是分层次、分模块地进行设计描述。描述器件总体功能的模块放在最上层, 称为顶层设计; 描述器件某一部分功能的模块放在下层, 称为底层设计; 底层模块还可以再向下分层, 直至最后完成硬件电子系统电路的整体设计。

EDA 工具在 EDA 技术应用中占据极其重要的位置, EDA 的核心是利用计算机实现电路设计的全程自动化, 因此基于计算机环境下的 EDA 工具软件的支持是必不可少的。EDA 工具大致可以分为设计输入编辑器、仿真器、HDL 综合器、适配器 (或布局布线器) 以及下载器等 5 个模块。

## 1.3 同步练习

### 填空题

1. 2000 年推出的 Pentium 4 微处理器芯片的集成度达 \_\_\_\_\_ 万只晶体管。
2. 一般把 EDA 技术的发展分为 \_\_\_\_\_、\_\_\_\_\_ 和 \_\_\_\_\_ 三个阶段。
3. 在 EDA 发展的 \_\_\_\_\_ 阶段，人们只能借助计算机对电路进行模拟、预测，以及辅助进行集成电路版图编辑、印刷电路板（PCB）布局布线等工作。
4. 在 EDA 发展的 \_\_\_\_\_ 阶段，人们可以将计算机作为单点设计工具，并建立各种设计单元库，开始用计算机将许多单点工具集成在一起使用。
5. EDA 设计流程包括 \_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_ 和 \_\_\_\_\_ 四个步骤。
6. EDA 的设计验证包括 \_\_\_\_\_、\_\_\_\_\_ 和 \_\_\_\_\_ 三个过程。
7. EDA 的设计输入主要包括 \_\_\_\_\_、\_\_\_\_\_ 和 \_\_\_\_\_。
8. 文本输入是指采用 \_\_\_\_\_ 进行电路设计的方式。
9. 功能仿真是在设计输入完成之后，选择具体器件进行编译之前进行的逻辑功能验证，因此又称为 \_\_\_\_\_。
10. 时序仿真是在选择了具体器件并完成布局、布线之后进行的时序关系仿真，因此又称为 \_\_\_\_\_ 或 \_\_\_\_\_。
11. 当前最流行的并成为 IEEE 标准的硬件描述语言包括 \_\_\_\_\_ 和 \_\_\_\_\_。
12. 采用 PLD 进行的数字系统设计，是基于芯片的设计或称之为 \_\_\_\_\_ 的设计。
13. 硬件描述语言 HDL 给 PLD 和数字系统的设计带来了更新的设计方法和理念，产生了目前最常用的并称之为 \_\_\_\_\_ 的设计法。
14. EDA 工具大致可以分为 \_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_、\_\_\_\_\_ 以及 \_\_\_\_\_ 等 5 个模块。
15. 将硬件描述语言转化为硬件电路的重要工具软件称为 \_\_\_\_\_。

### 单项选择题

1. 将设计的系统或电路按照 EDA 开发软件要求的某种形式表示出来，并送入计算机的过程称为（ ）。  
① 设计输入      ② 设计输出      ③ 仿真      ④ 综合
2. 一般把 EDA 技术的发展分为（ ）个阶段。  
① 2      ② 3      ③ 4      ④ 5
3. AHDL 属于（ ）描述语言。  
① 普通硬件      ② 行为      ③ 高级      ④ 低级
4. VHDL 属于（ ）描述语言。  
① 普通硬件      ② 行为      ③ 高级      ④ 低级
5. 包括设计编译和检查、逻辑优化和综合、适配和分割、布局和布线、生成编程数据文件等操作的过程称为（ ）。  
① 设计输入      ② 设计处理      ③ 功能仿真      ④ 时序仿真

6. 在设计输入完成之后, 应立即对设计文件进行( )。  
① 编辑      ② 编译      ③ 功能仿真      ④ 时序仿真
7. 在设计处理过程中, 可产生供器件编程使用的数据文件, 对于 CPLD 来说是产生( )文件。  
① 熔丝图      ② 位流数据      ③ 图形      ④ 仿真
8. 在设计处理过程中, 可产生供器件编程使用的数据文件, 对于 FPGA 来说是生成( )文件。  
① 熔丝图      ② 位流数据      ③ 图形      ④ 仿真
9. VHDL 是在( )年正式推出的。  
① 1983      ② 1985      ③ 1987      ④ 1989
10. Verilog HDL 是在( )年正式推出的。  
① 1983      ② 1985      ③ 1987      ④ 1989
11. 在 C 语言的基础上演化而来的硬件描述语言是( )。  
① VHDL      ② Verilog HDL      ③ AHD      ④ CUPL
12. 基于 PLD 芯片的设计称之为( )的设计。  
① 自底向上      ② 自顶向下      ③ 积木式      ④ 顶层
13. 基于硬件描述语言 HDL 的数字系统设计目前最常用的设计法称为( )设计法。  
① 自底向上      ② 自顶向下      ③ 积木式      ④ 顶层
14. 在 EDA 工具中, 能将硬件描述语言转化为硬件电路的重要工具软件称为( )。  
① 仿真器      ② 综合器      ③ 适配器      ④ 下载器
15. 在 EDA 工具中, 能完成在目标系统器件上布局布线软件称为( )。  
① 仿真器      ② 综合器      ③ 适配器      ④ 下载器

## 1.4 同步练习参考答案

### 填空题

1. 4 200
2. CAD、CAE、EDA
3. CAD
4. CAE
5. 设计准备、设计输入、设计处理、器件编程
6. 功能仿真、时序仿真、器件测试
7. 文本输入方式、图形输入方式、波形输入方式
8. 硬件描述语言
9. 前仿真
10. 后仿真、延时仿真
11. VHDL、Verilog HDL
12. 自底向上 (Bottom-Up)
13. 自顶向下 (Top-Down)

14. 设计输入编辑器、仿真器、HDL 综合器、适配器（或布局布线器）、下载器
15. HDL 综合器

### 单项选择题

1. ①, 2. ②, 3. ①, 4. ②, 5. ②,
6. ②, 7. ①, 8. ②, 9. ②, 10. ①,
11. ②, 12. ①, 13. ②, 14. ②, 15. ③。

# 第2章

## EDA工具软件的 使用方法