

★ EDA 工程系列丛书之五

EDA



工程实践

曾繁泰 孙刚见 李 冰 王 强 著



清华大学出版社

EDA 工程系列丛书之五

EDA 工程实践

曾繁泰 孙刚见
李 冰 王 强 著

清华大学出版社

北 京

内 容 简 介

本书为“EDA 工程系列丛书”之五。

本书内容由 5 个部分组成：第 1 部分（第 1~2 章）讲述了 VHDL 语言和 CPLD 设计工具的使用方法；第 2 部分（第 3~4 章）讲述了 PCB 设计工具的使用和 PCB 设计方法；第 3 部分（第 5 章）讲述了集成电路版图设计实践；第 4 部分（第 6 章）为 IBIS 仿真模型，介绍了一些仿真方法；第 5 部分（第 7~10 章）讲述了专业的集成电路版图设计工具 APOLLOII 的使用、在 APOLLOII 环境下的集成电路版图设计方法、集成电路版图的设计规则检查和仿真、在一个非专业设计工具的环境中集成电路版图的设计示例。

本书可以作为高校微电子、电子、通信等专业高年级本科生和研究生的教学参考读物，也可以作为工程技术人员工具书。

版权所有，翻印必究。举报电话：010-62782989 13901104297 13801310933

本书封面贴有清华大学出版社激光防伪标签，无标签者不得销售。

图书在版编目 (CIP) 数据

EDA 工程实践/曾繁泰等著. —北京：清华大学出版社，2004.7

(EDA 工程系列丛书)

ISBN 7-302-08989-2

I. E… II. 曾… III. 电子电路—电路设计：计算机辅助设计—高等学校—教材 IV. TN702

中国版本图书馆 CIP 数据核字 (2004) 第 066368 号

出 版 者：清华大学出版社 地 址：北京清华大学学研大厦

<http://www.tup.com.cn> 邮 编：100084

社 总 机：010-62770175 客户服务：010-62776969

组稿编辑：欧振旭

文稿编辑：郑轶文

封面设计：秦 铭

版式设计：冯彩茹

印 装 者：北京嘉实印刷有限公司

发 行 者：新华书店总店北京发行所

开 本：185×260 印张：30 字数：659 千字

版 次：2004 年 7 月第 1 版 2004 年 7 月第 1 次印刷

书 号：ISBN 7-302-08989-2/TN·197

印 数：1~4000

定 价：46.00 元(附光盘 1 张)

本书如存在文字不清、漏印以及缺页、倒页、脱页等印装质量问题，请与清华大学出版社出版部联系调换。联系电话：(010)62770175-3103 或 (010)62795704

代 序

EDA 仿生设计方法研究和生物芯片技术进展

1. EDA 工程仿生学方法

21 世纪席卷全球的现代科技革命是以信息技术与生物技术为主要特征的。事实上，信息学科，通过它的最新科研成果影响了传统生命学科，推动其不断向现代化发展和进步；与此同时，生命科学的现代化，特别是它的信息化，反过来又影响和推动微机械、材料及信息等其他学科向仿生方面发展。信息科学早已将神经网络和视觉原理等生物模型引入，以解决复杂的非线性控制问题与机器人视觉问题等，现在又出现了 EDA 工程中的仿生方法。

仿生学研究生物功能，探求应用于工程的生物学原理。仿生学是生物物理学的一个分支学科，是以生物学原理为参照原型，设计制造用于特殊目的“功能器件”的工程方法学。EDA 工程研究人员努力把进化算法、免疫机制、遗传机制、神经网络等生物学理论应用于 EDA 工程方法学的研究上，在进化硬件、POE 模型、电子胚胎的启示下，构建起仿生系统芯片模型和方法。EDA 工程仿生方法学是一种全新的电路系统设计概念和方法。

EDA 仿生学的基本思想之一是把编程数据流当作进化算法的染色体，由进化算法找出最佳硬件结构。为了提高设计系统的可靠性，利用 FPGA 器件可重构（重配置）的特性，模仿生物的自调节功能，在芯片设计时采用 EDA 工程仿生学方法，可以设计出可自诊断、自修复、自适应的仿生系统芯片 BIOSOC。

设计实例如下。采用具有可重构功能的可编程器件，当数据总线上的输入是二进制数据时，系统将 16 位二进制数进行十进制变换送 4 个数码管显示；当数据总线的输入是其他制式的数据时，系统利用动态重配置能力自动改变自身结构，完成其他数据制式的变换后，送数码管显示。这是一个简单的自适应、自重构仿生系统芯片的设计。

2. 仿生 SOC 芯片模型

(1) 进化硬件

1992 年，Hugo de Garis 和瑞士联邦工学院提出进化硬件（evolvable hardware, EHW）的概念。进化硬件是利用可编程器件的动态重构功能，利用硬件描述语言（VHDL）编写的进化算法产生的。硬件语言编写的程序编译成串行数据流，由 JTAG 接口下载到 CPLD 器

件中,形成芯片的进化功能结构。将这些编程数据流(也称结构位串)映射到生物学领域,利用进化计算方法,将编程数据流重组、变异,生成新的编程数据流,来实施新的硬件功能结构。这相当于生物学中的基因重组生成新的染色体而导致生物功能的变化。进化计算为进化硬件提供了理论和方法学基础,而可编程器件则为进化硬件提供了物质基础。进化硬件的定义为:

$$\text{CPLD} + \text{EA}_s = \text{EHW}$$

即:可编程器件 + 进化计算 = 进化硬件

(2) POE 模型

1997 年,瑞士联邦学院根据地球生命的起源,从物种进化说(phylogeny)、个体发生说(ontogeny)、后天渐成说(epigenesis)三个层次的演化过程出发,提出了 POE 模型。以 P 轴代表类似于遗传算法的进化过程,以 O 轴代表类似于细胞分裂的多细胞的生长过程, E 轴代表类似于神经系统、免疫系统、内分泌系统的与外部环境相互作用的自适应过程。

两个轴形成的平面称为 PE 硬件、PO 硬件和 OE 硬件,在三个平面的交点,即坐标原点,是生物核,具有 P、O、E 三种特性,同时具有生长、进化和自适应(学习)的功能。科学家从物种进化理论研究中得到一系列的进化算法,如遗传算法、进化策略。人工神经网络具有学习能力,是从后天渐成说的研究得到的基本理论。个体发生说可以将生物生长过程的细胞自复制和自修复能力应用到数字电路的设计中。

(3) 电子胚胎结构模型

2001 年,中国科学家提出了电子胚胎结构模型。

所有的生物组织都是通过其位于细胞核中的 DNA 以生成组织生长所需要的蛋白质,从而完成特定生命功能。如何解释 DNA,取决于该细胞的物理位置以及相邻单元的影响。

在电子胚胎阵列内每一个细胞不仅有存储它自身的配置寄存器,而且也有存储与它相邻细胞的配置寄存器。当变异发生时,每个细胞根据其在阵列中的位置选择一个配置寄存器。与自然细胞系统相同,每个电子胚胎元胞都能独立地执行具有特殊逻辑功能的基本操作,即每个元胞解释它的配置寄存器,得到所需要的操作。

电子胚胎与生物细胞有下列共同属性:多细胞组织(用 FPGA 的逻辑块实现);细胞编译(每个元胞有惟一的坐标);细胞分裂(每个元胞分配一个配置寄存器来配置)。电子胚胎的信息组织方法同生物细胞 DNA 内部的信息存储是相似的。每个电子胚胎细胞连续不断地进行自检,一旦遇到错误,一个分布式重构就产生了。

(4) 仿生系统芯片模型

2002 年,山东大学信息学院 EDA 工程研究小组和物理微电子学院以及生命科学学院的学者一起在 EDA 工程方法学研究、新型可编程器件结构等领域共同探索,联合研究,提出了仿生系统芯片(BIOSOC)模型。根据高级生命体的生物模型,一个高等生物体的基本构成大致为:

- 大脑,它是思维活动的组织和记忆功能的载体,映射为仿生系统芯片(BIOSOC)的微处理器(CPU)和存储器(RAM);

- 神经网络，它是生理信号的传递通道，映射为仿生系统芯片的数据通道、通信通道、片内总线；
- 遗传基因和染色体，它们映射为仿生系统芯片的编程数据流和结构位串；
- 高级生命体的视觉、触觉、听觉、味觉和嗅觉，映射为仿生系统芯片的片内半导体传感部分和信号输入部分；
- 生物体的免疫系统，映射为仿生系统芯片的自检自测系统；
- 生物体的自生长、自修复能力，映射为仿生系统芯片的重配置和系统重构能力；
- 生物体的运动器官，映射为仿生系统芯片的片内微机械结构和输出；
- 生物体随外界环境变化不断改变自身的生存方式，映射为仿生系统芯片的自适应控制。

完成仿生系统芯片（BIOSOC）的设计，要进行新型可编程芯片的结构研究。目前流行的可编程器件尚不能胜任仿生系统芯片（BIOSOC）的设计工作。仿生系统芯片（BIOSOC）首先是可编程的、可重构的、可进化的，但可编程芯片不具备仿生系统芯片的这些特征。

仿生系统芯片（BIOSOC）模型的建立可能会对传统数字电路系统构成概念有所更新和扩展，或许还会引发出全新的电路设计概念和方法，有可能在仿生机器人设计、高性能计算机并行处理、航空航天、工业过程控制等领域发挥重要作用。

3. 生物芯片技术研究

微电子技术一旦与其他学科相结合，便会诞生出一系列崭新的学科和重大的经济增长点。作为与微电子技术成功结合的典型案例便是 MEMS（微机电系统）技术和 DNA 生物芯片等。前者是微电子技术与机械、光学等领域结合而诞生的，后者则是与生物工程技术结合的产物。

生物芯片技术以生物科学为基础，利用生物体、生物组织或细胞等的特点和功能，设计构建具有预期性状的新物种或新品系，并与 EDA 工程、微电子技术相结合进行加工生产。它是生命科学与微电子科学相结合的产物。

生物芯片技术主要是指通过微加工技术和微电子技术在固格体芯片表面构建的微型生物化学分析系统，以实现对细胞、蛋白质、DNA 以及其他生物组分的准确、快速、大信息量的检测。常用的生物芯片分为三大类，即基因芯片、蛋白质芯片和芯片实验室。生物芯片的主要特点是高通量、微型化和自动化。芯片上集成的成千上万的密集排列的分子微阵列能够在短时间内分析大量的生物分子，可使人们快速准确地获取样品中的生物信息。它将是继大规模集成电路之后的又一次具有深远意义的科学技术革命。生物芯片的主要研究包括生物芯片的具体实现技术、基于生物芯片的生物信息学以及高密度生物芯片的设计方法学等。

（1）生物芯片

生物芯片技术是随着人类基因组计划（human genome project, HGP）的深入发展，由微电子技术所代表的信息技术与生物技术结合而形成的产物。生物芯片是通过缩微工序，利用微电子、微机械、化学、物理技术和计算机技术将生命科学研究中许多不连续的分析

过程集成于硅片、玻璃片或陶片等固相密质载体上,使这些分析过程连续化、微型化、集约化和信息化。所检测的生物信号种类有核酸、蛋白质、生物组织碎片,甚至完整的活细胞。这一过程中,计算机技术被用来检测待测样品的遗传信息,进而揭示基因与疾病发生、发展的内在关系。DNA 芯片的基本思想是通过施加电场等措施使一些特殊的物质能够反映出某种基因的特性,从而起到检测基因的目的。目前,研究人员已经利用微电子技术在硅片上和玻璃片上刻蚀出非常小的沟槽,然后在沟槽中覆盖一层 DNA 纤维,制作出了 DNA 芯片。不同的 DNA 纤维图案分别表示不同的 DNA 基因片段。随着 DNA 芯片的发展将会形成微电子生物信息系统,并可能被广泛应用到农业、工业、医疗和环境保护等人类生活的各个方面,而不仅仅被应用在揭示生命的科学技术上。到那时,生物芯片有可能像如今的 IC 芯片一样无处不在。

(2) 生物“芯片实验室”

通常的生物化学反应过程包括三步,即先进行样品的制备,然后进行生化反应,最后进行结果的检测和分析。可将这三个不同步骤进行组合,构架成不同用途的生物芯片。因此生物芯片将可分为多种不同类型,例如用于样品制备的生物芯片、生化反应的生物芯片以及各种检测用的生物芯片(如疾病诊断、药物筛选)等。现在,已经有不少的研究人员试图将整个生化检测分析过程缩微到芯片上,形成所谓的“芯片实验室”(Lab-on-chip)。

“芯片实验室”通常包含:样品制备芯片(通过升温、变压脉冲以及化学裂解等方式对细胞进行破碎,通过微滤器、介电电泳等手段实现生物大分子的分离)、生化反应芯片(完成生物化学反应,如进行 PCR 反应,完成多个片段的扩增反应)、检测芯片(如用电泳进行 DNA 突变、表达谱、多态性等的检测)和微射流处理器(由传输相关物质的微型通道、阀门和泵浦组成)。芯片实验室,像微电子的 SOC 那样,是生物芯片的 SOC。

(3) 组织芯片

组织芯片技术是近年来基因芯片(DNA 芯片)技术的发展和延伸。同细胞芯片、蛋白芯片、抗体芯片一样,它属于一种特殊生物芯片技术。组织芯片技术可以将数十个,甚至上千个不同个体的临床组织标本按预先设计的顺序排列在一张玻片上进行分析研究,是一种高通量、多样本的分析工具。可以同时对几百甚至上千种正常或疾病以及疾病发展不同阶段的自然病理生理状态下的组织样本,进行某一个或多个特定的基因,或与其相关的表达产物的研究。组织芯片技术可以与 DNA、RNA、蛋白质、抗体等技术相结合,还可与传统的病理学技术、组织化学及免疫组化技术相结合,在基因、基因转录和相关表达产物生物学功能三个水平上进行研究。

组织芯片的制备目前主要依靠机械化芯片制备仪来完成。制备仪包括操作平台、特殊的打孔采样装置和一个定位系统。打孔采样装置对供体组织进行采样,同时也可对受体组织进行打孔,其孔径跟采样直径相同,两者均可精确定位,从而制备出孔径、孔距、孔深完全相同的组织微阵列蜡块。通过切片辅助系统,将其转移并固定到硅化和胶化玻片上即成为组织芯片。根据研究目的不同,芯片种类可以分成肿瘤组织芯片、正常组织芯片、单一或复合、特定病理类型等数十种组织芯片。

组织芯片技术问世后，很快得到了生命科学基础研究和临床医学领域以及医药工业界的关注。德国一家公司已根据组织芯片技术的原理，制备出一种检测自身免疫性疾病的诊断盒。美国少数生物技术公司已开展了人及动物的组织芯片产品开发，TissueInformatics 公司用动物组织芯片技术进行药物毒理筛选和寻找新药物作用位点。日本、英国等国正积极筹建国家临床组织病理数据库。中国在组织芯片技术方面的研究刚刚起步。2001 年 10 月，中国国家科技部将组织芯片技术列为“十五”国家科技攻关重大项目，包括组织芯片技术、组织芯片生物信息数据库、自动化组织芯片仪、自动分析装置、组织芯片相关技术与试剂、组织芯片实际应用技术。

可以预测，在 21 世纪，信息科技将与生命科技形成相互交叉推动，共同发展的新态势，必然会使信息生物学和生物信息学日趋成熟，从而发挥出越来越大的作用和价值。

基于 EDA 在高新技术中的重要性，山东大学信息学院近年来加强了电子设计自动化（EDA）学科建设，在微电子、电路理论、通信等专业开设了集成电路设计自动化课程。该信息学院投资数百万元，建设了集成电路设计的硬件环境和软件环境，采用了世界著名 EDA 工具厂商 SNOPSYS 公司的设计工具，并与该公司签署协议，筹建山东集成电路设计培训基地。由曾繁泰老师等人编写的《EDA 工程系列丛书》（共五册）也是该信息学院学科建设中的教材成果之一。他们提出的 EDA 工程的部分仿生学设计方法和 SOC 仿生模型是该学院在 EDA 学科建设中的研究成果之一。在“EDA 工程系列丛书”写作完成之际，写此以作代序，并谨以此丛书献给广大的 EDA 工程教育工作者、研究人员和读者。

梅良模

山东大学信息科学与工程学院

2004 年 5 月

前 言

电子产品随着设计、制造技术的进步，更新换代速度可谓日新月异。电子产品开发研制的动力源、加速器就是 EDA 工程。现代电子设计技术的核心也是 EDA 工程。EDA (electronic design automation) 工程就是以计算机为工作平台，以 EDA 软件工具为开发环境，以硬件描述语言为设计语言，以可编程器件为实验载体，以 ASIC、SOC 芯片为目标器件，以电子系统设计为应用方向的电子产品自动化设计过程。

随着集成电路的应用日益广泛，EDA 工程的重要性也日益显著。集成电路的功能已经达到足以影响并决定整机性能的程度。在集成电路设计中沉淀的系统方面的专业知识也越来越多，集成电路的设计也越来越需要系统设计人员的参与。信息技术的发展，各种应用产品的开发，例如计算机、通信设备以及各种消费类电子产品也更加明显地依赖于集成电路的设计与开发；许多科研工作也越来越依赖于微电子技术支持。因此，许多整机系统公司和各种各样的研究机构纷纷开始从事或者参与集成电路的设计。集成电路设计技术几乎成为各类电子工程师和电气工程师的一种必须掌握的技能。

电子领域的人士已经认识到，集成电路设计技术的发展在相当大的程度上决定于人才的培养。而设计技术又是一门实践性非常强的技术，IC 设计的教学需要依靠“真刀真枪”的实践，不能仅仅限于纸上谈兵。此外，对于集成电路设计人才的培养，除了要求掌握具体的设计技巧以外，更为重要的是培育设计人员的创新意识。创新的构思，尤其需要通过样品的制作来加以检验和证实。

科学研究的方法，如实验、分析、综合、归纳等，都在 EDA 工程方法学中得到体现。EDA 工程方法学是以计算机为硬件平台，以 EDA 工具为工作环境的现代电子设计方法学。

EDA 工程的理论基础是自动化理论、软件工程、编译原理、电路理论、微电子学、半导体工艺和集成电路设计等基础学科。EDA 工程研究逐步深入，并正在逐渐成为一门崭新的学科。

EDA 工程广义的定义范围是半导体工艺设计自动化，可编程器件设计自动化，电子系统设计自动化，印制电路板设计自动化，仿真、测试故障诊断、形式验证自动化，它不包含电子生产自动化。EDA 工程在我国尚未普及，电子行业的专业人员、电子和计算机专业的大学生以及研究生亟需掌握 EDA 工程方法的理论、方法和技术。作者认为，为了完整地构筑 EDA 工程知识体系，有必要将这些理论、方法、工具、工艺、实践等系统完整地组织起来，创建一门立论严谨，基础坚实，方法先进，对国民经济建设亟需的 EDA 工程学科。EDA 工程属于电路理论和半导体物理以及计算机软件的交叉学科。创建 EDA 工程专业是作者的设想。清华大学出版社金地公司的朋友选题准确，决策果断，经与作者协商出版了

这套《EDA 工程系列丛书》，我们将它介绍给国内读者。丛书分为：

- 《EDA 工程概论》 丛书之一，曾繁泰 李冰 李晓林 著
- 《VHDL 程序设计》 丛书之二，曾繁泰 陈美金 著
- 《可编程器件应用导论》 丛书之三，曾繁泰 侯亚宁 崔元明 著
- 《EDA 设计方法学》 丛书之四，曾繁泰 陈美金 沈卫红 曾鸣 著
- 《EDA 工程实践》 丛书之五，曾繁泰 孙刚见 李冰 王强 编著

《EDA 工程概论》阐述了 EDA 工程的知识体系以及 EDA 工程与传统电子设计方法的根本区别，内容涉及 EDA 工程理论基础、EDA 软件工具开发、PLD 硬件结构、IC 设计实践等方面。

《可编程器件应用导论》从应用的角度阐述了可编程器件的三种基本形式，即数字、模拟、混合可编程器件的原理、结构、参数和最新进展，阐述了嵌入式 PLD、SOC 芯片等主流器件的电路性质，为电子设计人员器件选型提供了参考。

《VHDL 程序设计》主要由两篇组成，上篇阐述了 VHDL 语言的语法基础和程序结构，下篇阐述了组合、时序逻辑、微处理器、总线接口模块的设计方法以及可测试设计与优化设计方法。上篇介绍的 VHDL 语言基础，力求概念清楚。下篇介绍 VHDL 程序设计，力求实践丰富。该书力求能够讲清硬件描述语言的语法规则、程序结构和编程方法。

《EDA 设计方法学》阐述了在专用集成电路（ASIC）设计、系统集成（SOC）中的逻辑综合、器件实现、系统仿真、时序分析、故障诊断、形式验证和优化设计等专题，归纳了 EDA 方法学的一般规律，建立了现代电子设计理论的基础。一些前沿课题正在研究和探索之中。该书探讨了无芯片 EDA 公司（CHIPLESS 从事 IP 模块生产）、无生产线集成电路设计公司（FABLESS）的运作机制，还介绍了 MPW 多项目晶圆服务。

《EDA 工程实践》通过对国内常见的 EDA 工具使用方法的介绍，阐述了利用 EDA 工程方法进行电子系统设计、ASIC 设计、SOC 设计的方法。该书涉及集成电路的前端设计、ASIC 设计、系统电路板设计、IC 仿真设计及集成电路后端设计五部分内容。

丛书系统地阐述了 EDA 工程的理论基础、设计语言、EDA 工具、实现载体和设计方法学等内容，适用于电子系统设计的硬件开发人员、EDA 工具的软件开发人员以及电子等专业的大学生和研究生阅读。

这套丛书的出版，像五块奠基石，奠定了 EDA 工程的学术基础，建立了 EDA 工程的知识体系，对推动我国 EDA 工程的发展，加快更新传统电子设计方法将起到积极作用。这套丛书如果能对电子工程师们的设计工作有所帮助，对他们的设计思路有所启发，我们将感到十分欣慰。这是因为一切为读者着想是作者的写作目的，也是出版者的责任。作者呼吁教育管理的有关部门，加快更新陈旧教材，改变我国电子工程教育落后于科技发展的局面。

完成这套丛书的写作工作是一项十分繁重而艰苦的劳动，丛书涉及面广，而写作时资料缺少，难度很大，十分具有挑战性。在浩繁的资料中，我们的参考文献不能一一尽录，在此向这些文献的作者表示歉意。出版界的朋友给予了作者大力支持，联络出版的具体事

务。山东大学 EDA 中心的同志分担了许多繁杂的工作,使我们有精力也有时间完成这项工作。在此向支持帮助我们的各界朋友和同事表示衷心的感谢。

ACTEL 公司提供了它们 EDA 工具的详细介绍,并将 Actel's Libero 5.0 无偿提供给广大读者。这无疑解决了不少读者在实践中的困难。作者对 ACTEL 公司的捐助深表感谢。

香港科汇(亚太)有限公司裕利分部周红经理特别关心 ACTEL 的 EDA 工具问题,坚持提供最新版本给中国读者,在作者和 ACTEL 公司之间作了大量工作,作者也十分感谢。

Synopsys 公司的经理秦明先生对这套丛书的写作十分关注,提出了很好的写作创意,也提供了丰富的参考文献。作者对 Synopsys 公司深表谢忱。

本丛书由山东大学信息学院的曾繁泰、王强,香港科汇(亚太)有限公司裕利分部孙刚见工程师,中兴公司南京研究所李冰工程师共同执笔完成。参加本书编写工作的还有山东政法学院司法信息系杨瑞霞和曲阜师范学校曾峰以及山东大学阚玉利、陈洪敏、刘伟、高友刚、赵刚、刘水奎、盛娜、侯亚宁、曾波等同志。由于作者水平所限,书中不妥之处在所难免,请广大读者批评指正。

曾繁泰

于山东大学多屏幕微机研究所 EDA 工程研究中心

2004 年 5 月

目 录

第 1 部分 VHDL 和 CPLD 设计实践

第 1 章	CPLD/FPGA 设计工具使用	2
1.1	ACTEL 公司的 EDA 设计工具	2
1.1.1	Libero 5.0 软件工具的使用	3
1.1.2	Libero 5.0 仿真工具的使用	8
1.1.3	Libero 5.0 宏生成器的使用	9
1.1.4	Libero 5.0 原理图输入工具使用	11
1.1.5	GCF 文件的使用和语法	16
1.2	ACTEL 集成的第三方工具	17
1.2.1	逻辑综合工具使用	18
1.2.2	逻辑综合操作练习	33
1.3	ALTERA 公司的 EDA 设计工具——Quartus II	40
1.3.1	设计输入	40
1.3.2	支持的第三方工具	43
1.3.3	项目设立	44
1.3.4	项目编译	48
1.3.5	延时分析	53
1.3.6	项目仿真	55
1.3.7	设计项目的下载编程操作	56
1.4	IC 设计实验教学大纲 (参考)	58
1.5	数字 IC 设计开发系统	60
1.6	时钟设计实验 IP 核	64
第 2 章	IC 前端设计实践	71
2.1	在线逻辑分析仪的使用方法	71
2.2	设计双口 RAM 实现 FIFO 功能	77
2.3	利用可编程器件设计看门狗电路	80
2.4	把 32bit RISC 处理器置入 FPGA	84
2.5	用 PLD 器件设计通信系统	85
2.5.1	PPC Core 基本功能	85

2.5.2 存储器管理单元	86
2.5.3 通信处理模块 CPM	88
2.5.4 实时嵌入式开发工具	92

第 2 部分 PCB 设计实践

第 3 章 PCB 设计工具的使用	96
3.1 Orcad PCB 设计工具	96
3.2 版图布局布线	98
3.3 SPECCTRA 编辑和自动化布线	103
3.4 PSpice A/D 仿真工具	105
第 4 章 PCB 设计实践	108
4.1 板级电路系统设计流程	108
4.1.1 概述	108
4.1.2 建立 Project	109
4.1.3 输入原理图	110
4.1.4 将原理图转换并输出到 Layout 板图	111
4.1.5 光绘输出	115
4.2 板级电路系统设计实践	115
4.2.1 概述	115
4.2.2 基本模块功能介绍	116
4.2.3 文件结构及工程的设置	118
4.3 Allegro 中的基本操作	119
4.4 PCB 可生产性	123
4.5 PCB 可测试性	129
4.6 PCB 文件打印输出	131

第 3 部分 ASIC 设计实践

第 5 章 ASIC 设计工具使用	136
5.1 集成设计环境——Cadence EDA 工具	136
5.2 ASIC 设计流程	136
5.3 Cadence 工具使用	138
5.3.1 概述	138
5.3.2 Cadence 软件的环境设置	140
5.3.3 Cadence 软件的启动方法	144
5.3.4 库文件的管理	145

5.3.5 文件格式的转化	147
5.4 仿真工具 Verilog—XL	147
5.4.1 环境设置及仿真工具启动	147
5.4.2 Verilog-XL 的使用示例	150
5.5 电路图设计工具 Composer	151
5.6 电路模拟工具 Analog Artist	153
5.7 自动布局布线	155
5.7.1 自动布局布线流程	155
5.7.2 自动布局布线设计	157
5.8 版图设计及其验证	157
5.8.1 版图编辑器 Virtuoso Layout Editor	158
5.8.2 版图验证工具 Dracula	159

第 4 部分 仿真实践

第 6 章 IBIS 模型结构、创建与应用	162
6.1 IBIS 标准和资源	162
6.1.1 IBIS 标准历史	162
6.1.2 IBIS 资源	163
6.1.3 IBIS 模型来源	163
6.1.4 IBIS 的工具	164
6.2 基本 IBIS	164
6.2.1 基本 IBIS 文件结构	164
6.2.2 基本 IBIS 模型	167
6.2.3 终端和串联模型	172
6.3 创建 IBIS 模型	184
6.3.1 IBIS 元件生成器	184
6.3.2 产生设计的 NDD 和 NNL 文件	184
6.3.3 产生用于设计的 IBIS 框架文件	185
6.3.4 编辑 IBIS 框架文件	186
6.3.5 最终检查	189
6.4 ICX IBIS 模型	190
6.4.1 工艺模型	190
6.4.2 创建技术模型	192
6.4.3 假设终端模型	192
6.4.4 驱动最优化模型	194
6.4.5 ICX 串联电阻	196

6.5	高级 IBIS 模型	198
6.5.1	差分模型	198
6.5.2	多级驱动	200
6.5.3	连接器和插座模型	206
6.5.4	动态箝位模型	208
6.6	创建 EBD 模型	209
6.6.1	EBD 模型结构	209
6.6.2	创建 EBD 模型	212
6.7	信号完整性和时序信息	212
6.7.1	在 IBIS 模型中设置参考电压	212
6.7.2	信号完整性和时序电压	215
6.7.3	模型的继承	221
6.7.4	端口类型的继承	221
6.8	封装和连接器模型	222
6.8.1	物理配置	223
6.8.2	源数据或 SPICE 模型	223
6.8.3	SPICE 模型层级结构	226
6.8.4	执行 spice2pkg	226
6.8.5	spice2pkg 输入文件语法	226
6.8.6	举例说明	229
6.9	IBIS 模型及其应用	248
6.9.1	IBIS 的背景及其发展	248
6.9.2	IBIS 模型	249
6.9.3	IBIS 模型的建模过程	250
6.9.4	IBIS 模型参数及模型示例	250
6.9.5	在使用 IBIS 模型中常遇到的问题和解决方法	256

第 5 部分 集成电路版图设计

第 7 章	ApolloII 设计工具	262
7.1	概述	262
7.1.1	约定	262
7.1.2	使用窗口命令	263
7.1.3	使用模式匹配	263
7.2	系统设置和安装	264
7.2.1	系统所需的操作系统	264
7.2.2	ApolloII 工具软件的管理	264

7.2.3 授权文件	265
7.2.4 安装目录	265
7.3 数据结构	265
7.4 开始运行 ApolloII	266
7.4.1 命令设置	267
7.4.2 字符敏感性	268
7.4.3 应用窗口	268
7.4.4 启动在线帮助	269
7.5 单元管理	270
7.6 定义设计环境	272
7.7 设计准备	276
7.7.1 准备过程	276
7.7.2 Verilog 网络列表文件	281
7.7.3 VHDL 网络列表文件	284
7.7.4 操作参考库	286
7.8 网表选项设置	291
7.8.1 网表选项 (cmCmdExpand)	291
7.8.2 网表选项设置	292
第 8 章 版图设计	295
8.1 版图设计	295
8.1.1 打开 Apollo 中的库 (geOpenlib)	295
8.1.2 创建顶层单元项目 (geCreateCell)	296
8.1.3 合并网表 (axgBindNetlist)	297
8.1.4 创建不在网格中的单元实例 (dbCreateCellInst)	297
8.1.5 连接电源与地线焊点 (aprPGConnect)	298
8.1.6 pad/pin 的设置	300
8.2 平面布置	304
8.2.1 创建底盘规划	304
8.2.2 线性底版规划	308
8.2.3 放置块	309
8.2.4 布局调整	310
8.2.5 支持倒装芯片	313
8.2.6 手工移动/转换命令	315
8.2.7 创建组和区域	317
8.2.8 创建禁止布置区	319
8.2.9 创建宏焊点	319

8.2.10 将设计信息保存到输出文件中	320
8.3 扫描链	321
8.3.1 分离扫描链	322
8.3.2 定义和优化扫描链	322
8.3.3 创建扫描链和规定约束	323
8.4 线网预布线	323
8.4.1 带线预布线	324
8.4.2 矩形环预布线	328
8.4.3 自定义导线预布线	331
8.4.4 宏单元和压焊盘预布线	335
8.4.5 标准单元预布线	338
8.4.6 模板预布线	340
8.4.7 删除预布线线网	341
8.4.8 快速布线 (axgStartQuickPrerouter)	341
8.5 标准单元的布局	342
8.5.1 设置布局选项 (axgPlaceOptions)	342
8.5.2 自动布局	347
8.5.3 布局资源管理器	348
8.5.4 最优化布局	350
8.5.5 设置布局状态	354
8.6 总线布线	355
8.6.1 总线布线	356
8.6.2 布线向导	359
8.6.3 布线选项	361
8.6.4 布线网络群 (axgRouteGroup)	368
8.6.5 全局布线	368
8.6.6 进行详细布线	372
8.6.7 布线最优化	374
第 9 章 版图仿真、设计规则检查和修改	379
9.1 版图修改	379
9.1.1 术语	379
9.1.2 ECO 能力	379
9.2 改变网表后更新版图	380
9.2.1 执行无限制的 ECO	381
9.2.2 执行“硅”ECO	383
9.3 改变版图后更新网表	386