

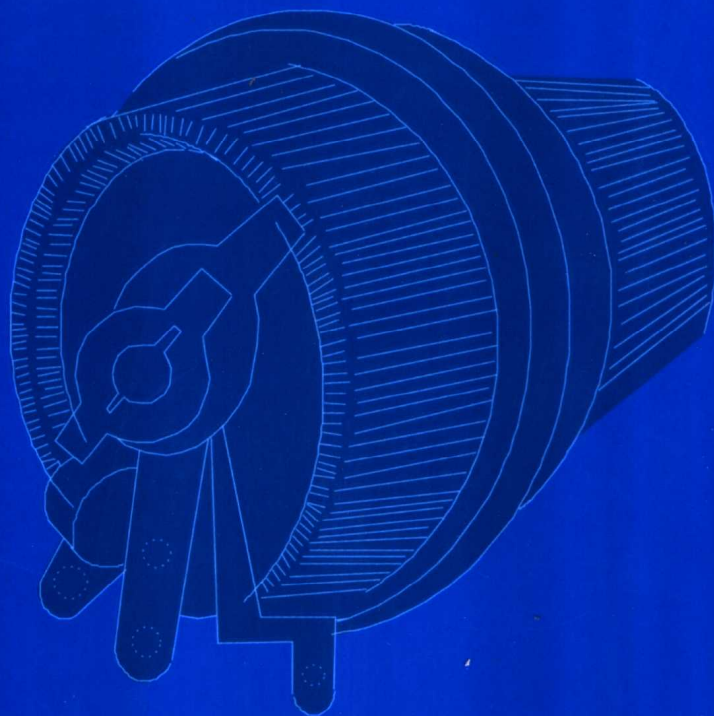


21世纪高等学校应用型规划教材

机电工程系列

EDA 实用技术教程

侯继红 主编
李向东



中国电力出版社
www.infopower.com.cn



21世纪高等学校应用型规划教材

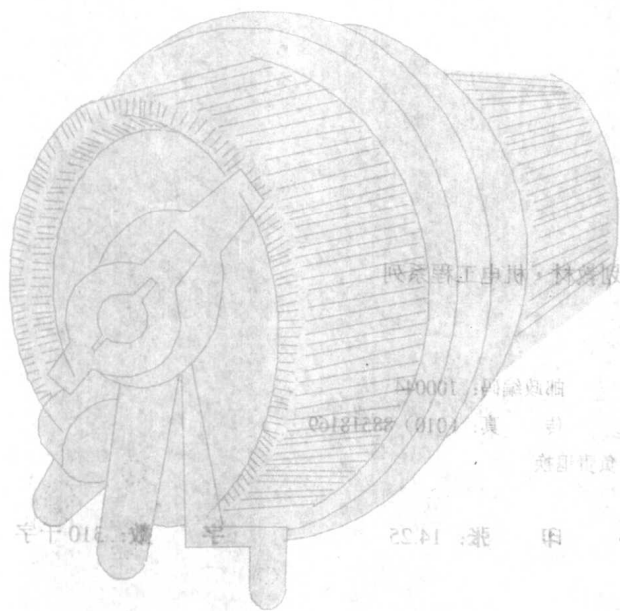
机电工程系列

主要内容

本书共分4章，第1章介绍MAX+PLUS II集成开发软件的基本操作，第2章介绍VHDL语言的基本语法，第3章介绍VHDL语言的基本应用，第4章介绍VHDL语言的综合应用。本书可作为高等院校相关专业教材，也可供从事EDA技术工作的工程技术人员参考。

EDA 实用技术教程

侯继红 主编
李向东



本书共分4章，第1章介绍MAX+PLUS II集成开发软件的基本操作，第2章介绍VHDL语言的基本语法，第3章介绍VHDL语言的基本应用，第4章介绍VHDL语言的综合应用。本书可作为高等院校相关专业教材，也可供从事EDA技术工作的工程技术人员参考。

ISBN 7-309-05121-1
定价：20.00元



中国电力出版社

www.infopower.com.cn

内容提要

全书分为：第1章绪论，第2章可编程逻辑器件，第3章 MAX+Plus II 概述，第4章原理图输入法，第5章硬件描述语言 VHDL 基础，第6章 VHDL 常用语句，第7章常用电路设计，第8章综合应用。书后附录可供任课教师和同学们结合自身的教学情况选用。每章的后面配有实训指导，可供任课教师和同学们结合自身的教学情况选用。

本书注重实践操作和应用能力的培养，以满足目前教学的实际需要。

本书可作为本、专科，高职院校机电、电子、自动化等专业教材使用，也可供其他有兴趣的读者参考阅读。

图书在版编目 (CIP) 数据

EDA 实用技术教程 / 侯继红等主编. —北京：中国电力出版社，2004

21 世纪高等学校应用型规划教材·机电工程系列

ISBN 7-5083-2492-7

I.E... II.侯... III.电子电路—电路设计：计算机辅助设计—高等学校—教材 IV.TN702

中国版本图书馆 CIP 数据核字 (2004) 第 075648 号

丛 书 名：21 世纪高等学校应用型规划教材·机电工程系列

书 名：EDA 实用技术教程

出版发行：中国电力出版社

地址：北京市三里河路 6 号 邮政编码：100044

电话：(010) 88515918 传 真：(010) 88518169

本书如有印装质量问题，我社负责退换

印 刷：汇鑫印务有限公司

开本尺寸：185×233

印 张：14.25

字 数：310 千字

书 号：ISBN 7-5083-2492-7

版 次：2004 年 9 月北京第 1 版

印 次：2004 年 9 月第 1 次印刷

定 价：20.00 元

版权所有，翻印必究

前 言

EDA 技术是一门涉及多学科的综合性的技术，内容丰富，从教学和实用的角度出发，本书主要从以下几个方面进行介绍：大规模可编程逻辑器件；原理图输入法；VHDL 语言介绍；实例设计。其中大规模可编程逻辑器件是 EDA 设计的物理载体，而原理图输入法和 VHDL 语言是利用 EDA 技术进行设计的主要手段，实例则可以由浅入深、引导读者更好地掌握该设计工具。本书的各章节对以上因素都作了相应安排。

本书的主要特点是：

(1) 以利用该软件进行硬件设计为主要目的，尽量使内容简洁明了，符合初学者的接受能力，略讲其他相关的扩展内容。

(2) 注重实践与实用。本书安排了大量针对性很强的实例，使读者对每一章内容都能够做到学有所用，深入理解，切实掌握每一个知识点。

(3) 内容安排由浅入深，注重系统性、完整性与独立性相结合。读者通过本书的学习，可以初步掌握 EDA 技术的最基本内容；另一方面，书中各章节具有相对独立性，方便读者结合自己的情况有针对性的进行学习，有利于根据不同学时和专业进行选择。

(4) 向导式介绍。通过典型实例，对设计步骤逐步进行介绍，在实际步骤中学会相关技术和知识点，读者在只有数字电路基础知识的条件下就能够迅速学会使用原理图输入的设计方法。学完本书以后，能够利用原理图和文本输入法完成较复杂的数字系统设计。

全书共分 8 章，第 1 章~第 3 章分别介绍 EDA 技术、可编程逻辑器件、电子电路设计软件 MAX+Plus II 的基本知识；第 4 章介绍原理图输入法；第 5 章和第 6 章介绍 VHDL 语言基本知识；第 7 章和第 8 章分别是常用电路设计示例和综合应用实例；附录给出了常用的设计参考资料，方便读者查阅。

本书由焦作大学侯继红、李向东主编，张艳、李鸿征、马军涛、司国斌编著。

EDA 技术是一门综合性强且发展迅速的新技术，其中有许多新问题需要不断探索，由于编写时间仓促，书中难免有疏误之处，真诚欢迎读者批评指正。

作 者

2004 年 7 月

参加“21世纪高等院校应用型规划教材” 编写的院校名单

(排名不分前后)

重庆大学应用技术学院	安徽工商职业技术学院
重庆电子职业技术学院	安徽商贸职业技术学院
天津大学管理学院	河北廊坊工业学校
浙江金融职业技术学院	湖南长沙商贸旅游职业学院
常州工学院	天津机电职业技术学院
无锡商业职业技术学院	天津工业职业技术学院
浙江商业职业技术学院	天津大学职业技术学院
山东商业职业技术学院	江苏淮安信息职业技术学院
天津工业大学信息学院	齐齐哈尔大学
深圳职业技术学院	天津理工学院
浙江温州职业技术学院	天津财经大学
浙江宁波工商职业技术学院	徐州工程学院
浙江经济职业技术学院	重庆大学信息学院
天津商学院	成都大学
焦作大学	西南石油学院
河北唐山职业技术学院	西华大学
河北廊坊职业技术学院	常熟理工学院
河北保定金融专科学校	南通职业大学
石家庄信息工程职业学院	常州轻工职业技术学院
河南经济管理学院	山西长治职业技术学院
成都信息工程学院	沈阳药科大学
河南机电高等专科学校	河南理工大学高等职业学院

目 录

前 言

第 1 章 绪论	1
1.1 EDA 技术发展概述	1
1.2 EDA 技术的基本内容	2
1.3 EDA 系统的构成	3
1.4 EDA 设计的基本流程	4
1.5 设计输入	4
1.6 EDA 技术的发展方向	7
习题	9
第 2 章 可编程逻辑器件	10
2.1 可编程逻辑器件发展概述及其分类	10
2.2 早期的 PLD 介绍	12
2.3 复杂可编程逻辑器件 (CPLD)	14
2.4 现场可编程逻辑门阵列 (FPGA)	17
2.5 专用集成电路 (ASIC)	19
2.6 流行可编程器件介绍	20
习题	24
第 3 章 MAX+Plus II 概述	25
3.1 MAX+Plus II 软件的功能	25
3.2 Max+plus II 软件的安装	30
3.3 Max+plus II 软件的设计流程	32
习题	33
第 4 章 原理图输入法	34
4.1 模为 12 计数器的设计	34
4.2 模为 60 计数器的设计	57
4.3 图形的层次化设计	60
4.4 可调参数元件 (LPM) 的应用	64
4.5 常见错误及其处理方法	71
习题	71
第 5 章 硬件描述语言 VHDL 基础	72

5.1	VHDL 简介	72
5.2	VHTL 程序设计基本结构	76
5.3	VHDL 设计实例 (一)	77
5.4	VHDL 组成	78
5.5	VHDL 中的数据	88
5.6	VHDL 的表达式	98
	习题	101
第 6 章	VHDL 常用语句	102
6.1	顺序语句	102
6.2	并行语句	114
6.3	参数化元件设计	122
6.4	并行过程调用	123
6.5	VHDL 的描述方式	123
6.6	属性及时钟描述	126
	习题	127
第 7 章	常用电路设计	128
7.1	组合电路	128
7.2	时序电路设计	136
7.3	状态机	167
7.4	常见的错误	175
7.5	保留字	177
	习题	178
第 8 章	综合应用	179
8.1	序列计数器	179
8.2	数字钟	180
8.3	通用异步收发器 (uart)	187
附录 A	DXT-B 型 EDA 实验开发系统	190
A.1	简介	190
A.2	下载板	191
A.3	主板	192
A.4	DXT-B 的检测、验收项目和方法	195
附录 B	程序包文件	197
附录 C	F10K10 管脚对应表	220

第 1 章 绪 论

EDA 技术不是某一学科的分支,或某种新的技能技术,而是一门综合学科。它融多学科于一体,打破了软件和硬件的界限,使计算机的软件技术和硬件设计合二为一、设计效率和产品性能兼顾,代表了电子设计技术和应用技术的发展方向。

1.1 EDA 技术发展概述

自从 20 世纪 90 年代出现的 Internet 技术将人类社会带入信息时代以后,作为信息社会重要标志的电子技术和电子产品,早已渗透到社会生活的各个领域。现代电子产品的性能越来越高,更新速度越来越快,电子生产企业也面临着更大的竞争压力,迫切需要生产功能强、品质优、成本低、功耗小、集成度高的电子产品来满足日益增长的社会需求。微电子技术和现代电子设计技术正是实现电子产品生产进步的关键所在。

微电子技术以大规模集成电路加工技术为代表,集成电路的设计不断向超大规模、极低功耗和超高速的方向发展,目前已进入超深亚微米阶段,可以在几平方厘米的芯片上集成几千万个晶体管,表征半导体工艺水平的线宽已经达到 $0.13\mu\text{m}$,并且还在不断地缩小。

现代电子设计技术的核心是 EDA (Electronic Design Automation, 电子设计自动化) 技术。EDA 是指以计算机为基本工作平台,融合了应用电子技术、计算机技术、人工智能技术等多种学科的最新成果而开发出来的一整套电子 CAD (计算机辅助设计) 通用软件工具,是一种帮助电子设计工程人员进行电子元件产品和系统设计的综合工具。它采用高级的 HDL (Hardware Design Language, 硬件描述语言) 进行设计,能自动完成逻辑编译、化简、分割、综合、优化、布局布线、仿真,直至完成对于特定目标芯片的适配编译、逻辑映射和编程下载等工作。近几年来,硬件描述语言等设计数据格式逐步标准化,从而使 EDA 框架结构日趋标准,集成设计环境日趋完善。目前 EDA 主要辅助进行三个方面的工作:集成电路设计、电子电路设计和印刷电路板 (Printed Circuit Board, PCB) 设计。没有 EDA 技术的支持,想要完成超大规模集成电路的设计制作是难以想像的。

在现代高新电子产品的设计和生产中,微电子技术和现代电子设计技术是相互促进、相互推动而又相互制约的两个技术环节。没有这两者的结合,就没有 EDA 技术的快速发展。因此 EDA 技术的发展和相关技术的发展是同步的。回顾近 30 年来电子技术的发展历程,EDA 技术的发展可以分为三个阶段。

20 世纪 70 年代,在集成电路制作中 MOS (Metal-Oxide Semiconductor, 金属氧化物半导体) 工艺得到广泛应用,可编程逻辑技术和器件也已问世,称为 CAD (计算机辅助设计) 阶段。该时期开始在设计工作中用计算机代替手工劳动,辅助进行集成电路版图编辑,PCB 布局布

线等工作。

20世纪80年代,集成电路开始大量采用CMOS(Complementary Metal Oxid Semiconductor, 互补金属氧化物半导体)技术,电子设计进入CAE(计算机辅助工程)阶段,除了纯粹的图形绘制功能外,还增加了计算机电路功能设计和结构设计,可通过电气连接网表将两者结合在一起,使CAD和CAE技术的应用更为广泛。尤其是各种硬件描述语言的出现、应用和标准化,有力推动了电子设计自动化的进步,为电路建模、标准文档及仿真测试奠定了坚实的基础。

20世纪90年代,集成电路达到超深亚微米水平,为ESDA(电子系统设计自动化)阶段。在前两个阶段中,虽然CAD/CAE技术已经取得了巨大成功,但是设计人员仍然无法从繁重的设计工作中完全解脱出来,因为在设计过程中自动化和智能化的程度还不高。而在本阶段,随着HDL标准化的进一步确立,各EDA软件界面友好,学习使用方便,且互相兼容,全新的电子设计自动化技术得到迅速应用和发展,下一目标是整个设计过程的自动化。

事实已经充分证明,EDA工具的出现给电子系统设计带来了革命性的变化。随着Pentium处理器的推出,FPGA(Field Programmable Gate Array,现场可编程门阵列)的上市,以及大规模芯片组和高速、高密度印刷电路板的应用,EDA技术在功能方针、时序分析、集成电路自动测试、高速印刷电路板设计及操作平台的扩展等方面将面临着新的挑战,这也是新一代EDA技术未来的发展趋势。

1.2 EDA技术的基本内容

EDA技术的涉及面很广,内容很多,但从教学和实用的角度来说,应该掌握以下几个方面的内容:大规模可编程逻辑器件;硬件描述语言;软件开发工具;实验开发系统。

1. 大规模可编程逻辑器件

大规模可编程逻辑器件是EDA技术将电子应用设计系统的既定功能和技术指标具体实现的硬件载体。其中ASIC(Application Specific Integrated Circuit,专用集成电路)器件是最终的物理平台。而FPGA和CPLD(Complex Programmable Logic Device,复杂可编程逻辑器件)是目前使用最为广泛的主流产品,它们面向用户,具有极大的灵活性和通用性,有使用方便,硬件测试和实现快捷,开发效率高,成本低,上市时间短,技术维护简单等优点。这类器件又被称为可编程专用IC,由于其众多的优点,当产品定型和产量扩大后,可将在生产中得到充分检验的电子设计迅速地进行ASIC投产。

主要产品:Xilinx公司的FPGA有XC2000、XC3000、XC4000、XC4000E、XC5200等系列,可用的门数为1200~18000个;Altera公司的CPLD器件有FLEX6000、FLEX8000、FLEX10K等系列,门数为5000~25000个;Lattice公司器件有ispLSI2000、ispLSI3000、ispLSI6000等系列,门数可多达25000个。

2. 硬件描述语言

硬件描述语言是利用EDA技术进行电子设计的主要表达手段,打破传统的利用原理图进行硬件电路设计的方法。该语言可以描述硬件电路的功能,信号连接关系及定时关系。各公司

开发了自己专有的 HDL, 常用的有 VHDL 标准硬件描述语言、Verilog 和 AHDL 等标准硬件描述语言。有专家认为, 在 21 世纪中, 几乎全部数字系统设计任务将由 VHDL 和 Verilog 承担, 而 VHDL 将是电子工程设计人员的必备知识。

3. 软件开发工具

软件开发工具是利用 EDA 技术进行电子系统设计的智能化的自动化设计工具。目前比较流行的有 Altera 公司的 MAX+Plus II、Lattice 公司 ispEXPERT、Xilinx 公司 Foundation Series 等。

MAX+Plus II: 在 FPGA 芯片制造业中, Altera 公司所占的份额较大, 所以 MAX+Plus II 是应用较为广泛的 FPGA 开发工具。支持原理图、VHDL 和 Verilog 语言文本, 以及波形与 EDIF 等格式的文件作为输入方式, 并支持这些文件的任意混合设计, 可以进行功能和时序仿真, 能够产生精确的仿真结果。它界面友好, 集成化程度高, 使用便捷。是易学易用的可编程逻辑器件开发软件, 被业界称为最易学最易用的 EDA 软件, 并支持主流的第三方 EDA 工具, 支持除 APEX20K 系列之外的所有 Altera 公司的 FPGA/CPLD 大规模逻辑器件。

ispEXPERT: ispEXPERT System 是 ispEXPERT 主要的集成环境, 可以进行 VHDL、Verilog 及 ABEL 语言的设计输入、综合、适配、仿真和在系统下载。是目前最容易掌握的设计工具之一, 其界面友好, 操作方便, 功能强大, 并与第三方 EDA 工具兼容良好。

Foundation Series 是 Xilinx 公司最新集成开发的 EDA 工具。它采用自动化的, 完整的集成设计环境。包含了强大的 Synopsys FPGA Express 综合系统, 是业界最强大 EDA 设计工具之一。

4. 实验开发系统

实验开发系统是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。提供了芯片下载电路及 EDA 实验开发的外围资源。它一般包括:

- (1) 实验开发所需的各类基本信号发生模块, 包括时钟、脉冲、高低电平等;
- (2) FPGA/CPLD 输出信息显示模块, 包括数码显示、发光管显示、声响指示等;
- (3) 目标芯片适配座以及上面的 FPGA/CPLD 目标芯片和编程下载电路。

1.3 EDA 系统的构成

EDA 技术研究的对象是电子设计的全过程, 有系统级、电路级和物理级 3 个层次的设计。它涉及的电子系统从低频、高频到微波, 从线性到非线性, 从模拟到数字, 从通用集成电路到专用集成电路构造的电子系统, 因此 EDA 技术研究的范畴相当广泛。如果从专用集成电路 ASIC 开发与应用的角度的角度看, EDA 软件系统应当包含以下几个子模块: 设计输入子模块、设计数据库子模块、分析验证子模块、综合仿真子模块、布局布线子模块等。

- 设计输入子模块: 该模块接受用户的设计描述, 并进行语义正确性及语法规则的检查, 通过后, 将用户的设计描述语句转换为 EDA 软件系统的内部数据格式, 存入设计数据库被其他子模块调用, 设计输入子模块能进行图形输入、文本输入以及混合输入方式, 该子模块包含有针对不同描述方式的编辑器, 如图形编辑器、文本编辑器等, 同时包

含对应的分析器。

- 设计数据库子模块：该模块存放系统提供的库单元以及用户的设计描述和中间设计结果。
- 分析验证子模块：该模块包括各个层次的模拟验证、设计规则的检查、故障诊断等。
- 综合仿真子模块：包括各个层次的综合工具，从高层次到低层次的综合仿真全部由 EDA 工具自动实现。
- 布局布线子模块：实现由逻辑设计到物理实现的映射，因此与物理实现的方式密切相关。例如，最终的物理实现可以是门阵列、可编程逻辑器件等，由于对应的器件不同，各自的布局布线工具会有很大的差异。

许多生产可编程逻辑器件的公司都推出了适于开发自己产品的 EDA 工具，这些工具一般都具有以上各个子模块，操作简单，对硬件环境要求低，运行 PC 的 Windows 9x 或 Windows NT 操作系统。

1.4 EDA 设计的基本流程

完整地理解利用 EDA 技术进行设计开发的流程对于正确地选择和使用 EDA 软件，优化设计项目，提高设计效率很有益处，一个完整的、典型的 EDA 设计流程既是自顶向下的设计方法的具体实施途径，也是 EDA 工具软件本身的组成结构。了解支持这一设计流程的诸多设计工具，有利于有效地排除设计中出现的问题，提高设计质量和总结设计经验。设计的一般流程如图 1.1 所示。

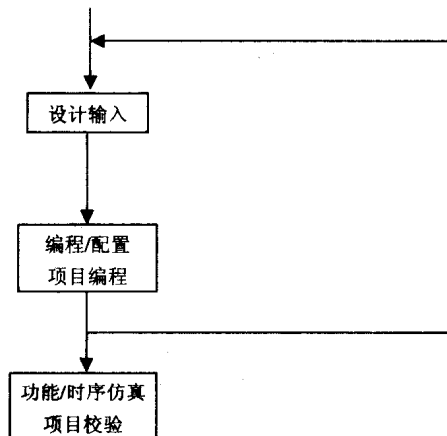


图 1.1

1.5 设计输入

将电路系统以一定的表达方式输入计算机，是在 EDA 软件平台上对 FPGA/CPLD 开发的

最初步骤。通常，使用 EDA 工具的设计输入可分为两种类型。

1.5.1 图形输入的常用方法

图形输入通常包括原理图输入、状态图输入和波形图输入三种常用方法。

1. 原理图输入

原理图输入是一种类似于传统电子设计方法的原理图编辑输入方式，在 EDA 软件的图形编辑界面上绘制能完成特定功能的电路原理图。原理图由逻辑器件和连接线构成，图中的逻辑器件可以使用 EDA 软件库中预制的功能模块，如与门、非门、或门、触发器以及各种含 74 系列器件功能的宏功能块，甚至还有一些类似于 IP 的功能块。

原理图编辑绘制完成后，原理图编辑器将对输入的图形文件进行排错，之后再将其编译成适用于逻辑综合的网表文件。原理图输入法的优点如下：

- (1) 设计者进行电子线路设计不需要增加新的相关知识，如 HDL 等。
- (2) 方法与传统的作图的方法（如 Protel）相似，设计过程形象直观，适用于初学者。
- (3) 对于较小的电路模拟，其结构与实际电路十分相近，设计者易于把握电路全局。
- (4) 设计方式接近于底层电路布局，易于控制逻辑资源的耗用，减少面积。

任何事物都有其两面性，同样的原理图输入法也有一定的缺点：

1) 随着电路设计规模的扩大，原理图输入描述方式显示出了其局限性，如电路功能原理的易读性降低，错误排查困难，整体调整和结构升级困难。

2) 由于图形设计方式没有标准化，不同的 EDA 软件中的图形处理工具对图形的设计规则、存档格式和图形编译方式不同，兼容性差，难以交换和管理。

3) 由于图形文件的不兼容性，性能优秀的电路模块移植和再利用十分困难，这也是 EDA 技术应用的障碍。

4) 由于原理图中已确定了设计系统的基本电路结构和元件，留给综合器和适配器的优化选择空间已十分有限，难以实现用户所希望的面积、速度以及不同风格的综合优化，原理图的设计方法明显偏离了电子设计自动化最本质的涵义。

5) 在设计中，由于直接面对硬件模块的选用，因此行为模型的建立将无从谈起，无法实现真正意义上的自顶向下的设计方案。

2. 状态图和波形图输入

状态图输入就是根据电路的控制条件和不同的转换方式，用绘图的方法，在 EDA 工具的状态图编辑器上绘出状态图，然后由 EDA 编译器和综合器将此状态流程图形编译综合成电路网表。

波形图输入则是将待设计的电路输入输出的时序波形图利用 EDA 工具进行输入，由 EDA 工具据此完成该电路设计。

1.5.2 文本输入法

该方式与传统的计算机软件语言编辑输入基本一致，就是适用某种硬件描述语言的电路设计文本，如将 VHDL 或 Verilog 的源程序，进行编辑输入。文本输入法克服了原理图输入法的

所有弊端,为 EDA 技术的应用和发展开辟了一个广阔的天地。文本输入法是最基本、最有效和最通用的输入法。

1.5.3 逻辑综合和优化

综合 (Synthesis),对电子设计领域而言,就是把行为和功能层次表达的电子系统转化为低层次的便于具体实现的模块组合装配完成的过程,设计过程通常从高层次的行为描述开始,以最低层次的结构描述结束,每一步都可称为一个综合环节。利用 EDA 软件系统的综合器可以把 VHDL 的软件设计与硬件的可实现性相挂钩。

综合器就是能够自动将一种设计形式向另一种设计表示形式转化的计算机程序,或协助进行手工转换的程序。它可以将高层次的表示转化为低层次的表示,可以从行为域转化为结构域,可以将高一级的抽象的电路表示转化为低一级的电路表示,并通过某种特定的技术实现。综合器工作前,必须给最终实现的硬件结构参数,其功能是将软件描述与给定的硬件结构用某种网表文件的方式联系起来,是软件描述和硬件实现之间的一座桥梁。综合的过程具有明显的能动性和创造性,不是简单机械的一一对应的“翻译”,而是根据设计库,工艺库以及预先设置的各类约束条件,选择最优的方式完成电路结构的形成。也就是说,对于相同的 VHDL 表述,综合器可以用不同的电路结构实现相同的功能。

1.5.4 适配

适配的过程也就是目标器件的布线,在逻辑综合后必须利用适配器将综合后的网表文件配置于指定的目标器件产生最终的下载文件,如 JEDEC、JAM 格式的文件,包括底层器件配置、逻辑分割、逻辑优化、逻辑布局布线操作。适配器也称之为结构综合器,适配所选定的目标器件 (FPGA/CPLD 芯片)必须属于原综合器指定的目标系列。适配对象直接与器件的结构细节相对应。

1.5.5 行为仿真、功能仿真和时序仿真

仿真 (simulation)是指在电子系统设计的过程中用来对设计者的硬件描述和设计结果进行查错、验证的一种方法。

设计者利用一定的设计方法完成一个电子系统的设计之后,需要验证其正确性。在分层次自上而下对大规模集成电路进行设计的过程中,从设计者对电路功能、行为的描述、到每个层次的设计结果,每一个阶段都要进行正确性验证,以确保设计中的错误早期发现和排除。仿真是 EDA 设计过程中的重要步骤。

行为仿真:在综合以前,将 VHDL 设计源程序直接送到 VHDL 仿真器中仿真,称之为 VHDL 行为仿真,此时的仿真只是根据 VHDL 的语义进行的,与具体的电路没有关系,在该仿真中,可以充分发挥 VHDL 中的适用于仿真控制的语句及有关的预定义函数和库文件。

功能仿真:综合之后,直接对 VHDL、原理图描述或其他描述形式的逻辑功能进行测试模拟,以了解其实现的功能是否满足原设计的要求和过程,仿真过程不涉及任何器件的硬件特性,如延时特性。

时序仿真：就是接近真实器件运行特性的仿真，仿真文件中已包含了器件硬件参数，其仿真精度要高得多。但时序仿真的仿真文件必须来自针对具体器件布线/适配器所产生的仿真文件。综合后所得到的 EDIF/XNF 门级网表文件通常作为 FPGA 布线器或 CPLD 适配器的输入文件，通过布线/适配后，产生的 VHDL 网表文件中包含了精确的硬件延迟信息，其描述的电路结构与布线/适配后的结果是一致的。将该文件送到 VHDL 仿真器中进行仿真，就可以得到精确的时序仿真结果。

1.5.6 目标器件的编程和下载

在编译、综合、适配和仿真以后，若没有发现问题，即满足原设计的要求，就可以把适配后生成的下载或配置文件，通过编程器或编程电缆向目标芯片 FPGA/CPLD 进行下载，以便进行硬件测试和验证。

通常，将对 CPLD 的下载称为编程 (Program)，对 FPGA 中的 SRAM 进行直接下载的方式称为配置 (Configure)，对于 OPT FPGA 的下载和对于 FPGA 的专用配置 ROM 的下载仍称为编程。

1.5.7 硬件测试

将含有已定设计的 FPGA 或 CPLD 的硬件系统进行统一测试，为了在更真实的环境中检验 VHDL 设计的运行情况，特别是对于 VHDL 程序设计上不是太规范，语义上含有一定歧义的程序。一般的仿真器包括 VHDL 行为仿真器和 VHDL 功能仿真器，对于同一 VHDL 设计的“理解”，即仿真模型的产生，与 VHDL 综合器的“理解”，即综合模型的产生，常常是不一致的。此外，由于目标器件功能的可行性约束，综合器对于设计的“理解”常在有限范围内选择，而仿真器的“理解”则是纯软件行为，其选择的范围要宽得多，综合器和仿真器选择范围上的偏差将导致仿真结果与综合后实现的硬件电路在功能上的不一致。另外，还可能有许多其他的因素也会产生这种不一致，因此，VHDL 的硬件测试是十分必要的。

1.6 EDA 技术的发展方向

1. 设计输入工具的发展趋势

早期 EDA 工具设计输入普遍采用原理图输入方式，以文字和图形作为设计载体和文件，将设计信息加载后，由后续的 EDA 工具，完成设计分析工作。原理图输入方式的优点是直观，能满足以设计分析为主的一般要求，但是原理图输入方式不适合用 EDA 综合工具。20 世纪 80 年代末，电子设计开始采用新的综合工具，设计描述转向各种硬描述语言为主的编程方式。用硬件描述语言描述设计，更接近系统行为描述，且便于综合，更适于传递、修改和设计信息，还可以建立独立于公式的设计文件，不便之处是不太直观，要求设计师学会编程。

很多电子设计师都具有原理设计的经验，不具有编程经验，所以仍然希望继续在比较熟悉的符号与图形环境中完成设计，而不是利用编程完成设计。为此，EDA 公司在 20 世纪 90 年

代相继推出一批图形化免编程的设计输入工具,它们允许设计师用他们最方便熟悉的设计方式,如框图、状态图、真值表和逻辑方程建立设计文件,然后由 EDA 工具自动生成综合所需的硬件描述语言文件。

2. 具有混合信号处理能力的 EDA 工具

目前,数字电路设计的 EDA 工具比模拟集成电路的 EDA 工具多,模拟集成电路 EDA 工具开发的难度较大,但是,由于物理本身多以模拟形式存在,所以实现高性能的复杂电子系统的设计离不开模拟信号。因此,20 世纪 90 年代以来,EDA 工具厂商都比较重视数/模混合信号设计工具的开发。对数字信号的语言描述,IEEE 已经制定了 AHDL 标准,对模拟信号的 MHDL 语言下载制定标准,此外还提出了对微波信号的 MHDL 描述语言。

具有混合信号设计能力的 EDA 工具能处理含有数字信号处理、专用集成电路宏单元、数模变换模块、各种压控振荡器在内的混合系统设计。美国 Cadence、Synopsys 等公司开发的 EDA 工具已经具有混合设计能力。

3. 仿真工具的发展

在整个电子设计过程中仿真花费时间最多,同时也是占用 EDA 工具资源最多的一个环节。通常,设计的大量工作都是在做仿真,如验证设计的有效性,测试设计的精度、处理和保证设计的要求等。提高仿真的有效性一方面是建立合理的仿真算法;另一方面是系统级仿真中系统级模型的建模,电路级仿真中的电路级模型的建模。仿真工具将有一个较大的发展。

4. 综合工具的开发

随着电子系统和电路的集成规模越来越大,不可能直接面向版图做设计,且要找出其中的错误,更是困难,将设计者从繁琐的版图设计和分析中转移到设计前期的算法开发和功能验证上,这是设计综合工具要达到的目的。高层次综合工具可以将低层次的硬件设计一起转换到物理级的设计,实现不同层次的不同形式的设计描述转换,通过各种综合算法实现设计目标所规定的优化设计。且设计者的经验在设计综合中起到重要的作用,自动综合工具将有效地提高优化设计效率。

综合工具由最初的只能实现逻辑综合,逐步发展到可以实现设计前端的综合,直到设计后端的版图综合设计以及测试综合的理想且完整的综合工具。设计前端的综合工具,可以实现从算法级的行为描述到寄存器传输级结构描述的转换,给出满足约束条件的硬件结构。在确定寄存器传输结构描述后,由逻辑综合工具完成硬件的门级结构的描述,逻辑综合后的结果作为版图综合的输入数据,进行版图综合。版图综合则是将门级和电路级的结构描述转换成物理版图的描述,版图综合时将通过自动交互的设计环境,实现按面积、速度和功率完成布局布线的优化,实现最佳的版图设计。将设计测试工作提前到设计前期,可以缩短设计周期,减少测试费用,测试综合贯穿整个设计过程。可以消除设计中的冗余逻辑,诊断不可测的逻辑结构,自动插入可测性结构,生成测试向量。

随着电子产品市场的飞速发展,电子设计人员需要更加实用、快捷的 EDA 工具,使用统一的集成化设计环境,改变传统设计思路,即优先考虑具体物理实现方式,将精力集中到设计构思、方案比较和寻找优化设计等方面,以最快的速度开发出性能好、质量高的电子产品。

EDA 的发展趋势表现在如下几个方面:

- 超大规模集成电路的集成度和工艺水平不断提高,深亚微米工艺走向成熟,使片上系统设计成为可能。
- 市场对电子产品提出更高的要求,如降低电子系统的成本,减小系统的体积等,从而对系统的集成度不断提出更高的要求。
- 高性能的 EDA 工具得到长足发展,自动化和智能化程度不断提高,为嵌入式系统设计提供功能强大的开发环境。
- 计算机硬件设计平台性能大幅度提高。为复杂的片上系统提供了物理基础。

习 题

- 1.1 简述 EDA 技术的发展历程。
- 1.2 简述 EDA 技术的基本内容。什么是综合?
- 1.3 简述 EDA 设计的基本流程。设计输入通常包括哪几种类型?
- 1.4 简述 EDA 技术的发展方向。

第 2 章 可编程逻辑器件

可编程逻辑器件是一种由用户编程以实现特定功能的新型逻辑器件。随着可编程逻辑器件性能价格比的提高和 EDA 开发软件的不断完善,现代电子系统的设计将越来越多的使用可编程逻辑器件,特别是大规模可编程逻辑器件。现代电子系统仅仅需要 3 个模块就可以组成了:微处理器、存储器 and 可编程逻辑器件,甚至只需要一块大规模可编程逻辑器件就可以了。

2.1 可编程逻辑器件发展概述及其分类

2.1.1 可编程逻辑器件 PLD 发展概述

很早以前人们就希望能够设计出一种可编程逻辑器件,但是由于受到当时集成电路工艺技术的限制,一直未能如愿。直到 20 世纪后期,在集成电路技术飞速发展的基础上才得以实现。PLD (Programmable Logic Device) 的出现打破了由中小规模通用性集成电路和大规模专用集成电路垄断的局面。与分立元件相比,PLD 具有集成度高、速度快、容量大、功耗小和可靠性高等优点,还具有设计方法先进、现场可编程的性能,可以设计各种数字电路。

用 PLD 设计数字系统,具有研制周期短、先期投资少、无风险、修改逻辑时设计方便、小规模生产成本低等优势。因此,在通信、数据处理、网络、仪器、工业控制、军事和航空航天等众多领域得到了广泛应用,并有全部取代分立数字元件的趋势,目前一些数字集成电路生产厂商已经停止了分立数字集成电路的生产。因此,掌握 PLD 设计技术是十分必要的。

PLD 自问世以来,经历了从 PROM(Programmable Read Only Memory)、PLA(Programmable Logic Array)、PAL (Programmable Array Logic)、GAL (Generic Array Logic) 到采用大规模集成电路技术的 EPLD,直至 FPGA 和 CPLD 的发展过程。在此期间,PLD 在集成度、速度方面有很大提高,功能不断增强,结构更加合理,使用更加灵活方便。其演进阶段如下:

- 20 世纪 70 年代,熔丝编程的可编程只读存储器 PROM 和可编程逻辑阵列 PLA 器件是最早的可编程逻辑器件。
- 20 世纪 70 年代末,对 PLA 进行了改进,AMD 公司推出了可编程阵列逻辑 PAL。
- 20 世纪 80 年代初,美国 Lattice 公司推出了一种新型的电可擦写、比 PAL 实用更为灵活的 PLD 器件,称之为通用阵列逻辑 GAL。随着技术的进步,生产工艺的不断改进,器件规模不断扩大,逻辑功能不断增强,各种各样的可编程逻辑器件不断涌现。如 PROM、EPROM、E²PROM 等。
- 20 世纪 80 年代中期,XILINX 公司推出的现场可编程门阵列,称为器件。FPGA 器