

信息与电子学科百本精品教材工程

新编电气与电子信息类本科规划教材

基于CPLD/FPGA的 数字通信系统 建模与设计

段吉海 黄智伟 编著 王毓银 主审

<http://www.phei.com.cn>



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

新编电气与电子信息类本科规划教材

基于 CPLD/FPGA 的 数字通信系统建模与设计

段吉海 黄智伟 编著

王毓银 主审

電子工業出版社

Publishing House of Electronics Industry

北京 • BEIJING

内 容 简 介

本书主要介绍了基于 CPLD/FPGA 的数字通信系统的设计原理与建模方法。从通信系统的组成、EDA 概述及建模的概念开始(第 1~2 章),围绕数字通信系统的 VHDL 设计与建模两条主线,讲述了常用基本电路的建模与 VHDL 编程设计(第 3 章),详细地介绍了数字通信基带信号的编译码、复接与分接、同步信号提取、数字通信基带和频带收发信系统、伪随机序列与误码检测等的原理、建模与 VHDL 编程设计方法(第 4~9 章)。全书主要是基于 CPLD/FPGA 芯片和利用 VHDL 语言实现对数字通信单元及系统的建模与设计。

全书内容新颖,循序渐进,概念清晰,针对性和应用性强,既可作为高等院校通信与信息专业的高年级本科生教材或研究生的参考书,也可供科研人员及工程技术人员参考。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

基于 CPLD/FPGA 的数字通信系统建模与设计/段吉海,黄智伟编著. —北京:电子工业出版社,2004.8
新编电气与电子信息类本科规划教材
ISBN 7-121-00212-4

I. 基… II. ①段… ②黄… III. ①可编程序逻辑器件—高等学校—教材 ②数字通信系统—程序设计—高等学校—教材 IV. ①TP332.1 ②TN914.3

中国版本图书馆 CIP 数据核字(2004)第 080076 号

责任编辑:王 颖

印 刷:北京牛山世兴印刷厂

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

经 销:各地新华书店

开 本:787×1092 1/16 印张:18 字数:461 千字

印 次:2004 年 8 月第 1 次印刷

印 数:5 000 册 定价:23.80 元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系。
联系电话:(010) 68279077。质量投诉请发邮件至 zlt@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

信息与电子学科百本精品教材工程

《新编电气与电子信息类本科规划教材》 电子信息类专业教材编委会

主任委员：鲍泓（北京联合大学）

副主任委员：徐科军（合肥工业大学）

江国强（桂林电子工业学院）

秦会斌（杭州电子工业学院）

胡先福（电子工业出版社）

委员：崔桂梅 陈新华 陈启祥 段吉海 黄智伟 胡学龙
(按拼音排序)

李霞 李金平 孙丽华 谭博学 王辉 袁家政

姚远程 邹彦 周德新 周宇 张恩平 王颖

编辑出版组

主任：胡先福

成员：王颖 凌毅 韩同平 张孟玮

冉哲 李岩 李维荣 张昱

《新编电气与电子信息类本科规划教材》参编院校

（按拼音排序）

- | | | |
|------------|------------|------------|
| ▶ 安徽大学 | ▶ 华北电力大学 | ▶ 山东理工大学 |
| ▶ 北京联合大学 | ▶ 淮海工学院 | ▶ 山东科技大学 |
| ▶ 北华大学 | ▶ 桂林电子工业学院 | ▶ 青岛大学 |
| ▶ 常州工学院 | ▶ 桂林工学院 | ▶ 上海第二工业学院 |
| ▶ 成都理工大学 | ▶ 广西工学院 | ▶ 上海海运学院 |
| ▶ 哈尔滨工程大学 | ▶ 济南大学 | ▶ 太原理工大学 |
| ▶ 杭州电子科技大学 | ▶ 南京邮电学院 | ▶ 太原重型机械学院 |
| ▶ 合肥工业大学 | ▶ 南京工业大学 | ▶ 天津理工大学 |
| ▶ 合肥电子工程学院 | ▶ 南昌大学 | ▶ 厦门大学 |
| ▶ 湖北工业大学 | ▶ 南华大学 | ▶ 西南科技大学 |
| ▶ 湖南科技大学 | ▶ 南通大学 | ▶ 西安建筑科技大学 |
| ▶ 河海大学 | ▶ 内蒙古科技大学 | ▶ 武汉工业学院 |
| ▶ 河北工业大学 | ▶ 山东大学 | ▶ 云南大学 |

前 言

随着社会生产力的发展,各种电子新产品的开发速度越来越快。现代计算机技术和微电子技术的进一步结合和发展,使得集成电路的设计出现了两个分支。一个是传统的更高集成度的集成电路的进一步研究;另一个是利用高层次 VHDL/Verilog 等硬件描述语言对新型器件(FPGA/CPLD)进行专门设计,使之成为专用集成电路(ASIC),这不仅大大节省了设计和制造时间,而且对设计者,不必考虑集成电路制造工艺,现已成为系统级产品设计的一项新的技术。

现代通信技术的发展随着 VHDL 等设计语言的出现和 ASIC 的应用也进入了一个新的阶段,特别是,对数字通信系统的 ASIC 芯片的研究有着重要的实践性意义。

EDA 技术可把数字通信技术、微电子技术和现代电子设计自动技术结合起来,实现了硬件设计软件化,加速了数字通信系统设计的效率,降低了设计成本。

本教材就是基于 CPLD/FPGA 芯片,利用 EDA 技术针对数字通信系统相关的功能部分的研究和设计方法进行了介绍,以供读者借鉴和参考。本书的主要特点是通过大量实例介绍数字通信系统的 VHDL 建模与设计方法及技巧,力求理论联系实际,强调创造性思维。这将有助于培养学生的创新思维和设计能力。本书适用于具有一定的通信理论和 VHDL 设计知识的电子信息类专业高年级学生。本教材还可作为学生课程设计、毕业设计、大学生电子设计竞赛的参考书,也可以作为工程技术人员和教师的参考书及研究生学习的参考书。

全书共分 9 章。第 1 章对通信系统和 EDA 技术做了概述,第 2 章是关于通信系统的建模,第 3 章介绍了常用基本电路模块的建模与设计,第 4 章介绍了基带信号的编、译码建模与设计,第 5 章介绍了数字通信复接技术及其建模与设计,第 6 章介绍了同步技术与 VHDL 设计,第 7 章介绍了数字基带系统的建模与设计,第 8 章介绍了数字信号频带传输系统的建模与设计,第 9 章介绍了伪随机序列与误码检测原理、建模与设计。

本教材第 1~7 章以及第 9 章由桂林电子工业学院段吉海编写,第 8 章由南华大学黄智伟编写。段吉海对全书进行了统稿。

本教材由北京联合大学王毓银教授主审。桂林电子工业学院敖发良教授和郑继禹教授对本书的写作给予了关心和大力支持,并提出了不少宝贵意见。在写作中,还得到了邓德迎、赵中华、田克纯、林基明、张德安等老师的鼎力相助以及蒋梅艳老师、李富英高工的热情支持。桂林电子工业学院 98 级学生徐敏和 99 级学生尹月静、姚明果、邓洪高、曾庆华、李晓彬、夏涛,南华大学 00 级学生潘礼等对本书中部分程序的设计有过积极的贡献。另外,还得到了电子工业出版社领导、编辑及有关人员的支持和帮助。本书还从参考文献以及其他有关著作中汲取了许多有益的内容。在此一并表示衷心的感谢。

由于作者水平有限,错误和不当之处在所难免,殷切希望广大读者批评指正。

编著者

2004 年 5 月

目 录

第 1 章 绪论	(1)
1.1 通信系统概述	(2)
1.1.1 引言	(2)
1.1.2 通信系统的组成	(2)
1.1.3 衡量通信系统的主要性能指标	(4)
1.2 EDA 概述	(5)
1.2.1 引言	(5)
1.2.2 关于专用集成电路 (ASIC) 与 VHDL	(6)
1.2.3 现场可编程门阵列 (FPGA) 和复杂可编程逻辑器件 (CPLD)	(12)
1.2.4 关于 EDA 工程设计方法学与数字通信系统建模	(19)
本章小结	(20)
思考题与习题	(20)
第 2 章 通信系统的 VHDL 建模	(23)
2.1 引言	(24)
2.1.1 系统的概念	(24)
2.1.2 模型与建模	(24)
2.2 数字通信系统的 VHDL 建模	(26)
2.3 数字通信系统的 VHDL 建模的一般考虑	(30)
2.3.1 根据所要处理的数字信号性质考虑系统的 VHDL 建模	(30)
2.3.2 对于较复杂的含模拟电路的数字通信系统的建模考虑	(30)
2.3.3 考虑结构体三种描述方法的特点和应用	(30)
2.3.4 两种设计输入方式的特点和应用	(33)
2.3.5 其他考虑	(33)
2.4 通信系统的 VHDL 建模对系统性能的影响与评估	(33)
2.4.1 可行性的影响	(33)
2.4.2 可靠性的影响	(34)
2.4.3 效率的影响	(34)
2.4.4 如何评估数字通信系统的 VHDL 建模	(34)
本章小结	(35)
思考题与习题	(36)
第 3 章 常用基本电路模块的建模与设计	(38)
3.1 引言	(39)
3.2 基本组合逻辑电路的 VHDL 模型与设计	(39)
3.2.1 非门电路	(39)
3.2.2 与门电路	(40)

3.2.3	与非门电路	(41)
3.2.4	或非门电路	(42)
3.2.5	与或非门电路	(43)
3.2.6	异或门电路	(44)
3.2.7	同或门电路	(44)
3.3	基本时序逻辑电路的 VHDL 设计	(45)
3.3.1	时序逻辑电路的特点	(45)
3.3.2	基本时序电路的建模与设计	(46)
3.4	加法器的建模与设计	(51)
3.4.1	半加器	(51)
3.4.2	全加器	(52)
3.5	乘法器的 VHDL 设计	(54)
3.5.1	乘法器的建模	(54)
3.5.2	乘法器的程序设计	(56)
3.5.3	乘法器的仿真验证	(65)
3.6	Max+plusII 开发系统操作与应用举例	(65)
3.6.1	创建 VHDL 源程序	(65)
3.6.2	自动综合、适配	(66)
3.6.3	顶层设计原理图(创建 TOP.GDF 文件)	(67)
3.6.4	时序仿真与编程下载	(68)
	本章小结	(70)
	思考题与习题	(70)
第 4 章	基带信号的编、译码建模与设计	(72)
4.1	引言	(73)
4.2	关于基带信号的编码	(73)
4.3	HDB3 码的编、译码规则	(75)
4.3.1	HDB3 码的编码规则	(75)
4.3.2	HDB3 码的译码规则	(75)
4.4	HDB3 编码器的 VHDL 建模与程序设计(1)	(76)
4.4.1	HDB3 码的 VHDL 建模思想	(76)
4.4.2	基于 VHDL 硬件描述语言的建模及程序设计	(76)
4.4.3	编码器模块的总程序	(83)
4.4.4	编码器模块的时序仿真	(86)
4.5	HDB3 编码器的 VHDL 建模与程序设计(2)	(86)
4.5.1	设计模型	(86)
4.5.2	HDB3 编码整体模块的总程序及波形仿真	(93)
4.6	HDB3 译码器的 VHDL 建模与程序设计	(98)
4.6.1	HDB3 译码器的整体模型	(98)
4.6.2	程序设计	(100)
4.7	关于其他形式基带信号的编码建模与设计	(105)

4.7.1 关于 AMI 码的建模	(105)
4.7.2 关于数字双相码的建模	(106)
4.7.3 关于 CMI 码的建模	(106)
本章小结	(107)
思考题与习题	(107)
第 5 章 数字复接技术及其建模与设计	(109)
5.1 引言	(110)
5.2 数字复接原理	(110)
5.2.1 数字复接的基本概念	(111)
5.2.2 数字复接的方法及方式	(111)
5.3 同步复接器的 VHDL 建模和设计举例	(114)
5.3.1 以四路同步复接器为例的原理框图模型	(114)
5.3.2 四路同步复接器的 VHDL 建模	(116)
5.4 同步复接器的 VHDL 总程序及仿真	(124)
5.4.1 四路同步复接器系统的模块链接程序	(124)
5.4.2 四路同步复接器系统的时序仿真	(127)
5.5 数字分接器原理	(128)
5.5.1 数字分接器原理框图	(128)
5.5.2 位同步时钟信号的提取	(128)
5.5.3 帧同步信号的提取	(129)
5.5.4 时序信号恢复	(129)
5.5.5 解复用(分接)过程	(130)
5.6 同步分接器的 VHDL 建模举例	(130)
5.7 同步分接器的 VHDL 设计举例	(131)
5.7.1 顶层原理图的建立	(132)
5.7.2 各部分功能模块的原理图	(132)
5.7.3 时序仿真	(137)
本章小结	(137)
思考题与习题	(137)
第 6 章 同步技术与 VHDL 设计	(140)
6.1 引言	(141)
6.2 位同步	(141)
6.2.1 插入导频法	(141)
6.2.2 直接法	(141)
6.2.3 数字锁相法位同步提取的 VHDL 设计	(143)
6.2.4 位同步系统的性能分析	(145)
6.3 载波同步	(146)
6.3.1 概述	(146)
6.3.2 载波同步	(146)
6.3.3 载波同步系统的稳态相差和随机相差	(148)

6.3.4 关于载波同步信号提取的 VHDL 设计的考虑	(148)
6.4 帧同步	(149)
6.4.1 概述	(149)
6.4.2 连贯式插入法帧同步	(149)
6.4.3 帧同步信号提取的 VHDL 建模与设计	(150)
6.4.4 帧同步系统的性能分析	(161)
本章小结	(163)
思考题与习题	(164)
第 7 章 数字通信基带系统的建模与设计	(166)
7.1 引言	(167)
7.2 含绝相变换器的基带系统的建模与设计	(167)
7.2.1 系统模型	(167)
7.2.2 绝相变换器	(168)
7.2.3 相绝变换器	(169)
7.2.4 绝相/相绝变换的基带系统的建模与仿真	(169)
7.3 HDB3 编、译码器的基带系统的建模与设计	(170)
7.3.1 系统模型	(170)
7.3.2 HDB3 信号的产生	(171)
7.3.3 HDB3 信号的译码	(171)
7.4 多路信号复用的基带系统的建模与设计	(172)
7.4.1 多路信号复用的基带系统模型	(172)
7.4.2 基带发信系统的设计模型	(172)
7.4.3 多路复用信号的产生	(173)
7.4.4 多路复用基带接收系统的设计模型	(181)
7.4.5 帧同步信号提取模块	(181)
7.4.6 同步分接器模块	(181)
7.4.7 多路信号复用基带系统整体 VHDL 的建模与仿真验证	(182)
7.5 PPM (脉位调制) 基带系统的建模与设计	(184)
7.5.1 PPM 基带系统的模型	(184)
7.5.2 PPM 信号产生的原理	(184)
7.5.3 PPM 信号产生的各功能模块的 VHDL 程序设计	(185)
7.5.4 PPM 信号解调器的建模与程序设计	(188)
7.5.5 PPM 基带系统的模型	(191)
7.5.6 PPM 基带系统的时序仿真	(191)
本章小结	(192)
思考题与习题	(192)
第 8 章 数字信号频带传输系统的建模与设计	(195)
8.1 引言	(196)
8.2 二进制振幅键控 (ASK) 的调制与解调	(197)
8.2.1 ASK 调制方法	(197)

8.2.2	基于 VHDL 硬件描述语言的 ASK 振幅键控法调制程序设计	(198)
8.2.3	ASK 解调的一般原理	(200)
8.2.4	基于 VHDL 硬件描述语言的 ASK 振幅键控法解调的建模与设计	(202)
8.3	二进制频移键控 (FSK) 调制与解调	(205)
8.3.1	FSK 信号的产生	(205)
8.3.2	基于 VHDL 硬件描述语言的 FSK 频率键控法调制程序设计	(207)
8.3.3	FSK 信号的解调	(210)
8.3.4	基于 VHDL 硬件描述语言的 FSK 频率键控法解调程序设计	(212)
8.4	二进制相位键控 (PSK) 调制与解调	(214)
8.4.1	绝对调相和相对调相	(215)
8.4.2	CPSK 信号的产生	(216)
8.4.3	DPSK 信号的产生	(217)
8.4.4	CPSK 调制电路的 VHDL 建模与程序设计	(220)
8.4.5	DPSK 信号的解调	(223)
8.4.6	CPSK 解调电路的 VHDL 建模与程序设计	(224)
8.4.7	DPSK 信号调制电路的 VHDL 建模与程序设计	(226)
8.4.8	DPSK 解调电路的 VHDL 建模与程序设计	(228)
8.5	多进制数字振幅调制 (MASK) 系统	(230)
8.5.1	多进制数字振幅调制 (MASK)	(230)
8.5.2	MASK 信号的产生	(231)
8.5.3	MASK 调制电路的 VHDL 建模与程序设计	(231)
8.6	多进制数字频率调制 (MFSK) 系统	(234)
8.6.1	多进制数字频率调制 (MFSK)	(234)
8.6.2	MFSK 调制电路的 VHDL 建模与程序设计	(235)
8.7	多进制数字相位调制 (MPSK) 系统	(238)
8.7.1	多进制数字相位调制 (MPSK)	(238)
8.7.2	4PSK 信号	(239)
8.7.3	MPSK 调制电路的 VHDL 建模与程序设计	(240)
8.7.4	MPSK 解调电路的 VHDL 建模与程序设计	(242)
	本章小结	(245)
	思考题与习题	(246)
第 9 章	伪随机序列与误码检测原理、建模与设计	(248)
9.1	引言	(249)
9.2	伪随机序列及其产生原理与 VHDL 设计	(249)
9.2.1	伪随机序列发生器	(249)
9.2.2	m 序列发生器的建模与设计举例	(253)
9.3	通信中的误码检测	(254)
9.3.1	概述	(254)
9.3.2	误码性能指标	(255)
9.3.3	误码性能测试	(255)

9.4 简单误码检测器的建模与设计举例	(257)
9.4.1 误码检测器系统的构成	(257)
9.4.2 位同步信号提取	(258)
9.4.3 简单误码检测器的建模	(258)
9.5 简单误码检测器中主要单元模块的程序设计	(259)
9.5.1 移位与串/并变换模块	(259)
9.5.2 逐位比较检测模块	(261)
9.5.3 状态并行比较模块	(262)
9.5.4 本地 m 序列产生模块	(264)
9.5.5 并行输入与状态控制模块	(266)
9.5.6 误码统计与门限检测模块	(268)
9.5.7 连“1”状态计数器模块	(269)
本章小结	(271)
思考题与习题	(271)
主要参考文献	(273)

第1章

绪论

内容提要

本章主要分两部分内容，第一部分是关于通信系统的概述，将简单介绍通信技术的发展历史，通信系统的组成和有关概念及通信系统的主要性能指标。第二部分是关于 EDA 的概述，将介绍 EDA 的概念、VHDL 硬件描述语言的特点、仿真、综合和自顶向下的设计方法，另外对可编程逻辑器件 CPLD/FPGA 和 Max+plusII 开发设计平台做简单介绍，最后对数字通信系统的建模与 EDA 工程方法学的关系做了概述。

知识要点

- 模拟和数字通信系统的基本模型；
- 信道的分类及衡量通信系统性能的主要指标；
- VHDL 的主要优点和基本结构；
- 基于 VHDL 的设计方法和步骤；
- CPLD/FPGA 的基本结构；
- CPLD/FPGA 的编程与配置；
- Max+plusII 开发系统的应用。

教学建议

- 要求了解通信技术的发展历史，掌握通信系统的基本组成和有关概念及通信系统的主要性能指标；
- 掌握 EDA 的概念、VHDL 的特点、仿真、综合和自顶向下的设计方法；了解 CPLD/FPGA 器件的结构和特点；掌握 CPLD/FPGA 的设计文件下载和配置方法；掌握 Max+plusII 开发设计平台的应用；
- 学习本教材之前，应先修《数字电路》、《通信原理》和《VHDL 实用教程》等课程；
- 建议学时数为 2~4 学时；
- 该章内容可根据具体情况，作为选修内容。

1.1 通信系统概述

本节首先简要介绍通信的发展历史,然后讨论通信系统的基本组成,最后介绍有关通信系统的性能指标,使读者对通信系统有一个基本的了解和认识。

1.1.1 引言

随着人类社会生产力的发展,人类交流感情、传递信息的各种方式发生了巨大变化,进而形成了一门独立的学科——通信。通信可以理解为信息的传输与交换。

本书中的通信指的是电通信,它起源于20世纪30年代。1938年美国人Morse(莫尔斯)发明了有线电报,利用导线中的有无电流分别表示传号和空号,然后再根据传号和空号的长短组成点和划,进而编码成不同的电报符号。因此发信者要先将所要传递的文字翻译成电报符号,再利用电报机发送出去,则收信者将收到的电报符号翻译成报文,就实现了有线文字传输。这为通信技术的发展奠定了良好的基础。

1864年Maxwell(麦克斯韦)提出了电磁辐射方程,为无线电报的发明提供了理论依据。

1876年Bell(贝尔)发明了电话,因而实现了语音传输。

1906年电子管发明了,它不仅为无线电话提供了实现的基础,而且为后来的诸如电子管计算机等提供了器件基础。

20世纪初到40年代,相继出现了调幅广播、明线载波电话、多路通信、调频无线电广播等。

1948年晶体管发明了,进入了电子应用的新时代。随着Shannon(香农)提出了信息论,通信统计理论开始建立,为通信信道的研究提供了理论依据,随后相继出现了时分多路通信、卫星通信等。

20世纪60年代,发明了集成电路和激光,标志着电子技术和通信技术进入了第三个重要发展阶段,而后相继产生了程控交换机、光纤通信系统等。

20世纪80年代,发明了超大规模集成电路,加速了现代通信系统的发展。

数字通信是以模拟通信为基础发展起来的,它已成为不可替代的现代通信技术,特别是近年来,随着FPGA/CPLD(现场可编程逻辑器件/复杂可编程逻辑器件)的出现和发展,对通信系统进行ASIC(专用集成电路)芯片的研究开始盛行,VHDL等硬件描述语言已广泛应用于ASIC芯片的开发,这将为现代通信技术的发展做出重大贡献。

1.1.2 通信系统的组成

1. 通信系统的一般模型

所谓通信系统是指构成信息传递所需的技术设备的总和^[2]。组成通信系统的一般模型如图1-1所示。

(1) 信源与信宿

① 信源:指消息的产生来源,并将消息变换为电信号。根据信源输出信号的性质可分为模拟信源和数字信源。

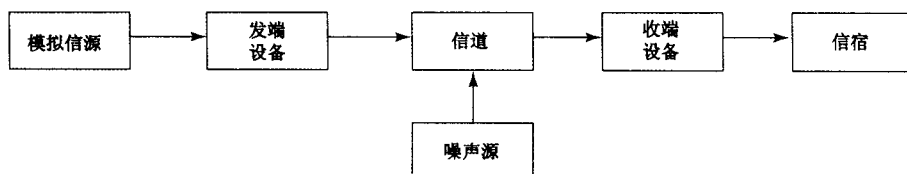


图 1-1 通信系统的一般模型

模拟信源输出的是模拟信号。模拟信号是指幅度连续的信号，如电话机输出的话音信号，摄像机输出的图像信号等。

数字信源输出的是数字信号。数字信号是指幅度离散，且时间也离散的信号，如电传机及计算机输出的符号序列等信号。

② 信宿：也称收信者或受信者，是信号到达的终端。它的作用是将接收设备的电信号转换成相应的消息。

(2) 发送设备与接收设备

① 发送设备：包括调制、放大、滤波、发射等设备，其作用是实现信源与信道的匹配。由于信源输出的信号常为基带信号，它包含有低频成分甚至还有直流成分，而这种信号不适合在大多数信道中传送。基带信号经调制后成为所谓的频带信号，这种信号能适应于信道传输，而且可实现多路复用并能提高抗干扰能力。

调制是指将基带信号转换为适合于在信道中传输的信号。对于无线传输来说，发送设备应包括从调制到发射天线间的设备，对数字信源还包括信源编码。

② 接收设备：其基本功能是完成与发送设备相反的变换。如解调，译码（对应数字信号）等。

(3) 信道

最基本的信道（指狭义信道）包括两类：有线信道和无线信道。有线信道有架空明线、对称电缆、同轴电缆、光纤等。无线信道是指空间传输媒质。信道对信号的传输性能有直接影响，因此，不同的通信系统，对信道有不同的要求。或者说，不同的信道，对通信系统有不同的要求。关于狭义信道与广义信道的概念将在后面介绍。

(4) 噪声源

所谓噪声源是指噪声的来源。这里的噪声是指信道中的噪声或干扰。关于噪声的种类和定义可查阅参考文献 [1]。

2. 模拟通信系统模型

根据信道中传输的信号特征，将通信系统分为模拟通信系统和数字通信系统。模拟通信系统是指传输模拟信号的通信系统，其模型如图 1-2 所示。

从图 1-2 中可看出模拟通信系统的发送设备只为一个调制器，而其接收设备也只需一个解调器就可以了。前已叙述调制器可实现基带信号到频带信号的转换，而解调器则完成由频带信号到基带信号的转换。调制器和解调器是非线性器件或设备。需要指出的是上述模型是模拟通信系统的最简化模型，而复杂系统还包含滤波、放大、变频、发射等部件或设备。

图 1-2 中的信源为模拟信源，即输出的是模拟信号。

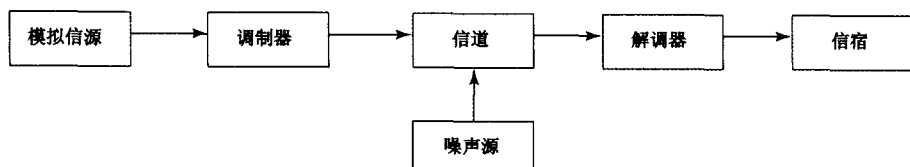


图 1-2 模拟通信系统模型

3. 数字通信系统模型

数字通信模型的框图如图 1-3 所示。

数字通信系统是指在该通信系统中所传输的是二进制或多进制数字信号。发送设备包括信源编码和信道编码两部分。

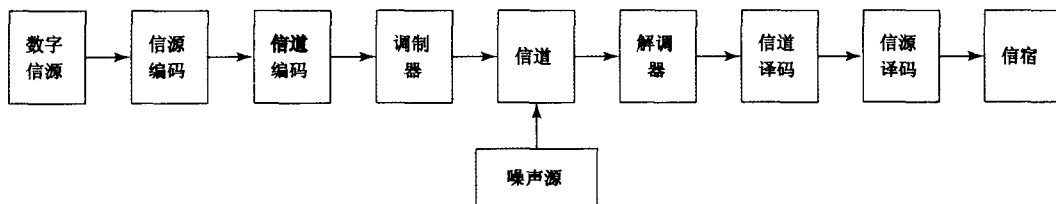


图 1-3 数字通信系统的一般模型

所谓信源编码是指把连续消息变换为数字信号。例如，将模拟信号的语音信号经 PCM(脉冲编码调制)变换后，实现了数字化。这一过程就是信源编码。而信道编码则是指在原来的数字信号序列中引进某些作为误差控制用的数码，以实现自动检错和纠错^[5]。经信道编码后的数码序列长度变长，从而降低了码元传输速率，因此信道编码所提高的传输可靠性是靠牺牲其传输的有效性来换取的。

另外，在此有必要介绍数字通信系统模型中，关于“狭义信道”、“广义信道”以及“调制信道”和“编码信道”的概念。

① 狭义信道：以具体媒质定义的信道。

② 广义信道：指除具体媒质外，还包含一定设备的信道。

③ 调制信道：指包含从调制器输出到解调器输入之间的媒质和设备部分。调制信道属于模拟信道，它通过乘性干扰 $K(t)$ 和加性噪声 $n(t)$ 对调制信号进行模拟变化。

④ 编码信道：指包含从编码器输出到解码器输入之间的媒质和设备两部分。编码信道属于数字信道，它对信号的影响是一种数字序列的变换，即把一种数字序列变换成另一种数字序列。

⑤ 调制信道和编码信道属于广义信道。

1.1.3 衡量通信系统的主要性能指标

通信的任务是要快速而准确地传递信息，因此传输信息的有效性和可靠性是通信系统最主要的性能指标。有效性是指在给定信道内能传输信息内容的多少，而可靠性是指接收信息的准确程度^[2]。

模拟通信系统的有效性指标用有效传输频带来度量。有效传输频带越窄，则系统传输的有效性越高。模拟通信系统的可靠性指标用接收端输出信噪比来衡量。输出信噪比越大，则可靠

性越高。

数字通信系统的有效性指标可用信息传输速率，单位为 b/s（比特/秒）或用码元传输速率，单位为 B（波特）来衡量。信息速率是指单位时间内传输的信息量的多少，用 R_b 表示。而码元速率是指单位时间内传输的码元个数，用 R_B 表示。

信息速率与码元速率有如下关系：

$$R_b = R_B \log_2 N \quad (\text{b/s}) \quad (1-1)$$

式中， N 表示码元的进制数。从式（1-1）可知，信息传输速率不仅与码元速率有关，还与码元的进制有关。

系统在具有相同的信息速率条件下，所采用的进制不同，则码元的传输速率也不同。二进制码元速率与 N 进制码元速率有如下关系：

$$R_{B2} = R_{BN} \log_2 N \quad (\text{B}) \quad (1-2)$$

例如，设二进制码元速率为 1B，则三进制码元的速率应为：

$$R_{B3} = R_{B2} / \log_2 3 = 1 / \log_2 3 \approx 0.477(\text{B})$$

可见，在相同的信息速率条件下，多进制信号码元速率比二进制的码元速率低。

系统在相同的码元速率条件下，多进制的信息速率比二进制的信息速率高。例如，设二进制的信息速率为 1b/s，则三进制的信息速率为：

$$R_{b3} = R_{b2} \log_2 3 = \log_2 3 = 0.477(\text{b/s})$$

衡量数字通信系统的另一常用指标是频带利用率。频带利用率的定义为单位频带内的码元传输速率，其单位为 B/Hz（波特/赫兹）。频带利用率越高，则系统的有效性越好。

数字通信系统的可靠性用差错率，即误码率或误信率来表示。所谓误码率，是指错误接收码元数与所传送的总码元数之比。而误信率，也称误比特率，是指错误接收的信息量占传送信息总量的比例。

关于信息量的度量，可查阅参考文献[1]和[2]。

1.2 EDA 概述

1.2.1 引言

随着社会生产力的发展，各种电子新产品的开发速度越来越快。现代计算机技术和微电子技术进一步发展和结合使得集成电路的设计出现了两个分支。一个是传统的更高集成度的集成电路的进一步研究；另一个是利用高层次 VHDL/Verilog 等硬件描述语言对新型器件 FPGA/CPLD 进行专门设计，使之成为专用集成电路（ASIC），这不仅大大节省了设计和制造时间，而且对设计者，不必考虑集成电路制造工艺，现已成为系统级产品设计的一项新技术。

现代通信技术的发展随着 VHDL 等设计语言的出现和 ASIC 的应用也进入了一个新的设计阶段，特别是，对数字通信系统的 ASIC 芯片的研究有着重要的实践性意义。

EDA（Electronic Design Automation）技术是现代电子设计技术的核心。它以 EDA 软件工具为开发环境，采用硬件描述语言（Hardware Description Language, HDL），以可编程器件为实验载体，可实现源代码编程、自动逻辑编译、逻辑简化、逻辑分割、逻辑综合、布局布线、逻辑优化和仿真等功能，并以 ASIC、SOC 芯片为目标器件，是以电子系统设计为应用方向的