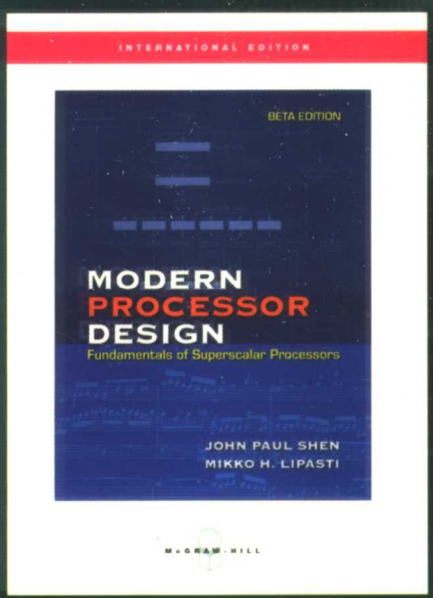
国外计算机科学教材系列

现代处理器设计

——超标量处理器基础

Modern Processor Design

Fundamentals of Superscalar Processors



[美] John Paul Shen
Mikko H. Lipasti 著

张承义 邓宇 王蕾 等译

戴葵 审校

Mc Graw Hill

電子工業出版社
Publishing House of Electronics Industry
http://www.phei.com.cn

国外计算机科学教材系列

现代处理器设计

——超标量处理器基础

Modern Processor Design

Fundamentals of Superscalar Processors

[美] John Paul Shen
Mikko H. Lipasti 著

张承义 邓 宇 王 蕾 等译
戴 葵 审校

電子工業出版社
Publishing House of Electronics Industry
北京 · BEIJING

内容简介

本书是一部有关超标量处理器设计的教科书，是卡内基·梅隆大学超标量处理器设计课程的教材。本书的特点是：突出关键的概念和基本的原理，隐藏复杂的技术细节；论述深入浅出，易于理解；内容全面并且新颖。书中内容涵盖了指令集、流水线等处理器设计的基本概念和超标量的结构以及主要的技术途径，同时提供了超标量处理器的实例，并对当前的超标量处理器产品进行了全面的分析和总结。本书还包含了一些高级讨论专题，并介绍了一些最新的超标量技术。

本书可供计算机系统结构专业的高年级本科生、研究生作为教科书和参考书，同时也可供从事处理器设计等领域研究的人员参考。

John Paul Shen, Mikko H. Lipasti: Modern Processor Design: Fundamentals of Superscalar Processors
ISBN 0-07-057064-7

版权贸易合同登记号 图字：01-2003-3676

图书在版编目（CIP）数据

现代处理器设计——超标量处理器基础 /（美）沈（Shen, J. P.）著；张承义等译.
-北京：电子工业出版社，2004.5
（国外计算机科学教材系列）
书名原文：Modern Processor Design: Fundamentals of Superscalar Processors
ISBN 7-5053-9806-7

Ⅰ.现 … Ⅱ.①沈 … ②张 … Ⅲ.微处理器-设计-教材 Ⅳ.TP332

中国版本图书馆 CIP 数据核字（2004）第 026966 号

责任编辑：李秦华 熊 健
印 刷：北京增富印刷有限公司
出版发行：电子工业出版社
北京市海淀区万寿路 173 信箱 邮编：100036
经 销：各地新华书店
开 本：787 × 1092 1/16 印张：19.5 字数：530 千字
印 次：2004 年 5 月第 1 次印刷
定 价：29.00 元

出 版 说 明

21世纪初的5至10年是我国国民经济和社会发展的重要时期，也是信息产业快速发展的关键时期。在我国加入WTO后的今天，培养一支适应国际化竞争的一流IT人才队伍是我国高等教育的重要任务之一。信息科学和技术方面人才的优劣与多寡，是我国面对国际竞争时成败的关键因素。

当前，正值我国高等教育特别是信息科学领域的教育调整、变革的重大时期，为使我国教育体制与国际化接轨，有条件的高等院校正在为某些信息学科和技术课程使用国外优秀教材和优秀原版教材，以使我国在计算机教学上尽快赶上国际先进水平。

电子工业出版社秉承多年来引进国外优秀图书的经验，翻译出版了“国外计算机科学教材系列”丛书，这套教材覆盖学科范围广、领域宽、层次多，既有本科专业课程教材，也有研究生课程教材，以适应不同院系、不同专业、不同层次的师生对教材的需求，广大师生可自由选择和自由组合使用。这些教材涉及的学科方向包括网络与通信、操作系统、计算机组织与结构、算法与数据结构、数据库与信息处理、编程语言、图形图像与多媒体、软件工程等。同时，我们也适当引进了一些优秀英文原版教材，本着翻译版本和英文原版并重的原则，对重点图书既提供英文原版又提供相应的翻译版本。

在图书选题上，我们大都选择国外著名出版公司出版的高校教材，如Pearson Education培生教育出版集团、麦格劳－希尔教育出版集团、麻省理工学院出版社、剑桥大学出版社等。撰写教材的许多作者都是蜚声世界的教授、学者，如道格拉斯·科默（Douglas E. Comer）、威廉·斯托林斯（William Stallings）、哈维·戴特尔（Harvey M. Deitel）、尤利斯·布莱克（Uyless Black）等。

为确保教材的选题质量和翻译质量，我们约请了清华大学、北京大学、北京航空航天大学、复旦大学、上海交通大学、南京大学、浙江大学、哈尔滨工业大学、华中科技大学、西安交通大学、国防科学技术大学、解放军理工大学等著名高校的教授和骨干教师参与了本系列教材的选题、翻译和审校工作。他们中既有讲授同类教材的骨干教师、博士，也有积累了几十年教学经验的老教授和博士生导师。

在该系列教材的选题、翻译和编辑加工过程中，为提高教材质量，我们做了大量细致的工作，包括对所选教材进行全面论证；选择编辑时力求达到专业对口；对排版、印制质量进行严格把关。对于英文教材中出现的错误，我们通过与作者联络和网上下载勘误表等方式，逐一进行了修订。

此外，我们还将与国外著名出版公司合作，提供一些教材的教学支持资料，希望能为授课老师提供帮助。今后，我们将继续加强与各高校教师的密切联系，为广大师生引进更多的国外优秀教材和参考书，为我国计算机科学教学体系与国际教学体系的接轨做出努力。

电子工业出版社

教材出版委员会

译 者 序

毫无疑问，微处理器是计算机系统最为关键的部分之一，其设计及制造也是计算机技术的核心。从第一块微处理器芯片Intel 4004于1971年诞生以来，微处理器按照著名的摩尔定律飞速地发展着，主频从最初的不到1MHz提高到1 GHz，集成的晶体管数目也从几千只增加到上亿只。在微处理器短短30多年的发展史上，超标量是一座重要的里程碑，它使微处理器的性能有了质的飞跃，从而引发了一场微体系结构的技术革命。目前为止，超标量技术依然是微体系结构中最为重要的技术之一。本书是一部关于超标量微处理器设计的教材并辅以大量实例，在微体系结构这一层次上比较全面地讲述了超标量微处理器的设计技术。在本书中，体系结构是指指令集体系结构，也就是指令集的规范，而微体系结构是指体系结构的具体逻辑实现，同一种指令集体系结构，例如IA32，可以有不同的微体系结构，并采用不同的流水线设计，不同的分支预测算法等。微体系结构的多样性使得同一种体系结构能够不断地推陈出新，并利用新出现的微体系结构技术来提高微处理器的性能，同时又保持代码的兼容性。因此，各种微体系结构技术将成为本书讨论的重点。丰富的实例是本书的一大特色，其详尽程度几乎可以称为一部资料大全，其中收录了超标量处理器发展史上绝大部分处理器。作者在对内容的处理上并不是简单地堆砌和罗列技术细节，而是有选择地强调每种设计在微体系结构上的不同之处，使读者能够领略到前人天才般的设计思想和独具特色的实现方式，并对当代一些经典的微体系结构技术的产生和发展形成充分的认识。前人的成果是一笔宝贵的财富，通过吸取前人的经验和教训，将使后来的设计者如同站在巨人的肩膀上，从而在更高的起点上施展抱负。本书中的许多内容译者也是首次接触，因此其翻译过程也是译者的学习过程，我们尽可能做到先理解之后再翻译，力求准确表达作者的思想。第6章由Intel公司负责Intel P6的技术人员执笔，其中有些地方比较晦涩难懂，我们参考了P6的其他资料来帮助理解其中的内容，但可能有些地方仍然翻译得不准确，欢迎读者与我们讨论。最后两章介绍一些新出现的微体系结构技术，其中部分术语比较生僻，中文尚无统一的译法，我们都将其英文原文标注出来，以最大程度地避免引起读者的混淆。

在本书的编辑出版过程中，夏宇闻老师给我们提出了宝贵意见和建议，在此表示衷心的感谢。

本书主要由张承义、邓宇、王蕾、王圣翻译，戴葵老师审校。限于译者的水平，书中若有不妥之处，敬请广大读者批评指正。

前　言

超标量处理器设计是一门面向高年级本科生和一年级研究生的课程，但是，相当一部分有能力的学生已经在大学三年级就选修了这门课。学习这门课程之前需要对计算机系统结构有一个初步的了解。超标量处理器设计课程的目标包括：（1）在微体系结构的抽象层次上讲述现代处理器设计中的技巧；（2）涵盖了通过开发指令级并行（ILP）来获取高性能的微体系结构技术；（3）讲述在开发高性能微处理器的过程中形成的深刻见解和经验。这门课程还包括一个实践项目——下一代超标量微处理器的微体系结构设计。该项目覆盖了本书所有的内容。

在20世纪90年代的10年中，为了获得更高的性能，人们提出了许多用于加快时钟频率以及开发指令级并行的微体系结构技术，并且将它们应用到了实际的处理器中。本书将把这些庞杂的知识加以系统化，这些技术包括深度流水、分支预测、动态寄存器重命名、多指令分派和发射、乱序执行和基于推断的存储器读写处理等内容。自20世纪90年代初以来，在这一领域内曾发表了数以百计的论文，其中许多思想都已经在商品化的超标量处理器中得到实现。为了便于读者理解，本书在一个清晰的框架中组织和阐述了很多技术细节，强调并突出了隐藏在这些技术细节背后的基本原理。

虽然本书一般作为研究生教材，但是我们在编写本书时，尽量使本书对于本科生也易于接受，从而使复杂的技术在阅读时更加直观。最后，我们希望本书所介绍的知识体系不仅对于微体系结构和处理器设计者有所裨益，同时也能够对该领域感兴趣的本科生和研究生有一定的帮助。

各章简要概述：

第1章　处理器设计　这一章介绍了处理器设计方面的技术。作为处理器规范的指令集体系结构（ISA，Instruction Set Architecture）和作为处理器实现的微体系结构，本章定义并讨论了软件和硬件之间的动态/静态接口。本章的目的并不是深入地讨论有关ISA的传统设计，而是为读者能够更好地理解现代处理器设计而建立一个合适的框架。

第2章　流水线处理器　这一章集中讲述了流水线的概念、指令流水设计并阐述流水线所带来的性能优势。流水线一般在第一门计算机体系结构课程中进行介绍。流水线是现代超标量技术的基础，本章将以一种新颖独特的方式进行阐述。我们力图避免使用大量的图表，而将重点放在指令流水线基本原理上。

第3章　超标量结构　这一章介绍超标量处理器的主要概念和结构。本章将以“总体概览”的方式将读者逐步引导到下一章关于超标量技术的详细讨论中去。同时，还强调了超标量处理器结构的主要特点。在第7章中将对真实的处理器进行详细的研究。

第4章　超标量技术　这一章是本书的重点，介绍了在当代超标量处理器设计中为了获得高性能而采取的主要微体系结构技术。本章介绍了加强指令流、寄存器数据流、存储器数据流的各种技术并对其进行了分类。为了便于读者理解，本章将大量的技术组织到了一个比较系统的框架中。

第5章　PowerPC 620　这一章给出了关于PowerPC 620微体系结构的详细分析，并把它作为一个实例来讨论前面各章所提到的许多问题和设计中的折中。本章还包括一个以乱序执行的设计方案，以及其完备的性能数据。

第6章　Intel P6微体系结构　本章将针对Intel的P6机器进行实例讲解。P6大概是当代超标量微体系结构中在商业上最为成功的一个。本章由Bob Colwell领导的Intel P6设计组编写，深入地介绍了P6的微体系结构，这将有助于读者理解Pentium Pro、Pentium Ⅱ、Pentium Ⅲ等微处理器。本章给读者提供了一个机会以了解顶尖微处理器设计小组的设计思想。

第7章　超标量处理器概览　这一章讲述超标量处理器的发展历史，并对现有的超标量微处理器进行了总结。本章由Clemson大学的Mark Smotherman教授编写，最初完成于1998年，并且从那时起，不断地进行着修改和更新。本章包含了许多很宝贵的信息。

第8章　高级寄存器数据流技术　这一章着重介绍一些刚出现的微体系结构技术，这些技术利用程序中的值局部性（value locality）的特点来提高性能。程序中的值局部性是最近才被发现的。本章介绍的技术包括软件记忆法、指令重用以及各种形式的值预测等技术。尽管这些技术没有在真实的处理器中得到应用，但是未来的设计很有可能使用其中的若干种技术。

第9章　执行多线程　这一章介绍了线程级并行技术，并对许多其他技术进行了基本的介绍，包括多处理技术、cache一致性以及在多处理机中保证时序或者松弛存储器排序的高效实现技术。本章讨论了单芯片技术中的多线程技术和片上多处理技术，这两种技术目的都是开发线程级并行。最后，本章还介绍了两种新出现的技术：隐含多线程（implicit multithreading）技术和预执行（pre-execution）技术，这两种技术用于自动开发单线程程序中的线程级并行性。

第1章到第4章涵盖了一些基础概念和基本技术。第5章、第6章、第7章提供了超标量处理器的实例，并对真实的商用超标量处理器进行了全面的总结。第8章、第9章包含了一些高级讨论的专题，这两章突出介绍了一些最新出现的技术。

目　录

第1章　处理器设计

欢迎参与当代微处理器的设计。在短暂的30多年时间里，微处理器已经经历了显著的变化，其性能以每18个月翻一番的惊人速度提升。在过去的30多年时间里，计算机系统发生了许多革命与创新，其中微处理器功不可没。这些革命包括嵌入式微控制器，个人计算机，高级工作站，手持移动设备，应用程序和文件服务器，Internet上的Web服务，低功耗超级计算机，大规模计算集群系统。现在几乎每年都要出售超过1亿块微处理器，以满足移动设备、桌面系统及服务器市场的需求。包括嵌入式微处理器和微控制器在内，每年生产的总数超过10亿个微处理器单元。

微处理器是指令集处理器（ISP，Instruction Set Processor）。ISP执行预先定义指令集中的指令。微处理器的功能几乎完全取决于指令集，从而表明了它的执行能力。所有运行于微处理器上的程序都要基于指令集进行编码。这个预定义的指令集也叫指令集体系结构（ISA，Instruction Set Architecture）。ISA是软件与硬件之间的接口，或者是程序与处理器之间的接口。用处理器设计方法学的术语讲，ISA是设计的规范，而微处理器或ISP是设计的实现。与各种形式的工程设计一样，微处理器的设计过程天生就是一个创新的过程，有时需要进行微妙的折中处理，这需要非凡的直觉和敏锐的洞察力。

本书集中讨论当代微体系结构的超标量微处理器设计。本书比较系统地介绍了各种微体系结构技术及各种方案，并讲解一些基本的原则，希望能够培养出新的微体系结构设计人员，以致力于未来新一代微处理器的有效设计。

1.1　微处理器的发展史

第一块微处理器芯片Intel 4004于1971年诞生。4004是一个4位的处理器，大约有2300个晶体管，时钟频率刚刚超过100 KHz。4004主要应用于计算器。2001年是微处理器诞辰30周年纪念。高端微处理器包含有近1亿多只晶体管，时钟频率达到2 GHz，因此成为超级计算机系统和强劲的客户服务器系统的组成部分，这些系统已经充满了整个因特网。在很短的几年里，微处理器的主频将接近10 GHz并包含几亿只晶体管。

微处理器30的年发展历程体现了计算机工业中技术发展的不寻常的事实，参见表1.1。微处理器的发展与著名的摩尔（Moore）定律十分吻合，此定律是Gordon Moore在1965年发现的，即在单个芯片上的器件集成度将以每18个月到24个月的速度翻一番。在以前的30多年时间里，微处理器芯片上的晶体管数量增加了4个数量级。在同一时期，微处理器性能增加了5个数量级。在过去的20年时间里，微处理器性能每18个月翻一番，或每10年就成为原来的100倍。这样显著的发展速度是其他工业所不能比的。

表1.1　微处理器飞速发展的各个10年

	1970~1980	1980~1990	1990~2000	2000~2010
晶体管数量	2 K~100 K	100 K~1 M	1 M~100 M	100 M~2 B
时钟频率	0.1 MHz~3 MHz	3 MHz~30 MHz	30 MHz~1 GHz	1 GHz~15 GHz
指令数/时钟周期	0.1 IPC	0.1 IPC~0.9 IPC	0.9 IPC~1.9 IPC	1.9 IPC~2.9 IPC

在这30年的每一个10年中，微处理器在计算机工业最关键的技术中一直起着重要的作用。在第一个10年中，4位微处理器的问世很快导致8位微处理器的出现。这些数据宽度较小的微处理器内部都嵌入一个微控制器，并为洗衣机、电梯和喷气式发动机提供大量的嵌入式应用。同时8位微处理器也成为新型计算机平台，即个人计算机（Personal Computer）的核心部分，同时成为PC时代的先驱。

20世纪80年代的10年是32位微处理器体系结构与微体系结构等技术的发展时期。指令集设计问题成为大学与工业界研究的焦点。人们意识到指令集体系结构有助于硬件的有效实现，并能在编译器的优化过程中起到很好的杠杆作用。指令流水以及快速cache缓存成为标准的微体系结构技术。于是，基于32位微处理器的科研与工程工作站问世，它们具有强大的计算能力。这些工作站又依次成为研制下一代更高性能微处理器的更加强有力的工具。

在20世纪90年代，微处理器成为计算机中最强大、最受欢迎的组件。最快的微处理器时钟主频竟然已经超过了最快的超级计算机的主频。此时，个人计算机和工作站已经十分普遍，成为人们生产和通信必不可少的工具，但人们进一步渴望能够掌握更为强大的微体系结构技术，这些技术能够将微处理器的所有性能完全发挥出来。用于获取极高主频性能的深度流水技术和单周期多指令执行技术变得大受欢迎。这时，出现了指令的乱序执行和分支预测技术，它们可用来避免或减少流水线的停顿周期数。在微处理器时代的第三个10年快要结束的时候，几乎所有形式的计算平台，从个人手持设备、主流桌面系统、服务器到最强大的并行集群计算机都是基于微处理器而构建的。

现在我们正在步入微处理器时代的第四个10年，目前这种发展势头没有一点减缓的迹象。大多数技术都将按摩尔定律的速度持续至少10年到15年。到了2010年，我们可以预测，微处理器将会包含有10亿个晶体管，时钟频率将会超过10 GHz。我们完全可以相信，在许多领域仍然会有大量的创新出现。当前大家关注的焦点技术，即指令级并行将会扩展为包括线程级并行和存储级并行在内的技术。从历史的观点来看，体系结构应该隶属于一个系统的范畴，例如，多处理器和存储层次。现在，这些都将在一个单芯片上实现。这时，功耗将成为主要的性能障碍，如果要将发展速度保持在前30年的水平上，那么在所有的设计层次中都需要有新的解决方法，包括生产过程、电路设计、逻辑设计、微体系结构设计和软件运行时的环境。

本书主要介绍在微体系结构层次上微处理器设计的基本原则。我们将以综合的方式讲述前30年中开发研究的主要技术。本书力图将整个知识结构融入一个比较系统的框架中。对于那些比较复杂、难于解释的概念与技术，我们将进行提炼，使之变得更加直观，易于理解。同时还精选了最近出现的许多创新性技术。希望本书能够有助于产生一些优秀的新一代微处理器设计人才，他们将创造微处理器时代的第四个10年。

1.2 指令集处理器设计

本书的重点是设计指令集处理器，而指令集处理器的关键在于指令集体系结构（ISA），它定义了指令集处理器必须要实现的功能。ISA在指令集处理器的设计中起到了关键的作用。

1.2.1 数字系统设计

任何工程设计都是以规范开始的，其目的就是获得一种好的设计或实现方式。规范是一种行为描述，它指出需要什么或回答类似“它能做些什么”的问题；而实现是一个结构描述，它是关于设计结果的描述或回答“它是如何构建的”之类的问题。典型的设计过程包括两个基本任务：综合

和分析。综合试图找到基于规范的实现。分析将检查一个实现，以判断它是否或者如何来与规范保持一致。综合是一种更具创新性的工作，它需要寻找可能的解决方法，并进行不同的折中权衡以进行优化设计，最终获得最好的设计效果。它需要使用一些模拟工具来进行合法化检查及性能评估。典型的设计过程需要不断的多次分析与综合才能获得最终较为完善的设计。参见图 1.1。

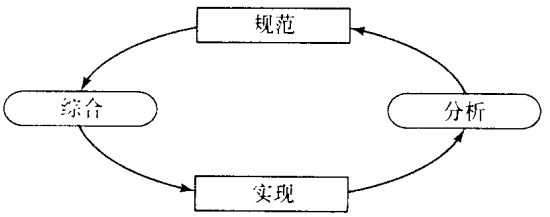


图 1.1　工程设计

在数字系统设计中，规范的制定非常严格，而设计的优化则依赖于强有力的软件工具。组合逻辑电路的规范将采取各种形式的布尔函数来定义输入输出变量之间的关系。实现一般都优化为两级与门和或门（AND-OR）的设计或者逻辑门的多级网络设计。优化力图减少设计中逻辑门的数量以及逻辑间的级数。对于时序电路设计，规范是以状态机的形式描述的，包括状态变量、输出以及下一状态功能的规范。优化则希望减少状态的数目以及相关组合逻辑电路的复杂性。使逻辑最小化与状态最小化的软件工具是必不可少的。逻辑和状态机模拟工具是用来辅助综合过程的。这些工具能够验证设计中的逻辑正确性，决定关键延迟路径以及状态机的最大时钟频率。

微处理器的设计是一个更加复杂的过程，难以直观描述。微处理器的设计规范就是指令集体系结构，它定义了微处理器必须执行的一整套指令集。实现就是实际的硬件设计，采用硬件描述语言（HDL，Hardware Description Language）进行描述。HDL 有很多基本模块，从逻辑门和触发器到更为复杂的模块，如译码器和多路复用器，并包含完整的功能模块，如加法器和乘法器。设计一般描述为这些基本模块的原理图或者互连结构。

设计现代高端微处理器的过程包括两个主要的步骤：微体系结构设计和逻辑设计。微体系结构设计包括为获得预期的性能而对关键技术进行的研究与确定。通常用一个性能模型作为评估这些技术有效性的分析工具。性能模型在时钟周期的粒度上准确地模拟了处理器的行为，能够计算执行一个测试程序（benchmark）所需要的时钟周期数目。微体系结构设计的最终结果是微处理器结构的高级描述。这种描述一般使用寄存器传输语言（RTL，Register Transfer Language）来定义处理器内部结构中所有主要的模块以及这些模块之间的互连。在进行逻辑设计时，通过加入实现细节来对 RTL 描述进行精化，最终生成实际硬件设计的 HDL 描述。RTL 和 HDL 描述可以使用相同的描述语言。例如，Verilog 就是这样一种语言。本书将主要讲述微体系结构设计。

1.2.2　体系结构、逻辑实现和物理实现

Blaauw 和 Brooks 所著的一本关于计算机体系结构的经典教科书中定义了三个基本抽象层次：体系结构、逻辑实现和物理实现。体系结构（architecture）规定了处理器的功能性行为。逻辑实现（implementation）是实现体系结构的逻辑结构和组织。物理实现（realization）是逻辑实现的物理结构和具体表现形式。

体系结构通常也称为指令集体系结构。它对指令集处理器的指令集合进行说明，并定义处理器的功能性行为。为了能被处理器执行，所有的软件都必须与指令集匹配，或者用该指令集进行编码。每个程序都被编译成这个指令集中的一个指令序列。IBM 360、DEC VAX、Motorola 68K、