高职高专 现代信息技术系列教材

# 数字电子技术学习辅导与习题解析

郭建华 主编
何 莉 陈新岗 包 明 副主编


人民邮电出版社
POSTS & TELECOM PRESS

高职高专现代信息技术系列教材

# 数字电子技术学习辅导与习题解析

郭建华　主编
何　莉　陈新岗　包　明　副主编

人民邮电出版社

**图书在版编目（CIP）数据**

数字电子技术学习辅导与习题解析 / 郭建华主编. —北京：人民邮电出版社，2005.2
（高职高专现代信息技术系列教材）

ISBN 7-115-12961-4

Ⅰ. 数… Ⅱ.郭… Ⅲ.数字电路—电子技术—高等学校：技术学校—教学参考资料
Ⅳ.TN79

中国版本图书馆 CIP 数据核字（2004）第 136551 号

## 内 容 提 要

本书是为配合由人民邮电出版社出版、郭建华主编的《数字电子技术与实训教程》而编写的教学和辅导参考书，也可以作为高职高专学校的《数字电子技术》课程的学习指导书。

全书共分 8 章，即数字电子技术基础、组合逻辑电路、触发器与时序逻辑电路、脉冲信号的产生与变换电路、数/模和模/数转换器、半导体存储器、可编程逻辑器件及其应用、数字电路的仿真——Electronics Workbench。每章内容包括基本教学要求、重点与难点、学习指导、例题解析和习题。书中列举了大量例题，并对一些典型例题进行了详细的分析，书中给出了全部的习题答案。

本书内容丰富、思路清晰，可作为高职高专、成人高等学校及中等职业学校的学生学习《数字电子技术》课程时的辅导教材，以及自学、复习、备考的参考书。

高职高专现代信息技术系列教材

**数字电子技术学习辅导与习题解析**

---

◆ 主　编　郭建华

副主编　何　莉　陈新岗　包　明

责任编辑　赵慧君

◆ 人民邮电出版社出版发行　北京市崇文区夕照寺街 14 号

邮编　100061　电子函件　315@ptpress.com.cn

网址　http://www.ptpress.com.cn

读者热线　010-67129259

北京隆昌伟业印刷有限公司印刷

新华书店总店北京发行所经销

◆ 开本：787×1092　1/16

印张：8.75

字数：206 千字　　2005 年 2 月第 1 版

印数：1-5 000 册　　2005 年 2 月北京第 1 次印刷

ISBN 7-115-12961-4/TN・2404

---

定价：13.00 元

**本书如有印装质量问题，请与本社联系　电话：（010）67129223**

# 编 者 的 话

本书是根据教育部颁发的《关于加强高职高专教育人才培养工作意见》，结合电子信息类及相关专业教学大纲的要求，以及编者多年从事数字电子技术教学实践的经验和体会，参考国内外数字电子技术教材编写而成的。本书可作为高职高专院校、成人高等学校及中等职业学校相关专业的学生学习《数字电子技术》课程的辅导教材。

本书共分 8 章，即数字电子技术基础、组合逻辑电路、触发器与时序逻辑电路、脉冲信号的产生与变换电路、数/模和模/数转换器、半导体存储器、可编程逻辑器件及其应用、数字电路的仿真——Electronics Workbench。每章包括基本教学要求、重点与难点、学习指导、例题解析和习题等 5 部分。

基本教学要求指明了对各章教学内容掌握的程度：熟练掌握、正确理解和一般了解；重点与难点指明了各章的教学内容及学习的重点与难点；在学习指导中，对各章教学内容进行复习和整理，以便于记忆和掌握；例题解析部分，通过对典型例题的分析，着重讲清解题思路、步骤和方法，以帮助学生提高解决问题的能力并拓宽知识面；各章都附有经过挑选和设计的习题，且题目类型多、题量适中，习题均有简明答案，以便于学生自测。

本书第 1 章由郭建华编写，第 2 章、第 5 章由何莉编写，第 3 章、第 6 章由陈新岗编写，第 7 章、第 8 章由包明编写，第 4 章由涂巧玲编写。由郭建华负责全书的最后修改和统稿工作。

由于编者水平有限，且时间仓促，书中难免存在疏漏、欠妥和错误之处，殷切希望广大读者在使用中提出批评和指正。

编者

2004 年 12 月

# 目　　录

# 第 1 章　数字电子技术基础

## 1.1　基本教学要求

1. 熟练掌握

（1）二进制数、十进制数、十六进制数及其相互转换，8421BCD 码。

（2）逻辑代数的基本定律和定理；逻辑问题的描述方法。

（3）逻辑函数的公式化简法、卡诺图化简法以及逻辑函数的变换。

（4）TTL 和 CMOS 门的逻辑功能、特性、参数和使用方法。

2. 正确理解

（1）二进制代码的概念。

（2）TTL 和 CMOS 门的电路结构及工作原理（含推拉式输出、集电极开路输出和三态输出）。

（3）最小项的概念、性质和表示方法。

（4）约束和约束项的概念，约束项的表示方法及其在逻辑函数化简中的应用。

3. 了解内容

（1）其他常用的 BCD 码。

（2）其他逻辑门电路。

（3）传输门、三态门、漏极和集电极开路门的电路结构特点。

## 1.2　重点与难点

1. 重点

（1）各种常用数制之间的转换。

（2）逻辑代数中的基本公式、常用公式、基本定理和基本定律；逻辑函数的 4 种表示方法及其相互转换；最小项的概念；逻辑函数的公式化简法和卡诺图化简法，包括含有任意项的逻辑函数化简。

（3）门电路的外部电气特性：电压传输特性、输入特性、输出特性、输入负载特性及其使用。

2. 难点

（1）多变量逻辑函数的公式化简，多输出逻辑函数的最简化。

（2）TTL 门电路的输入特性和输出特性、门电路的电路结构。

## 1.3 学习指导

1. 数制与码制

在数字电路或数字系统中，不仅经常会用到二进制、八进制或十六进制数，而且还会用到各种编码，如 8421BCD 码。就数制而言每一种进制都有其特点，十进制是人们日常生活和工作中最常使用的一种计数制，但从电路实现的角度来讲，采用十进制极为不便，因此在数字电路中一般不直接采用十进制。二进制数计数规则简单，而且与电子器件的开、关状态相对应，因而在数字电路中获得了广泛的应用。由于二进制数一般位数较多，不便于书写和记忆，因此在计算机的文件和资料中常采用八进制或十六进制，而且它们之间的转换非常容易，这给使用这些数制解决逻辑问题带来极大的方便。

计数制的两要素：多位数码中每一位的构成方法以及从低位到高位的进位规则。在十进制数中，每一位数有 0～9 十个数码，计数的基数为十，相邻位之间的关系是“逢十进一”、“借一当十”。在二进制数中，每一位仅有 0 和 1 两个数码，计数基数为 2，相邻位之间的关系是“逢二进一”、“借一当二”。

任意（R）进制数的按权展开多项式为：

$$(N)_R = K_{n-1}\times R^{n-1} + K_{n-2}\times R^{n-2} + \cdots + K_i\times R^i + \cdots + K_1\times R^1 + K_0\times R^0 + K_{-1}\times R^{-1} + \cdots + K_{-m}\times R^{-m} \tag{1-1}$$

式中，$K_i$——第 $i$ 位系数；

$R$——计数基数；

$R^i$——第 $i$ 位的权。

常用数制间的转换有二—十进制、八—十进制、十六—十进制、二—八—十六进制的转换。在转换中常用的方法有按权展开多项式法、基数除 / 乘法和基数为 $2^i$ 的各种进制之间的直接转换法。一般二、八、十六进制转换为十进制采用按权展开多项式法；十进制数转换为二、八、十六进制数采用基数除 / 乘法；而基数为 $2^i$ 的各种进制间的转换采用直接转换法。

在数字系统中，信息可以分为两类：一类是数值，其表示方法在前面已经讨论过；另一类信息是文字符号，这些文字符号信息往往也采用几位二进制数表示。若所需编码的信息有 $N$ 项，则所要用的二进制代码的位数 $n$ 应满足如下关系：

$$2^n \geqslant N$$

8421BCD 码是用 4 位二进制代码表示 1 位十进制数的一种方法，它的每一位的权从左到右依次是 8、4、2、1。一般情况下，十进制数与二进制数码之间的关系可用下式表示：

$$(N)_2 = b_3W_3 + b_2W_2 + b_1W_1 + b_0W_0 \tag{1-2}$$

式中 $W_3$～$W_0$ 为二进制数码中各位的权。

8421BCD 码采用 4 位二进制数的前 10 种组合，即 0000（0）～1001（9），其余 6 种组合是无效的。16 种组合中选取不同的 10 种有效组合方式，可以得到其他二—十进制码，如

2421 码、5421 码等。余 3 码是由 8421 码加 3（0011）得来的，其编码关系不能用式（1-2）来表示，所以它是一种无权码。除此之处，余 3 循环码、格雷码也是无权码。

2. 逻辑代数及逻辑函数的化简

（1）逻辑变量

人们对某一事件进行逻辑推理（即进行判断），总是根据一些前提条件是否成立来做出结论。这些前提条件称之为逻辑命题，如果命题成立则是逻辑真，否则便是逻辑假。结论也是一种命题，与前提条件具有因果关系，只有满足一定的前提条件时，相应的结论才能成立。这种因果关系就是逻辑关系。

应当特别说明的是逻辑命题只能有两种逻辑值，不是逻辑真便是逻辑假，不存在第三种值的可能性。在数字系统中，逻辑命题称为逻辑变量，用字母 A、B、C……来表示。每个逻辑变量的取值只有 0 和 1 这两种可能，然而这里的 0 和 1 已无大小之分，而是表示两种对立的逻辑状态，如表示命题的真与伪、是与非、有与无、高与低、开与关、电路的通与断等。1 可以表示逻辑真，0 可以表示逻辑假，当然也可以反过来。

（2）逻辑函数的建立

一个逻辑函数的建立总要用到真值表，真值表是描述逻辑函数的输入逻辑变量取值组合和输出取值对应关系的表格。真值表的格式为：左边一栏列出输入逻辑变量的所有取值组合，一变量有 2 种组合 0，1；二变量有 4 种组合 00，01，10，11；三变量有 8 种组合 000，001，010，011，100，101，110，111；而 $n$ 个变量有 $2^n$ 种组合。表格右边一栏为对应每种组合下的输出取值。为了不遗失每一种组合，输入逻辑变量的取值按二进制数由小到大的顺序排列。表 1-1 是同或逻辑的真值表。

**表 1-1　　同或逻辑真值表**

| 输　入 | 输　出 |
|---|---|
| $A$　$B$ | $F$ |
| 0　0 | 1 |
| 0　1 | 0 |
| 1　0 | 0 |
| 1　1 | 1 |

任何一件具体事物的因果关系都可以用一个逻辑函数式来描述，逻辑函数式可以写作：

$$F=f(A,B,C\cdots)$$

式中 $A$，$B$，$C$ … 表示逻辑函数的输入逻辑变量，F 表示逻辑函数的输出逻辑变量。

由真值表可写出逻辑函数式。其方法是，在真值表中，当输出逻辑变量取值为 1 时，则把所对应的一组输入逻辑变量取值写成一个乘积项，在这些乘积项中，若对应的变量取值为 1 则写成原变量；若对应的变量取值为 0，则写成反变量。然后把这些乘积项加起来，就得到了相应的逻辑函数式。据此，由表 1-1 可写出同或逻辑的逻辑函数式：

$$F=\overline{A}\,\overline{B}+AB$$

（3）逻辑函数的表示方法

① 真值表——一个逻辑函数可以用真值表表示，因为真值表完全、准确地表达了输入逻辑变量与输出逻辑变量之间的因果关系。

② 逻辑函数式——由前面的讨论可知：逻辑函数式可由真值表导出，这样就可以把输入逻辑变量与输出逻辑变量之间的逻辑关系用公式的形式来表示。当某一个逻辑函数式由某一给定的真值表导出后，则这个逻辑函数式和给定的真值表表示的是同一个逻辑函数。

③ 逻辑图——将逻辑函数中各变量之间的与、或、非等逻辑关系用图形符号表示出来，就可以画出表示逻辑关系的逻辑图。

④ 卡诺图——将 $n$ 变量的全部最小项各用小方块表示，并使具有逻辑相邻性的最小项在几何位置上也相邻地排列起来，所得到的图形就是 $n$ 变量的卡诺图，在每一个最小项所对应的小方块里填上对应的函数值，就得到逻辑函数的卡诺图表达形式。

（4）逻辑代数的基本定律和规则

与、或、非是逻辑代数中 3 种基本逻辑运算，以此为基础，还有一些复合逻辑运算。常用的复合逻辑运算有与非、或非、与或非、同或及异或等。逻辑代数中的基本公式有 20 多个，但最常用的一些基本定律如表 1-2 所示，它们反映了逻辑运算的一些基本规律，同时也是化简逻辑函数的重要依据，一定要记牢。基本公式反映的是逻辑关系，而不是数量之间的关系，在运算中不能套用初等代数的运算规则，如移项、等式两边同乘以或同除以变量。

逻辑代数还有 3 条重要规则：代入规则、反演规则、对偶规则。在逻辑运算中巧妙地运用这些规则可以扩大某些基本定理的应用范围，正确地运用这 3 条规则可以使逻辑运算大为简化。

**表 1-2　　常用的逻辑代数定律**

| 序　号 | 名　称 | 基本公式 | 对偶式 |
|---|---|---|---|
| 1 | 0-1 律 | $1 \cdot A=A$<br>$0 \cdot A=0$ | $0+A=A$<br>$1+A=1$ |
| 2 | 互补律 | $A+\overline{A}=1$ | $A \cdot \overline{A}=0$ |
| 3 | 重叠律 | $A+A=A$ | $A \cdot A=A$ |
| 4 | 否否律 | $\overline{\overline{A}}=A$ | |
| 5 | 吸收律 | $A+AB=A$<br>$A+\overline{A}B=A+B$ | $A(A+B)=A$<br>$A(\overline{A}+B)=AB$ |
| 6 | 摩根定理 | $\overline{AB}=\overline{A}+\overline{B}$ | $\overline{A+B}=\overline{A}\cdot\overline{B}$ |
| 7 | 多余项定理 | $AB+\overline{A}C+BC=AB+\overline{A}C$ | $(A+B)(A+C)(B+C)=(A+B)(A+C)$ |

（5）逻辑函数的化简

① 用代数法化简和变换逻辑函数

代数化简法是利用逻辑代数的基本定理和常用公式，对给定的逻辑函数式进行适当的恒等变换，消去多余的与项以及各与项中多余的因子，使其成为最简逻辑函数式。这就要求必须熟练掌握逻辑代数的基本定律和常用公式。

用代数法化简逻辑函数，既无一套完整的方法，也没有固定的步骤可循，方法比较灵活，有时甚至需要一定的技巧，常用的化简方法有并项法、吸收法、消去法及配项法。

同一个逻辑问题可以用不同形式的逻辑函数式来描述，每一种逻辑函数式对应着一种逻辑电路。按逻辑运算符号，逻辑函数式可分为 5 种：与或表达式、或与表达式、与非—与非表达式、或非—或非表达式及与或非表达式。

例如 $F=AB+A\overline{C}$，这是与或表达式，对与或表达式进行两次求反，再利用一次摩根定

律得

$$F=\overline{\overline{AB+A\overline{C}}}=\overline{\overline{AB}\cdot\overline{A\overline{C}}}$$ （与非—与非表达式）

把上式继续展开得

$$\begin{aligned}F&=\overline{(\overline{A}+\overline{B})(A+\overline{C})}\\&=\overline{\overline{A}A+A\overline{B}+\overline{A}\overline{C}+\overline{B}\overline{C}}\\&=\overline{A\overline{B}+\overline{A}\overline{C}}\end{aligned}$$ （与或非表达式）

如将与或非表达式再根据摩根定律展开得

$$F=\overline{A\overline{B}+\overline{A}\overline{C}}=\overline{A\overline{B}}\cdot\overline{\overline{A}\overline{C}}=(\overline{A}+B)(A+C)\text{）}$$ （或与表达式）

将或与表达式再两次求反得

$$F=\overline{\overline{(\overline{A}+B)(A+C)}}=\overline{\overline{(\overline{A}+B)}+\overline{(A+C)}}$$ （或非—或非表达式）

因此，不管什么形式的逻辑函数，都可以化为需要的形式，然后采用适当的逻辑器件予以实现。

② 用卡诺图化简逻辑函数

如前所述，由于卡诺图具有几何位置相邻与逻辑相邻一致的特点，即凡是几何位置相邻的最小项，在逻辑上也一定相邻。例如，最小项 $AB\overline{C}$ 和 $ABC$ 只有因子 $C$ 和 $\overline{C}$ 互非，其余因子都相同，所以它们具有逻辑相邻性。而这两个最小项之和可以合并为一项，并消去一个因子，即

$$AB\overline{C}+ABC=AB(\overline{C}+C)=AB$$

据此，可以在卡诺图上直观地找到具有相邻性的最小项，并将其合并，消去有关变量，使逻辑函数得以简化。两个（$2^1$）相邻的最小项，可合并为一项并消去一个因子，同理，4 个（$2^2$）相邻的最小项，可合并为一项并消去两个因子，8 个（$2^3$）相邻的最小项，可合并为一项并消去 3 个因子，$2^i$ 个相邻的最小项，可合并为一项并消去 $i$ 个因子。

用卡诺图化简逻辑函数，就是将使逻辑函数等于 1 的所有最小项按 $2^i$ 的数量画出包围圈，然后进行合并。从合并规律可以看出，包围圈愈大，消去变量就愈多，逻辑函数就愈简。由此可见，用卡诺图法化简逻辑函数，能否得到最简结果，关键在于正确地画出包围圈。

在许多实际问题中，逻辑函数只与一部分最小项有关，而与另一部分最小项无关，即输入变量的某些取值组合使函数没有意义，或者变量之间具有约束关系。这类与函数无关的最小项称为无关项，$\sum d(3，5，6)$是无关项的一种表示方法。

出现无关项可分为以下两种情况。

- 输入变量的某些取值组合根本不存在；或者某些取值组合也确实存在，但它的存在对逻辑函数的输出没有任何影响。将这些取值组合所对应的最小项称为任意项。
- 输入变量的某些取值组合确实存在，但逻辑函数不允许出现，如果由于某种原因一旦出现，将会使逻辑函数输出混乱，这样一些取值组合所对应的最小项，叫做约束项。

通常将任意项和约束项称为无关项。无关项的输出是任意的，可以认为是 0，也可以认为是 1，因此在真值表与卡诺图中常用符号“×”来表示无关项。

由于无关项的随意性，在化简逻辑函数时，若能合理地加以利用，一般都能得到简化的结果。具体地说，在合并最小项时，把它看作 1，与相邻为 1 的小方格圈在一起，这样做的目的是扩大包围圈，使逻辑函数式达到更简的结果。但在化简时，不必将所有的无关项都画

在包围圈中，能利用的无关项就画在包围圈里，不能利用的就不画在包围圈里。

3. 逻辑门电路

集成门电路的种类很多，最常见的有 TTL 和 CMOS 两大系列。

门电路的性能包括两个方面的内容：一是作为基本逻辑单元的逻辑功能，另一是作为电路器件的电气特性。学习门电路，不仅要掌握其逻辑功能，而且要熟悉其电气特性，这样才能合理使用这些器件，完成规定的任务。

所谓逻辑功能，是指在一定的逻辑定义下电路输出信号的高、低电平与输入信号高、低电平之间的相互逻辑关系（如与、或、非、与非、或非及异或等），这是逻辑器件要完成的基本任务。而电气特性是指电路输入和输出电压、电流之间的关系（包括电压传输特性、输入特性及输出特性等），这是实现逻辑功能的基础，器件能否完成相应的逻辑功能，都要通过其良好的电气特性来体现。在实际工作中，总是由许多门电路连接起来后，在输入端接上信号源，在输出端接上负载，才能实现规定的逻辑任务，这就涉及到怎样连、能不能连的问题。要想让器件安全工作并且正常运行，不仅要掌握常用门电路的逻辑功能，而且还要能从器件连接方面去理解和把握器件的电气特性，尤其是器件的输入、输出特性。

如图 1-1 所示电路，要想正常地实现电路的逻辑功能，要求如下。

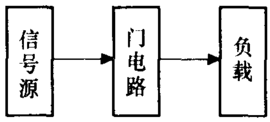

图 1-1

① 信号源（也可以是门电路）的输出特性必须与门电路的输入特性相匹配，其中包括信号源输出的高低电平、带载能力都要能够适应门电路的输入特性的需求。

② 门电路的输出特性与负载（也可以是门电路）的输入特性必须匹配，即门电路要能够带动负载，其中包括门电路输出的高低电平、带载能力都要能够满足负载的需求。

为了掌握好门电路的有关内容，应重视做以下两方面的习题：反映器件逻辑功能的习题，如画出门电路在各种输入波形下的输出波形图；器件与器件连接后，电路能否正常工作。

## 1.4 例题解析

**【例 1-1】** 将十进制数（158）$_{10}$ 转换成等值的二进制数。

解：十进制整数转换成二进制数可用“除二取余”法，即

| | | | | |
|---|---|---|---|---|
| 2 \| 158 | → 被除数 | | | |
| 2 \| 79 | → 商=79 | 余数 0 | ↑ | 最低位(LSB) |
| 2 \| 39 | → 商=39 | 余数 1 | ↑ | |
| 2 \| 19 | → 商=19 | 余数 1 | ↑ | |
| 2 \| 9 | → 商=9 | 余数 1 | ↑ | |
| 2 \| 4 | → 商=4 | 余数 1 | ↑ | |
| 2 \| 2 | → 商=2 | 余数 0 | ↑ | |
| 2 \| 1 | → 商=1 | 余数 0 | ↑ | |
| 0 | → 商=0 | 余数 1 | | 最高位(LSB) |

所得余数由最高位到最低位依次排列即得转换后的二进制数（158）$_{10}$=（10011110）$_2$

**【例 1-2】** 将（0.62）$_{10}$ 转换为二进制数，要求误差 $\varepsilon<2^{-4}$。

解：十进制小数转换位二进制数可用“乘二取整”法。一般小数部分的转换需要指明误差要求或转换到小数点后面几位。本例要求误差 $\varepsilon<2^{-4}$。

| 乘基 | 取整 | |
|---|---|---|
| 0.62×2=1.24 | ……1 | $b_{-1}$ |
| 0.24×2=0.48 | ……0 | $b_{-2}$ |
| 0.48×2=0.96 | ……0 | $b_{-3}$ |
| 0.96×2=1.92 | ……1 | $b_{-4}$ |

则（0.62）$_{10}$=（0.1001）$_2$

**【例 1-3】** 将二进制数（10011110.110101）$_2$ 转换为等值的八进制数和十六进制数。

解：（1）转换为八进制数。以小数点为界分别向左、右两边方向每 3 位二进制数为一组（两端组不够 3 位，两端补 0），即可从左向右直接写出等值的八进制数，即

$$(10011110.110101)_2=(\underline{010}\ \underline{011}\ \underline{110}.\ \underline{110}\ \underline{101})_2 \qquad [左端补 0]$$

$$2\quad 3\quad 6\ .\ 6\quad 5$$

$$=(236.65)_8$$

（2）转换为十六进制数。以小数点为界分别向左、右两边方向每 4 位二进制数为一组（两端组不够 4 位，两端补 0），即可从左向右直接写出等值的十六进制数，即

$$(10011110.110101)_2=(\underline{1001}\ \underline{1110}.\underline{1101}\ \underline{0100})_2 \qquad [右端补 0]$$

$$9\quad E\ .D\quad 4$$

$$=(9E.D4)_{16}$$

**【例 1-4】** 将十进制数（126）$_{10}$ 转换成对应的 8421BCD 码。

解：

$$\begin{array}{ccc} 1 & 2 & 6 \\ \downarrow & \downarrow & \downarrow \\ \underline{0001} & \underline{0010} & \underline{0110} \end{array}$$

所以（126）$_{10}$=（0001 0010 0110）$_{8421BCD}$

**【例 1-5】** 将 8421BCD 码（1001 0000 0011）$_{8421BCD}$ 转换成对应的十进制数。

解：

$$\begin{array}{ccc} \underline{1001} & \underline{0000} & \underline{0011} \\ \downarrow & \downarrow & \downarrow \\ 9 & 0 & 3 \end{array}$$

所以（1001 0000 0011）$_{8421BC}$=（903）$_{10}$

**【例 1-6】** 用公式法化简逻辑函数 $F=AD+A\overline{D}+AB+\overline{A}CD+B\overline{D}+A\overline{B}EF$

解：用公式法化简逻辑函数并没有统一的模式，需要对基本公式和常用定理比较熟悉，并有一定的化简技巧。一般来说，先用并项法、吸收法和消去法，在以上方法不能直接选用时，考虑用配项法。

$$\begin{aligned} F &= AD+A\overline{D}+AB+\overline{A}CD+B\overline{D}+A\overline{B}EF \\ &= A+AB+\overline{A}CD+B\overline{D}+A\overline{B}EF \text{ ——并项法} \\ &= A+\overline{A}CD+B\overline{D} \text{ ——吸收法} \\ &= A+CD+B\overline{D} \text{ —— 消去法} \end{aligned}$$

**【例 1-7】** 将逻辑函数

$$F(A,B,C,D)=(A+B+D)(A+\overline{B}+D)(A+B+\overline{D})(\overline{A}+C+D)(A+C+\overline{D})$$

化简为最简与或式

解：对于或与型式的逻辑函数进行化简时，如果先展开成与或式，再进行化简，将是非常的繁琐，此时应先求出函数的对偶式并对其进行化简，然后再求对偶式的对偶式得到原函数，这种方法可大大简化化简的过程。

（1）现先求函数 $F$ 的对偶式 $F'$，即

$$F'=ABD+A\overline{B}D+AB\overline{D}+\overline{A}CD+\overline{A}C\overline{D}$$

（2）化简 $F'$。用公式法化简，得

$$\begin{aligned}F'&=ABD+A\overline{B}D+AB\overline{D}+\overline{A}CD+\overline{A}C\overline{D}\\&=(ABD+A\overline{B}D)+(ABD+AB\overline{D})+(\overline{A}CD+\overline{A}C\overline{D})\\&=AD+AB+\overline{A}C\end{aligned}$$

（3）再求 $F'$ 的对偶式 $(F')'$，即 $F$

$$\begin{aligned}F&=(F')'=(A+D)(A+B)(\overline{A}+C)\\&=AC+\overline{A}BD+BCD\\&=AC+\overline{A}BD\end{aligned}$$

**【例 1-8】** 用卡诺图表示逻辑函数

$$F_1=(A+\overline{B})(B+AC)$$

$$F_2=A\overline{D}+\overline{A}BD+ABC+\overline{A}\overline{B}D$$

解：（1）逻辑 $F_1$ 给出的是“或与”的形式，一般先把它转换成“与或”式。

$$F_1=(A+\overline{B})(B+AC)=AB+AC+A\overline{B}C$$

3 个乘积项中，仅有 $A\overline{B}C$ 是最小项的形式，对应方格 $m_5$ 填“1”，其余两项不是最小项，将其展开成最小项的形式有 $AB(C+\overline{C})+AC(B+\overline{B})=ABC+AB\overline{C}+A\overline{B}C=m_5+m_6+m_7$ 在对应的方格处填“1”，其他方格处填“0”或不填，见图 1-2（a）。

| F　A \ BC | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 | 1 |

(a)

| F　AB \ CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 0 | 1 | 1 | 0 |
| 01 | 0 | 1 | 1 | 0 |
| 11 | 1 | 0 | 1 | 1 |
| 10 | 1 | 0 | 0 | 1 |

(b)

图 1-2

（2）逻辑函数 $F_2$ 给定的乘积项显然没有最小项，但也可不展开成最小项而直接将乘积项填入方格。例如，$A\overline{D}$ 一项中 $A$ 为原变量，$D$ 为反变量，在卡诺图中，$A$ 为原变量最小项的是第三、四行，$D$ 为反变量的是第一、四列，它们相交对应的最小项方格 $m_8$、$m_{10}$、$m_{12}$、$m_{14}$

就是该乘积项包含的全部最小项，因此，只要在这些方格中填“1”即可。根据这一原则，$\overline{A}BD$ 项应包含 $m_7$ 和 $m_5$，$\overline{A}\overline{B}D$ 项应包含 $m_1$ 和 $m_3$，$ABC$ 项应包含 $m_{14}$ 和 $m_{15}$。在对应方格中填“1”即可得到逻辑函数 $F_2$ 的卡诺图，见图 1-2（b）。

**【例 1-9】** 用卡诺图法化简逻辑函数 $F(A,B,C,D)=\sum m(1,5,6,7,11,12,13,15)$

解：① 画出与函数 $F(A,B,C,D)$ 对应的卡诺图，如图 1-3 所示。

② 分别将仅与一个“1”项相邻的 $m_1$ 和 $m_5$、$m_{12}$ 和 $m_{13}$、$m_{11}$ 和 $m_{15}$、$m_6$ 和 $m_7$ 两两圈出。注意，此时若先画大圈（如图中虚线所示），则将产生多余的圈。

③ 将每个圈中的互逆变量因子消去，保留共有变量因子，得到化简后的表达式：

$$F(A,B,C,D)=\overline{A}\,\overline{C}D+AB\overline{C}+ACD+\overline{A}BC$$

**【例 1-10】** 化简逻辑函数式：

$$F(A,B,C,D)=\sum m(0,1,2,4,6,7,8,10,13)+\sum d(3,14)$$

解：函数 $F$ 的卡诺图如图 1-4 所示，化简后得

$$F(A,B,C,D)=\overline{A}\,\overline{B}+\overline{A}\,\overline{D}+\overline{A}C+\overline{B}\,\overline{D}+AB\overline{C}D$$

| F AB\CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | | 1 | | |
| 01 | | 1 | 1 | 1 |
| 11 | 1 | 1 | 1 | |
| 10 | | | 1 | |

图 1-3

| F AB\CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 1 | 1 | × | 1 |
| 01 | 1 | | 1 | 1 |
| 11 | | 1 | | × |
| 10 | 1 | | | 1 |

图 1-4

**【例 1-11】** 用卡诺图法化简逻辑函数 $F(A,B,C,D)=\sum m(0,1,2,3,4,6,8,9,10,11,12,14)$

解：画出逻辑函数的卡诺图，用“圈 1 法”化简时，包围圈的画法如图 1-5（a）所示，化简结果为

$$F(A,B,C,D)=\overline{B}+\overline{D}$$

用“圈 0 法”化简时，包围圈的画法如图 1-5（b）所示，化简结果为

$$F(A,B,C,D)=\overline{BD}=\overline{B}+\overline{D}$$

| F AB\CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 1 | 1 | 1 | 1 |
| 01 | 1 | 0 | 0 | 1 |
| 11 | 1 | 0 | 0 | 1 |
| 10 | 1 | 1 | 1 | 1 |

(a)

| F AB\CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 1 | 1 | 1 | 1 |
| 01 | 1 | 0 | 0 | 1 |
| 11 | 1 | 0 | 0 | 1 |
| 10 | 1 | 1 | 1 | 1 |

(b)

图 1-5

结果是一样的。所以，用卡诺图法化简逻辑函数时，有时用“圈 0 法”会更方便。

【例 1-12】用卡诺图法化简逻辑函数 $F(A,B,C)=\sum m(0,2,3,4,5,7)$

解：函数的卡诺图及包围圈如图 1-6（a）、（b）所示。

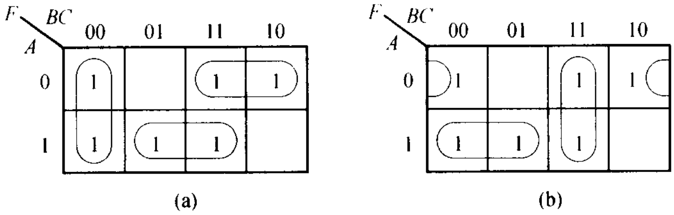


图 1-6

两种包围圈都对，于是得

$$F_1=\overline{B}\,\overline{C}+AC+\overline{A}B \qquad 或 \qquad F_2=A\overline{B}+\overline{A}\,\overline{C}+BC$$

由此可见，化简后逻辑函数的与或式并不是惟一的，但化简后逻辑函数式最简的程度是一样的，即乘积项的个数和每个乘积项的因子数都是最少的。

【例 1-13】在图 1-7 所示各 TTL 门电路中，试写出各输出端 $F$ 的函数表达式，并对应输入 $A$、$B$、$C$ 的波形，画出 $F$ 的波形。

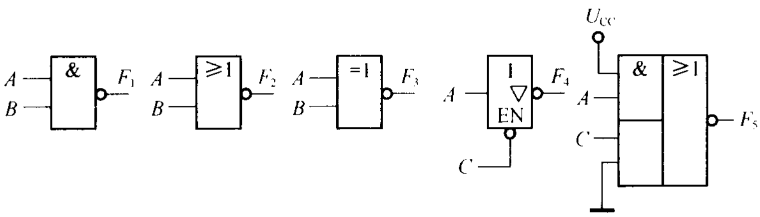


图 1-7

解：$F_1=\overline{AB}$

$F_2=\overline{A+B}$

$F_3=A\oplus B$

$$F_4=\begin{cases}\overline{A} & C=0\\ 高阻态 & C=1\end{cases}$$

$F_5=\overline{A}$

波形如图 1-8 所示。

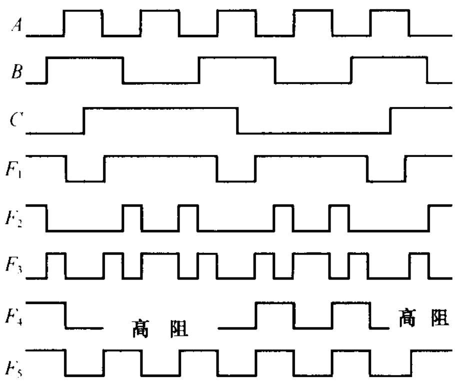


图 1-8

【例 1-14】如图 1-9（a）所示为 TTL 门电路，图 1-9（b）为 CMOS 门电路。试根据图 1-9（c）中给出的输入 $A$、$B$ 的波形画出输出 $F_1$、$F_2$ 的波形。

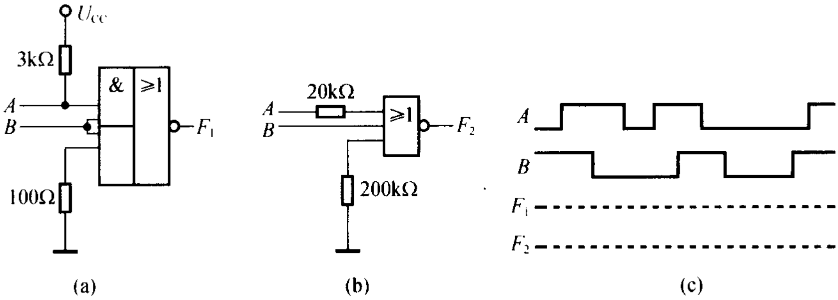


图 1-9

解：（1）画 $F_1$ 的波形。因为 TTL 门的与输入端接小电阻 100Ω 到地相当于接低电平 0，所以图 1-9（a）电路只相当于一个与非门，$F_1$ 的波形如图 1-10 所示。

（2）画 $F_2$ 的波形。因为 CMOS 门的与输入端接电阻到地相当于接底电平 0，输入端串接电阻 200kΩ 不影响逻辑关系，所以图 1-9（b）电路相当于一个 2 输入或非门，$F_2$ 的波形如图 1-10 所示。

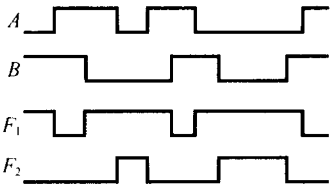


图 1-10

【例 1-15】在如图 1-11 所示 TTL 电路中，已知输入信号 $A$、$B$、$C$ 的波形，试写出各输出 $F$ 的函数表达式，并画出对应输出端的波形。

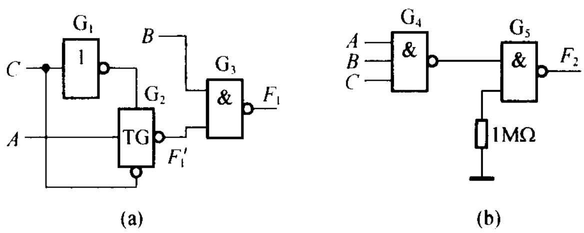


图 1-11

解：在图 1-11（a）中门 $G_2$ 是传输门，在 $C$=0 时传输，$F_1'=A$；在 $C$=1 时 $G_2$ 截止，为高阻状态，此时对于门 $G_3$，相当于有一输入端悬空，于是有

$$F_1=\begin{cases}\overline{A+B} & C=0\\ \overline{B} & C=1\end{cases}$$

图 1-11（b）中，$F_2=\overline{\overline{ABC}}=ABC$，$F_1$、$F_2$ 的波形如图 1-12 所示。