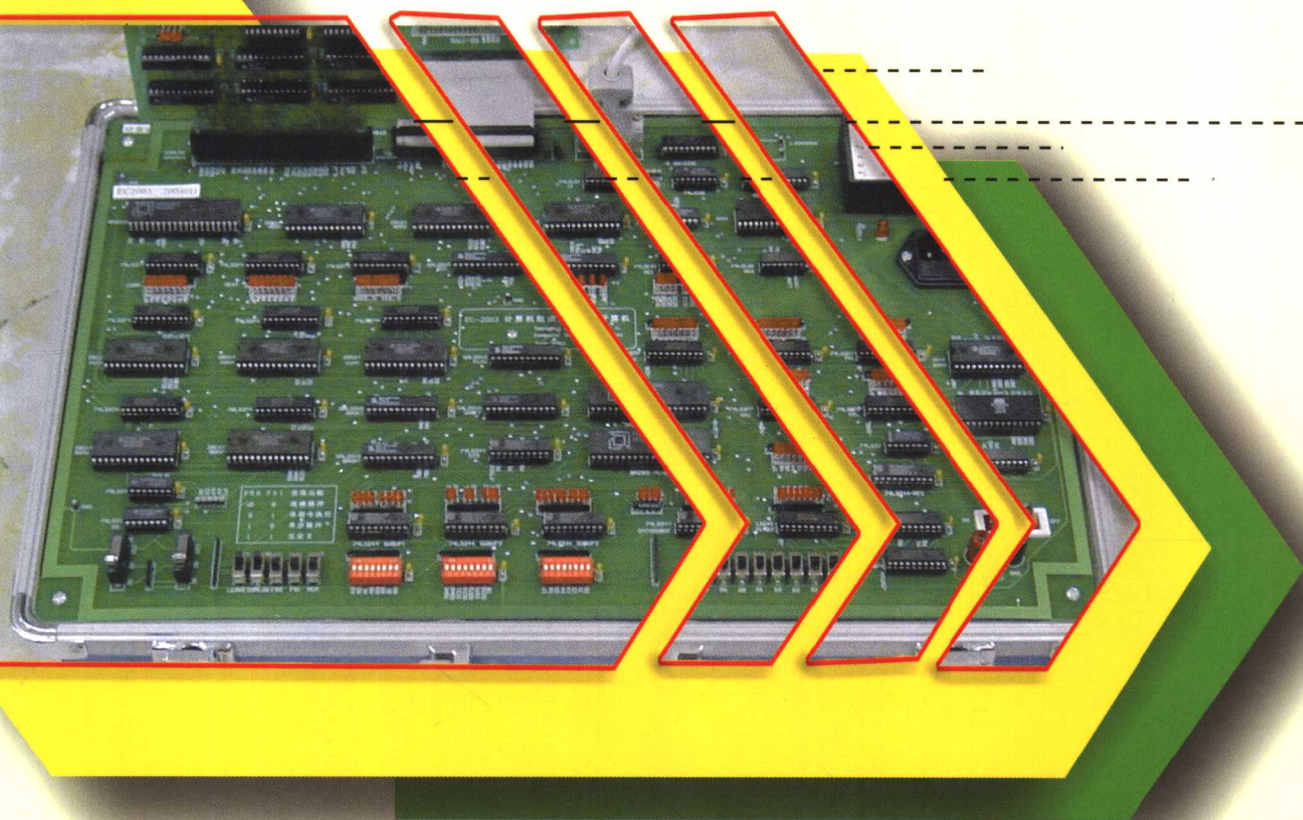


高职高专计算机系列教材

主编 谭浩强

计算机组成原理 实验指导

谢树煜 周继群 李潮激 编著



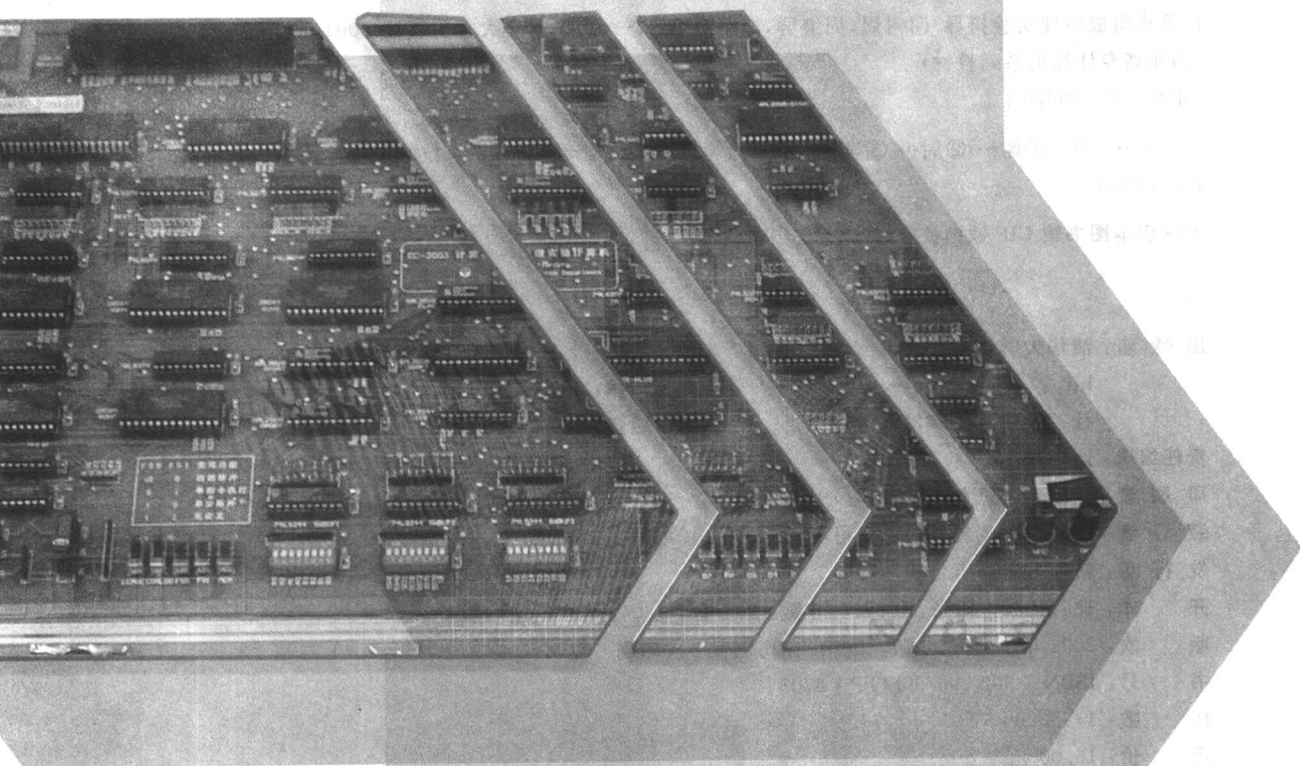
清华大学出版社

高职高专计算机系列教材

主编 谭浩强

计算机组成原理 实验指导

谢树煜 周继群 李潮激 编著



清华大学出版社
北京

内 容 简 介

本书是《计算机组成原理》的配套实验教材,指导学生完成计算机组成原理的一系列基本实验。实验装置采用清华大学计算机系计算机组成原理实验室于2003年最新研制成功的EC-2003型计算机组成原理实验系统。该实验系统适合于高等职业教育、大学本科的计算机、电子、通信、信息、网络等专业的实践环节的教学需要。

本书主要介绍了EC-2003实验系统的原理结构,并分章讲解了10个基本实验项目。实验内容紧扣教学大纲,与主讲课程同步,理论联系实际,有利于培养学生的动手能力以及对计算机硬件电路的深入掌握。

版权所有,翻印必究。举报电话:010-62782989 13901104297 13801310933

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

本书防伪标签采用清华大学核研院专有核径迹膜防伪技术,用户可通过在图案表面涂抹清水,图案消失,水干后图案复现;或将表面膜揭下,放在白纸上用彩笔涂抹,图案在白纸上再现的方法识别真伪。

图书在版编目(CIP)数据

计算机组成原理实验指导/谢树煜,周继群,李潮激编著. —北京:清华大学出版社,2004.10

(高职高专计算机系列教材)

ISBN 7-302-09679-1

I. 计… II. ①谢… ②周… ③李… III. 计算机体系结构—高等学校:技术学校—教学参考资料
IV. TP303

中国版本图书馆CIP数据核字(2004)第103529号

出 版 者:清华大学出版社

<http://www.tup.com.cn>

社 总 机:010-62770175

地 址:北京清华大学学研大厦

邮 编:100084

客户服务:010-62776969

责任编辑:谢 琛

印 刷 者:北京市人民文学印刷厂

装 订 者:三河市新茂装订有限公司

发 行 者:新华书店总店北京发行所

开 本:185×260 印张:11.75 字数:263千字

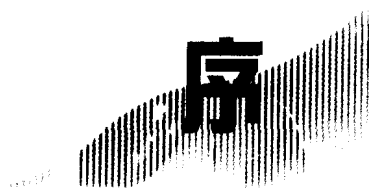
版 次:2004年10月第1版 2004年10月第1次印刷

书 号:ISBN 7-302-09679-1/TP·6703

印 数:1~5000

定 价:16.00元

本书如存在文字不清、漏印以及缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话:(010)62770175-3103或(010)62795704



《高职高专计算机系列教材》

进入 21 世纪,计算机将成为人类常用的现代工具,每一个有文化的人都应当了解计算机,学会使用计算机来处理面临的事物。

学习计算机知识有两种不同的方法:一种是侧重知识的学法,从原理入手,注重理论和概念;另一种是侧重应用,从实际入手,注重掌握其应用的方法和技能。不同的人应根据其具体情况选择不同的学习方法。对多数人来说,计算机是作为一种工具来使用的,应当以应用为目的,以应用为出发点。对于高职和高专的学生,显然应当采用后一种学习方法。

传统的理论课程采用以下的三部曲:提出概念——解释概念——举例说明,这适合前面第一种方法。对于侧重应用的学习者,我们在教学实践中摸索出新的三部曲:提出问题——介绍解决问题的方法——最后归纳出一般规律或概念。实践证明这种方法是行之有效的,减少了初学者在学习上的困难。传统的方法是:先理论后实际,先抽象后具体,先一般后个别。我们采用的方法是:从实际到理论,从具体到抽象,从个别到一般,从零散到系统。我们认为这种教学方法更适合于高职高专和成人高校。

本套教材是针对高职和高专的特点组织编写的,包括了高职高专的计算机专业和非计算机专业的教材和参考书。不同专业可以从中选择所需的部分。本系列教材包含的内容比较广,除了可作为正式教材外,还可作为某些专业的选修课或指定自学的教材。

应当指出,检查学习好坏的标准,不是“知道不知道”,而是“会不会用”,学习的目的全在于应用。因此希望读者一定要重视实践环节,多上机练习,千万不要满足于“上课能听懂、教材能看懂”。有一些问题,别人讲半天也不明白,自己一上机就清楚了。教材中有些实践性比较强的内容,不一定在课堂上由老师讲授,而应指定学生通过上机掌握这些内容。这样做可以培养学生的自学能力,启发学生的求知欲望。

本系列教材自 1999 年出版以来,已陆续出版了 30 余种,受到全国各高校广大师生的欢迎,认为对提高高职高专的教学质量起了积极的作用。由于近

年来高职教育发展迅速,各地区、各学校的情况差别较大,根据各校老师的要求,我们对本套教材进行了重新安排,包括 3 个系列:(1)继续组织好原有教材的编写出版,对象是基础较好、要求较高的学校和专业;(2)组织编写出版一批“实用教程”,以满足理论要求相对低一些或学时较少的学校的需要;(3)组织若干种“实训教材”,其特点是侧重实践环节,引导学生通过自己的实践(而不是通过理论讲授)去获取知识,掌握应用。我们认为这应该是高职高专教学改革的一个重要方面。

本套教材是由一些普通高校和高职学校的老师们编写的,他们对高职高专的教学特点有较多的了解,也有较多的实践经验,保证了教材的质量,使本套教材受到全国各校的好评。

由于我国的高职教育正在蓬勃发展,许多问题有待深入讨论,新的经验将会层出不穷,对如何进行高职教育将会有更新更深入的认识,本套教材的内容将会根据新的形势不断丰富和调整。我们只是为了满足许多高职高专学校对教材的急需,编写了这套教材,以期抛砖引玉。教材中肯定会有不足之处,请专家和读者不吝指正。

全国高等院校计算机基础教育研究会会长

谭浩强

2004 年 1 月



本书是《计算机组成原理》课程的配套实验教材。

计算机组成原理是计算机专业、网络技术专业和有关信息技术专业的专业基础课程,对于进一步学习操作系统、数据库原理、计算机网络等专业课是非常重要的。对于大多数从事计算机应用和 IT 技术的工作人员来说也是很有必要的,如果只知其然不知其所以然,则对许多技术问题不能深刻了解,不会灵活运用,发生问题很难去分析解决。

学习计算机组成原理,着重在掌握计算机的基础知识、基本概念和方法。对于大多数计算机应用人员和技术人员来说,学习内容不必过于深奥,不必深入到电路细节中去,但对有关基本组成的内容还是需要认真理解、牢固掌握的。

现代计算机技术发展很快,日新月异。我们必须面对计算机技术飞速发展的现实,既要掌握基础理论和技术,又要了解新的实用知识,跟上时代前进的步伐。因此在内容选材上也要不断更新知识面,从新设备新技术中吸取知识。

学习任何课程都要贯彻理论联系实际的学习方法。让所学的理论在实践活动中得到验证,才能使理论掌握的更牢固;才能不断地发现问题,在实践过程中去分析解决问题;才能使我们的知识在实践过程中巩固、升华、提高。

《计算机组成原理实验指导》是专门为本课程学习配套的实验教材,是根据清华大学计算机系为本课程专门研制的实验系统——EC-2003 装置而编写的,该实验系统是在十余年来取得的开发各种型号实验系统经验的基础上研制的。主要特点是:强调基本组成部件工作原理和基本方法;结构设计灵活,通过选件配置增减实验内容;系统设计简练,尽力降低装置造价。各种类型的读者可根据需要,从实际情况出发,选学有关内容。

EC-2003 有完整的硬件系统和配套软件。实验教学资料齐全,实验种类多,既可以完成计算机组成原理实验,又可以完成部分微机原理接口实验。它的运算器由位片式 Am2901 构成,数据线为 8 位。控制器采用微程序控制器,每条微指令含 56 位微码,微程序定序器采用 Am2910。通过选件也可做组合

逻辑控制器实验,用门阵列器件 GAL20V8 实现。主存由 EEPROM28C64 和 RAM6116 实现,地址线为 16 位。EEPROM 中装有全机监控程序。串行口由 Intel 8251 实现,完成计算机实验系统与 PC 机或终端的通信。主振电路由晶振完成,有单步、连续控制及启停电路。50 芯扁平电缆接口,用于做主存扩展以及 I/O 接口实验,如多级中断嵌套实验,串行接口 Intel 8251 实验,并行接口 Intel 8255 实验,定时器 Intel 8253 的接口实验,以及海明码校验实验;另有 62 芯插槽,用于连接组合逻辑控制器实验板。

全书分为 12 章,共介绍了 10 个基本实验。

第 1 章强调掌握整机概念,介绍实验计算机的工作过程和工作原理。介绍实验系统 EC-2003 的整机方案,通过本章的学习,了解计算机各组成部件的作用及相互关系。

第 2 章介绍实验装置的指令系统、编程方法。通过汇编语言实验和终端操作,掌握汇编语言的编程原理。

第 3 章是运算器实验。运算器是整个机器的数据处理中心。运算器运算速度对整机性能有决定性的影响。我们选用先进的位片结构,采用双端口通用寄存器和先行进位方案,通过移位线路使机器在一拍之内完成一次加法和移位操作,大大提高了运算速度。采用位片结构,可以灵活地扩展机器字长。

第 4 章为存储器实验。采用大规模集成电路的半导体存储器是主存发展的必然方向。主存技术的发展永远赶不上用户对速度和容量上无止境的要求。本实验安排做扩充主存容量的实验。

微程序控制器和组合逻辑控制器是两种典型的控制器方案,各有独特之处。我们分成两个实验,让实验者亲手验证两种控制器的工作原理。

第 5 章介绍微程序控制器实验。微程序控制器结构整齐,扩充灵活,为多数计算机所采用。通过微指令系统和微程序设计方法介绍,对计算机的层次结构概念更加清楚。微程序控制方案为用户扩展新的机器指令提供支持,而不需对机器作很大的改动。

第 6 章为组合逻辑控制器实验。组合逻辑控制器直接采用各种门电路生成指令执行时所需的各种控制命令,线路虽然比较复杂,但速度较快,是微程序控制器无法比拟的。因此在一些高速的实时控制计算机中和精简指令计算机 RISC 中得到广泛应用。本实验采用新的方案研制操作控制部件,通过可编程阵列逻辑电路生成各种控制命令,虽然不要学生掌握门阵列电路设计方法,但是了解这种电路是很有益的。

第 7 章为中断实验。中断技术在现代计算机中占据非常重要的位置。无论是软硬件故障引起的中断需要及时处理,或是 I/O 的输入输出请求希望能得到及时响应,而又不过多影响 CPU 的工作,还有多机的通信、实时控制、分时系统的切换都离不开中断。多级中断嵌套也是中断系统应该解决的。

在输入输出实验中,我们强调 I/O 接口实验。本系统中安排了串行接口实验、并行接口实验和定时控制接口实验。在第 8 章、第 9 章、第 10 章中分别

作了介绍。掌握接口原理,对从事计算机应用系统工作的读者是很有帮助的。

计算机的可靠性也是人们特别关注的问题。解决这个难题除采用可靠的电路器件,选择可靠性比较高的结构设计方案外,采用适当的校验码编码技术,也是行之有效的。我们专门增加了一个海明码硬件实验,在第 11 章中作了介绍,相信对关心信息传送可靠性技术的读者会有帮助。

上面介绍的 10 个实验,对于不同程度、不同要求的学员,可以从实际出发,选作不同实验。

第 12 章介绍了 EC-2003 实验系统监控程序。

本书附录中提供指令和微程序入口地址映射表、微程序清单,可供读者深入学习有关组成原理时使用。附录中还提供 PCB 原理图、控制器控制信号 GAL 逻辑表达式,供进一步学习有关内容或从事维护检修的老师们参考。

我们的一切教学活动除了强调传授知识外,还要强调培养能力。知识是无法遗传的,传授前人总结的理性知识当然是重要的,但要求在学校里教给学生够用一辈子的知识是不可能的。这就要求还要教给学生获取知识的能力,甚至把培养能力看得更重要。能力是一个广泛的概念,包括观察力、想像力、思考力、自学能力、分析问题和解决问题的能力、计算能力、实验能力、设计能力、管理能力等。能力的培养不是一朝一夕就能完成的,需要通过各种活动来进行,特别是通过各种实践性的教学环节来进行。教学实验是有效的、现实的培养途径,既可以验证书本上的理论知识,又可以综合地训练学生完成一项实验需要的各种能力。教学实验环节绝不是可有可无的,要在思想上引起足够的重视。

最后还要说明的是,研制计算机组成原理实验系统和编写实验指导得到了清华大学计算机系汤志忠教授的关心和帮助。清华大学出版社给予了大力的支持,特此感谢。

作者

2004 年 8 月于清华园

目录

前言	V
第 1 章 整机结构和数据通路	1
1.1 EC-2003 硬件系统的基本组成	1
1.2 EC-2003 的简化逻辑框图	2
1.3 EC-2003 的主要控制信号	4
1.4 思考题	5
第 2 章 指令系统和汇编语言程序设计	6
2.1 实验目的	6
2.2 实验原理	6
2.2.1 EC-2003 指令系统	8
2.2.2 汇编程序设计指导	11
2.3 实验内容	13
2.3.1 正确连续运行 EC-2003	13
2.3.2 熟悉 EC-2003 监控程序的命令	13
2.3.3 运用 EC-2003 所提供的指令系统进行汇编 程序的编写	14
2.4 实验报告要求	15
第 3 章 运算器实验	16
3.1 实验目的	16
3.2 实验原理	16
3.2.1 Am2901 的内部组成	16
3.2.2 Am2901 的控制与操作	18
3.2.3 EC-2003 实验计算机运算器结构	19

3.2.4	运算器实验	21
3.3	实验步骤	21
3.3.1	联机实验	22
3.3.2	脱机实验	24
3.4	实验报告要求	25
第 4 章	内存扩展实验	26
4.1	实验目的	26
4.2	实验原理	26
4.3	实验内容	29
4.4	实验报告要求	30
第 5 章	微程序控制器实验	31
5.1	实验目的	31
5.2	实验原理	31
5.2.1	概述	31
5.2.2	指令执行流程	32
5.2.3	Am2910 简介	32
5.2.4	微指令格式	36
5.3	实验步骤	39
5.3.1	基本实验	39
5.3.2	提高实验	42
5.4	实验报告要求	43
第 6 章	组合逻辑控制器实验	44
6.1	实验目的	44
6.2	实验原理	44
6.2.1	概述	44
6.2.2	组合逻辑控制器的原理	45
6.2.3	基本指令流程	45
6.2.4	组合逻辑控制器的控制码设计	47
6.3	实验内容	49
6.3.1	用组合逻辑控制器观察单指令流程	49
6.3.2	程序写入 ROM 连续执行	50
6.4	实验报告要求	51
第 7 章	多级中断实验	52

7.1	实验目的	52
7.2	实验原理	52
7.2.1	中断处理流程	52
7.2.2	中断实验接口和原理电路图	53
7.3	实验内容	54
7.4	实验报告要求	55
第8章 I/O 接口实验 I: 串行接口实验		56
8.1	实验目的	56
8.2	实验原理	56
8.2.1	Intel 8251 的内部结构和外部管脚	56
8.2.2	Intel 8251 与 CPU 和外设的连接	58
8.2.3	Intel 8251 的编程	59
8.3	实验内容	62
8.3.1	初始化 Intel 8251	62
8.3.2	编写 Intel 8251 输出程序	62
8.3.3	编写 Intel 8251 输入程序	63
8.3.4	综合实验	64
8.4	实验报告要求	64
第9章 I/O 接口实验 II: 并行接口实验		65
9.1	实验目的	65
9.2	实验原理	65
9.2.1	并行接口 Intel 8255 内部结构及外部管脚	65
9.2.2	Intel 8255 的工作方式	67
9.3	实验内容	68
9.4	实验报告要求	70
第10章 I/O 接口实验 III: 定时控制接口实验		71
10.1	实验内容	71
10.2	实验原理	71
10.2.1	Intel 8253 功能概述	71
10.2.2	Intel 8253 内部结构	71
10.2.3	Intel 8253 的芯片管脚	72
10.2.4	Intel 8253 的编程	72
10.2.5	Intel 8253 和 CPU 的连接	73
10.3	实验内容	74

10.4 实验报告要求	75
第 11 章 海明码的生成与校验	76
11.1 实验目的	76
11.2 实验原理	76
11.3 实验内容	79
11.3.1 海明码编码生成	79
11.3.2 海明码检错纠错	79
11.3.3 联机操作	80
11.4 实验报告要求	80
第 12 章 EC-2003 实验系统监控程序	81
12.1 EC-2003 监控程序使用手册	81
12.2 监控程序子程序	83
12.2.1 子程序入口地址	83
12.2.2 子程序调用说明	84
12.3 监控程序源代码	84
附录 A EC-2003 操作面板图	143
附录 B EC-2003 微程序清单	146
附录 C EC-2003 指令$\Rightarrow$微地址映射表	150
附录 D EC-2003 控制器的控制信号 GAL 表达式	151
附录 E EC-2003 PCB 原理图	157

第1章

整机结构和数据通路

本章介绍 EC-2003 计算机组成原理实验系统的整机结构和数据通路。主要讲述 EC-2003 的各个组成部分,数据通路指数据(可以是操作数,也包括地址或指令)在 EC-2003 计算机里的来龙去脉。通过本章的学习,希望能够使学生建立起对 EC-2003 的整机概念。各组成部分的具体内容会在此后的章节中进一步学习。

1.1 EC-2003 硬件系统的基本组成

EC-2003 实验系统由 EC-2003 主机、终端和接口板组成,如图 1-1 所示。EC-2003 的主机包括运算器、控制器、内存存储器和时钟产生控制电路。另外它有一个串行接口电路,主要用来和计算机终端通信;有一个外设接口,用来连接各种接口板,进行内存扩展和微机接口实验。EC-2003 的控制器可以是微程序控制器,也可以是组合逻辑控制器,两者的切换由开关控制。

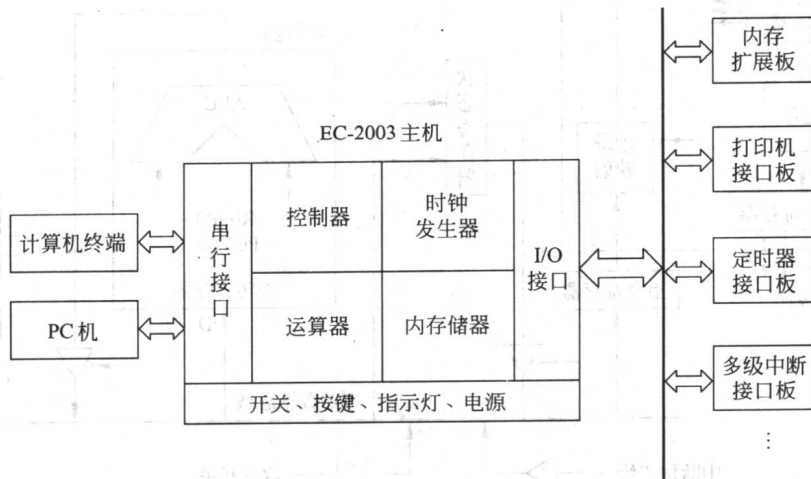


图 1-1 EC-2003 实验系统结构图

图 1-1 中间的方框部分,就是 EC-2003 的主体,做在一块印刷电路板上。必须说明,主板上的控制器只有微程序控制器,组合逻辑控制器做在另一个小电路板上。如果要实现组合逻辑控制,必须将该电路板插入主体电路板的控制器插槽上。

EC-2003 的串行接口用来和计算机终端通信。EC-2003 可以从终端接受用户键入的字符,也可以把字符发送到终端屏幕上显示。这是 EC-2003 监控程序工作的基础。

EC-2003 提供的 I/O 接口可以外接各种实验板,完成多种微机接口实验。

1.2 EC-2003 的简化逻辑框图

EC-2003 的运算器主要是由 2 片 Am2901 芯片组成,还包括一片 GAL20V8 组成的状态寄存器,以及其他一些辅助电路,如图 1-2 所示。详细的电路图请参看运算器实验的实验原理部分。Am2901 芯片本身就含有 16 个寄存器,其中 R0~R3 作为通用寄存器, R4、R5 作为 PC, R6、R7 作为 SP, R8~R15 作为中转寄存器。

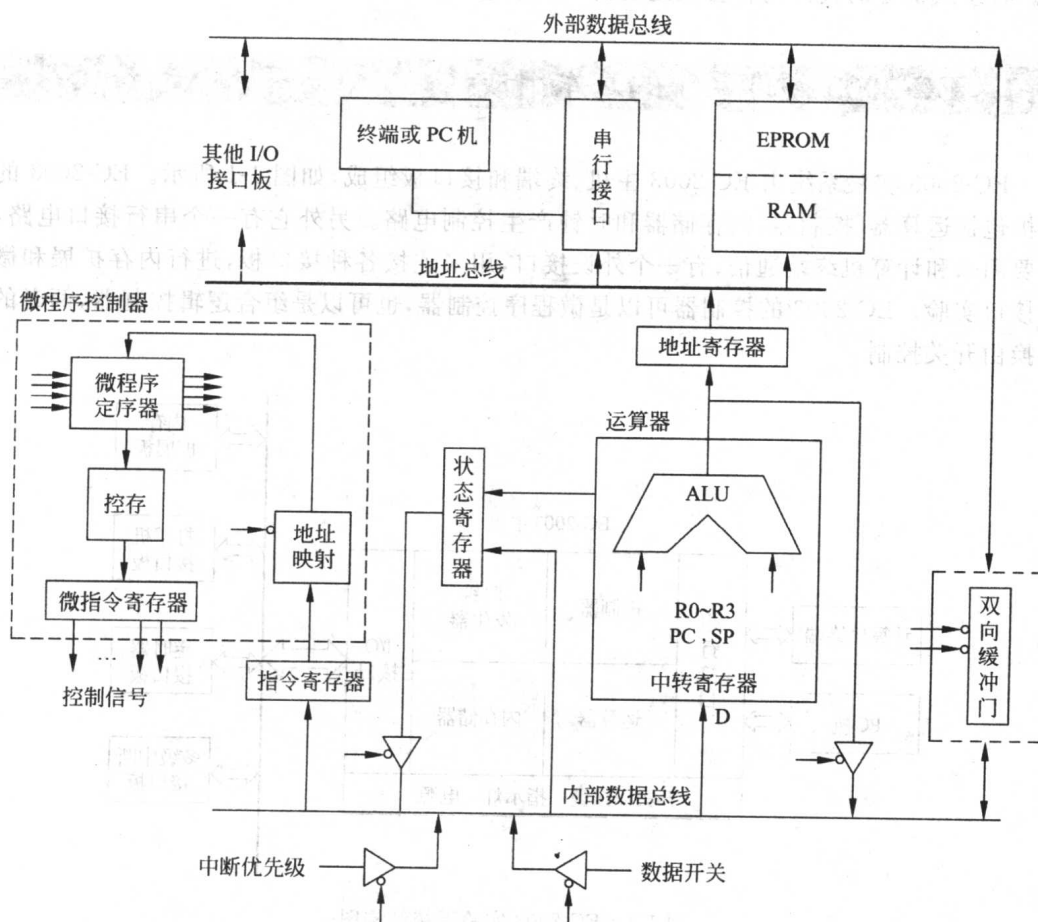


图 1-2 EC-2003 的简化逻辑框图

EC-2003 的控制器,主体是 1 片 Am2910 芯片以及 7 片 ROM 作为微控存,另外 1 片 ROM 存储各条指令的微程序入口地址。从微控存读出的微指令宽度为 56 位,存在 7 片 8D 寄存器中。为了节省器件,可以把程序计数器 PC 用运算器中的寄存器 R4、R5 实现,所以在上述的框图中,并没有额外的寄存器来表示 PC。

图 1-2 的右上部分给出了 EC-2003 的主存储器部分。主要是 8KB 的 ROM 区(放监控程序)和 2KB 的 RAM 区(放用户程序和数据)。它的读写控制和地址译码有专门的器件完成,在图 1-2 中并没有画出来,将在内存扩展实验的原理部分作详细说明。

EC-2003 有两组总线,即地址总线 and 数据总线。地址总线是 16 位,数据总线是 8 位。地址总线的信号来自地址寄存器的输出。地址总线信号送往主存,送往外设的入出口,如串行接口、I/O 接口板插槽。

EC-2003 的 I/O 端口地址只用到 8 位,因此在做 I/O 操作时,只有地址总线的低 8 位是有效的。数据总线分为内部数据总线(用 IB 表示)和外部数据总线(用 DB 表示)。内外总线之间通过 1 片 8 位的双向三态门连接起来。三态门上的 2 个控制信号, $\overline{MIO}$ 用于片选,当其为低时,三态门处于工作状态,否则,使内部与外部数据总线逻辑上断开。 $\overline{WE}$ 用于决定数据的传送方向,为低时,数据从内部总线传向外部总线;为高时,数据则从外部总线传向内部总线。

内部数据总线的信号输入来源有:

- ① 8 个数据开关;
- ② 运算器的 8 位输出;
- ③ 外部数据总线传送来的数据;
- ④ 中断向量寄存器的输出:INTVL(低 8 位),INTVH(高 8 位);
- ⑤ 处理机状态字(C、Z、V、S 以及中断优先级)。

内部数据总线的信号将会送到如下部件:

- ① 运算器的数据输入端;
- ② 送往外部总线;
- ③ 送往指令寄存器。

除了以上介绍的主要部分,还有控制开关、时钟与启停控制、指示灯的驱动等。在主机 的左下区有如图 1-3 所示的五个并排控制开关。

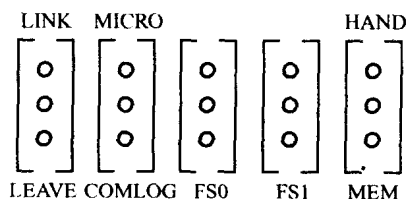


图 1-3 五个控制开关

左一的开关 LINK/LEAVE 往上拨表示控制信号由控制器提供,下拨表示控制信号由 24 个微动开关给出。后一种情况下只有运算器才是正常工作的。左二的开关 MICRO/COMLOG 上拨表示微程序控制器工作,下拨表示组合逻辑控制器工作。

FS0 和 FS1 这两个开关联合起来指定计算机的工作模式。对应关系如表 1-1 所示。

表 1-1 控制开关 FS0 和 FS1 的功能表

FS0	FS1	实现功能
0	0	连续脉冲执行
0	1	单指令执行
1	0	单脉冲执行
1	1	无定义

右一的开关 HAND/MEM 上拨表示 8 个数据开关的数送往内部总线, 如果下拨表示外部总线的数送往内部总线。

另外有两个按键开关, 分别称作 Reset 和 Step。Reset 开关提供给全机重启信号。重启时, 计算机从微地址 00h 处开始运行。单脉冲运行模式下, 按一下 Step, 计算机执行一条微指令。单指令执行模式下, 按一下 Step, 计算机执行一条机器指令。

8 个数据开关用于在脱机运算器实验的时候给运算器提供 D 口的数据输入, 24 个微动开关给运算器提供控制信号。

1.3 EC-2003 的主要控制信号

计算机的各个功能部件需要控制信号来指示它们的工作。

上面说过内部总线有多个数据来源。在实际系统中, 无论什么时候只能允许一个部件往内部总线上发送数据, 否则就会产生总线冲突。因此需要对这些数据来源进行选择, 确保任何时刻最多只有一个部件往内部总线上输出数据。

当计算机处于 LEAVE 状态的时候, 内部总线只能接受数据开关的手动输入; 当计算机处于 LINK 状态的时候, 只有在从内存读取指令且 HAND/MEM 开关拨到 HAND 的位置的时候允许接受数据开关的手动输入, 否则内部总线的来源由表 1-2 DC1[2..0] 信号决定。

表 1-2 DC1[2..0] 控制功能表

DC1[2..0]	译码信号	功 能
000	<NONE>	内部总线不接收内部寄存器输出, 但可接收外部总线的数据
001	$\overline{\text{RTOIB}}$	接收 Am2901 的运算结果
011	$\overline{\text{FTOIB}}$	接收状态寄存器的输出
100	$\overline{\text{INTVH}}$	接收中断向量的高 8 位
101	$\overline{\text{INTVL}}$	接收中断向量的低 8 位

计算机内部有许多寄存器。我们需要让它们能在特定的时刻接收数据, 而在其他的情况下保持原值。做这个工作的控制信号称为 DC2[2..0], 如表 1-3 所示。

表 1-3 DC2[2..0]控制功能表

DC2[2..0]	译码信号	功 能
000	$\overline{\text{GIR}}$	指令寄存器接收内部总线上的数据
001	$\overline{\text{GARH}}$	地址寄存器的高 8 位接收 ALU 的运算结果
010	$\overline{\text{GARL}}$	地址寄存器的低 8 位接收 ALU 的运算结果
011	<NONE>	没有寄存器接收
101	$\overline{\text{EI}}$	开中断
110	$\overline{\text{DI}}$	关中断
111	$\overline{\text{INTA}}$	中断回答

上面的表格里列出的信号, $\overline{\text{GIR}}$ 送往指令寄存器, $\overline{\text{GARH}}$ 和 $\overline{\text{GARL}}$ 分别送往地址寄存器的高 8 位寄存器和低 8 位寄存器。当这些信号处于低电平的时候, 寄存器接收送往它们的输入端的数据; 当信号处于高电平的时候, 寄存器维持原来的内容。

我们注意到表 1-3 中, DC2[2..0] 还有一些功能是和中断相关的。这是为了充分利用编码来表示多种功能的缘故。

内存和 I/O 操作是由 $\overline{\text{MIO}}$, $\overline{\text{REQ}}$, $\overline{\text{WE}}$ 等信号控制的。读内存时分两种情况。一种是读数据, 一种是读指令, 其功能如表 1-4 所示。

表 1-4 内存 I/O 控制功能表

0MRW	功 能	0MRW	功 能
0100	无操作	1001	读内存数据
0000	写内存	0011	读 I/O 数据
0001	读内存指令	0010	写 I/O

1.4 思考题

1. 计算机执行指令前必须把指令从内存中读到指令寄存器中。请描述 EC-2003 取指令时指令在数据通路中经过的路径。
2. 说明运算器寄存器加法过程, 以及运算结果送往主存的数据通路。