

应用电路
百例丛书

射频集成电路 芯片原理与 应用电路设计

黄智伟 编著



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

应用电路百例丛书

射频集成电路芯片原理与应用电路设计

黄智伟 编著

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书分为射频发射器芯片、射频接收器芯片、射频收发器芯片、无线通信射频前端芯片4个部分,介绍了最新的射频集成电路芯片的原理、结构、技术特性、应用电路和印制电路板设计。本书注重理论性与实用性的结合,注重新技术与工程性的结合,深入浅出,通俗易懂。

本书可作为从事数字视音频无线传输系统、无线遥控和遥测系统、无线数据采集系统、无线网络、无线安全防范系统等应用研究的工程技术人员,进行数字射频电路设计的参考书和工具书,也可供高等院校通信、电子等相关专业本科生和研究生参考或作为全国大学生电子设计竞赛的培训教材。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

射频集成电路芯片原理与应用电路设计/黄智伟编著. —北京:电子工业出版社, 2004.3

ISBN 7-5053-9708-7

I. 射… II. 黄… III. ①射频电路: 集成电路—芯片—理论②射频电路: 集成电路—电路设计IV. TN710
中国版本图书馆CIP数据核字(2004)第014774号

责任编辑: 竺南直

印 刷: 北京李史山胶印厂

出版发行: 电子工业出版社

北京市海淀区万寿路173信箱 邮编 100036

经 销: 各地新华书店

开 本: 787×1092 1/16 印张: 20 字数: 510千字

印 次: 2004年3月第1次印刷

印 数: 5000册 定价: 29.00元

凡购买电子工业出版社的图书,如有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系。
联系电话:(010)68279077。质量投诉请发邮件至 zlts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

前 言

迅速发展的射频集成电路，为从事无线数字音频、数字视频数据传输系统，无线遥控和遥测系统，无线数据采集系统，无线网络以及无线安全防范系统等设计的工程技术人员，解决无线应用的瓶颈提供最大的可能。但由于射频电路的设计要求设计者具有一定的实践经验和工程设计能力，一般性的、理论性的资料介绍无法满足实际工程设计的需要。本人根据多年从事计算机无线遥测和遥控技术的经验，搜集整理了大量的资料，从工程设计和实际应用出发，编写了本书。

本书具有如下特点：

1. “高”、“新”，本书中所介绍的射频发射器芯片、射频接收器芯片、射频收发器芯片、无线通信射频前端芯片，均是近年各公司推出的最新的、高集成度的射频集成电路芯片。

2. “系统”、“全面”，本书介绍了14种射频发射器芯片、7种射频接收器芯片、11种射频收发器芯片、7种蓝牙等射频收发集成电路芯片。

3. “理论性强”，本书分门别类地介绍了射频发射器芯片、射频接收器芯片、射频收发器芯片、蓝牙、GPS、DBS、WCDMA等射频收发芯片的不同结构及特点，进行了内部电路的分析。

4. “工程性好”，本书结合不同芯片，详细介绍了射频电路设计时应注意的一些问题，包括电路设计、印制板设计布局、元器件参数选择等。

5. “实用”，本书中所提供的大部分射频集成电路应用电路和印制板都可以直接拷贝，应用于所设计的产品中。

本书内容突出了先进性、工程性、实用性，可以作为从事数字视音频无线传输系统，无线遥控和遥测系统，无线数据采集系统，无线网络以及无线安全防范系统等应用研究、射频电路设计的工程技术人员的参考书和工具书，也可供高等院校通信、电子等相关专业本科生和研究生参考或作为全国大学生电子设计竞赛的培训教材。在参考文献中列出了大量的参考文献和各公司的网址，以便于读者参考使用。

黄智伟

2003年12月8日

目 录

第 1 章 射频发射器芯片原理与应用电路设计	(1)
1.1 315 MHz ASK/FSK 发射器芯片 TDA5101 的原理与应用电路设计	(1)
1.1.1 概述	(1)
1.1.2 主要性能指标	(1)
1.1.3 芯片封装与引脚功能	(2)
1.1.4 内部结构与工作原理	(3)
1.1.5 应用电路设计	(5)
1.1.6 315 MHz ASK 发射器芯片 TDA5101A	(10)
1.2 800 MHz~1 GHz ASK 发射器芯片 MICRF103 的原理与应用电路设计	(13)
1.2.1 概述	(13)
1.2.2 主要性能指标	(13)
1.2.3 芯片封装及引脚功能	(14)
1.2.4 内部结构与工作原理	(14)
1.2.5 应用电路设计	(15)
1.3 内含 KEELOQ® 滚动码编码器的 UHF ASK/FSK 发射器芯片 rFHCS362G/362F 的原理与应用电路设计	(16)
1.3.1 概述	(16)
1.3.2 主要性能指标	(16)
1.3.3 芯片封装与引脚功能	(17)
1.3.4 内部结构与工作原理	(18)
1.3.5 应用电路设计	(23)
1.4 230 MHz~930 MHz ASK/FSK 发射器芯片 rPIC12F675F/K/H 的原理与应用电路设计	(26)
1.4.1 概述	(26)
1.4.2 芯片封装与引脚功能	(26)
1.4.3 内部结构与工作原理	(27)
1.4.4 应用电路设计	(30)
1.5 315 MHz~433 MHz FSK/FM/ASK 发射器芯片 TH7107 的原理与应用电路设计	(31)
1.5.1 概述	(31)
1.5.2 主要性能指标	(32)
1.5.3 芯片封装及引脚功能	(32)
1.5.4 内部结构与工作原理	(33)
1.5.5 应用电路设计	(34)
1.6 315/433MHz ASK 发射器芯片 TH71071 的原理与应用电路设计	(38)
1.6.1 概述	(38)
1.6.2 主要性能指标	(38)

1.6.3	芯片封装及引脚功能	(39)
1.6.4	内部结构与工作原理	(39)
1.6.5	应用电路设计	(40)
1.7	OOK/ASK 868.35 MHz 发射器芯片 TX6001 的原理与应用电路设计	(44)
1.7.1	概述	(44)
1.7.2	主要性能指标	(44)
1.7.3	芯片封装及引脚功能	(44)
1.7.4	芯片内部结构及工作原理	(45)
1.7.5	应用电路设计	(46)
1.8	433/868/915 MHz FM/FSK 发射器芯片 RF2512 的原理与应用电路设计	(48)
1.8.1	概述	(48)
1.8.2	主要技术指标	(48)
1.8.3	芯片封装与引脚功能	(49)
1.8.4	内部结构与工作原理	(50)
1.8.5	应用电路设计	(51)
1.9	868 MHz/915 MHz AM/ASK/OOK 发射器芯片 RF2514 的原理与应用电路设计	(57)
1.9.1	概述	(57)
1.9.2	主要技术指标	(57)
1.9.3	芯片封装与引脚功能	(57)
1.9.4	内部结构与工作原理	(59)
1.9.5	应用电路设计	(60)
1.10	315MHz 遥控无键进入系统发射器模块 DK1000T 的原理与应用电路设计	(68)
1.10.1	概述	(68)
1.10.2	主要技术指标	(68)
1.10.3	模块封装与引脚功能	(68)
1.10.4	内部结构与工作原理	(70)
1.10.5	应用电路设计	(71)
1.11	310MHz~440MHz ASK 发射器芯片 U2745 的原理与应用电路设计	(74)
1.11.1	概述	(74)
1.11.2	主要性能指标	(74)
1.11.3	芯片封装与引脚功能	(75)
1.11.4	内部结构与工作原理	(75)
1.11.5	应用电路设计	(76)
1.12	310MHz~330MHz ASK/FSK 发射器芯片 T5753 的原理与应用电路设计	(79)
1.12.1	概述	(79)
1.12.2	主要性能指标	(80)
1.12.3	芯片封装与引脚功能	(80)
1.12.4	内部结构与工作原理	(81)
1.12.5	应用电路设计	(83)

第 2 章 射频接收器芯片原理与应用电路设计	(85)
2.1 315MHz ASK/FSK 接收器芯片 TDA5211 的原理与应用电路设计.....	(85)
2.1.1 概述	(85)
2.1.2 主要性能指标	(85)
2.1.3 芯片封装与引脚功能	(86)
2.1.4 内部结构与工作原理	(87)
2.1.5 应用电路设计	(89)
2.2 800MHz~1GHz OOK 接收器芯片 MICRF005 的原理与应用电路设计.....	(95)
2.2.1 概述	(95)
2.2.2 主要性能指标	(95)
2.2.3 芯片封装与引脚功能	(96)
2.2.4 芯片内部结构及工作原理	(97)
2.2.5 应用电路	(102)
2.2.6 应用例子	(102)
2.3 315/433MHz FSK/FM/ASK 接收器芯片 TH71101 原理与应用电路设计	(105)
2.3.1 概述	(105)
2.3.2 主要性能指标	(106)
2.3.3 芯片封装与引脚功能	(106)
2.3.4 内部结构与工作原理	(107)
2.3.5 应用电路设计	(109)
2.4 868.35 MHz OOK 接收器芯片 RX6501 的原理与应用电路设计	(118)
2.4.1 概述	(118)
2.4.2 主要性能指标	(118)
2.4.3 芯片封装及引脚功能	(119)
2.4.4 内部结构与工作原理	(121)
2.4.5 应用电路设计	(124)
2.5 250MHz~450MHz ASK 接收器芯片 RX3310 的原理与应用电路设计	(125)
2.5.1 概述	(125)
2.5.2 主要性能指标	(125)
2.5.3 芯片封装与引脚功能	(126)
2.5.4 内部结构与工作原理	(127)
2.5.5 应用电路设计	(127)
2.6 315MHz 遥控无键进入系统接收器模块 DK1000R 的原理与应用电路设计	(129)
2.6.1 概述	(129)
2.6.2 主要技术指标	(129)
2.6.3 模块封装与引脚功能	(130)
2.6.4 内部结构与工作原理	(132)
2.6.5 应用电路设计	(133)
2.7 300MHz~450MHz ASK 接收器芯片 U3745BM 的原理与应用电路设计	(136)

2.7.1	概述	(136)
2.7.2	主要性能指标	(136)
2.7.3	芯片封装与引脚功能	(137)
2.7.4	内部结构与工作原理	(137)
2.7.5	应用电路设计	(144)
第3章	射频收发器芯片原理与应用电路设计	(153)
3.1	300MHz~500MHz 无线收发芯片 MICRF501 的原理与应用电路设计	(153)
3.1.1	概述	(153)
3.1.2	主要性能指标	(153)
3.1.3	芯片封装与引脚功能	(154)
3.1.4	内部结构与工作原理	(155)
3.1.5	应用电路设计	(156)
3.2	300MHz~930MHz FSK/FM/ASK 收发器芯片 TH7120 的原理与应用电路设计	(168)
3.2.1	概述	(168)
3.2.2	主要技术指标	(169)
3.2.3	芯片封装与引脚功能	(169)
3.2.4	内部结构与工作原理	(170)
3.2.5	应用电路设计	(175)
3.3	OOK/ASK 868.35 MHz 收发器芯片 TR1001 的原理与应用电路设计	(182)
3.3.1	概述	(182)
3.3.2	主要技术指标	(183)
3.3.3	芯片封装及引脚功能	(183)
3.3.4	芯片内部结构及工作原理	(186)
3.3.5	应用电路设计	(190)
3.3.6	DR3001 模块	(192)
3.4	868MHz ASK/FSK 无线收发器芯片 TDA 5250 的原理与应用电路设计	(194)
3.4.1	概述	(194)
3.4.2	主要技术指标	(194)
3.4.3	芯片封装与引脚功能	(195)
3.4.4	内部结构与工作原理	(197)
3.4.5	应用电路设计	(200)
3.5	433/870/915MH FSK 收发器芯片 XE1202 的原理与应用电路设计	(204)
3.5.1	概述	(204)
3.5.2	主要技术指标	(205)
3.5.3	芯片封装与引脚功能	(205)
3.5.4	内部结构与工作原理	(207)
3.5.5	应用电路设计	(212)
3.5.6	与微控制器的接口	(216)
3.6	433MHz FSK 收发器芯片 nRF0433 的原理与应用电路设计	(219)

3.6.1	概述	(219)
3.6.2	主要性能指标	(219)
3.6.3	芯片封装与引脚功能	(220)
3.6.4	内部结构与工作原理	(220)
3.6.5	应用电路设计	(222)
3.7	433/868/915MHz FSK/ASK/OOK 收发器芯片 RF2945 的原理与应用电路设计	(225)
3.7.1	概述	(225)
3.7.2	主要技术指标	(225)
3.7.3	芯片封装与引脚功能	(226)
3.7.4	内部结构与工作原理	(229)
3.7.5	应用电路设计	(229)
3.7.6	电路设计实例	(232)
3.8	315/433/868/915 MHz FSK 内嵌 8051 微控制器的收发器芯片 CC1010 的原理与应用电路设计	(235)
3.8.1	概述	(235)
3.8.2	主要性能指标	(235)
3.8.3	芯片封装及引脚功能	(236)
3.8.4	内部结构与工作原理	(238)
3.8.5	应用电路设计	(239)
3.9	315.00 MHz OOK 收发器模块 DR3101 的原理与应用电路设计	(245)
3.9.1	概述	(245)
3.9.2	主要技术指标	(245)
3.9.3	芯片封装及引脚功能	(245)
3.9.4	内部结构及工作原理	(248)
3.9.5	应用电路设计	(251)
3.10	2.4GHz DSSS 收发器芯片组 RFW302 原理与应用电路设计	(252)
3.10.1	概述	(252)
3.10.2	主要技术指标	(252)
3.10.3	芯片封装与引脚功能	(253)
3.10.4	内部结构与工作原理	(255)
3.10.5	应用电路设计	(256)
3.11	915MHz OOK 收发器模块 RD0300 的原理与应用电路设计	(259)
3.11.1	概述	(259)
3.11.2	主要性能指标	(259)
3.11.3	内部结构与引脚功能	(259)
3.11.4	模块内部电路	(262)
第 4 章	无线通信射频前端芯片的原理与应用电路设计	(265)
4.1	蓝牙无线收发器芯片 SW1701 的原理与应用电路设计	(265)
4.1.1	概述	(265)
4.1.2	主要技术指标	(265)

4.1.3	芯片封装与引脚功能	(267)
4.1.4	内部结构与工作原理	(270)
4.1.5	应用电路设计	(271)
4.2	900MHz 无绳电话射频前端芯片 MAX2420/ 21/22/60/63 的原理与应用电路设计	(273)
4.2.1	概述	(273)
4.2.2	主要性能指标	(273)
4.2.3	芯片封装与引脚功能	(274)
4.2.4	内部结构与工作原理	(275)
4.2.5	应用电路设计	(275)
4.3	全球定位系统 GPS 接收机射频芯片 MAX2740 的原理与应用电路设计	(279)
4.3.1	概述	(279)
4.3.2	主要技术指标	(279)
4.3.3	芯片封装与引脚功能	(280)
4.3.4	内部结构与工作原理	(281)
4.3.5	应用电路设计	(282)
4.4	数字卫星接收机 (DBS) 变频调谐器芯片 MAX2102/MAX2105 的原理与应用电路设计	(286)
4.4.1	概述	(286)
4.4.2	主要性能指标	(286)
4.4.3	芯片封装与引脚功能	(286)
4.4.4	内部结构与工作原理	(287)
4.4.5	应用电路设计	(287)
4.5	WCDMA 与 GSM900 双频双模手机射频单元	(294)
4.5.1	概述	(294)
4.5.2	WCDMA/GSM 双频双模手机射频单元参考设计方案的关键芯片	(295)
4.5.3	WCDMA/GSM 双频双模手机射频单元参考设计方案	(300)
4.6	无线 USB 接口芯片 CY694X 的原理与应用电路设计	(302)
4.6.1	概述	(302)
4.6.2	CY694X 系列芯片内部结构	(302)
4.6.3	采用 CY6941 的无线 USB 光鼠标电路	(302)
4.6.4	采用 CY6942 的无线 USB 键盘电路	(303)
4.6.5	采用 CY6943 和 CY7C63723 的 USB 连接器	(303)
参考文献		(304)

第 1 章 射频发射器芯片原理与应用电路设计

1.1 315 MHz ASK/FSK 发射器芯片 TDA5101 的原理与应用电路设计

1.1.1 概述

单片 ASK/FSK 发射器芯片 TDA5101 的工作频段为 314MHz~316 MHz，芯片内集成了 PLL 频率合成器、VCO、高效的功率放大器和 ASK/FSK 调制电路，电源电压为 2.1 V~4 V，工作电流小于 7 mA，提供低功耗模式，可为微控制器提供时钟。该芯片可用于无钥匙进入系统、遥控系统、通信和安防系统等。

1.1.2 主要性能指标

TDA5101 的主要性能指标如表 1.1.1 所示。

表 1.1.1 TDA5101 的主要性能指标

参 数		最 小 值	典 型 值	最 大 值	单 位
频率		314	315	316	MHz
输出功率 P_{PAOUT} ($f=315$ MHz)		3	5	7	dBm
电流消耗	待机模式			100	nA
	PLL 使能		3.3	4.2	mA
	发射使能		7	9	mA
功率下降模式开关 (V_{PDWN})	待机模式	0		0.7	V
	PLL 使能	1.5V		V_s	
	发射使能	1.5V		V_s	
ASK 调制 (V_{ASKDTA})	ASK 发射不使能	0		0.5	V
	ASK 发射使能	1.5V		V_s	
	ASK 数据速率			20	kHz
FSK 调制 (V_{FSKDTA})	FSK 开关导通			0.5	V
	FSK 开关断开	1.5V		V_s	
	FSK 数据速率			20	kHz
时钟驱动器输出	电流 (I_{CLKOUT})	1			mA

续表

参 数		最 小 值	典 型 值	最 大 值	单 位
时钟驱动器控制 (V_{CLKDIV})	$f=f_{CRSTU}/2$ 或 $f=f_{CRSTU}/8$ 缓冲的时钟输出	0		0.2	V
	$f=f_{CRSTU}/4$ 或 $f=f_{CRSTU}/16$ 缓冲的时钟输出	1.5V		V_s	V
晶体振荡器输入	负载电容			5	pF
	晶振串联电阻($f=9.84$ MHz)			100	Ω
	COSC 端输入阻抗($f=9.84$ MHz)		12		μH
FSK 输出开关	导通电阻(R_{FSKOUT})			250	Ω
	导通电容(C_{FSKOUT})		1		pF
	截止电阻(R_{FSKOUT})	10			k Ω
	截止电容(C_{FSKOUT})		1.5		pF
电源电压		2.1		4.0	V
工作温度		-25		85	$^{\circ}\text{C}$

1.1.3 芯片封装与引脚功能

TDA5101 采用 P-TSSOP-16 封装，封装形式如图 1.1.1 所示。TDA5101 的引脚功能如表 1.1.2 所示。

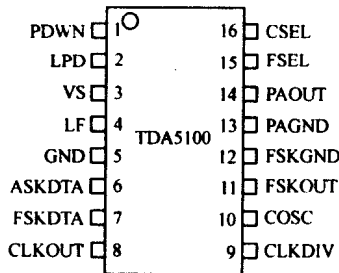


图 1.1.1 TDA5101 的引脚封装形式

表 1.1.2 TDA5101 的引脚功能

引脚	符号	功 能
1	PDWN	发射器电路使能控制端。当 $V_{PDWN} < 0.7$ V 时，关闭所有发射器功能；当 $V_{PDWN} > 1.5$ V 时，开启所有的发射功能。通过设置 FSKDTA 或 ASKDTA 为高电平可使 PDWN 的内部电流上升到 40 μA
2	LPD	电源电压 (V_s) 低电压状态指示。当 $V_s < 2.15$ V 时，将使 LPD 为低电平状态
3	VS	电源电压。为发射器芯片提供直流电源，此脚应该直接连接一个射频旁路电容，并尽可能连接到地的距离变短
4	LF	回路滤波器。充电泵的输入和输出对压控振荡器进行控制；在芯片内为回路带宽为 150 kHz 的状态设计了回路滤波器，通过连接外部 RC 网络可使回路带宽减小
5	GND	接地端

续表

引脚	符号	功能
6	ASKDTA	ASK 数据输入端。通过此脚可使数字调幅信号加到功率放大器。当 $V_{ASKDTA} > 1.5\text{ V}$ 或开路时, 能够传输; 当 $V_{ASKDTA} < 0.5\text{ V}$ 时, 则不能传输
7	FSKDTA	FSK 数据输入端。通过此脚数字调频信号加到 XO 网络, 压控振荡器根据基准振荡器的频率而变化。当 $V_{FSKDTA} < 0.5\text{ V}$ 时闭合在 11 脚的 FSKDTA 开关, 这时一个电容被转接到 XO 网络, XO 的频率改变使设计的 FSK 发生频偏。当 $V_{FSKDTA} > 1.5\text{ V}$ 或开路时将设置 FSKOUT 开关为高阻状态
8	CLKOUT	时钟输出端。输出时钟给外部装置, 根据外部装置的驱动需要加一个外部上拉电阻。当 CLKDIV (9 脚) 输入为逻辑低电平时, CLKOUT 输出时钟频率为 $f = f_{CRSTL}/2$ 或 $f = f_{CRSTL}/8$ 缓冲的时钟输出。当 CLKDIV 输入为逻辑高电平时, CLKOUT 输出时钟频率为 $f = f_{CRSTL}/4$ 或 $f = f_{CRSTL}/16$ 缓冲的时钟输出
9	CLKDIV	时钟分频器控制端。此端用于选择对 CLKOUT 信号的分频。当 CLKDIV (9 脚) 输入为逻辑低电平时, CLKOUT 输出时钟频率为 $f = f_{CRSTL}/2$ 或 $f = f_{CRSTL}/8$ 缓冲的时钟输出; 当 CLKDIV 输入逻辑高电平时, CLKOUT 输出时钟频率为 $f = f_{CRSTL}/4$ 或 $f = f_{CRSTL}/16$ 缓冲的时钟输出
10	COSC	晶体振荡器输入端。连接基准振荡器电路
11	FSKOUT	FSK 输出端。此脚是一个在 7 脚的 FSKDTA 信号驱动的开关, 当 FSKDTA 为低电平时, 开关关闭; 当 FSKDTA 为高电平或开路时, 开关打开。从 FSKOUT 接一个附加电容到基准晶体振荡器网络, 以改变振荡频率, 得到发射器输出的 FSKDTAFSK 频偏
12	FSKGND	FSK 调制输出接地端
13	PAGND	功率放大器接地连接。所有功率放大器的射频地都接在这端
14	PAOUT	发射器的射频输出。到 VS 的直流通道通过天线的匹配网络提供
15	FSEL	短路到地
16	CSEL	开路

1.1.4 内部结构与工作原理

TDA5101 的内部结构框图如图 1.1.2 所示。芯片内包含发射功率放大器 (PA)、晶体振荡器 (OSC, 简称晶振)、压控振荡器 (VCO)、相位检波 (PD) 电路、分频器、回路滤波器 (LF)、低电压传感器 (LVS)、电源电路 (PS) 以及 FSK 开关 (SW) 等。

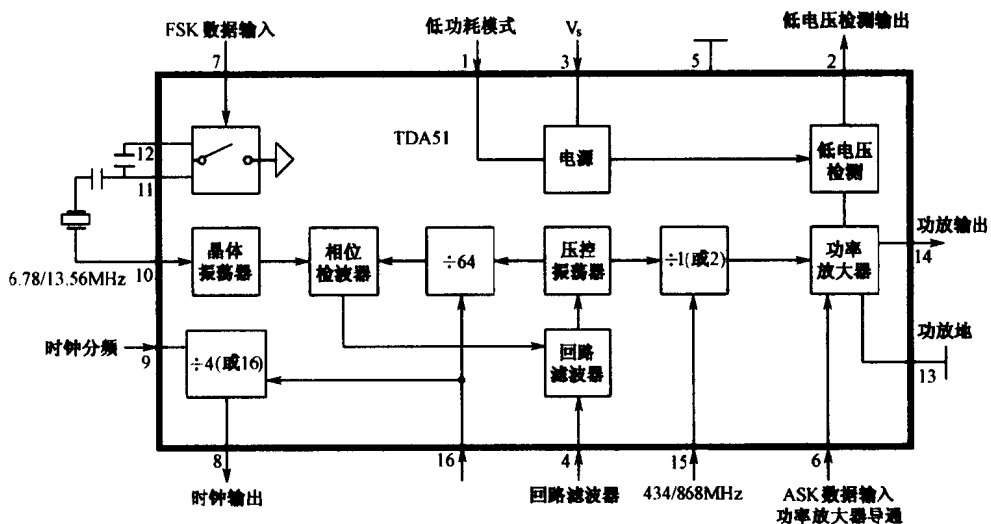


图 1.1.2 TDA5101 内部结构框图

锁相环 (PLL) 合成器由压控振荡器 (VCO)、异步分频器、相位检波器、充电泵和回路滤波器 (LF) 等组成, 完全集成在芯片上。VCO 的调谐电路由螺旋形电感和变容二极管组成, 也集成在芯片上。VCO 的中心频率是 630 MHz, 振荡器信号被送到合成器分频器和功率放大器。异步分频器的总分频比是 64。鉴相器是一个典型的带充电泵的 IV 鉴相器, 无源环路滤波器在芯片上实现。在 315 MHz 应用时, CSEL 端开路。

晶体振荡器工作在 9.84 MHz、FSK 发射时, 振荡器的频率可通过外接电容调节, 由第 7 脚 (FSKDAT) 控制。FSKDTA 状态与 FSK 开关的关系见表 1.1.3。两个晶振频率 (615 kHz 和 2.40 MHz) 可作为时钟频率, 其输出 (CLKOUT) 可作为微控制器的时钟输入, 分频比由 CLKDIV 端控制 (见表 1.1.4)。

表 1.1.3 FSKDTA 状态与 FSKOUT 开关的关系

FSKDTA 状态	FSKOUT 开关
开路	截止
短路到地	导通

表 1.1.4 CLKDIV 控制下的分频比

FSKDTA	分频比
开路	16
短路到地	4

在 FSK 发射时, 功率放大器能用第 6 脚 (ASKDAT) 信号导通; ASK 发射时, ASKDAT 端用做数据输入。功率放大器的输出 (PAOUT) 是集电极开路形式, 需通过外接的线圈提供电源偏置。调谐 LC 回路与外接的环形天线相匹配, 可得到最好的特性, 达到最大的功率放大器效率。在 PAOUT 引脚端的高频电压峰-峰值是电源电压的 2 倍。为了减少功率放大器耦合到其他电路而造成的影响, 功率放大器有单独的接地端 (PAGND)。在 315 MHz 应用时, 引脚端 FSEL 连接到地。

低电压检测器可提供电压检测功能, 如果电源电压低于 2.15 V, LPD 引脚将为低电平, 最小的反向电流是 1 mA。这个特性的简单应用是通过控制引脚 6 关断功率放大器。

TDA5101 提供三种功率模式: 功率下降模式 (低功耗模式)、PLL 使能模式和发射模式, 如表 1.1.5 所示。

表 1.1.5 TDA5101 的三种功率模式

PDWN	FSKDTA	ASKDTA	功率模式
L	L	L	低功耗模式
H	L: H	L	PLL 使能模式
悬空: H	H	L	PLL 使能模式
悬空: H	L: H	H	发射模式

功率模式控制的内部电路如图 1.1.3 所示。

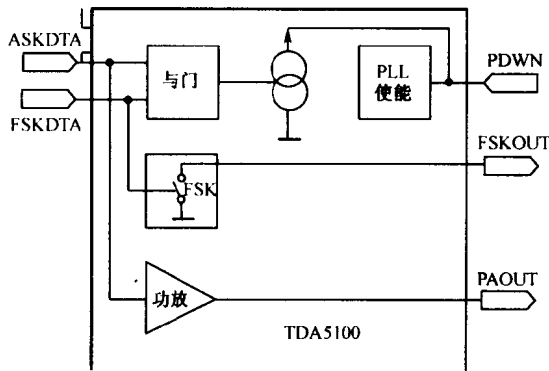


图 1.1.3 功率模式控制的内部电路

在低功耗模式下，消耗电流至少为 100 nA。为使 IC 工作在这种模式，引脚 PDWN、ASKDTA、FSKDTA 应置于低电平状态。

在 PLL 使能模式下，锁相环启动时间由晶振的启动时间决定，典型值为 1ms（依靠晶振本身）。在这段时间内，为了减少电流消耗和避免能量辐射，功率放大器是关断的，电流消耗为 3.5 mA。可以通过微控制器的两条数据线控制 IC，ASK 和 FSK 的数据输入通过逻辑或连接到内部的 PDWN 引脚端，在这种情况下，PDWN 引脚端不连接。

在发射使能模式下，功率放大器导通，电流消耗为 7mA。为进入这种状态，ASKDTA 输入应为高电平。在 PDWN 脚悬空的情况下，ASK 和 FSK 调制的时序分别如图 1.1.4 和图 1.1.5 所示。

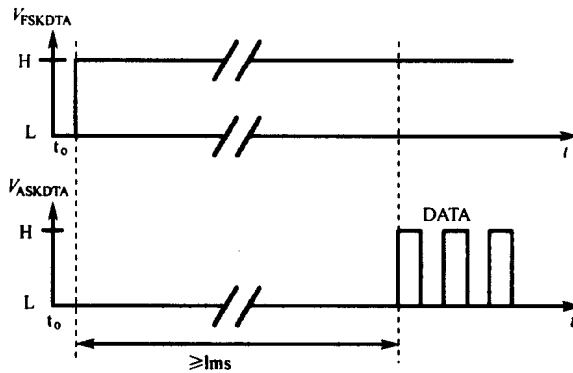


图 1.1.4 ASK 调制的时序

1.1.5 应用电路设计

TDA5101 采用 50Ω 天线输出的应用电路如图 1.1.6 所示，印制版图如图 1.1.7 (a) 和图 1.1.7 (b) 所示。应用电路中元器件参数如表 1.1.6 所示。

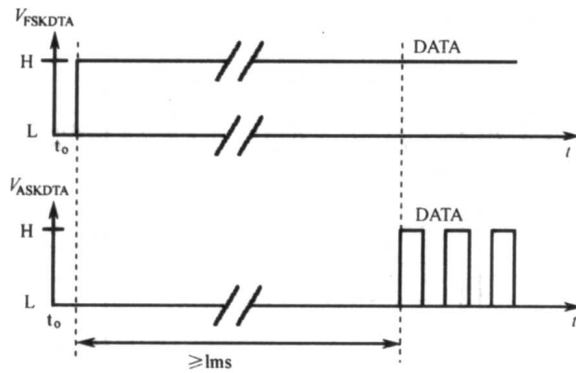


图 1.1.5 FSK 调制的时序

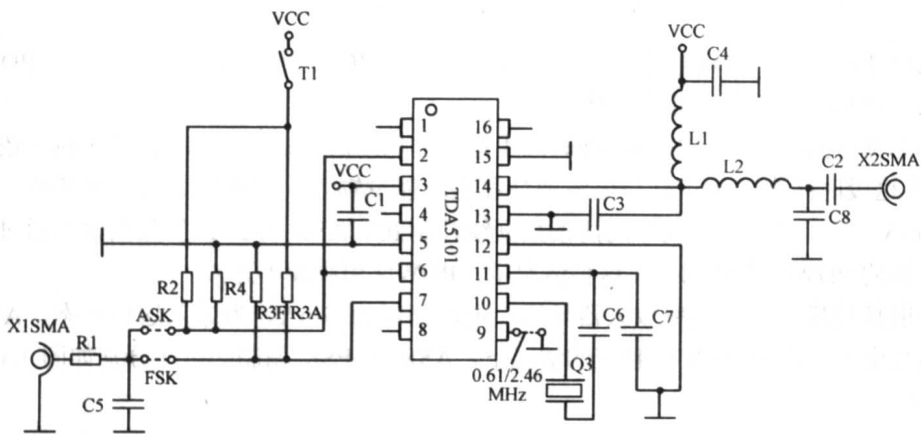


图 1.1.6 TDA5101 采用 50Ω 天线输出的应用电路

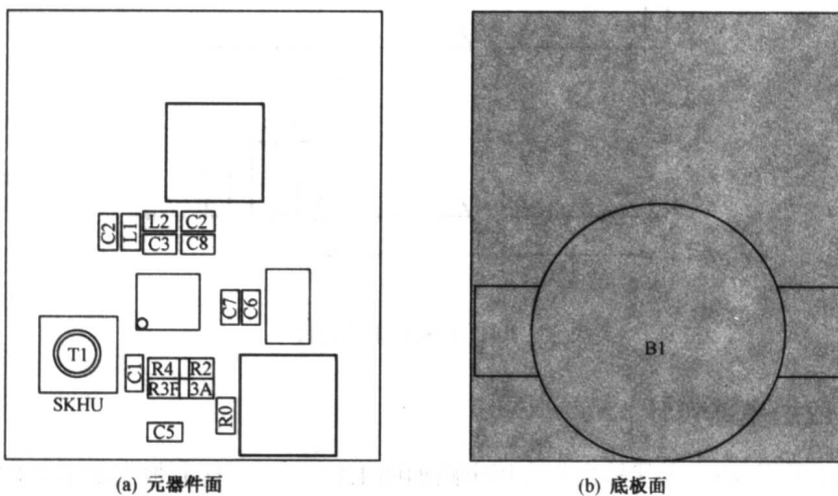


图 1.1.7 印制版图

表 1.1.6 TDA5101 应用电路元器件参数

符号	数值	315 MHz	ASK	FSK	特性参数
R1	4.7 kΩ				0805, ±5%
R2				12 kΩ	0805, ±5%
R3A			15 kΩ		0805, ±5%
R3F				15 kΩ	0805, ±5%
R4	Open				0805, ±5%
C1	47nF				0805, X7R, ±10%
C2		56 pF			0805, COG, ±5%
C3		5.6 pF			0805, COG, ±0.1pF
C4		330 pF			0805, COG, ±5%
C5	1nF				0805, X7R, ±10%
C6	8.2 pF				0805, COG, ±0.1pF
C7			0 Ω 跨接片	47 pF	0805, COG, ±5% 0805 0 Ω跨接片
C8		22 pF			0805, COG, ±5%
L1		220 nH			TOKOLL2012-J
L2		56 nH			TOKOLL2012-J
Q3	9.84375MHz, C _L =12 pF				Tokyo Denpa TSS-3B 9843, 75 kHz Spec.No.20-18905
IC1		TDA5101			
T1	Taster				
X1	SMA-S				直立式
X2	SMA-S				直立式

对于晶振的选用, 应该注意的是晶振完成启动的时间小于 1 ms。为了达到这个值, 在 TDA5101 应用电路中使用 NIC 晶体振荡器, 这种晶体振荡器的特性是它的输入阻抗为一个电阻串联一个电感(见图 1.1.8)。因此, 晶体振荡器的负载电容 C_L 可转换成电容 C_v 的形式, 如:

$$C_v = \frac{1}{\frac{1}{C_L} + \omega^2 L} \quad (1.1.1)$$

式中, C_L 为标称频率的晶振负载电容, ω 为角频率, L 为晶体振荡器的电感。

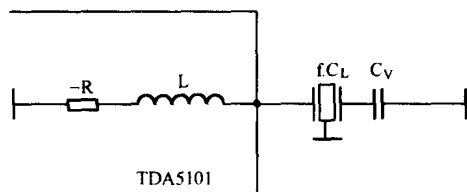


图 1.1.8 晶体振荡器的输入等效电路

当电路处于 ASK 模式时, C7 短接地。假设晶振频率为 9.84 MHz, 晶振负载电容为 20 pF,