

TIANJINSHI GAOXIAO SHIWU GUIHUA JIAOCAI

数字信号微处理器的原理与开发

(第二版)

李 刚 主编



天津大学出版社
TIANJIN UNIVERSITY PRESS

数字信号微处理器的原理与开发

(第二版)

李 刚 主编



内 容 提 要

本书全面而又详细地介绍了 TMS320C54x 系列数字信号处理器 DSP 的硬件结构和工作原理、应用设计和开发技术。本书可作为相关专业研究生和高年级本科生的教材,也可以作为从事 DSP 应用开发的科技人员的参考资料。

图书在版编目(CIP)数据

数字信号微处理器的原理与开发 / 李刚主编. —1 版.
—天津:天津大学出版社,2004.8
ISBN 7-5618-1976-5

I . 数 … II . 李 … III . 数字信号 - 微处理器 - 技
术 IV . ①TP332②TN911.72

中国版本图书馆 CIP 数据核字(2004)第 061515 号

出版发行 天津大学出版社
出 版 人 杨风和
地 址 天津市卫津路 92 号天津大学内(邮编:300072)
电 话 发行部:022-27403647 邮购部:022-27402742
印 刷 河北省永清县印刷厂
经 销 全国各地新华书店
开 本 185mm × 260mm
印 张 18.25
字 数 502 千
版 次 2004 年 8 月第 1 版
印 次 2004 年 8 月第 1 次
印 数 1 - 4 000
定 价 23.50 元

前 言

数字信号处理是一门新兴的高科技技术,它广泛地用于雷达、语音、通信、图像处理、生物医学仪器、机器人等方面。以往采用通用的微处理器来完成数字信号处理的大量运算,速度慢,往往难以满足实际需要,而位片式微处理器和快速并联乘法器一起使用,曾经是实现数字信号处理的有效途径,但需器件较多,逻辑设计和程序设计复杂,耗电较大,价格昂贵。数字信号处理器 DSP(Digital Signal Processor)的出现很好地解决了上述问题。数字信号处理器的主要特点是把算术逻辑运算单元、并联乘法器、控制器和相当数量的数据储存器集成在一个单片上。它主要是为实现数字信号处理中的算法而进行设计的,但仍具有一般 CPU 的运算及控制功能。数字信号处理器的出现,为数字信号处理的实际应用开辟了一条简便而高效的途径。我们正在进入一个数字化的时代,DSP 正以前所未有的速度渗透到我们日常生活的每一个角落。如磁盘驱动器、调制解调器、数字成像系统、语音识别系统、网络计算机系统、电视会议系统、激光打印机、电信交换机、数字无绳电话、数字顶视合、VCD/CD/DVD 系统、数码相机和摄像机、3D 游戏机、虚拟现实系统、超声波诊断装置、CT、机器人控制器、雷达、全球定位系统……无数的产品采用了 DSP。实际上,知识经济的主要支柱之一是微电子与计算机技术,微电子与计算机技术的主导领域是信号处理器及其应用。可以断言,在 21 世纪,作为电子、电气和仪器、仪表领域的高级技术人才,不掌握 DSP 是难以想像的。

世界上有许多重要的半导体生产厂商生产 DSP,如美国得州仪器公司(TI, Texas Instruments)、模拟器件公司(ADI, Analog Device Inc.)、Lucent Technologies Microelectronics 和西门子公司(Siemens)等等。TI 是全球最大的 DSP 制造商,在全球 DSP 市场所占的份额为 45%,其产品系列最全,在叙述 DSP 的发展和应用时,通常都以 TI 的 TMS320 系列 DSP 为典型代表。因此,本书以 TI 的 TMS320C54x 系列 DSP 为主线,介绍数字信号处理器的原理与开发技术。

本书共分 13 章,其中第 1、第 2、第 3 章由李刚教授编写;第 4、第 5、第 13 章由曹玉珍副教授编写;第 6、第 7、第 8 章由林凌副教授编写;第 9、第 10 章由丁北生高工编写;第 11、第 12 章由曲兴华副教授编写。全书由李刚教授统稿审阅。研究生邵蔚、相韶霞、吴开杰、叶文字和丁明石等同志也为本书的编写做了大量的工作,在此表示衷心感谢。

由于作者水平所限,书中肯定会有不妥之处,欢迎对本书提出批评和建议。

作者

2004 年 1 月于天津大学

目 录

第1章 概论	(1)
1.1 DSP的简介	(1)
1.2 DSP的历史和发展	(2)
1.3 TI公司的DSP	(4)
第2章 硬件结构	(9)
2.1 总线结构	(10)
2.2 内部存储器的组织	(10)
2.3 中央处理单元(CPU)	(12)
2.4 数据寻址	(13)
2.5 程序寻址	(13)
2.6 流水线操作	(13)
2.7 片内外设	(14)
2.8 串行口	(15)
2.9 外部总线接口	(15)
2.10 IEEE标准1149.1扫描逻辑电路	(16)
第3章 存储器	(17)
3.1 存储器空间	(17)
3.2 程序存储器	(20)
3.3 数据存储器	(24)
3.4 I/O存储器	(28)
3.5 程序和数据安全保护	(28)
第4章 中央处理单元	(30)
4.1 CPU状态和控制寄存器	(30)
4.2 算术逻辑单元(ALU)	(35)
4.3 累加器A和累加器B	(37)
4.4 滚筒移位器	(39)
4.5 乘-加累加单元	(40)
4.6 比较选择和存储单元(CSSU)	(43)
4.7 指数编码器	(44)
第5章 数据寻址方式	(46)
5.1 立即寻址	(46)
5.2 绝对寻址	(47)
5.3 累加器寻址	(48)

5.4	直接寻址	(48)
5.5	间接寻址	(50)
5.6	存储器映像寄存器寻址	(59)
5.7	堆栈寻址	(60)
5.8	数据类型	(61)
第 6 章	程序存储器寻址	(62)
6.1	程序存储器地址的产生	(62)
6.2	程序计数器(PC)	(63)
6.3	跳转	(64)
6.4	调用	(65)
6.5	返回	(67)
6.6	条件操作	(69)
6.7	单一重复指令	(71)
6.8	块重复指令	(73)
6.9	复位	(74)
6.10	中断	(75)
6.11	省电模式	(84)
第 7 章	流水线	(87)
7.1	流水线概述	(87)
7.2	中断和流水线	(99)
7.3	双操作存储器和流水线	(100)
7.4	单操作存储器和流水线	(104)
7.5	流水线延时	(105)
第 8 章	片内外设	(138)
8.1	外设存储器映像寄存器	(138)
8.2	通用 I/O 口	(143)
8.3	定时器	(144)
8.4	时钟发生器	(146)
8.5	主机接口	(152)
第 9 章	串行接口	(164)
9.1	串行接口的简介	(164)
9.2	串行接口	(164)
9.3	缓冲串行接口 BSP	(180)
9.4	时分多路(TDM)串行接口	(192)
第 10 章	外部总线操作	(202)
10.1	外部总线接口	(202)
10.2	外部总线优先级	(203)
10.3	外部总线控制	(203)
10.4	外部总线接口时序	(207)

10.5 上电操作时序	(211)
10.6 保持模式	(214)
第 11 章 TMS320C54x 的硬件设计	(218)
11.1 复位电路	(218)
11.2 时钟电路	(219)
11.3 外部存储器与并行 I/O 接口电路	(220)
11.4 串行 I/O 接口电路	(221)
11.5 BOOT 设计	(222)
11.6 主从应用系统的设计	(226)
第 12 章 开发工具及其应用	(233)
12.1 引言	(233)
12.2 共同目标文件格式 COFF	(234)
12.3 代码生成工具	(240)
12.4 代码调试工具	(248)
第 13 章 应用举例	(256)
13.1 加载引导	(256)
13.2 多通道缓存串行口(McBSP)及其应用	(267)
13.3 与计算机并口通信的设计	(273)
13.4 一种数字 IIR 滤波器设计	(279)
参考文献	(282)

5)大规模集成 DSP 就是基于大规模的集成电路。

1.2 DSP 的历史和发展

数字信号处理只有 50 年的历史,主要发展历程如下。

(1)20 世纪 50~60 年代,在通用计算机上进行算法的研究和处理系统的模拟与仿真。受速度、成本和体积的限制,实时数字信号处理系统还只是美好的愿望。信号处理基本上都是用模拟的方法。

(2)20 世纪 70 年代,出现经典的 DSP 器件,数字滤波、频谱分析采用通用计算机实现。

(3)20 世纪 80 年代,现代 DSP,采用哈佛结构,即将程序指令与数据的存储空间分开,各有自己的地址与数据总线。

(4)20 世纪 90 年代,出现先进 DSP 器件,采用流水线、并行指令、VLSI 等技术实现。

数字信号处理中用得最多的一类运算是实现

$$\sum A(k)B(n-k)$$

在所有的 DSP 中,上式中的乘、加运算可由一条指令完成,而且有重复指令可加快运算速度,节省指令空间。

自从美国 Intel 公司在 20 世纪 70 年代推出世界上第一块 DSP 芯片以来,DSP 已发展了好几代和好几个系列的产品。下面介绍几种典型的 DSP 芯片。

1. Intel 2920

这是 Intel 公司在 20 世纪 70 年代后期推出的,是第一块脱离了通用型微处理器结构的 DSP 芯片。它的内部结构框图如图 1-3 所示。

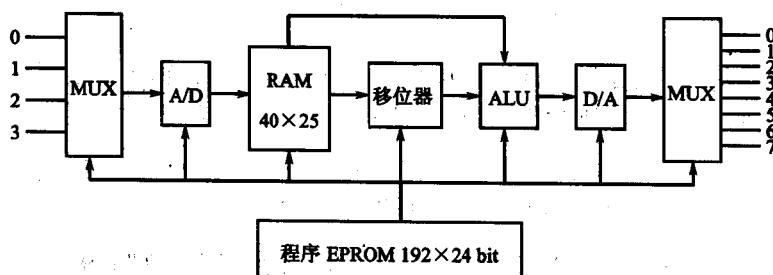


图 1-3 Intel 2920 的内部结构框图

2. μ PD7720

这是日本 NEC 公司在 1980 年推出的 DSP 芯片,具有专门的硬件乘法器,是第一块单片 DSP,外接 8 MHz 的时钟,指令周期为 250 ns,能在单周期内完成乘法。乘积为 31 bit,有两个 16 bit 的 ACC(累加器),可作复数或双精度的实数运算。 μ PD7720 的内部结构框图如图 1-4 所示。

3. TMS32010

这是美国 TI 公司在 1983 年推出的 TMS320 系列的第一个产品,标志实时数字信号处理领域的重大突破。它采用改进的哈佛结构,允许数据在程序和数据存储空间之间传输,从而提高了运行速度和编程的灵活性。由于数据可以从程序存储器传送到数据存储器,也就不需要设置专门的系数 ROM。

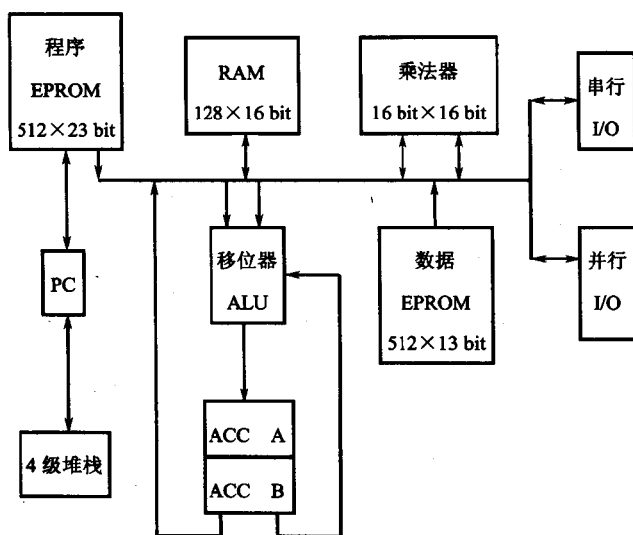


图 1-4 μ PD7720 的内部结构框图

TMS32010 的时钟频率为 20 MHz, 指令周期为 200 ns。它包括 32 bit ALU 及 ACC、16 bit $\times$ 16 bit 乘法器、片内 144×16 bit 数据 ROM、 $1.5 \text{ k} \times 16$ bit 程序 ROM、片外 RAM 可扩展到 $4 \text{ k} \times 16$ bit、数据总线传输速率为 40 Mbit/s、8 个 I/O 口、2 个 16 bit 辅助寄存器、0~15 bit 桶形移位器、 4×12 bit 堆栈, 最多可接受 4 层嵌套子程序中断。

TMS32010 的内部结构框图如图 1-5 所示。

随着微电子技术的迅速发展,DSP 器件的性能已比第一代产品提高了几个数量级, 最新的 DSP 具有如下的特点。

- (1) 在单个指令周期内完成乘法/累加运算。
- (2) 速度达到 $10 \sim 10^3$ Mips (million instruction per second) 的定点运算。
- (3) 指令中有循环寻址、位倒序等指令。单片 DSP 作 1 024 点复数所需时间已降到微秒量级。
- (4) 数据交换达到每秒数百兆字节的传输速率, 但受片外存储器速度的限制。
- (5) 并行性。TI 公司的 TMS320C6x 带有 8 个功能单元, 使用超长指令字 (VLIW, Very Long Instruction Word), 这种 32 bit 定点运算 DSP 在每个周期内可以完成 8 个操作, 运算速度可达 2 000 Mips, 如果片外存储器能够支持, 其 DMA 的数据传输能力可以达到 800 Mbyte。
- (6) 多处理器结构。TMS320C40 设置 6 个 8 bit 的通信口, 既可以作级联, 也可以作并行连接, 每个口都有 DMA 能力。
- (7) DSP 在片上设置仿真模块或仿真调试接口。Motorola 的 DSP 设置 OnCE (On-Chip Emulation) 功能块, 用特定的电路和引脚, 使用户可以检查片内的寄存器、存储器及外设, 用单步运行设置断点、跟踪等方式, 控制与调试程序。TI 则在其 TMS320 系列芯片上设置了符合 IEEE 1149 标准的 JTAG (Joint Test Action Group) 标准测试接口及相应的控制器, 不但能控制和观察多微处理器中每一个处理器的运行, 测试每一块芯片, 还可以用这个接口来装入程序。在 PC 机上插入一块调试插板, 接通 JTAG 接口, 就可以在 PC 上运行一个软件去控制它。
- (8) 功耗低, 便于应用到便携式计算机、移动通信设备和便携式测试仪器等。

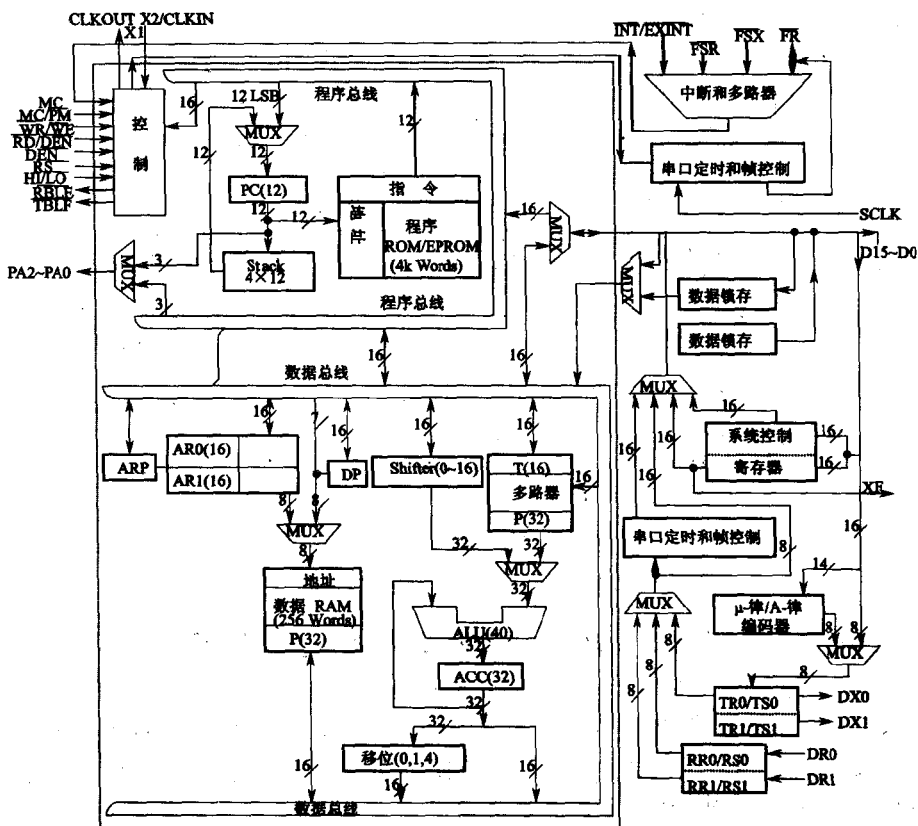


图 1-5 TMS32010 的内部结构框图

(9)将 DSP 的功能集成到专用集成电路 (ASIC, Application Specified Integrated Circuit) 中去,如磁盘/光盘驱动器、调制解调器、移动通信设备和个人数字助理。各 DSP 生产厂家相继提出 DSP 核 (DSP core) 的概念和相应的产品。一般说来, DSP 核是通用 DSP 器件中 CPU 部分再配以按照客户的需要所选择的存储器(包括 Cache、RAM、ROM、flash、EPROM 等以及固化的用户软件)和外设(包括串口、并口、主机接口、DMA、定时器等)组成用户的 ASIC。典型的是 U.S. Robotics 公司利用 TI 公司的 TMS320 系列 DSP 核技术开发的 X2 芯片,最早将 56 kbps 的 Modem 推向市场。

(10)开发环境和支持软件的迅速发展和不断完善。

1.3 TI 公司的 DSP

美国 TI 公司的 DSP 产量最大,占全世界 DSP 器件总产量的 60%,品种也最多。TMS320 系列由定点型、浮点型和多处理器型数字信号处理器组成。TMS320 的结构是为实现信号的实时处理而专门设计的。以下特性使该系列器件成为各应用领域的理想选择:

- (1)灵活的指令系统;
- (2)固有的操作灵活性;
- (3)较高的执行速度;
- (4)改进的并行结构;

(5)合理的性能价格比;

(6)友好的 C 语言结构。

早在 1982 年,得州仪器公司推出 TMS310 ~ TMS320 系列中的第一个定点型 DSP。该年年末,《电子产品》杂志授予 TMS320“时代的产品”称号。现在,TMS320 系列包括以下产品: C1x、C2x、C2xx、C5x、C6x 定点型 DSP; C3x 和 C4x 浮点型 DSP; C8x 多处理器型 DSP。

TMS320 同一代产品有相同的 CPU 结构,但有不同的片内存储器和片内外围配置。相应的衍生产品采用新的片内存储和外围组合,以满足世界电子市场的广泛需求。TMS320 器件通过将存储器和外围配置集成于单片之中,降低了生产成本并节省了电路板的空间。图 1-6 为 TI 公司 TMS320 系列的主要品种与发展示意图。

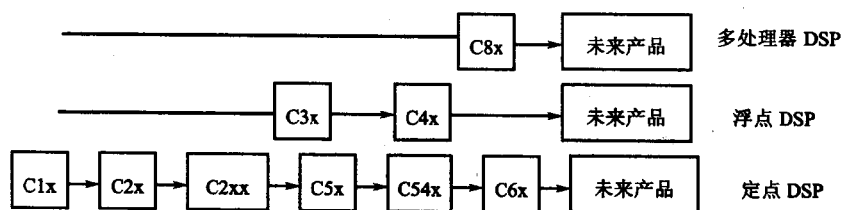


图 1-6 TI 公司 TMS320 系列的主要品种与发展示意图

TMS320 系列中的 TMS320C54x 系列是面向手持式无线通信产品的 DSP 器件,这一系列 DSP 的特有指令,可以高效地执行数字式便携电话中所采用的话音编码解码器的软件,不仅器件为低功耗,而且在其内核电路中,已经将逻辑电路、模拟组件、大容量存储器以及 RISC (精简指令集计算)等集成化,该系列 DSP 器件不仅可用于手持式通信设备,在仪器仪表中也将得到广泛的应用。TMS320C54x 系列 DSP 的主要特点如下。

1. CPU

(1)先进的多总线结构。有一条程序总线、三条数据总线、四条地址总线。

(2)40 位的算术逻辑单元(ALU),包括一个 40 bit 的桶形移位器和两个独立的 40 bit 的累加器(ACC)。

(3)一个 17 bit × 17 bit 并行乘法器,耦合至一个专用的加法器,作非流水的单周期乘法/累加运算(MAC)。

(4)比较、选择、存储单元(CSSU),供维特比(Viterbi)运算中作加法/比较选择运算。

(5)指数编码器,在单周期内计算一个 40 bit 累加器值的指数。

(6)两个地址发生器,包括 8 个辅助寄存器和两个辅助寄存器算术单元。

2. 存储器

(1)192 k × 16 bit 可寻址存储器空间(64 k 的程序,64 k 的数据,64 k 的 I/O 口空间)。C548 可扩展到 8 M 字程序存储器空间。

(2)C54x 系列中各个品种有不同的片内存储器配置,以适应不同的应用要求。表 1-1 所列为 TMS320C54x 系列的存储器的配置情况。

表 1-1 TMS320C54x 系列的存储器

器 件	程序 ROM	程序/数据 ROM	DARAM	SARAM
C541	20	8	5	0
C542	2	0	10	0
C543	2	0	10	0
C545	32	16	6	0
C546	32	16	6	0
C548	2	0	8	24

单位:k 字

3. 指令集

- (1)有单指令循环和块循环操作。
- (2)有块存储器搬移指令,更便于程序和数据管理。
- (3)32 bit 长操作数指令。
- (4)同时读取 2 个操作数和 3 个操作数指令。
- (5)算术指令带并行存储和并行装卸。
- (6)条件存储指令。
- (7)具有快速中断返回。

4. 片内外设

片内外设包括:

- (1)软件可编程等待状态发生器;
- (2)软件可编程存储器切换;
- (3)片内锁相环(PLL)时钟发生器,内部振荡器或片外时钟;
- (4)外部总线断开控制,以禁止外部数据总线、地址总线和控制信号;
- (5)数据总线可以挂起;
- (6)可编程定时器。

5. 接口

表 1-2 所列为 TMS320C54x 系列的 I/O 接口配置情况。

表 1-2 TMS320C54x 系列的 I/O 接口配置情况

器件	主机接口	串 口		
		同步	缓冲	时分复用
C541	0	2	0	0
C542	1	0	1	1
C543	0	0	1	1
C545	1	1	1	0
C546	0	1	1	0
C548	1	0	2	1

6. 电源

(1)有三种节电模式:IDLE1、IDLE2、IDLE3。

(2)可以禁止 CLKOUT 信号。

7. 仿真

有 IEEE 1149.1 标准边界扫描逻辑与片内扫描逻辑接口。该接口可在不占用任何用户资源的情况下,通过主机查询器件内部的状态,方便用户调试。

8. 速度

单周期为 25/20/15/12.5/10 ns 执行时间,定点指令为 40/50/66/80 Mips。

TMS32054x 的结构框图如图 1-7 所示。

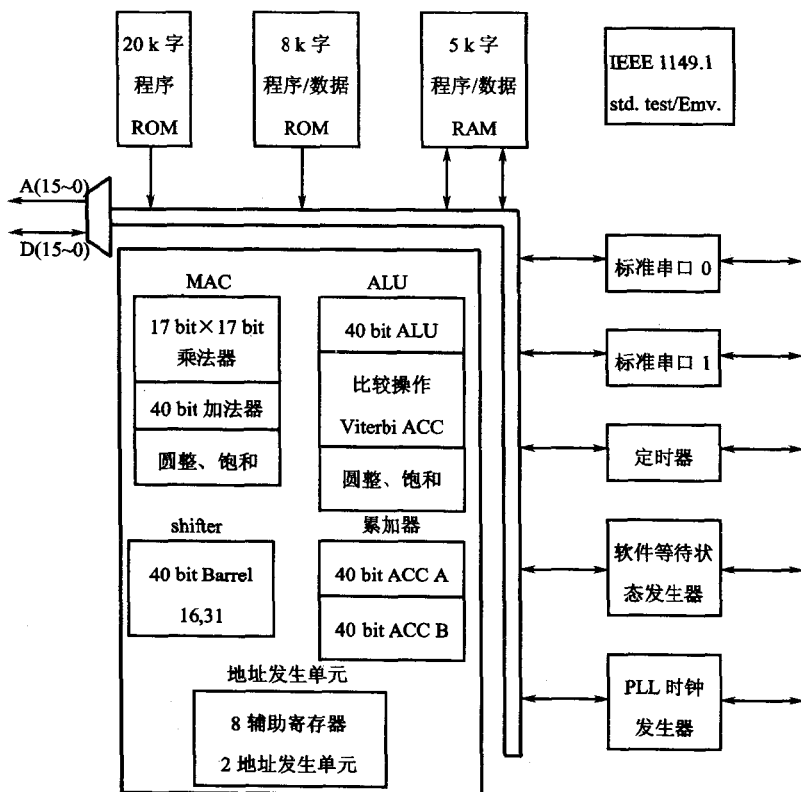


图 1-7 TMS32054x 的内部结构框图

表 1-3 列出了 TMS320 的一些典型应用。TMS320 DSP 为滤波等传统的信号处理问题提供了比标准微处理器、微机更方便的手段。它们也支持那些需同时进行乘法运算的复杂应用。

表 1-3 TMS320 DSP 的典型应用

自动化应用	自适应航行控制、防滑制动器、数字无线电、发动机控制、全球导航定位、振动分析、抗干扰雷达
消费品	数字音频/电视机、教育玩具、音乐合成器、电力工具、雷达探测器、制动应答
控制应用	磁盘驱动控制、发动机控制、激光打印机控制、电动机控制、机器人控制、伺服器控制

续表

一般应用	自适应滤波器、卷积、相关、数字滤波、快速傅氏变换、希伯尔变换、波形生成、开窗处理
图像处理	三维旋转、动画制作/数据图、同态处理、数字图像压缩/传送、图像增强、模式识别、机器人视觉、图形工作站
工业应用	数字控制、功率性监视器、安全性通路、遥控机械装置
测试设备	数字滤波、函数生成、模式匹配、锁相环、地震信号处理器、光谱分析、瞬态分析
医学应用	生命监护仪、助听器、患者监护仪、康复应用、超声仪器
军事应用	图像处理、导弹制导、航空/航海应用、雷达处理、无线电频率调制器、安全性通信、声纳处理
电信	高速调制解调器、自适应均衡器、ADPCM 译码、移动电话、多通道传输、数据加密、数字化 PBXs、语音数字插入、DTMF 的编码和解码、消除反射信号、传真、线路增音器、个人通信系统 (PCS)、个人数字助理 扬声器电话、扩展频率通信、电视会议
语音处理	发音人识别、语音增强、语音识别、语音合成、声码器、语音文本

第2章 硬件结构

本章阐述 '54x(从本章开始,用'54x 代表 TMS32054x)的总体硬件结构,包括 CPU、存储器及片内外设。

'54x 系列 DSP 采用了改进的哈佛结构,该结构有 8 条总线,使数据处理能力达到了最大限度。通过程序、数据空间的分离,可同时进行程序指令和数据的存取,提供了高度的并行性。带有并行存储的指令及其他特殊的指令充分利用了这一结构的特性。例如:三次读和一次写操作可在一个周期内完成。此外,数据还可以在数据空间和程序空间之间进行传送。这种并行性还支持一系列功能强劲的算术逻辑及位操作运算,所有这些运算都可在单个机器周期内完成。同时,'54x 还有包括中断管理、重复操作及功能调用等在内的控制机制。

图 2-1 所示为 '54x 的内部功能框图,其中包括外设模块及总线结构。

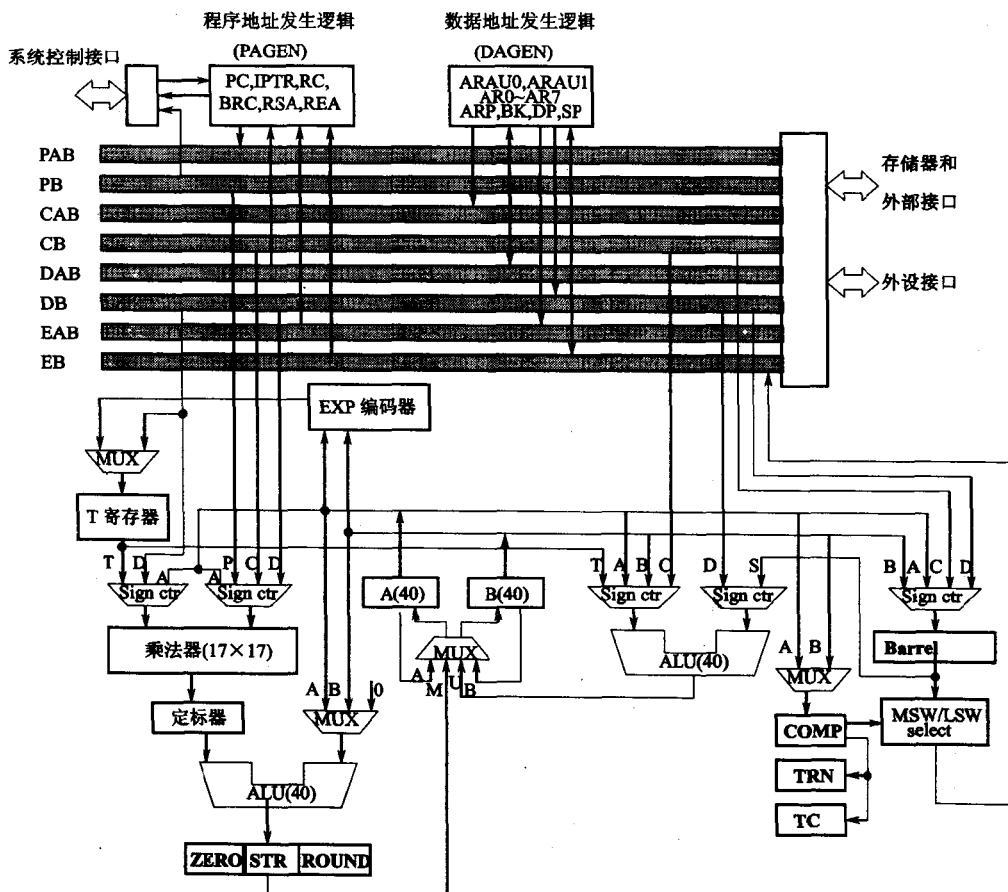


图 2-1 '54x 的内部功能框图

2.1 总线结构

'54x 结构的建立主要围绕 8 条 16 位的总线展开的。这 8 条总线包括 4 条程序/数据总线和 4 条地址总线。它们的作用如下。

(1)程序总线(PB)传送由程序存储器取出的指令操作码及立即数。

(2)3 条数据总线(CB,DB 和 EB)与不同的单元相连,如 CPU、数据地址发生逻辑、程序地址发生逻辑、片内外设部件及数据存储器等,其中:CB 总线和 DB 总线传送从数据存储器读出的数据;EB 总线传送被写入存储器的数据。

(3)4 条地址总线(PAB,CAB,DAB,EAB)传送执行指令所需地址。

'54x 利用辅助寄存器算术单元(ARAU0 和 ARAU1)可在每个周期产生两个数据存储器地址。

PB 总线可将程序空间的操作数据(如共享表格)送至乘法器/加法器,以进行乘法/累加操作,或送至数据空间的目的地址以执行数据移动指令(MUPD 和 READA)。这一特性与每机器周期可寻址两次的存储器——双操作 RAM(Dual Access RAM,DARAM)相结合,支持像 FIRS 等单周期、3 操作数指令的执行。

'54x 还有供与片内外设器件通信的片内双向总线,这一总线通过 CPU 接口内的总线交换器与 DB 总线和 EB 总线相连。利用这一总线访问需 2 个或更多的周期,具体视外围器件的结构而定。

表 2-1 概括了不同方式下使用总线的情况。

表 2-1 读写访问中的总线使用

访问类型	地址总线				数据总线			
	PAB	CAB	DAB	EAB	PB	CB	DB	EB
读程序	✓				✓			
写程序	✓							✓
读单数据			✓				✓	
读双数据		✓	✓			✓	✓	
读长数据(32 位)		✓	✓			✓	✓	
写单数据				✓				✓
读数据/写数据			✓	✓			✓	✓
读双数据/读系数	✓	✓	✓		✓	✓	✓	
读外围设备			✓				✓	
写外围设备				✓				✓

2.2 内部存储器的组织

'54x 的内部存储器可分为 3 个独立的空间:程序、数据和 I/O 空间。所有的 '54x 器件都