

清华大学计算机系列教材

北京市高等教育精品教材立项项目



微型计算机技术及应用 —— 习题、实验题 与综合训练题集 (第3版)

第1版获第三届全国工科电子类优秀教材一等奖
第2版获北京市教育教学成果一等奖
国家级教学成果二等奖

戴梅萼 编著

清华大学出版社

清
华
大
学
计
算
机
系
列
教
材

清华大学计算机系列教材
北京市高等教育精品教材立项项目

微型计算机技术及应用
——习题、实验题与
综合训练题集
(第3版)

第1版获第三届全国工科电子类优秀教材一等奖
第2版获北京市教育教学成果一等奖
国家级教学成果二等奖

戴梅萼 编著

清华大学出版社
北京

内 容 简 介

本书是清华大学计算机系列教材和北京市高等教育精品教材立项项目,是和《微型计算机技术及应用》(第3版)完全配套的习题、实验题与综合训练题集。每部分的习题针对相应章节的主要技术和内容,涉及16位和32位CPU技术、指令系统、存储器和高速缓存技术、微型机和外设的数据传输技术、串并行通信技术、中断技术、DMA技术、计数器/定时器技术、模/数和数/模转换技术、键盘技术、CRT显示技术、打印机技术、磁盘和光盘技术、总线技术,以及操作系统和主机的工作原理,习题中包括了一部分例题性习题。实验题与综合训练题对应了教材中最重要最关键的技术。本书和第2版相比,大幅度删除了较陈旧的内容并增加了32位微型机创新技术的含量;按许多兄弟院校同行的希望,增加了综合训练题部分;应许多学生的要求,增加了有关汇编语言指令使用方法和使用注意点的附录。

版权所有,翻印必究,抄袭必究。

本书封面贴有清华大学出版社激光防伪标签,无标签者不得销售。

图书在版编目(CIP)数据

微型计算机技术及应用——习题、实验题与综合训练题集(第3版)/戴梅萼编著. —北京:清华大学出版社,2004.1

(清华大学计算机系列教材)

ISBN 7-302-07739-8

I. 微… II. 戴… III. 微型计算机—高等学校—习题 IV. TP3-44

中国版本图书馆CIP数据核字(2003)第112446号

出 版 者: 清华大学出版社 地 址: 北京清华大学学研大厦

<http://www.tup.com.cn> 邮 编: 100084

社 总 机: 010-62770175 客户服务: 010-62776969

责任编辑: 马瑛珺

印 刷 者: 北京密云胶印厂

装 订 者: 北京市密云县京文制本装订厂

发 行 者: 新华书店总店北京发行所

开 本: 185×260 印张: 11.25 字数: 255千字

版 次: 2004年2月第3版 2004年4月第2次印刷

书 号: ISBN 7-302-07739-8/TP·5656

印 数: 5001~9000

定 价: 16.00元

本书如存在文字不清、漏印以及缺页、倒页、脱页等印装质量问题,请与清华大学出版社出版部联系调换。联系电话: (010)62770175-3103 或 (010)62795704

作者简历

戴梅萼 1946 年出生,上海市人,1970 年毕业于清华大学自动控制系,1981 年获清华大学工学硕士学位,现任清华大学计算机系教授。自研究生毕业后,长年从事微型计算机技术的教学和计算机网络技术的研究。曾作为主要完成人或项目负责人,由于出色完成“六五”、“七五”、“八五”、“九五”国家重点科研攻关项目而获得电子部科技进步一等奖、国家科技进步三等奖、电子部科技进步二等奖、教育部科技进步二等奖等多次重要奖励。作为第一作者或惟一作者编著了《微型计算机技术及应用》、《JAVA 问答式教程》和《计算机应用基础》等多种教材,其中,配套专业教材《微型计算机技术及应用》、《微型计算机技术及应用——习题与实验题集》、《微型机软件硬件开发指南》第 1 版于 1996 年获第三届全国工科电子类优秀教材一等奖,并被台湾儒林图书公司出版台湾版发行于港澳台和新加坡,第 2 版于 2001 年获北京市教育教学成果一等奖,并获国家级教学成果二等奖,十几年来,一直作为清华大学计算机系本科生必修课教材和全校双学位教材,并被国内 400 余所学校使用。以第一作者在国内外会议和期刊发表论文 40 余篇。

序

清华大学计算机系列教材已经出版发行了近 30 种,包括计算机专业的基础数学、专业技术基础和专业等课程的教材,覆盖了计算机专业大学本科和研究生的主要教学内容。这是一批至今发行数量很大并赢得广大读者赞誉的书籍,是近年来出版的大学计算机教材中影响比较大的一批精品。

本系列教材的作者都是我熟悉的教授与同事,他们长期在第一线担任相关课程的教学工作,是一批很受大学生和研究生欢迎的任课教师。编写高质量的大学(研究生)计算机教材,不仅需要作者具备丰富的教学经验和科研实践,还需要对相关领域科技发展前沿的正确把握和了解。正因为本系列教材的作者们具备了这些条件,才有了这批高质量优秀教材的出版。可以说,教材是他们长期辛勤工作的结晶。本系列教材出版发行以来,从其发行的数量、读者的反映、已经获得的许多国家级与省部级的奖励、以及在各个高等院校教学中所发挥的作用上,都可以看出本系列教材所产生的社会影响与效益。

计算机科技发展异常迅速、内容更新很快。作为教材,一方面要反映本领域基础性、普遍性的知识,保持内容的相对稳定性;另一方面,又需要跟踪科技的发展,及时地调整和更新内容。本系列教材都能按照自身的需要及时地做到这一点,如《计算机组成与结构》一书十年中共出版了三版,其他如《数据结构》等也都已出版了第二版,使教材既保持了稳定性,又达到了先进性的要求,本系列教材内容丰富、体系结构严谨、概念清晰、易学易懂,符合学生的认识规律,适合于教学与自学,深受广大读者的欢迎。系列教材中多数配有丰富的习题集和实验,有的还配备多媒体电子教案,便于学生理论联系实际地学习相关课程。

随着我国进一步的开放,我们需要扩大国际交流,加强学习国外的先进经验。在大学教材建设上,我们也应该注意学习和引进国外的先进教材。但是,计算机系列教材的出版发行实践以及它所取得的效果告诉我们,在当前形势下,编写符合国情的具有自主知识产权的高质量教材仍具有重大意义和价值。它与前者不仅不矛盾,而且是相辅相成的。本系列教材的出版还表明,针对某个学科培养的要求,在教育部等上级部门的指导下,有计划地组织任课教师编写系列教材,还能促进对该学科科学、合理的教学体系和内容的研究。

我希望今后有更多、更好的我国优秀教材出版。

清华大学计算机系教授,中科院院士

张钹

2002 年 6 月 28 日

第3版前言

本书是为了和《微型计算机技术及应用》(第3版)完全配套而在第2版基础上作大幅度修改而成的。主要作了如下修订:

1. 删除了习题部分第13章单片微型机。
2. 对习题部分的其他内容依据《微型计算机技术及应用》(第3版)的相应章节重新进行了组合和大量增删,原则是缩减已显陈旧的内容,增加新技术的含量。
3. 应广大读者要求,将《微型计算机技术及应用》一书中关于汇编语言指令使用方法和注意点说明作了较多修改以后移到本书作为附录E~G。这部分内容是基于笔者几十年教学和科研工作、在阅读很多资料并自己编写2万多行汇编语言程序基础上总结归纳而成的,作为附录放在本书后面,希望给读者在求解、编程中提供方便。
4. 增加了“接口技术和系统技术综合训练题”部分。这部分内容是在听取许多兄弟院校同行建议基础上反复考虑、斟酌、商洽以后编写的,其中的训练题覆盖了主教材每一章的关键内容。其背景和主要考虑如下:笔者和清华同方计算机公司的冯一兵高级工程师一起设计的“TPC-1实验系统”已经被不少院校用了整整10年,从近几年兄弟院校同行的来信中,普遍的意见是此系统已经过时了;同时,由于此系统实际上是一大块通过ISA总线连接在主机系统上的扩展板,板上的接口芯片连线全部通过印刷电路预先布好,学生只是在裸板上见到了8位接口芯片的外观,因此,基于此系统进行接口实验,与增强硬件设计能力和增加动手机会的预期目标相距甚远。随着微型机系统集成度的快速提高和总线技术的不断改进,我作为此系统的设计者,应该坦诚地否定此系统在当前的先进性和适用性。正是鉴于上述原因设计了这一套综合训练题以开辟另一条提高实际能力的途径。

在教学安排中,对于“接口实验题”和“综合训练题”部分可考虑如下建议:如已购买“TPC-1实验系统”,则仍可使用“微型机接口实验题”部分,如未购买“TPC-1实验系统”,则可考虑采用“接口技术和系统技术综合训练题”部分,这些训练题尽管不在实验室完成,但是由于其中不少题是启发性或总结性的,所以每个学生会有思路不同的答案、体会和报告,这有助于创新能力和科研能力的培养和提高。在安排中,两种方案都只需根据本专业要求和学时安排选择部分题目,不必全部选用。如未开设“汇编语言程序设计”课程,则在教学安排中,还需要考虑“汇编语言程序设计实验题”部分,但也只需作部分选择。

在本书第2版的15次印刷和发行中,笔者收到许许多多同行和学生的来信,他们从不同的角度提出了很多有益的建议和意见,在此向他们表示诚挚的谢意;也请谅解笔者由于科研与教学工作的繁忙,不能一一回函,在此一并致以深深的歉意。

本书第3、15章由史嘉权教授执笔,模拟试卷由史云凌解答,其余部分由戴梅萼执笔。

戴梅萼

于清华大学计算机系

2003年10月26日

第2版前言

本书是和《微型计算机技术及应用》(第2版)完全配套的习题和实验题集。与第1版相比,主要在以下几方面作了修订:

1. 删除了习题部分第11章音频盒式磁带接口,所以,后面的章节序号依次提前。
2. 以 MCS-8051 为对象重写了单片微型机一章的习题。
3. 增加了习题部分第16~19章,这几章的习题主要围绕以下内容:32位微处理器的工作原理、片内两级存储管理、虚拟存储技术、流水线技术、32位微处理器指令系统特点和高速缓存技术。
4. 附上了一份模拟试卷,并给出了答案,这一点主要是考虑了许多自学者的要求。
5. 对第1版习题从文字上作了全面修改。

本书第3、13、14、17、19章由史嘉权执笔,史云凌对试卷作了解答,其余均由戴梅萼执笔。

戴梅萼

1997年5月于清华大学

第 1 版前言

《微型计算机技术及应用》一书自 1991 年 11 月出版以来,编著者收到了许多读者的热情来信,他们像相识已久的朋友一样提出了不少有益的建议,其中最普遍最一致的便是希望有一本对应的习题和实验题集。希望本题集的出版能满足广大读者的这一要求。

本题集完全和教材《微型计算机技术及应用》一书相配套。每一章的习题针对教材中相应章节的关键技术和主要内容。此外,题集中还包含了部分例题性习题,这类习题实际上是对教材的一种补充,它们一方面提供了程序实例以具体说明一些重要技术的使用方法,另一方面要求读者据此举一反三,去编写一个应用这些技术的另一个程序,或者编写一个更高层次的程序,等等。实验题集分为软件和硬件两部分。所有的软件实验可以在任何一台 IBM PC/XT、AT、Pentium 机上完成;12 个硬件实验则须另外连接硬件线路才能完成,也可在“TPC-1 实验系统”上进行。TPC-1 实验系统并不是一个独立的系统,而只是一个实验台,它必须通过 62 芯总线驱动板接到 PC 机上才能使用。实验台上主要安置了 12 个硬件实验所用到的 8253、8251A、8255A、DAC0832、ADC0809 芯片及附加电路,还有小键盘、数码管、8MHz 晶振、发光二极管等器件(见附录 C)。

在本题集的编写和定稿过程中,北京计算机学院苏开娜副教授提出了许多建设性建议并作了全面审定;清华大学计算机系史嘉权副教授编写了部分章节的习题;清华大学计算机系(计九年级)学生史云凌对书中的全部程序进行了调试验证;此外,几位热心的朋友试用了整套习题,并从读者的角度提出许多宝贵意见;还有和我共同设计 TPC-1 实验系统的冯一兵高级工程师等。在此,向他们表示最真诚的谢意。

由于水平所限,书中仍然会有错误和不足之处,敬请读者批评指正。

戴梅萼

1994 年 5 月于清华大学

目 录

第 1 篇 习题	1
1 微型计算机概述	1
2 16 位和 32 位微处理器	1
3 16 位和 32 位微处理器的指令系统	5
4 存储器和高速缓存技术	15
5 微型计算机和外设的数据传输	17
6 串并行通信和接口技术	18
7 中断控制器、DMA 控制器和计数器/定时器	19
8 模/数和数/模转换	22
9 键盘技术和 LED	22
10 CRT 显示技术	23
11 打印机的工作原理和接口技术	24
12 软盘、硬盘和光盘子系统	25
13 总线	25
14 主机系统的结构和工作原理	26
15 微型机操作系统	28
第 2 篇 实验题与综合训练题	34
1 汇编语言程序设计实验题	34
程序设计实验 1 两个多位十进制数相加的实验	34
程序设计实验 2 两个数相乘的实验	35
程序设计实验 3 BCD 码相乘的实验	36
程序设计实验 4 字符匹配实验	37
程序设计实验 5 字符串匹配实验	38
程序设计实验 6 从键盘输入数据并显示的实验	39
程序设计实验 7 字符和数据的显示实验	40
程序设计实验 8 响铃实验	41
程序设计实验 9 接收年、月、日信息并显示的实验	42
程序设计实验 10 将键盘输入的小写字母转换成大写字母的实验	43
程序设计实验 11 保留最长行输入字符的实验	44
程序设计实验 12 计算机钢琴的实验	45

程序设计实验 13	排序实验	46
程序设计实验 14	学生成绩名次表实验	47
程序设计实验 15	设置光标的实验	48
程序设计实验 16	清除窗口的实验	48
程序设计实验 17	计算 $N!$ 的实验	49
程序设计实验 18	写文件的实验	50
程序设计实验 19	读文件的实验	52
程序设计实验 20	显示目录的实验	53
2	微型机接口实验题(以“TPC-1 实验系统”为扩展设备)	54
接口实验 1	8253 计数器/定时器的实验	54
接口实验 2	8255A 并行接口实验(1)	55
接口实验 3	8255A 并行接口实验(2)	58
接口实验 4	8255A 并行接口实验(3)	61
接口实验 5	8251A 串行口的实验	62
接口实验 6	8259A 中断控制器实验	66
接口实验 7	D/A 实验	68
接口实验 8	A/D 实验	70
接口实验 9	RAM 实验	72
接口实验 10	DMA 实验	73
接口实验 11	LED 显示实验	75
接口实验 12	微机接口综合实验	78
3	接口技术和系统技术综合训练题	79
综合训练题 1	CPU 的模式配置	79
综合训练题 2	CPU 的技术发展	79
综合训练题 3	存储器设计	79
综合训练题 4	换码指令的应用	80
综合训练题 5	按学号查找学生姓名	80
综合训练题 6	串操作指令的总结	80
综合训练题 7	仿真订票系统的设计	81
综合训练题 8	测试程序的执行时间	81
综合训练题 9	总结串并行传输的特点和使用	81
综合训练题 10	接口译码电路的设计	81
综合训练题 11	数据传输方法的总结	82
综合训练题 12	8259A 的编程	82
综合训练题 13	中断处理程序设计和装配	83
综合训练题 14	8253 的初始化编程	84

综合训练题 15	8253 和 8255A 的编程	85
综合训练题 16	锯齿波发生器设计	86
综合训练题 17	A/D 转换电路和流程设计	86
综合训练题 18	键盘扫描程序设计	86
综合训练题 19	重键识别程序的设计	86
综合训练题 20	09H 键盘中断处理程序的流程	87
综合训练题 21	LED 扫描和驱动电路设计	87
综合训练题 22	查询方式打印机控制技术	87
综合训练题 23	打印机驱动程序	88
综合训练题 24	激光打印机的工作原理	89
综合训练题 25	硬盘数据安全技术的总结	89
综合训练题 26	软盘扇区读写技术	89
综合训练题 27	多层次总线结构	89
综合训练题 28	建立屏幕窗口	89
综合训练题 29	字符串的接收	90
综合训练题 30	读写文件	90
综合训练题 31	中断处理程序的设计	90
综合训练题 32	读取键盘输入和显示字符串	91
综合训练题 33	读取键盘信息并作相应处理	92
综合训练题 34	计算机串行通信	93
附录		94
附录 A	汇编语言程序的建立和执行	94
附录 B	ASCII 字符表	98
附录 C	TPC-1 实验系统的结构及使用说明	100
附录 D	主要硬件芯片的引脚号和信号名称	102
附录 E	8086 指令详解	105
附录 F	80386 指令详解	139
附录 G	Pentium 和 80486 新增加的指令	159
附录 H	模拟试卷	161
附录 I	模拟试卷答案	163

第1篇 习 题

1 微型计算机概述

- 1.1 微处理器、微型计算机和微型计算机系统三者之间有什么不同？
- 1.2 CPU 在内部结构上由哪几部分组成？CPU 应具备哪些主要功能？
- 1.3 累加器和其他通用寄存器相比，有何不同？
- 1.4 微处理器的控制信号有哪两类？
- 1.5 微型计算机采用总线结构有什么优点？
- 1.6 16 位微型机和 32 位微型机的内存容量最大时分别为多少？
- 1.7 数据总线和地址总线在结构上有什么不同之处？如果一个系统的数据和地址合用一套总线或者合用部分总线，那么，要靠什么来区分地址和数据？
- 1.8 控制总线传输的信号大致有哪几种？

2 16 位和 32 位微处理器

- 2.1 总线接口部件有哪些功能？请逐一说明。
- 2.2 8086 的总线接口部件由哪几部分组成？
- 2.3 段寄存器 $CS=1200H$ ，指令指针寄存器 $IP=FF00H$ ，此时，指令的物理地址为多少？指向这一物理地址的 CS 值和 IP 值是惟一的吗？
- 2.4 8086 的执行部件有什么功能？由哪几部分组成？
- 2.5 状态标志和控制标志有何不同？程序中是怎样利用这两类标志的？8086 的状态标志和控制标志分别有哪些？
- 2.6 8086/8088 和传统的计算机相比，在执行指令方面有什么不同？这样的设计思想有什么优点？
- 2.7 总线周期的含义是什么？8086/8088 的基本总线周期由几个时钟组成？如一个 CPU 的时钟频率为 24MHz，那么，它的一个时钟周期为多少？一个基本总线周期为多少？如主频为 15MHz 呢？
- 2.8 在总线周期的 T_1 、 T_2 、 T_3 、 T_4 状态，CPU 分别执行什么动作？什么情况下需要插入等待状态 T_w ？ T_w 在哪儿插入？怎样插入？
- 2.9 从引脚信号上看，8086 和 8088 有什么不同？
- 2.10 在对存储器和 I/O 设备读写时，要用到 $\overline{IOR}$ 、 $\overline{IOW}$ 、 $\overline{MR}$ 、 $\overline{MW}$ 信号，这些信号在最大模式和最小模式时分别可用怎样的电路得到？请画出示意图。
- 2.11 CPU 启动时，有哪些特征？如何寻找系统的启动程序？

- 2.12 CPU 在 8086 的微机系统中,为什么常用 AD_0 作为低 8 位数据的选通信号?
- 2.13 8086 是怎样解决地址线和数据线的复用问题的? $\overline{ALE}$ 信号何时处于有效电平?
- 2.14 $\overline{BHE}$ 信号和 A_0 信号是通过怎样的组合解决存储器和外设端口的读写操作的? 这种组合决定了 8086 系统中存储器偶地址体及奇地址体之间应该用什么信号区分? 怎样区分?
- 2.15 RESET 信号来到后,CPU 的状态有哪些特点?
- 2.16 在中断响应过程中,8086 往 8259A 发的两个 $\overline{INTA}$ 信号分别起什么作用?
- 2.17 总线保持过程是怎样产生和结束的? 画出时序图。
- 2.18 时钟发生器的功能是什么? 画出它的线路图。
- 2.19 8086 在最大模式下应当怎样配置? 最大模式时为什么一定要用总线控制器? 总线控制器的输入信号是什么? 输出信号是什么?
- 2.20 在编写程序时,为什么通常总要用开放中断指令来设置中断允许标志?
- 2.21 T_1 状态下,数据/地址线上是什么信息? 用哪个信号将此信息锁存起来? 数据信息是在什么时候给出的? 用时序图表示出来。
- 2.22 画出 8086 最小模式时的读周期时序。
- 2.23 8086 最多可有多少级中断? 按照产生中断的方法分为哪两大类?
- 2.24 非屏蔽中断有什么特点? 可屏蔽中断有什么特点? 分别用在什么场合?
- 2.25 什么叫中断向量? 它放在哪里? 对应于 1CH 的中断向量存放在哪里? 如果 1CH 的中断处理子程序从 5110H:2030H 开始,则中断向量应怎样存放?
- 2.26 从 8086/8088 的中断向量表中可以看到,如果一个用户想定义某个中断,应该选择在什么范围?
- 2.27 非屏蔽中断处理程序的入口地址怎样寻找?
- 2.28 叙述可屏蔽中断的响应过程,一个可屏蔽中断或者非屏蔽中断响应后,堆栈顶部 4 个单元中是什么内容?
- 2.29 一个可屏蔽中断请求来到时,通常只要中断允许标志为 1,便可在执行完当前指令后响应,在哪些情况下有例外?
- 2.30 在对堆栈指针进行修改时,要特别注意什么问题? 为什么?
- 2.31 在编写中断处理子程序时,为什么要在子程序中保护许多寄存器? 有些寄存器即使在中断子程序中并没有用到也需要保护,这又是为什么(联系串操作指令执行时遇到中断这种情况来回答)?
- 2.32 一个可屏蔽中断响应时,CPU 要执行哪些读写周期? 对一个软件中断又如何?
- 2.33 中断处理子程序在结构上一般是怎样一种模式?
- 2.34 软件中断有哪些特点? 在中断处理子程序和主程序的关系上,软件中断和硬件中断有什么不同之处?
- 2.35 系统中有多条总线模块时,在最大模式和最小模式下分别用什么方式来传递总线控制权?
- 2.36 8086 的存储器空间最大可以为多少? 怎样用 16 位寄存器实现对 20 位地址的寻址?

- 2.37 IBM PC/XT 系统中,哪个区域为显示缓冲区? 哪个区域用来存放中断向量? 在 FFFF0H 到 FFFFFH 单元中存放什么内容?
- 2.38 概述 80386 的主要功能部件的数据流通方向。
- 2.39 指令重叠执行技术是怎样的一种技术? 在 80386 中,依靠怎样的机制来实现这一技术? 试想从原理上如何进一步发挥这种技术优势?
- 2.40 虚拟存储器是一种什么样的存储器? 80386 的虚拟存储器可以有多大容量?
- 2.41 80386 的存储段和 8086 有什么区别? 把每个存储段又分为页面将起什么作用?
- 2.42 80386 的 MMU 功能块具体有什么功能? 逻辑地址、线性地址、物理地址分别由其中什么部件管理?
- 2.43 80386 有哪三种工作方式? 为什么要这么多工作方式?
- 2.44 80386 的实地址方式用于什么时候? 为什么说它是为建立保护方式作准备的方式? 实地址工作方式有什么特点?
- 2.45 80386 通常工作于什么方式? 能够一开机就进入这种方式吗?
- 2.46 保护方式下有哪些特点? 保护方式下为什么要用三种地址来描述存储空间?
- 2.47 虚拟 8086 方式有什么特点? 为什么要设置这种方式?
- 2.48 实地址方式和虚拟 8086 方式都是类似于 8086 的方式,从使用场合和工作特点上看,这两种方式有什么主要差别?
- 2.49 80386 的标志寄存器中,哪些是状态标志? 哪些是控制标志? 哪些是系统方式标志?
- 2.50 80386 的段寄存器和 8086 有什么差别? 这种差别为 80386 的功能提高带来什么长处?
- 2.51 80386 在三种工作方式下,“段”的长度有什么差别?
- 2.52 什么叫段基地址? 它有多少位? 什么叫选择子? 选择子用来选什么值?
- 2.53 80386 的段描述符寄存器中包含哪些内容?
- 2.54 80386 的流水线技术主要体现在哪两个方面?
- 2.55 指令流水线由哪些部件构成? 这些部件的主要功能分别是什么?
- 2.56 80386 的逻辑地址、线性地址、物理地址分别指什么? 它们的寻址能力分别为多少?
- 2.57 80386 的地址流水线由哪些部件组成? 地址流水线技术具体是如何体现的?
- 2.58 80386 对多任务功能是如何体现支持性的?
- 2.59 80386 采用片内两级管理有什么优点?
- 2.60 80386 采用哪几种描述符表? 这些表的设置带来什么优点?
- 2.61 在非系统段描述符中,用 ED/C 作为描述本段扩展方向的段类型位,请说明“向上扩展”和“向下扩展”的含义。
- 2.62 非系统段描述符是如何区分代码段、数据段和堆栈段的?
- 2.63 非系统段描述符是如何表示段的长度的? 又是如何表示操作数长度的?
- 2.64 系统段和非系统段在描述符中是如何区分的?
- 2.65 段选择子存于何处? 它有什么作用? 概述段选择子是如何从 GDT 或 LDT 中选

择一个描述符的。

- 2.66 结合主教材中图 2.38,概述如何实现逻辑地址到线性地址的转换。
- 2.67 结合主教材中图 2.39,概述如何实现逻辑地址往物理地址的转换。
- 2.68 分页部件用什么机制实现线性地址往物理地址的转换?
- 2.69 页组目录项表是如何在存储器中定位的? 页表又是如何定位的? 物理存储器中的一页和哪个表中的一项对应?
- 2.70 在页表中,是如何跟踪某页的写操作和读操作的?
- 2.71 设线性地址为 02723142H,具体说明在 80386 系统中,如何通过页组目录项表和页表将其转变为物理地址。设 CR3 中值为 00000000H;访问页组前,内存中已有 3 页被访问过并已定位;访问此页前,内存已有 40 页被定位。
- 2.72 TLB 是一种什么样的功能部件? 具体说明其中存放什么内容,起什么作用。
- 2.73 TLB 在命中和未命中两种情况下,系统将分别进行什么动作?
- 2.74 TLB 在得到一个索引地址时,是如何决定是否被命中的?
- 2.75 80386 的地址转换机制对操作系统提出了什么样的功能设计要求?
- 2.76 80386 在实地址方式和保护方式的中断机制有什么主要差别?
- 2.77 80386 的死机如果是由于中断处理程序造成的,那么,具体是如何造成死机的呢?
- 2.78 80386 的数据线既可传送 16 位数据,也可传送 32 位数据,还可传送单字节数据,具体是如何实现上述传送的?
- 2.79 80386 的地址线中没有 A_1 和 A_0 ,而用 $\overline{BE}_0 \sim \overline{BE}_3$ 来产生 A_1 和 A_0 应起的作用,这样做有什么优点? 结合数据线 $D_0 \sim D_{31}$ 说明这一点。
- 2.80 80386 的总线周期是由哪三组信号控制的? 一个总线周期至少要几个 CLK_2 时钟周期?
- 2.81 在流水线地址定时方式和非流水线地址定时方式下,主要区别是什么?
- 2.82 结合主教材中图 2.47,说明在非流水线方式下,如 HOLD 无效, $\overline{READY}$ 也无效,则 80386 是如何执行一个读写周期的。
- 2.83 结合主教材中图 2.48,说明在流水线方式下,如 HOLD 和 $\overline{READY}$ 均无效, $\overline{NA}$ 有效,则 80386 是如何执行总线周期的。
- 2.84 在两个中断响应周期中,80386 系统分别完成什么动作? 中断类型号在何时读取?
- 2.85 Pentium 采用了哪些主要的先进技术?
- 2.86 采用 CISC 技术和 RISC 技术的 CPU 分别有什么特点? Pentium 怎样结合了这两种技术?
- 2.87 什么叫超标量技术? 采用超标量技术有什么前提条件?
- 2.88 分支预测技术的优点是什么? 此技术基于怎样的程序设计规律? 叙述分支预测技术的具体实现原理。
- 2.89 Pentium 有哪些技术特点?
- 2.90 阐述 Pentium 的主要部件及其功能。
- 2.91 Pentium 中,U 流水线和 V 流水线有什么区别?
- 2.92 Pentium 的寄存器分为哪几类?

- 2.93 Pentium 的标志寄存器和 80386 相比扩展了哪些标志位?
- 2.94 Pentium 的对外信号分为哪几类? 和 16 位微处理器相比,哪些信号有明显区别?
- 2.95 Pentium 有哪几种总线状态? 分别有什么特点?
- 2.96 结合主教材中图 2.56 说明各总线状态之间的转换关系。
- 2.97 流水线型和非流水线型的总线周期各有什么特点?
- 2.98 结合主教材中图 2.57 说明非流水线型读写周期的时序关系。
- 2.99 结合主教材中图 2.58 说明流水线型读写周期的时序关系。
- 2.100 什么是突发式数据传输? 结合主教材中图 2.59 说明突发式读写周期的时序关系。
- 2.101 Pentium Pro 和 Pentium II 分别在哪儿方面作了技术改进?
- 2.102 Pentium III 主要作了什么技术改进? Pentium IV 从哪儿方面进行了性能的改进?
- 2.103 Itanium 采用了哪些新技术使性能在多方面得到提高?

3 16 位和 32 位微处理器的指令系统

- 3.1 8086 汇编语言指令的寻址方式有哪几类? 用哪一种寻址方式的指令执行速度最快?
- 3.2 直接寻址方式中,一般只指出操作数的偏移地址,那么,段地址如何确定? 如果要用某个段寄存器指出段地址,指令中应如何表示?
- 3.3 在寄存器间接寻址方式中,如果指令中没有具体指明段寄存器,那么,段地址如何确定?
- 3.4 用寄存器间接寻址方式时,BX、BP、SI、DI 分别针对什么情况来使用? 这 4 个寄存器组合间接寻址时,地址是怎样计算的? 举例进行说明。
- 3.5 设 DS=2100H,SS=5200H,BX=1400H,BP=6200H,说明下面两条指令所进行的具体操作:

```
MOV    BYTE    PTR    [BP], 2000
MOV    WORD    PTR    [BX], 2000
```

- 3.6 使用堆栈操作指令时要注意什么问题? 传送指令和交换指令在涉及内存操作数时分别要注意什么问题?
- 3.7 下面这些指令中哪些是正确的? 哪些是错误的? 如是错误的,请说明原因。

```
XCHG    CS,AX
MOV      [BX],[1000]
XCHG    BX,IP
PUSH     CS
POP      CS
IN       BX,DX
MOV      BYTE [BX],1000
MOV      CS,[1000]
```

- 3.8 8086 系统中,当对 SS 和 SP 寄存器的值进行修改时,有什么特殊规定? 这样做的原

因是什么?

- 3.9 用加法指令设计一个简单程序,实现 2 个 16 位十进制数的相加,结果放在被加数单元。
- 3.10 为什么用增量指令或减量指令设计程序时,在这类指令后面不用进位标志 CF 作为判断依据?
- 3.11 用乘法指令时,特别要注意先判断用有符号数乘法指令还是用无符号数乘法指令,这是为什么?
- 3.12 字节扩展指令和字扩展指令用在什么场合? 举例说明。
- 3.13 什么叫 BCD 码? 什么叫组合的 BCD 码? 什么叫非组合的 BCD 码? 8086 汇编语言在对 BCD 码进行加、减、乘、除运算时,采用什么方法?
- 3.14 用普通运算指令执行 BCD 码运算时,为什么要进行十进制调整? 具体讲,在进行 BCD 码的加、减、乘、除运算时,程序段的什么位置必须加上十进制调整指令?
- 3.15 普通移位指令和循环移位指令(带 CF 的和不带 CF 的两类)在执行操作时,有什么差别? 在编制乘除法程序时,为什么常用移位指令来代替乘除法指令? 试编写一个程序段,实现将 BX 中的数除以 10,结果仍放在 BX 中。
- 3.16 用串操作指令设计实现如下功能的程序段: 首先将 100H 个数从 2170H 处搬到 1000H 处,然后,从中检索相等于 AL 中字符的单元,并将此单元值换成空格符。
- 3.17 在 8086 中,使用条件转移指令时,特别要注意它们均为相对转移指令,请解释“相对转移”的含义。如果要往较远的地方进行条件转移,那么,程序中应该怎样设置?
- 3.18 带参数的返回指令用在什么场合? 设栈顶地址为 3000H,当执行 RET 0006 后,SP 的值为多少?
- 3.19 用循环控制指令设计程序段,从 60H 个元素中寻找一个最大值,结果放在 AL 中。
- 3.20 中断指令执行时,堆栈的内容有什么变化? 中断处理子程序的入口地址是怎样得到的?
- 3.21 中断返回指令 IRET 和普通子程序返回指令 RET 在执行时,具体操作内容有什么不同?
- 3.22 断点中断是指怎样一种中断? 在程序调试中有什么作用? 断点中断指令有什么特点? 设置断点过程对应了一种什么操作? 这种操作会产生什么运行结果?
- 3.23 HLT 指令用在什么场合? 如 CPU 在执行 HLT 指令时遇到硬件中断并返回后,以下应执行哪条指令?
- 3.24 设当前 SS=2010H, SP=FE00H, BX=3457H, 计算当前栈顶地址为多少? 当执行 PUSH BX 指令后,栈顶地址和栈顶 2 个字节的内容分别是什么?
- 3.25 在 DS 段中有一个从 TABLE 开始的由 160 个字符组成的链表,设计一个程序,实现对此表进行搜索,找到第一个非 0 元素后,将此单元和下一单元清 0。
- 3.26 下面的程序段将 ASCII 码的空格字符填满 100 个字节的字符表。阅读这一程序段,画出流程,并说明使用 CLD 指令和 REP STOSB 指令的作用,再指出 REP STOSB 指令执行时和哪几个寄存器的设置有关?