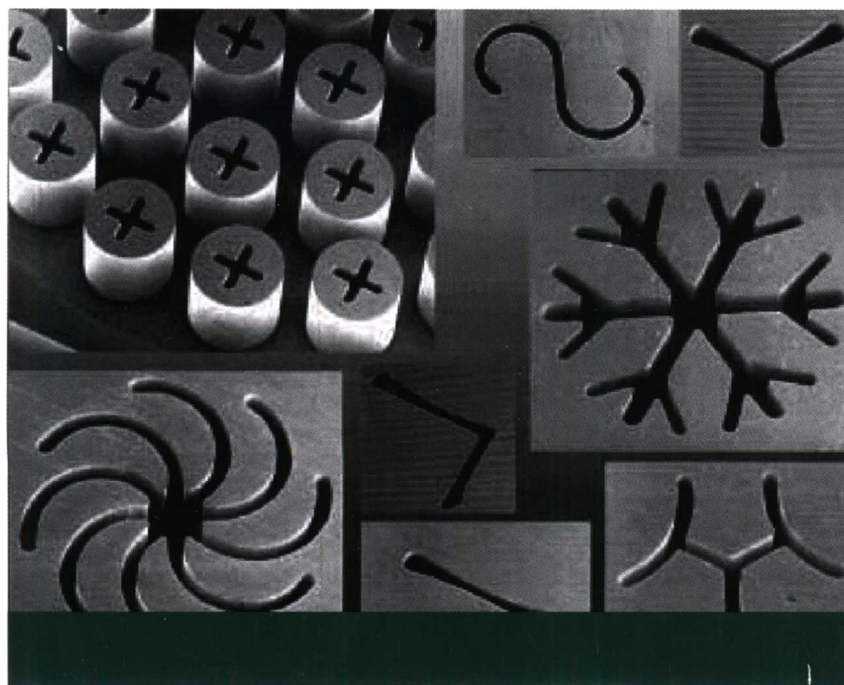


现代加工技术丛书

微细加工技术

刘 明 谢常青 王丛舜 等编著



Chemical Industry Press



化学工业出版社
工业装备与信息工程出版中心

现代加工技术丛书

微细加工技术

刘 明 谢常青 王丛舜 等编著



化学工业出版社

工业装备与信息工程出版中心

· 北 京 ·

(京) 新登字 039 号

图书在版编目 (CIP) 数据

微细加工技术/刘明等编著. —北京: 化学工业出版社,
2004. 8

(现代加工技术丛书)

ISBN 7-5025-6077-7

I. 微… II. 刘… III. 特种加工-技术 IV. TG66

中国版本图书馆 CIP 数据核字 (2004) 第 089497 号

现代加工技术丛书

微 细 加 工 技 术

刘 明 谢常青 王丛舜 等编著

责任编辑: 刘 哲 宋 辉

责任校对: 顾淑云 战河红

封面设计: 于 兵

*

化 学 工 业 出 版 社 出版发行

工业装备与信息工程出版中心

(北京市朝阳区惠新里 3 号 邮政编码 100029)

发行电话: (010) 64982530

<http://www.cip.com.cn>

*

新华书店北京发行所经销

北京红光印刷厂印刷

北京红光印刷厂装订

开本 787mm×1092mm 1/16 印张 11 $\frac{3}{4}$ 字数 286 千字

2004 年 10 月第 1 版 2004 年 10 月北京第 1 次印刷

ISBN 7-5025-6077-7/TB·77

定价: 35.00 元

版权所有 违者必究

该书如有缺页、倒页、脱页者, 本社发行部负责退换

前 言

现代加工技术通常是指特种加工技术,即将电、磁、声、光、化学等能量或其组合施加在工件的被加工部位上,从而实现材料被去除、变形、改性或表面处理等的非传统加工方法。

由于各种新材料、新结构、形状复杂的精密机械零件大量涌现,对机械制造业提出了一系列迫切需要解决的新问题。例如,各种难切削材料的加工;各种结构形状复杂、尺寸或微小或特大、精密零件的加工;薄壁、弹性元件等刚度、特殊零件的加工等。对此,采用传统加工方法十分困难,甚至无法加工,于是产生了特种加工技术。近年来,国家非常重视制造新技术的研发,加大了投入,特种加工技术获得了很大的发展,许多特种加工设备已经投入生产应用。当前,特种加工技术正在向工程化和产业化方向发展,大功率、高可靠性、多功能、智能化的加工设备的研发是重点。

从当前的制造业的发展趋势来看,现代加工技术具有巨大的发展潜力和应用空间。在这样一个形势下,化学工业出版社组织出版了《现代加工技术丛书》。丛书共7本,包括《超声加工技术》、《激光加工技术》、《电火花加工技术》、《电化学加工技术》、《快速成形技术》、《微细加工技术》、《复合加工技术》。本书为《微细加工技术》。

作为信息技术的基础,微电子技术推动着计算机、通信和其他电子产品的不断更新换代。21世纪将是微电子技术产业持续发展的新世纪,根据国际权威机构SIA预测,到2012年,集成电路芯片加工技术将达到16英寸硅片、0.05微米的特征尺寸。微电子技术的飞速发展在很大程度上归功于微细加工技术与设备的不断进步,正是微细加工技术的不断进步和设备的更新换代,推动了集成电路特征尺寸的缩小和性能的提高。微细加工技术已经成为微电子领域的先导技术。

传统的光学加工技术一直是集成电路的主流技术,为集成电路的发展立下了汗马功劳,通过改进光源和采用波前工程使其加工能力不断拓展。目前,主流光学光刻技术已达到90 nm,采用浸没技术,光学加工技术有望延伸到45 nm。下一代具有竞争力的替代技术主要有电子束投影光刻技术、13.4 nm的极紫外(EUV)光刻技术等。强劲的市场寻求推动着微加工技术的快速发展,微细加工技术在新的加工理论、加工设备改进和工艺研发等方面每年都有大量的创新成果出现。本书侧重介绍相对成熟的技术,同时兼顾最新发展,可以作为微电子专业高年级学生和研究生们的课外参考书,也可以帮助非微电子领域的管理干部、科研和教育工作者了解微细加工的发展现状。

早在20世纪80年代初开始,中国科学院微电子研究所在国家七五、八五、九五、攀登计划、863项目、973项目和自然科学基金的支持下,开展了“集成电路工艺技术”、“深亚微米结构器件和介观物理基础研究”、“0.1~0.35 μm 集成电路关键工艺研究”和“100 nm分辨率移相掩模技术研究”等一系列研究工作。本书的编写是在以上工作的基础上进行的。

本书共分8章，其中第1章至第4章由刘明执笔，王云翔、胡松、张锦、谢常青、王从舜为这4章的编著提供了大量重要资料；第5章由陈大鹏执笔，第6章由谢常青执笔，第7章由魏珂执笔，第8章由王从舜执笔。王德强和李志刚对本书的编辑做了大量工作。微细加工技术每年都有大量的新技术涌现，受作者的水平所限，书中难免有疏漏，请读者指评指正。

编 者

2004年8月10日

目 录

第 1 章 微细加工技术简介	1
1.1 微细加工技术的发展历程	1
1.2 微细加工技术的发展趋势	2
1.3 微细加工装备的研究现状和技术发展趋势	3
1.4 微细加工工艺的基本流程	4
1.5 微细加工技术面临的挑战	6
参考文献	8
第 2 章 光学曝光技术	9
2.1 接触式和接近式曝光技术	10
2.2 光学投影成像曝光技术	10
2.3 光致抗蚀剂	12
2.3.1 抗蚀剂原理	12
2.3.2 曝光过程的工艺模拟	14
2.3.3 曝光工艺参数的模拟	16
2.3.4 193 nm 波长抗蚀剂	18
2.4 光掩模制造技术	20
2.4.1 掩模白版	21
2.4.2 制版设备	21
2.4.3 掩模缺陷	23
2.5 193 nm 光刻技术	26
2.5.1 光刻物镜	26
2.5.2 工件台系统	26
2.5.3 高均匀高强度深紫外照明系统	28
2.5.4 逐场调平调焦系统	28
参考文献	29
第 3 章 光学分辨率增强技术	31
3.1 光学邻近效应校正技术 (OPC)	31
3.2 移相掩模技术 (PSM)	36
3.3 离轴照明技术	44
3.4 光学曝光技术的局限	47
参考文献	49
第 4 章 电子束光刻技术	51

4.1 电子束曝光系统概述	51
4.2 电子束曝光系统的曝光原理	55
4.3 电子束曝光系统的基本结构	56
4.4 电子束抗蚀剂	58
4.5 电子散射与邻近效应	61
4.6 其他先进的电子束曝光系统	67
参考文献	73
第5章 X射线光刻技术	75
5.1 X射线光刻的发展历史及技术特点	75
5.2 X射线光刻技术的关键组成部分	77
参考文献	87
第6章 极端远紫外光刻技术	88
6.1 EUVL 的基本原理	88
6.2 EUVL 的光源	89
6.3 EUVL 的成像系统	93
6.4 EUVL 的光刻掩模	98
6.5 EUVL 的光刻技术展望	101
参考文献	104
第7章 刻蚀技术	106
7.1 湿法刻蚀技术	107
7.1.1 湿法刻蚀的几种过程	108
7.1.2 湿法刻蚀的应用	109
7.1.3 常用半导体材料和刻蚀	110
7.1.4 化合物的选择腐蚀	111
7.2 干法刻蚀技术	113
7.2.1 等离子刻蚀的简史	113
7.2.2 刻蚀机理	114
7.2.3 等离子体刻蚀的损伤	116
7.2.4 干法刻蚀的要求	117
7.2.5 几种常用的刻蚀设备	119
7.3 RIE 刻蚀	121
7.3.1 反应离子刻蚀分类	121
7.3.2 RIE 工艺研究的进展	122
7.4 ICP 刻蚀技术	123
7.4.1 ICP 刻蚀技术的优势	123
7.4.2 ICP 工艺研究	125
7.5 今后的发展趋势和待解决的问题	132
参考文献	132
第8章 其他纳米加工技术	134
8.1 聚焦离子束技术 (FIB)	134

8.1.1	聚焦离子束技术概述	134
8.1.2	基本的聚焦离子束工艺	137
8.1.3	聚焦离子束技术的应用	139
8.2	压印图形转移技术	143
8.2.1	软刻印技术	144
8.2.2	热压雕版压印法	146
8.2.3	步进-闪光压印法	157
8.2.4	激光辅助直接压印法	160
8.3	三维图形加工技术	163
8.3.1	侧墙掩模技术	163
8.3.2	各向异性腐蚀技术	166
8.3.3	阳极氧化和剥离技术	168
8.3.4	残余应力技术	169
8.3.5	悬空掩模双角蒸发技术	171
8.4	自组织生长技术	171
8.4.1	多孔氧化铝 (AAO) 模板法	172
8.4.2	颗粒结构薄膜法	172
8.4.3	S-K 模式法	173
参考文献		173

第 1 章 微细加工技术简介

1.1 微细加工技术的发展历程

半导体工业经历了长达半个多世纪的迅速发展，推动了整个电子产业的迅速增长。如今，半导体制造工业作为当今信息世界的核心和物质基础，已经成为国民经济中不可或缺的重要组成部分。

自从 1958 年美国得克萨斯公司试制了世界上第一块集成电路（IC）起，世界集成电路产业经历了小规模、中规模、大规模、超大规模和特大规模集成电路的发展阶段。单块半导体硅晶片上集成的元器件数目越来越多，集成电路的功能和速度不断提高。目前，在深亚微米超微细加工工艺的支持下，硅片上制作 CMOS 的图形特征尺寸已达到 $0.18 \sim 0.13 \mu\text{m}$ ，CPU 的速度达到每秒数千兆次（G）的水平。集成电路越来越追求小尺寸、高生产率、高集成度。而通常情况下，这些就是经常采用的衡量微细加工水平的指标。半导体集成电路的 CD（特征尺寸）表征了集成电路中的特征线宽，是标志着微细加工能力的主要参数指标。通常我们提及的 $0.25 \mu\text{m}$ 、 $0.18 \mu\text{m}$ 等工艺节点就是指该指标。集成电路生产的衬底基片的尺寸（一般指硅片的大小）表明了微细加工的工业化的生产能力，即生产率。集成电路的集成度（每个芯片上所包含的晶体管数目），表明了微细加工最终的目标产品的规模与性能。目前，国际上工业中应用的最先进的微细加工技术水平达到了 $0.13 \mu\text{m}$ ，采用 12 in 硅片，集成度达到 SLSI（Super Large Scale Integration，超大规模集成）的水平。而目前国内的水平只能达到 $0.18 \mu\text{m}$ ，8 in 硅片，集成度为 ULSI（Ultra Large Scale Integration，甚大规模集成）， $0.13 \mu\text{m}$ 的工艺正在研发当中。

1964 年 Gorden Moore 提出了著名的摩尔定律，前瞻性地预见了半导体制造工业飞速发展的这一历史过程，并且在可以预见的未来，这一规律将持续到 2010 年。著名的摩尔定律是集成电路的性能每 18 个月提高一倍，其加工图形特征尺寸每 3 年更新一代，缩小 $\sqrt{2}$ 倍。图 1-1 所示为摩尔定律在 Intel 公司 CPU 产品方面的应用。在这一过程中，微细加工技术的发展起着极其重要的作用，为推动产业的发展起了重要的作用。

微细加工技术简单地可以分为曝光技术与刻蚀技术。曝光技术以光学曝光技术为代表，将设计的掩模图形无偏差地转移到基片上，是半导体制造技术中最为复杂先进的技术之一。一直以来，制约半导体制造工业发展的最关键的技术因素就是曝光技术。作为半导体制造技术的先导，曝光技术往往是半导体制造技术发展的瓶颈，同时曝光技术的突破也往往带来半导体制造技术的整体性突破。

光学曝光技术是伴随着集成电路发展的微细加工技术。由于其系统简单、产量大、效率高特点，一直被工业界作为微细加工的主要手段。光学曝光技术的不断创新，它一再突破

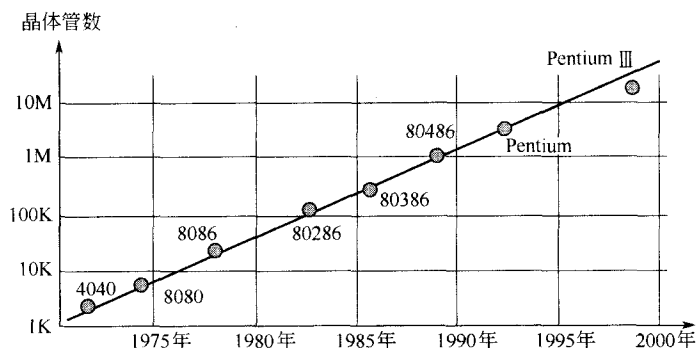


图 1-1 摩尔定律在 Intel 公司 CPU 产品方面的应用

人们预期的光学曝光极限，成为过去及当前曝光的主流技术。在其自身的发展过程中，光学曝光在曝光方式上由接触式和邻近式发展到目前广泛使用的投影式。同时，曝光光源由最初的汞灯产生的紫外光到现在的准分子激光产生的深紫外（DUV）光源，曝光光线波长经历了由 436 nm（g 线）、365 nm（i 线）、248 nm（准分子激光）到 193 nm 的过程。目前，代表着光学曝光技术最高水平的工业产品是荷兰 ASML 公司的 AT1200 型 193 nm 准分子激光 TWINSKAN 光学曝光系统，可加工处理 300 mm 的硅片。

1.2 微细加工技术的发展趋势

光刻技术和相关集成电路工艺和装备的不断进步，使得集成电路制造技术的极限不断被突破，摩尔定律继续发挥作用，目前正逼近 100 nm 水平，并向 100 nm 以下继续发展。研究表明，目前占据 IC 主流的 CMOS 器件至少可以达到 35 nm 的特征尺寸，CMOS 工艺有着非常广阔的发展前景。

为协调各大公司和研究机构 IC 工艺研究和设备研制的进展，满足 IC 工艺技术水平发展的需要，美国半导体工业协会（SIA）从 1992 年开始研究并发布半导体技术发展规划（RoadMAP），揭示出 IC 工艺技术水平今后 15 年按照摩尔定律的发展趋势和技术路线。由于美国在世界微电子业的领导地位，这一发展路线对于微电子装备的技术发展趋势具有重要的参考价值。表 1-1 列出了 2001 年国际半导体协会（ITRS）发布最新的世界 IC 工艺技术发展蓝图。值得注意的是，每两年调整的 RoadMAP 反映出集成电路工艺技术的实际发展正在加速。

表 1-1 SIA 和 ITRS 公布的世界 IC 工艺技术发展 RoadMAP（特征尺寸：μm）

年份/年	2001	2002	2003	2004	2005	2006	2007	2008	2009	2010	2011	2012	2013	2014
SIA94 版	0.18			0.13			0.10			0.07				
SIA 97 版	0.15		0.13			0.10			0.07			0.05		
SIA 99 版		0.13			0.10			0.07			0.05			0.035
ITRS2001 版	0.13			0.10				0.07			0.05			0.035

另外，IC 工艺及其装备递进发展、多代共存，一个时期存在丰富的工艺层次。在进行大规模生产前 3~4 年进行试生产，开始投入规模生产的最先进生产线仅占全部 IC 生产线的

一小部分，大部分生产线的工艺水平则低一至两代，而低工艺水平的工艺装备会在较长时间内被继续使用。例如 2001 年日本和美国开始 0.10 μm 工艺的试生产，最先进的规模生产线为 0.13 μm 和 0.18 μm 工艺水平，约占 10%，而 60% 以上的生产线为 0.25 μm 和 0.35 μm ，其余 20% 多为大于 0.5 μm 工艺的生产线。

不仅如此，同一条生产线上也会同时使用不同工艺水平的装备，例如 0.10 μm 的生产线上几十道光刻工艺使用数十台光刻机，其中包括 0.10 μm 、0.18 μm 、0.25 μm 等不同分辨率的光刻机，其比例根据生产要求而有所不同，但其中 0.10 μm 的光刻机只占一小部分。

由此，可以预测工艺水平及设备需求层次随时间变化的大致发展构图，如表 1-2 所示。

表 1-2 世界集成电路工艺水平层次与装备需求发展预测（特征尺寸： μm ）

年份/年	2001	2004	2007	2008	2010	2011	2013	2014
开始试生产	0.10	0.07	0.05		0.035		0.025	
开始量产(约 10%)	0.13	0.10		0.07		0.05		0.035
主流生产线(50%以上)	0.35~0.25	0.25~0.18	0.18~0.13		0.13~0.10		0.10~0.07	
残留生产线(约 20%)	0.50 以下	0.35 以下	0.25 以下		0.18 以下		0.13 以下	

1.3 微细加工装备的研究现状和技术发展趋势

IC 技术的飞速发展需要先期推出符合 IC 工艺要求的商业化 IC 制造装备，以实现 IC 制造所需的深亚微米高成品率的超精细微加工。由于 IC 核心装备的研发难度极高，目前只有少数西方发达国家能够提供，并形成美国、日本、欧洲三强鼎立的局面。2000 年统计结果显示，世界前 10 大 IC 装备制造厂商中，美国 4 家，日本 5 家，欧洲 1 家（ASML）。随着分辨率和可靠性要求越来越高，光刻机制造难度也越来越大，光刻机制造厂商全世界目前已只剩三家，即日本的 Nikon、Canon 和荷兰的 ASML。

集成电路超精细微加工工艺包括光刻、刻蚀、氧化、扩散、掺杂、溅射、CMP 等工艺，涉及上百道工序，工艺非常复杂，设备要求极高。其中，实现超微图形成像的光刻技术一直是推动 IC 工艺技术水平发展的核心驱动力。而且，一条集成电路生产线上光刻机约需 30 台，其投资占生产线总投资的 30% 以上。因此，光刻机成为集成电路装备中最为重要的关键装备。

目前，传统的步进式曝光机（stepper）技术已经完全成熟，而且随着分辨率增强技术（RET）的使用，不断向更高分辨率延伸。0.25~0.13 μm 生产线采用的主要是 248 nm 氟氟（KrF）准分子激光器步进（扫描）式曝光机；采用 193 nm 氩氟（ArF）准分子激光器步进扫描式曝光机也已经推出了商业化样机，结合 RET 将作为 100 nm 工艺的主流光刻设备；随着浸没技术的研究，有望将 193 nm 的光刻技术推进到 65~45 nm 的技术节点。

但是，由于缺乏用于更短激光波长的透射材料，所以传统光学光刻在不久的将来将达到其技术终点。国外纷纷投入巨资研发下一代光刻机（NGL），如电子束投影光刻机（EPL）、极紫外光刻机（EUVL）等。EPL 和 EUVL 将于 2007 年前后完成可用于大量生产的商品样机的开发，并将进入光刻机市场。EUVL 将有可能从 65 nm 切入，一直可以延伸至 35 nm 甚至更高分辨率，因而将成为光刻机未来的发展方向。

由于 EUVL 生产效率高、分辨率延伸余地大等特点,被认为是最有发展前途的替代技术。美国由 INTEL、IBM、MOTOROLA 等多家大型公司和研究机构联合组建的 EUV LLC 投入 20 亿美元研发经费,已于 2001 年研制出了 EUVL 的 I 型样机,预计研制出商品化样机至少还需 4 年;在日本政府的大力资助下,尼康、理光、富士通等多家 IC 装备的大型公司共同参与的 ASET 计划也正进行 EUVL 的研究,并计划于 2007~2008 年推出 EUVL 的商业化样机。虽然 EUVL 的原理和基础技术已经研究清楚,但是,真空下的气浮或高速超精密磁浮工件台技术、热效应与温度控制技术等方面的技术困难将严重阻碍 EUVL 的研发进展,从而推迟其进入生产线的时间。

虽然 EPL 由于空间电荷效应、曝光区域小及需进行图形拼接等的影响,生产效率、分辨率都略逊于 EUVL,但是由于其采用电子束偏转技术,可大为降低工件台的超精密运动定位要求,技术困难较少,可能将先于 EUVL 研发成功,而率先进入生产线。

除光刻机外,世界各大 IC 装备厂商目前主要为 $0.13\sim 0.25\ \mu\text{m}$ 生产线提供所需设备,包括材料制造、芯片制造、封装的配套装备。同时,着眼于下一代生产工艺,美国、日本、欧洲纷纷建设 $0.1\ \mu\text{m}$ 的试生产线,研制和改造满足 $0.1\ \mu\text{m}$ 线宽的 CMOS 工艺和铜布线工艺的全部装备,力争 2007 年前实现 65 nm 的规模生产。

1.4 微细加工工艺的基本流程

微细加工技术是指在硅片表面(包括各种薄膜)用图形复印和腐蚀的方法制备出一定的图形结构的过程。微细加工技术包括图形复印(lithography)和薄膜腐蚀(etching)两大步。图形复印是在光致抗蚀剂上产生平面图形,腐蚀则是在薄膜或硅上产生实际的平面图形。图 1-2 给出了微细加工工艺基本流程。

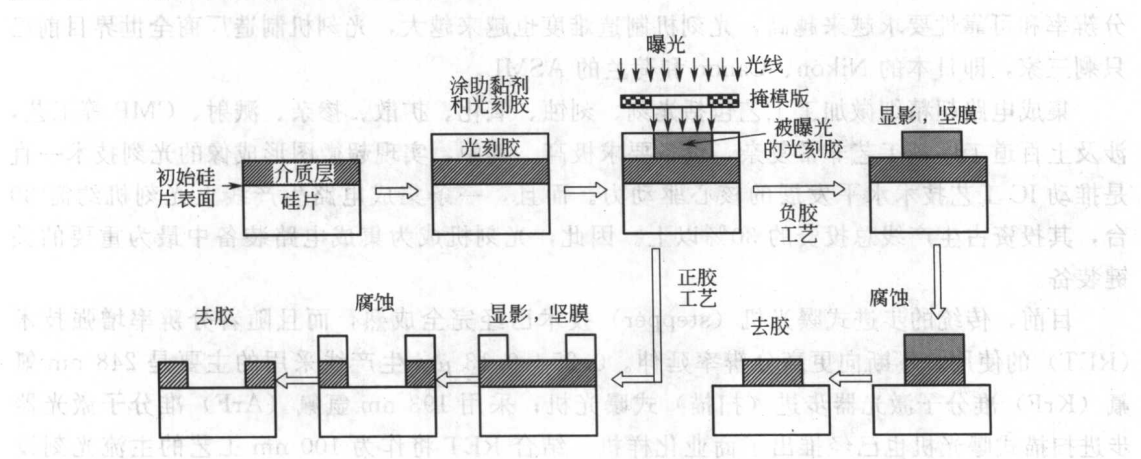


图 1-2 微细加工工艺基本流程

曝光工艺是微细加工中最关键的技术,在这一工艺中,抗蚀剂首先被涂在圆片上,光通过掩模照射使得抗蚀剂有选择地被曝光。而曝光前后对抗蚀剂层的工艺处理是非常重要的,有时甚至比曝光本身更加难以控制。曝光工艺作为一个整体,涂覆抗蚀剂层的硅片在曝光系统中进行曝光只是其中重要的一步,而其前后任何一步工艺步骤出现偏差都会导致最终曝光结果的失败。曝光前后的工艺处理过程如图 1-3 所示。

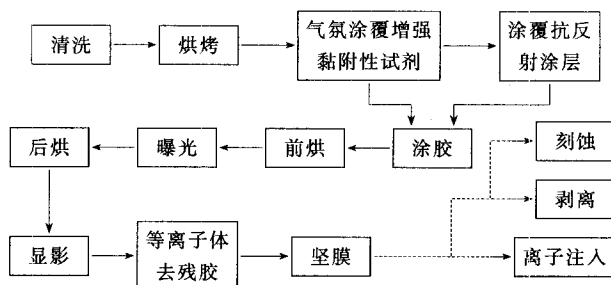


图 1-3 曝光工艺过程

曝光工艺作为一个整体，在各个工艺环节之间都存在着密不可分的关系，下面我们仅从抗蚀剂的角度对各个工艺环节进行分析。

清洗：保证衬底的清洁，使得抗蚀剂层不受沾污。

烘烤：将衬底表面的水分蒸发，提高抗蚀剂与衬底之间的黏附性。

气氛涂覆增强黏附性试剂：提高抗蚀剂与衬底之间的黏附性。

涂覆抗反射涂层：吸收曝光光线，减少驻波效应；减少衬底表面不均匀，减小焦深要求。

涂胶：均匀涂覆抗蚀剂。

前烘：蒸发抗蚀剂中的溶剂，使抗蚀剂凝固在衬底表面。

后烘：化学放大胶的重要工艺，决定了光生化学反应的放大程度，直接决定了曝光效果。其温度灵敏性要求为 $2.5 \text{ nm}/^{\circ}\text{C}$ 。

等离子体去残胶：用 O_2 等离子体对抗蚀剂层进行刻蚀，使得图形边沿垂直，轮廓清晰。

坚膜：对抗蚀剂层进行烘烤，使得抗蚀剂层强度增加，以作为掩蔽层进入后道工艺。

光刻工艺仅仅是将平面图形复制在光致抗蚀剂上，为得到实际的图形结构，必须在光致抗蚀剂的掩蔽下腐蚀掉一定的薄膜或硅本身。腐蚀工艺的基本内容就是把经过曝光、显影后抗蚀剂下的材料除去的过程。腐蚀工艺要完整精确重现抗蚀剂上的图形，必须做到：①图形转移过程中的高保真性；②高选择比，指某一腐蚀工艺只对特定的材料起作用，对于抗蚀剂与其他材料的腐蚀作用很小；③在整个硅片上的均匀性。

根据腐蚀剂的状态不同，可将腐蚀工艺分为湿法腐蚀和干法腐蚀两大类。

① 湿法腐蚀。湿法腐蚀利用材料的化学特性将材料在特定的溶液中溶解掉。湿法腐蚀特点是高选择比、均匀性和对硅片损伤少，但是图形保真性不强，横向、过腐蚀严重，属于各向同性腐蚀，不利于应用在深亚微米集成电路中的精细图形腐蚀上。

② 干法腐蚀。利用气态的原子、分子与表面薄膜反应，形成挥发性物质，或直接轰击薄膜表面使之被腐蚀的工艺。常见材料的干法腐蚀方法如表 1-3 所示。集成电路生产中干法腐蚀与等离子体刻蚀，就是利用等离子体与材料的物理或化学反应来刻蚀薄膜或硅。干法刻蚀的最大特点是能实现各向异性刻蚀，即纵向的刻蚀速率远大于横向的刻蚀速率，从而保证了细小图形转移后的保真度。依据反应的过程不同，干法刻蚀可分为化学性干法刻蚀、物理性干法刻蚀和介于两者之间的反应离子刻蚀（RIE）。化学性干法刻蚀是利用等离子体离化反应气体，使之和被腐蚀的薄膜反应生成可挥发的物质；物理性干法刻蚀是借助于等离子体的加速能量，使之和被腐蚀的薄膜发生碰撞达到铣蚀的目的。RIE 同时利用了上述方法的优势。

表 1-3 常见的干法腐蚀工艺

被腐蚀物质	反应的化学物质	化学反应式	特 点
Poly-Si	Cl ₂ (腐蚀剂)/SiCl ₄ (钝化剂)	Si + Cl → SiCl ₄	无炭污染
	HBr/Cl ₂ (腐蚀剂)/O ₂ (钝化剂)	Si + Br → SiBr ₄	对 SiO ₂ 高选择比, 高各向异性度
Al	Cl ₂ (腐蚀剂)/BCl ₃ (钝化剂)	Al + Cl → SiCl ₃	无炭污染, 剖面控制
Al-Cu	Cl ₂ /BCl ₃ /N ₂	物理反应	N ₂ 促进刻蚀铜
W	SF ₆ /Cl ₂ (腐蚀剂)	W + F → WF ₆	
Si-槽	SF ₃ Br(腐蚀剂, 钝化剂)	Si + F → SiF ₄	极高的各向异性度, 刻蚀速率快
SiO ₂ /PSG	CF ₄ /SF ₆ (腐蚀剂)	F + SiO ₂ → SiF ₄ + O ₂	各向同性刻蚀
	CF ₄ /CHF ₃ (腐蚀剂, 钝化剂)		各向异性刻蚀
Si ₃ N ₄	CF ₄ /H ₂	F + Si ₃ N ₄ → SiF ₄ + N ₂	需调节 H ₂ 比例
光刻胶	O ₂	物理反应	炭化挥发

当前 RIE 及其改进方式 (HDRIE、ICP、ECR、MERIE 等) 已成为深亚微米集成电路生产中的主流腐蚀工艺。RIE 是一个很复杂的过程, 由刻蚀时的反应气体种类、气压、流量、温度、产生等离子体的射频频率/功率等因素决定。用 RIE 法腐蚀不同的薄膜对应不同的反应气体, 以 CF₄/CHF₃ 刻蚀二氧化硅上接触孔为例, 典型的 RIE 条件 (和具体设备有关) 和工艺参数为: RF 功率/频率 200 mW/13.56 MHz, 总气压 300 mtorr (1 torr = 133.332 Pa), CF₄/CHF₃ 气体流量 100/50 sccm (毫升/分, 质量流量单位, 标准状态: 101 325 Pa, 0 °C), 温度 40 °C, 电极间距 1.5 cm; 刻蚀参数为: 速率 7 nm/s, 坡度角 > 85°, 各向异性度大于 1 : 20, 对抗蚀剂的选择比大于 1 : 50, 对 Si 的选择比大于 1 : 30 等。

1.5 微细加工技术面临的挑战

光刻技术的研究与开发在每一代集成电路技术的更新换代中都扮演着技术先导的角色。目前国际微电子领域最引人关注的热点就是即将到来的光刻技术变革。这一变革将对整个微电子制造技术的发展产生深远的影响。

随着加工尺寸向 90 nm 逼近, 寻求更短波长光源、新的透镜材料和更高数字孔径光学系统的加工技术成为首先需要解决的问题; 同时, 由于光刻尺寸要小于光源波长, 使得移相和光学邻近效应校正等波前工程技术成为光学光刻的另一项关键技术。

在光学光刻技术努力突破分辨率“极限”的同时, 替代光学光刻的下一代光刻技术 (next generation lithography, NGL) 的研究在近几年内迅速升温, 这些技术包括极紫外 (EUVL) 即软 X 射线投影光刻、电子束投影光刻、离子束投影光刻等。这些技术研究的目标非常明确, 就是在 90 nm 及更小尺寸的生产中替代光学光刻技术。

表 1-4 为各种光刻技术及面临的挑战。

表 1-4 各种光刻技术的优势及面临的挑战

项目	光学光刻	下一代光刻(NGL)		
光刻技术	157 nm	EUV	XRL	SCALPEL
基本原理	157 nmF ₂ 激光投影光学光刻	4 倍缩小扫描投影, 约 80 层 Mo/Si 结构多层膜, 激光等离子体光源, 波长范围 11~13 nm	1 倍 X 射线接近式投影光刻, 1X 掩模	4 倍缩小电子束投影, 钨 (W) 散射掩模

续表

项目	光学光刻	下一代光刻(NGL)		
光刻技术	157 nm	EUV	XRL	SCALPEL
前景	分辨率:80 nm 应用领域: ULSI	分辨率:100 nm 延伸至 30 nm 以下 应用领域:ULSI	分辨率:100 nm 延伸 至 40 nm 应 用 领 域: ULSI, GaAsIC, 纳 米 加 工, MEMS	分辨率:100 nm 延伸 至 50 nm 应用领域: ULSI,MEMS
重大课题	掩模,薄膜,抗蚀剂,透镜 成本,环境	无缺陷反射式掩模,玷污 控制,光学问题,包括多层 膜,光源(功率、寿命-碎 屑),设备成本占用率 (CoO),真空环境	1X 掩模	空间电荷效应,硅片表面 热效应

这些技术均采用了短波长的射线,1 nm 波长软 X 射线(X 射线光刻)、13 nm 波长极紫外(EUV)、电子束等,因此,这些技术的分辨率均可超过光学光刻技术,达到 30 nm 以下。

作为一项生产技术,决定其应用的因素包括成本、技术性能和时间。一项被生产采用的技术应该是适时的、适用的、低成本的技术。这其中成本一直是一个决定性的因素。光学光刻之所以占据主流地位至今,其主要的因素就是其具有比其他技术更低的成本。但当光源波长缩短到 193 nm,光刻尺寸进入到 0.13 μm 以下,光学光刻的成本就会急剧上升。有研究结果显示,193 nm 以下波长的光学光刻技术成本将达到并超过下一代光刻技术的成本。对于光刻技术而言,总成本中包括了如下几种成本。

① 设备成本 对于 90 nm 以下的光刻技术(157 nm 波长的光学光刻和 X 射线光刻等下一代光刻技术)而言,每种光刻机的价格均超过 1000 万美元,其设备成本基本处于同一水平。

② 工艺成本 工艺成本与光刻技术性能直接相关。由于 X 射线和 SCALPEL(电子束散射角限制投影光刻)技术工艺简单,步骤少,不需要专用抗蚀剂,因而工艺成本最低。光学光刻由于焦深短、抗反射性能差等缺点,需要在光刻前后增加多道工艺加以弥补,使工艺成本大幅度上升。EUV 由于采用表面成像工艺,工艺复杂,成本也随之提高。同时,不同波长的光学光刻与 EUV 均需要采用专用的抗蚀剂,也导致工艺成本的上升。

③ 掩模成本 随着光刻尺寸不断的缩短,尤其是进入到深亚微米之后,光刻掩模技术已经成为各种光刻手段中的一项可以决定其应用前景的关键技术,同时,掩模成本在整个光刻成本中的比例也不断上升。表 1-5 是 90 nm 尺寸下的各种光刻掩模成本的比较。可以看出,157 nm 光刻掩模的成本最高。

表 1-5 90 nm 尺寸下的各种光刻掩模成本

名 称 项 目	光学光刻		下一代光刻(NGL)		
	193 L/S AltPSM	157 Contact EmPSM	X 射线光刻	SCALPEL	EUV
掩模工厂建设费用/亿美元	3.15	3.20	2.20	1.87	2.16
掩模价格/万美元	4.3	6.3	3.5	2.7	6.0

④ 换代成本 换代成本是指采用一种新的光刻技术而带来的工艺流程、管理、设计规

则等各种集成电路生产规程的调整，这种成本很难量化，但在某种意义上却是具有决定性意义的一种隐性成本。由于集成电路生产有上百道工艺，其制造技术本身就是一套极为复杂的系统工程。一套技术经多年的实践往往要形成一套相对稳定的生产规程。因此，为了保证生产规程的延续性，减小技术更新所带来的系统性调整风险，降低换代成本的直接要求是生产应用的光刻技术必须具有二至三代的技术延伸性，使得集成电路尺寸缩小时，可以保持原有技术的延伸，避免大的系统性调整。

参 考 文 献

- 1 J. P. Silverman. Challenges and progress in X-ray lithography J. Vac. Sci. Technol. , 1998, B16: 3137
- 2 R. A. Soref. Silicon based optoelectronics. Proc. IEEE, 1993, 81: 1687

第 2 章 光学曝光技术

在主流微电子制造过程中，光刻是最复杂和关键的工艺。表 2-1 给出了不同技术节点对光刻技术的要求，目前光刻占了整个集成电路制造成本的 1/3，随着技术的不断进步，其所占的比例还在上升。一个典型的硅工艺包括 15~20 块不同的掩模，对于某些 BiCMOS 工艺，甚至多达 28 块。通常工艺性能的评估要以印制特征线宽的能力来预测。

表 2-1 不同技术节点对光刻技术的要求

DRAM 规模	DRAM 芯片面积 /mm ²	微处理器芯 片尺寸/μm	最小特征 尺寸/μm	套刻精度 /μm	投入生产 年份/年
2.56 Mb	170~280	180~300	0.25	0.1	1997
1 Gb	240~400	220~360	0.18	0.07	1999
4 Gb	340~560	260~430	0.13	0.045	2003
16 Gb	480~790	310~520	0.10	0.035	2006
64 Gb	670~1 120	370~620	0.07	0.025	2009
265 Gb	950~1 580	450~750	0.05	0.020	2012

图 2-1 是一个简单光学曝光系统的示意图，光源产生透过掩模的光，掩模含有所需曝光的图形，光学曝光的目的就是将掩模图形转移到衬底上。通常，衬底表面涂有一层光敏材料——抗蚀剂。对于光学曝光系统，分辨率（即可以曝光材料的最小特征线宽）和套刻精度（不同层间套刻精度的度量）是重要指标。

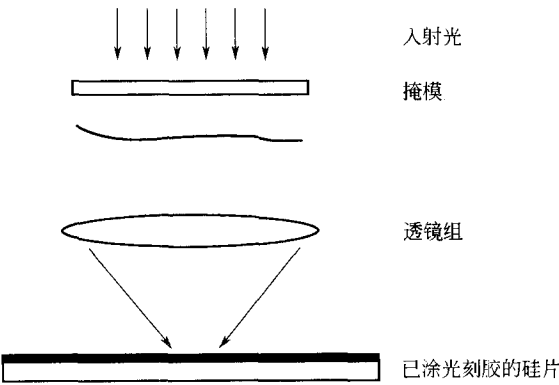


图 2-1 简单光学曝光系统的示意图

光学曝光技术大体上可分为接触式复印曝光技术、接近式复印曝光技术和投影成像曝光技术。接触式复印曝光技术、接近式复印曝光技术如同照像方式，把掩模图形复印到半导体基片上，实现图像转移，根据掩模版与基片间隙大小区分是接触式或接近式曝光。投影成像曝光如同照相方式，它通过光学透镜等倍投影或缩小投影方式，把中间掩模版上的图形投影成像在基片上，主要有 1:1 投影成像和 4:1 投影成像分步重复曝光。