



全国计算机技术与软件专业技术资格(水平)考试辅导用书

跨越网络工程师考试 精讲精练

全国计算机专业技术资格考试办公室 组编
范立南 主编 贾冬梅 任百利 周昕 等 编著

清华大学出版社





全国计算机技术与软件专业技术资格（水平）考试辅导用书

跨越网络工程师考试 精讲精练

全国计算机专业技术资格考试办公室 组编
范立南 主编 贾冬梅 任百利 周昕 等 编著

清华大学出版社
北京

前 言

本书是全国计算机技术与软件专业技术资格（水平）考试办公室推荐使用的参考用书。全国计算机技术与软件专业技术资格（水平）考试是国家级的专业认定考试，其权威性得到社会各界的广泛认可，考试划分为计算机软件、计算机网络、计算机应用技术、信息系统和信息服务 5 个专业类别，并在各专业类别中分设初级资格、中级资格和高级资格 3 个层次。参加该考试，通过考试并获得相应级别资格（水平）证书的人员，用人单位可聘为技术员或助理工程师、工程师、高级工程师等职务，同时该考试已实现与日本、韩国等国家的互认，含金量极高。每个专业类别的级别层次都有相应的资格名称，“网络工程师”属于计算机网络专业的中级资格。

本书是根据 2009 年版全国计算机技术与软件专业资格（水平）考试“网络工程师考试大纲与培训指南”编写的考试辅导用书。

全书主体按考试大纲的章节编排，分上、下两篇。分别对应上、下午考试内容。上篇有 7 章：第 1～第 7 章，以考试大纲、历年试题考点回顾、典型例题、本章（节）小结、全真模拟训练为体例对计算机与网络知识进行深入浅出地剖析与辅导。其中，第 1 章计算机系统知识，包括硬件知识、操作系统知识、系统配置方法；第 2 章系统开发和运行基础知识，包括系统开发基础知识、系统运行和维护知识；第 3 章网络技术，包括网络体系结构、编码和传输、网络、网络通信设备、网络连接设备、网络软件系统；第 4 章网络安全，包括安全计算、风险管理；第 5 章标准化知识；第 6 章信息化基本知识；第 7 章计算机专业英语。下篇有 4 章：第 8～第 11 章，以考试大纲、历年试题考点回顾、典型例题、本章（节）小结、全真模拟训练为体例对网络系统设计与运行进行了针对性的讲解与训练。其中，第 8 章网络系统分析与设计；第 9 章网络系统的运行、维护管理、评价；第 10 章网络系统实现技术；第 11 章网络新技术。书中附有大量的典型例题和全真模拟训练题，还有历年真题，更多的是作者经过精心研究总结出来的试题。对典型例题给出了考核的知识点、解题的一般思路、需要注意的问题、针对该题的解答等，同时提供了很多答题经验技巧。考虑到近几年的实际考试情况，有些知识点虽然出现在考试大纲中的上篇，但有时以下午试题形式体现；有些知识点虽然出现在考试大纲中的下篇，但有时以上午试题形式体现，因此在本书的编写过程中，上篇内容也融入了一部分下午试题，下篇内容也融入了一部分上午试题。

本书由范立南、贾冬梅、任百利、周昕、吴微编写。其中范立南编写了第 5 章和第 6 章，1.1 节、1.3 节；贾冬梅编写了第 8 章，10.1 节；任百利编写了第 2 章、第 4 章和第 9 章，3.8 节、10.2 节；周昕编写了第 11 章，3.1～3.6 节；吴微编写了第 7 章，1.2 节、3.7

节。全书由范立南统稿。

本书作者长期从事软件水平考试的培训辅导并参加软件水平考试的阅卷工作，积累了丰富的经验，对于考试趋势的把握，考生的应试心理状态，都有独到的见解、分析与研究，本书即是在此基础上完成的。本书的编写还参考了许多相关的书籍和资料，编者在此对这些参考文献的作者表示感谢。同时感谢清华大学出版社在本书的出版过程中所给予的支持和帮助。

由于作者水平有限，加之时间仓促，书中的疏漏与错误之处在所难免，恳请广大读者指正。

编者
2011年3月

目 录

上篇 计算机与网络知识

第 1 章 计算机系统知识 3	参考答案 91
1.1 计算机硬件知识..... 3	第 3 章 网络技术 92
1.1.1 考试大纲..... 3	3.1 网络体系结构..... 92
1.1.2 历年试题考点回顾..... 3	3.1.1 考试大纲..... 92
1.1.3 典型例题..... 4	3.1.2 历年试题考点回顾..... 92
1.1.4 本节小结..... 26	3.1.3 典型例题..... 92
1.1.5 全真模拟训练..... 27	3.1.4 本节小结..... 99
参考答案 37	3.1.5 全真模拟训练..... 99
1.2 操作系统知识..... 38	参考答案 101
1.2.1 考试大纲..... 38	3.2 TCP/IP 协议..... 101
1.2.2 历年试题考点回顾..... 39	3.2.1 考试大纲..... 101
1.2.3 典型例题..... 39	3.2.2 历年试题考点回顾..... 101
1.2.4 本节小结..... 50	3.2.3 典型例题..... 101
1.2.5 全真模拟训练..... 50	3.2.4 本节小结..... 114
参考答案 54	3.2.5 全真模拟训练..... 114
1.3 系统管理知识..... 54	参考答案 122
1.3.1 考试大纲..... 54	3.3 数据通信基础..... 124
1.3.2 历年试题考点回顾..... 54	3.3.1 考试大纲..... 124
1.3.3 典型例题..... 55	3.3.2 历年试题考点回顾..... 124
1.3.4 本节小结..... 66	3.3.3 典型例题..... 125
1.3.5 全真模拟训练..... 66	3.3.4 本节小结..... 141
参考答案 70	3.3.5 全真模拟训练..... 141
第 2 章 系统开发和运行基础知识 71	参考答案 145
2.1 考试大纲..... 71	3.4 局域网..... 145
2.2 历年试题考点回顾..... 71	3.4.1 考试大纲..... 145
2.3 典型例题..... 72	3.4.2 历年试题考点回顾..... 145
2.4 本章小结..... 89	3.4.3 典型例题..... 145
2.5 全真模拟训练..... 89	3.4.4 本节小结..... 159

3.4.5 全真模拟训练	159	4.1 考试大纲	226
参考答案	164	4.2 历年试题考点回顾	226
3.5 网络互连	164	4.3 典型例题	226
3.5.1 考试大纲	164	4.4 本章小结	274
3.5.2 历年试题考点回顾	164	4.5 全真模拟训练	274
3.5.3 典型例题	165	参考答案	278
3.5.4 本节小结	174	第5章 标准化知识	279
3.5.5 全真模拟训练	175	5.1 考试大纲	279
参考答案	176	5.2 历年试题考点回顾	279
3.6 因特网	176	5.3 典型例题	279
3.6.1 考试大纲	176	5.4 本章小结	290
3.6.2 历年试题考点回顾	176	5.5 全真模拟训练	290
3.6.3 典型例题	177	参考答案	292
3.6.4 本节小结	182	第6章 信息化基础知识	293
3.6.5 全真模拟训练	182	6.1 考试大纲	293
参考答案	183	6.2 历年试题考点回顾	293
3.7 网络操作系统	183	6.3 典型例题	293
3.7.1 考试大纲	183	6.4 本章小结	310
3.7.2 历年试题考点回顾	183	6.5 全真模拟训练	310
3.7.3 典型例题	183	参考答案	314
3.7.4 本节小结	193	第7章 计算机专业英语	315
3.7.5 全真模拟训练	193	7.1 考试大纲	315
参考答案	194	7.2 历年试题考点回顾	315
3.8 网络管理	194	7.3 典型例题	315
3.8.1 考试大纲	194	7.3.1 相关语法常识	315
3.8.2 历年试题考点回顾	194	7.3.2 网络领域知识描述	319
3.8.3 典型例题	194	7.3.4 计算机网络领域时文	327
3.8.4 本节小结	219	7.4 本章小结	331
3.8.5 全真模拟训练	219	7.5 全真模拟训练	331
参考答案	225	参考答案	336
第4章 网络安全	226		

下篇 网络系统设计与管理

第8章 网络系统分析与设计	339	8.2 历年试题考点回顾	340
8.1 考试大纲	339	8.3 典型例题	340

8.4 本章小结	357	10.1.5 全真模拟训练	409
8.5 全真模拟训练	357	参考答案	423
参考答案	361	10.2 网络应用与服务	427
第9章 网络系统的运行、维护管理、评价	363	10.2.1 考试大纲	427
9.1 考试大纲	363	10.2.2 历年试题考点回顾	427
9.2 历年试题考点回顾	364	10.2.3 典型例题	428
9.3 典型例题	364	10.2.4 本节小结	474
9.4 本章小结	373	10.2.5 全真模拟训练	474
9.5 全真模拟训练	373	参考答案	484
参考答案	376	第11章 网络新技术	486
第10章 网络系统实现技术	378	11.1 考试大纲	486
10.1 网络协议、设施与可靠性设计	378	11.2 历年试题考点回顾	486
10.1.1 考试大纲	378	11.3 典型例题	487
10.1.2 历年试题考点回顾	379	11.4 本章小结	502
10.1.3 典型例题	379	11.5 全真模拟训练	502
10.1.4 本节小结	409	参考答案	506
		参考文献	507

上篇 计算机与网络知识

第 1 章 计算机系统知识

1.1 计算机硬件知识

1.1.1 考试大纲

1. 计算机组成
 - 计算机部件
 - 指令系统
 - 处理器的性能
2. 存储器
 - 存储介质
 - 主存（类型、容量和性能）
 - 主存配置（交叉存取、多级主存）
 - 辅存（容量、性能）
 - 存储系统（虚拟存储器、高速缓存）
3. 输入输出结构和设备
 - 中断、DMA、通道、SCSI
 - I/O 接口
 - 输入输出设备类型和特征

1.1.2 历年试题考点回顾

本部分内容在历年考试中一般为上午试题的头几道题，所占分值在 4~6 分。考核的知识点主要包括 CPU 的组成、CPU 中断、RISC 的特点，存储器（主存配置、磁盘、Cache 地址映像方式与命中率计算）、存储容量，指令流水线、指令寻址方式，并行处理技术、多处理器（特别是 SIMD），处理器的性能指标等。考核的题型主要有 CPU 的组成与功能，含控制器和运算器各自的组成与功能，存储器的分类与特性，主存的配置（字位扩展确定所需存储器芯片的个数），Cache 的作用，命中率及平均访问时间的计算与相互关系，直接映像、组相联映像、全相联映像方式下主存地址与 Cache 地址的关系，辅助存储器的有关性能指标（道密度、位密度、格式化容量、访问时间、寻道时间、等待时间）；I/O 的编址方式（统一编址、独立编址各自的特点），CPU 与外部设备进行数据交换的几种方式各自的特点（特别是中断方式的作用、中断响应过程和中断服务过程要清楚），DMA 方

式与中断方式的比较,常用总线与接口的作用、判断、识别;指令的寻址方式,指令的执行过程,CISC与RISC的比较及各自的特点,单指令流多数据流SIMD、多指令流多数据流MIMD的特点,流水线性能指标(吞吐率、加速比)的计算;流水线操作周期的确定;采用流水线方式,执行若干条指令所需时间的计算,MIPS的计算等。另外,有时网络工程师的考试还对计算机科学基础知识进行考核,在近10次的考核中,先后直接考核过5次,如曾经考过补码、移码适合在什么场合使用,如何用原码、反码、补码、移码表示 ± 0 ,已知某数的补码求真值,浮点数的加减运算(对阶)、相乘运算(结果规格化),校验码(奇偶校验码、海明校验码、循环冗余校验码)和校验方法(检错与纠错能力的比较)。

1.1.3 典型例题

【例 1-1】计算机中,控制器的基本功能是(1)。程序计数器(或指令地址寄存器)属于 CPU 的(2) 部件。构成运算器需要多个部件,(3) 不是构成运算器的部件。

- (1) A. 保持各种控制状态
 B. 进行算术和逻辑运算
 C. 存储各种控制信息
 D. 发出指令脉冲,控制机器各个部件协调一致地工作
- (2) A. 运算器 B. 控制器 C. 存储器 D. I/O 接口
- (3) A. 加法器 B. 累加器 C. 地址寄存器 D. ALU(算术逻辑部件)

【解析】

这一类型的题目考查的知识点是 CPU 的组成与功能。

CPU 主要由控制器和运算器组成。

控制器一般由程序计数器 PC、指令寄存器 IR、指令译码器、状态/条件寄存器、时序部件、微操作形成部件等组成。控制器负责控制整个计算机系统的运行,读取指令寄存器、状态控制寄存器以及从外部来的控制信号(例如中断信号),发布外控制信号控制 CPU 与存储器、I/O 设备进行数据交换;发布内控制信号控制寄存器间的数据交换;控制 ALU 完成指定的运算功能;并且管理其他的 CPU 内部操作。控制器的主要功能有时序控制和执行控制,控制器的实现方法主要有硬布线逻辑和微程序控制。控制器的基本功能是从内存中取出指令,并指出下一条指令在内存中的位置,将取出的指令送入指令寄存器,启动指令译码器对指令进行分析,最后发出相应的控制信号和定时信息,控制和协调计算机的各个部件有条不紊地工作,完成指令所规定的操作。

运算器主要完成算术运算和逻辑运算,实现对数据的加工与处理。不同的计算机,运算器的结构也不同,但最基本的结构都包括算术逻辑运算单元(ALU)、累加器(ACC)、标志寄存器、寄存器组、多路转换器等部件。算术逻辑运算单元用于完成加、减、乘、除等算术运算和与、或、非等逻辑运算,以及移位、求补等操作。在运算过程中,寄存器用于暂存操作数或数据的地址。标志寄存器也称为状态寄存器,它用于存放算术、逻辑运算

过程中产生的状态信息。ACC 是运算器中的主要寄存器之一，用于暂存运算结果以及向 ALU 提供运算对象。

解答此类题目的一般思路是对 CPU 的组成，以及控制器的组成、运算器的组成要非常清楚，特别是会判断哪些部件属于控制器，哪些部件属于运算器。但要注意，此类试题供选择的答案中经常将控制器的功能、运算器的功能甚至是其他部件的功能罗列在一起，因此要能正确识别与区分。

针对这道题目，(1) 发出指令脉冲，控制机器各个部件协调一致地工作体现了控制器的基本功能；(2) CPU 主要包括控制器和运算器，排除 C 和 D，程序计数器与指令译码有关，属于控制器的一部分；(3) 加法器、累加器、ALU 均是运算器的部件，地址寄存器主要包括程序计数器、堆栈指示器、变址寄存器、段地址寄存器等，是控制器的一部分。所以答案应该是 (1) D，(2) B，(3) C。

【例 1-2】 在 CPU 中，_____ 可用于传送和暂存用户数据，为 ALU 执行算术逻辑运算提供工作区。

- | | |
|------------|----------|
| A. 程序计数器 | B. 累加寄存器 |
| C. 程序状态寄存器 | D. 地址寄存器 |

【解析】

这一类型的题目考查的知识点是 CPU 的寄存器。

寄存器是 CPU 中的一个重要组成部分，它是 CPU 内部的临时存储单元。寄存器既可以用来存放数据和地址，也可以存放控制信息或 CPU 工作时的状态。在 CPU 中增加寄存器的数量，可以使 CPU 把执行程序时所需的数据尽可能地放在寄存器中，从而减少访问内存的次数，提高其运行速度。但寄存器的数目也不能太多，除了增加成本外，由于寄存器地址编码增加也会增加指令的长度。CPU 中的寄存器通常分为存放数据的寄存器、存放地址的寄存器、存放控制信息的寄存器、存放状态信息的寄存器和其他寄存器类型。

常用的寄存器功能如下：

(1) 累加器

累加器是一个数据寄存器，在运算过程中暂时存放被操作数和中间运算结果，是 CPU 中使用最频繁的寄存器，但累加器不能用于长时间地保存一个数据。

(2) 通用寄存器组

通用寄存器组是 CPU 中的一组工作寄存器。运算时用于暂存操作数或地址。在汇编程序中使用通用寄存器可以减少访问内存的次数，提高运算速度。

(3) 标志寄存器

标志寄存器也称状态寄存器，用于记录运算中产生的标志信息。状态寄存器中的每一位单独使用，称为标志位。标志位的取值反映了 ALU 当前的工作状态，可以作为条件转移指令的转移条件。典型的标志有：进位标志位 (C)、零标志位 (Z)、符号标志位 (S)、溢出标志位 (V)、奇偶标志位 (P) 等。

(4) 指令寄存器

指令寄存器用于存放正在执行的指令。指令从内存取出后送入指令寄存器。其操作码部分经指令译码器送微操作信号发生器，其地址码部分指明参加运算的操作数的地址形成方式。在指令执行过程中，指令寄存器中的内容保持不变。

(5) 地址寄存器

这类寄存器包括程序计数器、堆栈指示器、变址寄存器、段地址寄存器等。

解答此类题目的一般思路是对 CPU 中常用的寄存器功能要掌握。但也要注意相近名称的不同含义，避免混淆，如程序计数器、指令寄存器、指令译码器的联系与区别。另外还要注意，有的寄存器是属于运算器的，有的寄存器是属于控制器的。

针对这道题目，在所给出的 4 个备选答案中，只有累加寄存器可用于传送和暂存用户数据，为 ALU 执行算术逻辑运算提供工作区，所以答案应该是 B。

【例 1-3】 某系统总线的一个总线周期包含 4 个时钟周期，每个总线周期中可以传送 32 位数据。若总线的时钟频率为 66MHz，则总线带宽为_____。

- A. 16.5MB/s B. 264MB/s C. 66MB/s D. 528MB/s

【解析】

这一类型的题目考查的知识点是总线周期和总线带宽。

总线带宽又称总线系统数据传送率，是指单位时间传送的二进制位数（或每秒传送的字节数）。

解答此类题目的一般思路是按照总线带宽的定义求出总线周期，然后带入计算公式。但要注意题目是按字节计算还是按位计算。

针对这道题目，每个总线周期传送 32 位数据，即 4 字节，因此总线带宽为：

$$\frac{32/8}{4T} = \frac{4}{4T} = \frac{4f}{4} = \frac{4 \times 66}{4} = 66\text{MB/s}$$

所以答案应该是 C。

【例 1-4】 某计算机的时钟频率为 400MHz，测试该计算机的程序使用 4 种类型的指令。每种指令的数量及所需指令时钟数（CPI）如表 1-1 所示，则该计算机的指令平均时钟数为（1）；该计算机的运算速度约为（2）MIPS。

表 1-1 程序测试所需指令时钟数

指令类型	指令数目（条）	每条指令需时钟数
1	160000	1
2	30000	2
3	24000	4
4	16000	8

(1) A. 1.85

B. 1.93

C. 2.36

D. 3.75

(2) A. 106. B. 169.5 C. 207.3 D. 216.2

【解析】

这一类型的题目考查的知识点是计算机性能指标 CPI、MIPS 的计算。

MIPS (Million Instructions Per Second) 表示每秒百万条指令数。对于一个给定的程序, MIPS 定义为:

$$\text{MIPS} = \frac{\text{指令条数}}{\text{执行时间} \times 10^6} = \frac{\text{时钟频率}}{\text{CPI} \times 10^6}$$

CPI (Clock cycle Per Instruction) 为执行每条指令所需的平均时钟周期数。

解答此类题目的一般思路是先计算出 CPI, 然后代入 MIPS 的计算公式。

针对这道题目, 该计算机的指令平均时钟周期数:

$$\text{CPI} = (160\ 000 \times 1 + 30\ 000 \times 2 + 24\ 000 \times 4 + 16\ 000 \times 8) / (160\ 000 + 30\ 000 + 24\ 000 + 16\ 000) = 1.93$$

$$\text{计算机系统的运算速度为: MIPS} = \frac{f_c}{\text{CPI} \times 10^6} = \frac{400 \times 10^6}{1.93 \times 10^6} = 207.3$$

所以答案应该是 (1) B, (2) C。

【例 1-5】 中断响应时间是指_____。

- A. 从中断处理开始到中断处理结束所用的时间
- B. 从发出中断请求到中断处理结束所用的时间
- C. 从发出中断请求到进入中断处理所用的时间
- D. 从中断处理结束到再次中断请求的时间

【解析】

这一类型的题目考查的知识点是中断。

中断是计算机所具有的重要特征之一。计算机中设置中断是为了解决快速工作的 CPU 与慢速工作的外部设备之间的矛盾, 提高 CPU 的工作效率, 可以方便地处理随机事件, 可以实现与多个外部设备的并行工作。

在中断传送方式中, CPU 与外设并行工作, CPU 不必花大量时间去查询外设的工作状态, 因为当外设准备就绪时, 会主动向 CPU 发中断请求信号。而 CPU 硬件本身具有这样的功能: 在每条指令执行完后, 检查外设是否有中断请求, 如果有中断请求, 在条件满足的情况下, CPU 响应该请求, 转去执行中断服务程序。从中断服务程序返回后, CPU 的硬件保证 CPU 和外设继续各自执行自己的任务, CPU 不用处在等待状态来等待外设准备好, 这就大大提高了 CPU 的工作效率。

中断方式较好地解决了高速主机与低速外设之间交换信息的矛盾, 但数据传送仍是由 CPU 通过程序控制的。每传送一个数据 (一般是一个字节), 从外设发出中断请求到 CPU 执行中断服务程序, 每次都要保护断点、保护现场, 需要多条指令, 而每条指令都要有取

指和执行时间，仍需较长的时间，这对于高速外设成批数据交换的情况，还是显得速度太慢了。所以，在高速或成批数据传送中，通常采用直接存储器存取（DMA）方式。

关于中断，还应掌握如下内容。

（1）中断的种类

- ① 按中断源的位置分：内部中断、外部中断。
- ② 按中断源的类型分：硬件中断、软件中断。
- ③ 按中断源的屏蔽特性分：可屏蔽中断、非屏蔽中断。

（2）中断的处理过程

中央处理器收到中断请求后，如果是当前允许的中断，那么要停止正在执行的代码，并把内部寄存器入栈，这个过程不能被再次打断，所以在保护现场的开始要先关中断，保护完后再开中断。这个过程应该尽量短，以避免错过了其他中断。这个过程消耗的时间称为中断响应时间。然后开始执行中断服务程序，中断服务程序常常比较简单，通常是设置一些标志位，做一些简单的数据处理，而让其他更耗时的处理在非中断程序中完成。中断服务程序完成后，需要将刚才保存的现场恢复，把入栈的寄存器出栈，继续执行被中断的程序。整个过程消耗的时间称为中断服务时间，当然对于这个时间，不同的中断，不同的应用差别较大，实际编写时要考虑中断处理的重要程度。现在大多数中央处理器都支持多级中断，即在执行中断服务程序时，还可以响应其他中断，形成中断嵌套。归纳如下。

- ① 中断响应过程：关中断，断点保护，入口地址置入 PC。
- ② 中断服务过程：保护现场，开中断，执行服务程序，关中断，恢复现场，返回。

（3）多重中断

- ① 中断排队。
- ② 中断嵌套。

解答此类题目的一般思路是对中断的各个过程一定要清楚。但有时也需要对中断的作用与特点熟练掌握，这样才能做到举一反三，触类旁通。

针对这道题目，从中断处理开始到中断处理结束所用的时间是中断服务时间；从发出中断请求到中断处理结束所用的时间是中断响应时间与中断服务时间之和；从发出中断请求到进入中断处理所用的时间是中断响应时间；从中断处理结束到再次中断请求的时间是 CPU 等待中断的时间。所以答案应该是 C。

【例 1-6】 内存按字节编址，地址从 90000H 到 CFFFFH，若用存储容量为 $16\text{K} \times 8\text{bit}$ 的芯片构成该内存，至少需要存储器芯片为_____片。

- A. 2 B. 4 C. 8 D. 16

【解析】

这一类型的题目考查的知识点是存储容量的计算与存储器配置。

当用一片 ROM/RAM 芯片不能满足存储容量的需要时，可以将若干片 ROM/RAM 组合到一起，接成一个存储容量更大的 ROM/RAM，称为存储器的扩展。在进行具体扩展时，

有3种扩展方式：位扩展、字扩展、字位同时扩展。若单片ROM/RAM的字数满足系统内存总的字数要求，而每个字的字长或位数不够用时，则采用位扩展方式。位扩展后的存储器字数没改变而位数增加，存储器容量相应增加。若每一片ROM/RAM的数据位数够，而字数不能满足系统内存总的字数要求，则采用字扩展方式。字扩展后的存储器数据位数或字长没有变，而字数增加，存储器容量相应增加。当单片ROM/RAM的字数和位数都不够时，就要采用字位扩展方式。

解答此类题目的一般思路是：若给出存储单元的首地址和末地址，则：

$$\text{存储单元个数} = \text{末地址} - \text{首地址} + 1$$

当芯片单元个数与每个单元位数都少于整个存储器容量的要求时，需要字位同时扩展。

字扩展即所需芯片的组数为：

$$\text{整个内存存储单元个数} / \text{每芯片单元个数}$$

位扩展每组所需的芯片数为：

$$\text{整个内存存储单元每单元位数} / \text{芯片每单元位数}$$

整个存储器所需芯片总数（字位扩展）为：

$$\text{芯片组数} \times \text{每组芯片数}$$

针对这道题目，内存存储单元个数为 $CFFFFH - 90000H + 1 = 40000H = 2^{18} = 256K$ ，所需芯片总数为 $(256K/16K) \times (8/8) = 16$ 。所以答案应该是D。

【例 1-7】某机是由Cache与主存组成的两级存储系统，Cache存取周期 $T_c = 50ns$ ，主存存取周期 $T_m = 400ns$ ，访问Cache的命中率为0.96，则系统等效的存取周期T为(1) ns。如果将Cache分为指令体和数据体，使等效存取周期减少了10%；在所有的访问操作中有20%是访问指令体，而访问指令体的命中率仍为0.96，则数据体的访问命中率应是(2)。

- (1) A. 64 B. 50 C. 225 D. 200
 (2) A. 0.95 B. 0.96 C. 0.983 D. 0.995

【解析】

这一类型的题目考查的知识点是高速缓存Cache及相关计算。

Cache的主要特点有以下几点。

- (1) 位于CPU和主存之间。
- (2) 容量小：几千字节到几兆字节。
- (3) 速度快：高于主存5~10倍，快速半导体存储器。
- (4) 其内容是主存内容的副本，对程序员透明。
- (5) Cache既可存放程序又可存放数据。

设 M_1 为Cache， M_2 为主存， N_1 为CPU访问 M_1 的次数， N_2 为CPU访问 M_2 的次数， T_1 为 M_1 的存取时间， T_2 为 M_2 的存取时间，则命中率：

$$H = N_1 / (N_1 + N_2)$$

平均存取时间:

$$T = \frac{N_1 T_1 + N_2 T_2}{N_1 + N_2}$$

或:

$$T = H T_1 + (1 - H) T_2$$

假设 Cache 存储器分为指令体 (I-Cache) 和数据体 (D-Cache), 如图 1-1 所示。

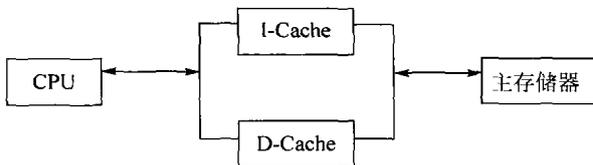


图 1-1 存储体系示意图

设指令 Cache 和数据 Cache 的访问时间均为 T_c , 主存的访问时间为 T_m , 指令 Cache 的命中率为 H_i , 数据 Cache 的命中率为 H_d , CPU 访存取指的比例为 f_i , 则存储体系的等效访问时间为

$$T = f_i(H_i T_c + (1 - H_i) T_m) + (1 - f_i)(H_d T_c + (1 - H_d) T_m)$$

解答此类题目的一般思路是首先确定是单一 Cache, 还是分为指令 Cache 与数据 Cache。但还要注意取指操作所占的比例, 以便代入不同的计算公式。

针对这道题目:

(1) 对于单一 Cache, 系统等效存取周期为:

$$T = H T_c + (1 - H) T_m = 0.96 \times 50 + (1 - 0.96) \times 400 = 64 \text{ ns}$$

(2) 如果将 Cache 分为指令体和数据体, 设改进后的 D-Cache 的命中率为 H_d , 则:

$$T = f_i(H_i T_c + (1 - H_i) T_m) + (1 - f_i)(H_d T_c + (1 - H_d) T_m)$$

$$64 \times (1 - 10\%) = 0.2 \times (0.96 \times 50 + (1 - 0.96) \times 400) + (1 - 0.2)(H_d \times 50 + (1 - H_d) \times 400)$$

$$H_d \approx 0.983$$

所以答案应该是 (1) A, (2) C。

【例 1-8】 一般来说, Cache 的功能 (1)。某 32 位计算机的 Cache 容量为 16KB, Cache 块的大小为 16B, 若主存与 Cache 的地址映射采用直接映射方式, 则主存地址为 1234E8F8 (十六进制) 的单元装入的 Cache 地址为 (2)。在下列 Cache 替换算法中, 平均命中率最高的是 (3)。

- (1) A. 全部由软件实现
 B. 全部由硬件实现
 C. 由硬件和软件相结合实现