



全国高等职业教育规划教材

EDA基础与应用

主 编 于润伟



NLIC2970508671



电子课件下载网址 www.cmpedu.com



机械工业出版社
CHINA MACHINE PRESS

本书从初学者的角度出发,介绍了 EDA 技术的基础知识、EDA 开发软件 Quartus II 的使用方法、VHDL 硬件描述语言的语法规则,针对 EDA 技术的特点,通过设计编码器、计数器、分频器、存储器、电子密码锁、智力竞赛抢答器等典型电路,从入门、熟练、应用和发展四个层次来阐述 EDA 技术,使读者感到易学、易懂。书中所有程序均在 EDA 开发平台上通过调试。

本书注重精讲多练、先进实用,可作为高职高专院校应用电子技术、电子信息技术等专业的教材,也可作为相关技术人员的入门参考书。

图书在版编目(CIP)数据

EDA 基础与应用 / 于润伟主编. —北京: 机械工业出版社, 2009.11

(全国高等职业教育规划教材)

ISBN 978-7-111-28854-1

I. E… II. 于… III. 电子电路—计算机辅助设计—高等学校: 技术学校—教材 IV. TN702

中国版本图书馆 CIP 数据核字(2009)第 194103 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

责任编辑: 王 颖

责任印制: 杨 曦

保定市中国画美凯印刷有限公司印刷

2010 年 1 月第 1 版·第 1 次印刷

184mm×260mm·11.75 印张·284 千字

0001—4000 册

标准书号: ISBN 978-7-111-28854-1

定价: 22.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

电话服务

网络服务

社服务中心: (010) 88361066

门户网: <http://www.cmpbook.com>

销售一部: (010) 68326294

教材网: <http://www.cmpedu.com>

销售二部: (010) 88379649

读者服务部: (010) 68993821

封面无防伪标均为盗版

出版说明

根据《教育部关于以就业为导向深化高等职业教育改革的若干意见》中提出的高等职业院校必须把培养学生动手能力、实践能力和可持续发展能力放在突出的地位,促进学生技能的培养,以及教材内容要紧密结合生产实际,并注意及时跟踪先进技术的发展等指导精神,机械工业出版社组织全国近 60 所高等职业院校的骨干教师对在 2001 年出版的“面向 21 世纪高职高专系列教材”进行了全面的修订和增补,并更名为“全国高等职业教育规划教材”。

本系列教材是由高职高专计算机专业、电子技术专业和机电专业教材编委会分别会同各高职高专院校的一线骨干教师,针对相关专业的课程设置,融合教学中的实践经验,同时吸收高等职业教育改革的成果而编写完成的,具有“定位准确、注重能力、内容创新、结构合理和叙述通俗”的编写特色。在几年的教学实践中,本系列教材获得了较高的评价,并有多品种被评为普通高等教育“十一五”国家级规划教材。在修订和增补过程中,除了保持原有特色外,针对课程的不同性质采取了不同的优化措施。其中,核心基础课的教材在保持扎实的理论基础的同时,增加实训和习题;实践性较强的课程强调理论与实训紧密结合;涉及实用技术的课程则在教材中引入了最新的知识、技术、工艺和方法。同时,根据实际教学的需要对部分课程进行了整合。

归纳起来,本系列教材具有以下特点:

- 1) 围绕培养学生的职业技能这条主线来设计教材的结构、内容和形式。
- 2) 合理安排基础知识和实践知识的比例。基础知识以“必需、够用”为度,强调专业技术应用能力的训练,适当增加实训环节。
- 3) 符合高职学生的学习特点和认知规律。对基本理论和方法的论述容易理解、清晰简洁,多用图表来表达信息;增加相关技术在生产中的应用实例,引导学生主动学习。
- 4) 教材内容紧随技术和经济的发展而更新,及时将新知识、新技术、新工艺和新案例等引入教材。同时注重吸收最新的教学理念,并积极支持新专业的教材建设。
- 5) 注重立体化教材建设。通过主教材、电子教案、配套素材光盘、实训指导和习题及解答等教学资源的有机结合,提高教学服务水平,为高素质技能型人才的培养创造良好的条件。

由于我国高等职业教育改革和发展的速度很快,加之我们的水平和经验有限,因此在教材的编写和出版过程中难免出现问题和错误。我们恳请使用这套教材的师生及时向我们反馈质量信息,以利于我们今后不断提高教材的出版质量,为广大师生提供更多、更适用的教材。

机械工业出版社

前 言

计算机技术和电子技术的不断发展给数字系统的设计方法带来了全新的变革,基于 EDA (电子设计自动化) 技术的设计方法正在成为现代数字系统设计的主流。电子工程技术人员利用可编程逻辑器件和 EDA 开发软件,使用硬件描述语言就可以设计出所需的数字系统,减少了开发成本和开发时间。

高职高专以就业为导向、以职业能力培养为主体的指导思想,必然要把教学重点从以逻辑门和触发器等通用器件为载体、以真值表和逻辑方程为表达方式、以手工调试的传统数字电路设计方法向以可编程逻辑器件为载体、以硬件描述语言为表达方式、以 EDA 技术为调试手段的现代数字系统设计方法转换。针对 EDA 技术的特点和发展趋势,本书介绍了 EDA 技术的基础知识、EDA 开发软件 Quartus II 的使用方法、VHDL 硬件描述语言的语法规则,通过设计编码器、计数器、分频器、存储器、电子密码锁、智力竞赛抢答器等典型电路,由浅入深、循序渐进地学习 EDA 技术。全书共分为以下 6 章:

第 1 章主要讲解 EDA 技术的特点和内涵,可编程逻辑器件和数字电路的基础知识,将传统的数字电子技术与现代数字系统设计方法相衔接,保持知识的连贯性,使读者对 EDA 技术有所认识。

第 2 章通过具体的设计项目,讲解 EDA 软件 Quartus II 9.0 的获得、安装和使用方法,展示了利用 EDA 软件对数字系统进行编辑、编译和仿真的全部过程,读者能够了解 Quartus II 9.0 的功能,并学会使用。

第 3 章主要讲解 VHDL 硬件描述语言的数据结构和语法规则,通过一些简单的实例来说明其程序结构和编写特点,读者能够认识和分析简单的 VHDL 程序。

第 4 章通过设计数据比较器、加法器、编码器、计数器和寄存器等电路,学习数字系统的设计方法和步骤,熟练使用 Quartus II 9.0,读者能够学会设计文件的编辑、编译、波形仿真和编程下载的全部过程。

第 5 章通过设计分频器、按键输入电路、数码显示电路和存储器等典型单元电路,学习 VHDL 程序设计,学会使用硬件描述语言设计数字系统的工作流程,使读者具有初步设计能力,能够编写简单的程序。

第 6 章作为综合实训,由数字频率计、篮球比赛 24 秒计时器、节日彩灯控制器、电子密码锁和智力竞赛抢答器组成,通过相对复杂的设计项目,从不同的层面展示各种设计思路和方法。

本书由黑龙江农业工程职业学院于润伟任主编,黑龙江农业工程职业学院朱晓慧任副主编,黑龙江农业工程职业学院张晓峰、北京信息职业技术学院黄一平、吕燕参与了编写,全书统稿工作由于润伟完成。

由于编者水平有限,对一些问题的理解和处理难免有不当之处,衷心希望使用本书的读者批评指正。

为了配合教学,本书提供了电子教案,读者可在机械工业出版社教材网 www.cmpedu.com 下载。

编 者

目 录

出版说明

前言

第1章 绪论 1

1.1 认识 EDA 技术 1

1.1.1 发展历史 1

1.1.2 EDA 技术的特点 2

1.1.3 EDA 技术的内涵 3

1.2 数字电路基础 5

1.2.1 逻辑门 5

1.2.2 触发器 11

1.2.3 逻辑代数 14

1.2.4 逻辑电路的设计 16

1.3 可编程逻辑器件 17

1.3.1 特点与分类 17

1.3.2 编程工艺 19

1.3.3 逻辑表示方法 20

1.3.4 Altera 公司的 PLD 21

1.4 实训 数字系统设计初步 22

1.4.1 供电控制电路的设计 22

1.4.2 认识 GW48-PK2 教学实验平台 23

1.5 习题 27

第2章 Quartus II 开发软件 29

2.1 软件的获得与安装 29

2.1.1 软件的获得 29

2.1.2 安装与授权 31

2.2 设计向导 32

2.2.1 项目建立 32

2.2.2 编辑文件 34

2.2.3 编译和仿真 37

2.2.4 器件编程 39

2.3 实训 Quartus II 软件的使用 41

2.3.1 应用 Quartus II 分析 VHDL
程序 41

2.3.2 应用 Quartus II 分析逻辑电路 44

2.4 习题 47

第3章 VHDL 硬件描述语言 48

3.1 概述 48

3.1.1 VHDL 的基本结构 48

3.1.2 库和程序包 49

3.1.3 VHDL 的实体 50

3.1.4 VHDL 的结构体 52

3.1.5 VHDL 的特点 53

3.1.6 VHDL 的开发流程 54

3.2 VHDL 的数据结构 55

3.2.1 数据对象 55

3.2.2 数据类型 57

3.2.3 数据类型间的转换 60

3.2.4 VHDL 的运算符 60

3.3 VHDL 的并行语句 62

3.3.1 信号赋值语句 63

3.3.2 块语句 65

3.3.3 进程语句 66

3.3.4 元件例化语句 66

3.3.5 生成语句 68

3.4 VHDL 的顺序语句 70

3.4.1 IF 语句 70

3.4.2 CASE 语句 73

3.4.3 子程序 74

3.4.4 LOOP 语句 77

3.5 实训 VHDL 程序设计 79

3.5.1 边沿 JK 触发器的设计 79

3.5.2 交通灯控制器的设计 82

3.6 习题 85

第4章 数字系统设计入门 88

4.1 数据比较器的设计 88

4.1.1 同比较器 88

4.1.2 大小比较器 90

4.2 加法器的设计 92

4.2.1 半加器	92	5.4.2 SRAM	136
4.2.2 全加器	94	5.4.3 FIFO	138
4.2.3 四位加/减法器	97	5.5 习题	141
4.3 编码器的设计	100	第6章 数字系统设计项目实训	144
4.3.1 普通编码器	100	6.1 数字频率计	144
4.3.2 优先编码器	102	6.1.1 项目说明	144
4.4 计数器的设计	104	6.1.2 设计方案	144
4.4.1 基本二进制递增计数器	104	6.1.3 项目实施	146
4.4.2 同步清零可逆计数器	106	6.1.4 功能扩展与项目评价	148
4.4.3 异步清零同步置数可逆计数器	108	6.2 篮球比赛 24 秒计时器	148
4.5 寄存器的设计	110	6.2.1 项目说明	148
4.5.1 基本寄存器	110	6.2.2 设计方案	149
4.5.2 循环移位寄存器	112	6.2.3 项目实施	150
4.5.3 双向移位寄存器	114	6.2.4 功能扩展与项目评价	152
4.6 实训 数字电路的设计	116	6.3 节日彩灯控制器	152
4.6.1 全减器的设计	116	6.3.1 项目说明	152
4.6.2 3-8 线译码器的设计	116	6.3.2 设计方案	152
4.7 习题	118	6.3.3 项目实施	155
第5章 典型单元电路的设计与实现	120	6.3.4 功能扩展与项目评价	156
5.1 分频器	120	6.4 电子密码锁	157
5.1.1 2^N 分频器	120	6.4.1 项目说明	157
5.1.2 偶数分频器	121	6.4.2 设计方案	157
5.2 按键输入电路	123	6.4.3 项目实施	162
5.2.1 编码键盘	123	6.4.4 功能扩展与项目评价	164
5.2.2 扫描键盘	125	6.5 智力竞赛抢答器	165
5.2.3 虚拟键盘	128	6.5.1 项目说明	165
5.3 数码显示电路	130	6.5.2 设计方案	165
5.3.1 静态显示	130	6.5.3 项目实施	169
5.3.2 动态显示	132	6.5.4 功能扩展与项目评价	170
5.4 存储器	134	部分习题答案	171
5.4.1 ROM	134	参考文献	177

第1章 绪 论

本章要点

- EDA 技术的内涵
- 逻辑门电路和触发器
- 逻辑电路的分析与设计
- Altera 公司的可编程逻辑器件

1.1 认识 EDA 技术

EDA (Electronic Design Automation) 就是电子设计自动化。采用 EDA 技术设计数字系统通常需要将系统分成若干层, 采用自顶向下的层次设计方法, 设计者只需要将每一层次的系统结构和功能描述出来, 并编辑输入到 EDA 软件即可, 其他工作则由 EDA 软件自动完成, 这样极大地简化了设计工作, 提高了效率, 适用于小批量产品开发, 也适用于大批量产品的样品研制, 因此得到了越来越广泛的应用。

1.1.1 发展历史

EDA 技术与电子技术各学科领域的关系密切, 其发展历史同大规模集成电路设计技术、计算机技术、电子设计技术和电子制造工艺的发展是同步的, 可大致将 EDA 技术的发展历史分为以下 4 个阶段:

1. 计算机辅助设计 (CAD)

20 世纪 70 年代, 计算机作为一种运算工具已在科研领域得到广泛应用, 在集成电路制作方面, 可编程逻辑技术及其器件已经问世, 人们开始将产品设计过程中具有高度重复性的工作 (例如画图、布线等工作), 用图形处理软件工具 CAD 代替, 其中具有代表性的工具是美国 Accel 公司开发的 Tango 布线软件。但由于布线、画图软件受到当时计算机工作平台的限制, 其性能一般, 支持的工程也有限。

2. 计算机辅助工程设计 (CAED)

20 世纪 80 年代, 集成电路设计进入了 CMOS (互补场效应管) 时代, 复杂可编程逻辑器件已进入商业应用, 相应的辅助设计软件也已投入使用, 出现了具有自动综合能力的 CAED 工具。在印刷电路板设计方面能够完成逻辑图输入、自动布局、布线和印刷电路板性能分析等功能; 在数字系统设计方面能够完成逻辑设计、逻辑仿真、逻辑方程综合和化简等功能。在 20 世纪 80 年代末, 特别是各种硬件描述语言的出现, 为电子设计自动化解决了电路建模、标准文档及仿真测试等问题。但是 CAED 阶段的软件工具是从逻辑图出发, 设计数字系统必须提供具体的元件图形, 制约了优化设计, 难以适应复杂的数字系统设计。

3. 电子设计自动化 (EDA)

20 世纪 90 年代, 集成电路设计工艺步入了超深亚微米阶段, 集成百万个逻辑门以上的

大规模可编程逻辑器件陆续面世，以及基于计算机技术、面向用户、低成本大规模 ASIC（专用集成电路）设计技术的应用，促进了 EDA 技术的形成。各大电子器件公司对于兼容各种硬件实现方案和支持标准硬件描述语言的 EDA 工具软件的研究，有效地将 EDA 技术推向成熟。这个阶段发展起来的 EDA 工具，目的是在设计前期将设计师从事的许多高层次设计工作由软件工具完成，可以将用户的要求转换为设计技术规范，能够有效地解决可用的设计资源与理想设计目标之间的矛盾，按具体的硬件、软件和算法分解设计等。

4. 可编程片上系统（SOPC）

进入 21 世纪后，随着达数百万门高密度可编程逻辑器件的出现，系统设计者能够将整个数字系统实现在一个可编程逻辑芯片上，EDA 工具是以系统级设计为核心，包括系统行为级描述与结构综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。这时的 EDA 工具不仅具有电子系统设计能力，而且能提供独立于工艺和厂家的系统级设计能力，具有高级抽象的设计构思手段。

1.1.2 EDA 技术的特点

传统的数字电子系统或集成电路设计中，手工设计占了较大的比例，复杂电路的设计和调试工作变得十分困难，另外设计实现过程与具体生产工艺直接相关，因此可移植性很差，而且只有在设计出样机或生产出芯片后才能进行实测，如果某一过程存在错误，查找和修改十分不便。与手工设计相比，EDA 技术有如下特点：

1. 采用自顶向下设计方案

从电子系统设计的方案上看，EDA 技术最大的优势就是能将所有设计环节纳入统一的自顶向下设计方案中，该设计方案有利于在早期发现结构设计中的错误，提高设计的一次成功率。而在传统的电子设计技术中，由于没有规范的设计工具和表达方式，无法进行这种先进的设计流程。

2. 应用硬件描述语言（HDL）

使用硬件描述语言，设计者可以在抽象层次上描述设计系统的结构及其内部特征，是 EDA 技术的一个重要特征。硬件描述语言的突出优点是语言的公开可利用性、设计与工艺的无关性、宽范围的描述能力、便于组织大规模系统的设计、便于设计的复用和继承等。

多数 HDL 语言也是文档型的语言，可以方便地存储在计算机硬盘等介质中，也可以打印到纸张上，极大地简化设计开发文档的管理工作。

3. 能够自动完成仿真和测试

EDA 软件设计公司与半导体器件生产厂商共同开发了一些功能库，如逻辑综合时的综合库、版图综合时的板图库、测试综合时的测试库、逻辑模拟时的模拟库等，通过这些库的支持，系统开发者能够完成自动设计。EDA 技术还可以在各个设计层次上，利用计算机完成不同内容的仿真，而且在系统级设计结束后，就可以利用 EDA 软件对硬件系统进行完整的测试。

4. 开发技术的标准化和规范化

EDA 技术的设计语言是标准化的，不会由于设计对象的不同而改变。EDA 技术使用的开发工具也是规范化的，所以 EDA 开发平台可以支持任何标准化的设计语言，其设计成果具有通用性、可移植性和可测试性，为高效高质的系统开发提供了可靠保证。

5. 对工程技术人员的硬件知识和经验要求低

EDA 技术的标准化、硬件描述语言和开发平台对具体硬件的无关性，使设计者能将自己的才智和创造力集中在设计项目上，提高产品性能和降低成本，而将具体的硬件实现工作让 EDA 软件来完成。

1.1.3 EDA 技术的内涵

EDA 技术涉及硬件描述语言、可编程逻辑器件和 EDA 软件等内容。硬件描述语言用于描述数字系统，表达电子工程师的设计思想；EDA 软件用于在计算机上仿真、调试设计的数字系统；可编程逻辑器件是实现数字系统的主要载体，通过 EDA 软件将系统编程或下载到可编程逻辑器件中；最后制作印制电路板，加入输入、输出等部分，完成系统的硬件调试。

1. 硬件描述语言（HDL）

硬件描述语言是各种描述方法中最能体现 EDA 优越性的描述方法。所谓硬件描述语言就是一个描述工具，其描述的对象是设计电路系统的逻辑功能、实现该功能的算法、选用的电路结构以及其他各种约束条件等。通常要求硬件描述语言既能描述系统的行为，又能描述系统的结构。

硬件描述语言的使用与普通的高级语言相似，编制的程序也需要经过编译器进行语法、语义的检查，再转换为某种中间数据格式。但与其他高级语言相区别的是，用硬件描述语言编制程序的最终目的是要生成实际硬件，因此硬件描述语言中有与硬件实际情况相对应的并行处理语句。此外，用硬件描述语言编制程序时，还需注意硬件资源的消耗问题（如逻辑门、触发器、连线等的数目），有的程序虽然语法、语义上完全正确，但并不能生成与之相对应的实际硬件，其原因就是要实现这些程序所描述的逻辑功能，消耗的硬件资源过大，无法在可编程逻辑器件上实现。目前主要有 Verilog-HDL 和 VHDL 两种硬件描述语言。

（1）Verilog-HDL 语言是在 1983 年由 GDA（Gateway Design Automation）公司首创的，主要用于数字系统的仿真实验、时序分析、逻辑综合等，是目前应用最广泛的硬件描述语言之一。Verilog-HDL 把数字系统当作一组模块来描述，每一个模块具有模块接口以及关于模块内容的描述，一个模块代表一个逻辑单元，这些模块用信号相互连接，相互通信。

（2）VHDL 语言是美国国防部于 20 世纪 80 年代出于军事工业的需要开发的，1984 年 VHDL 被 IEEE 确定为标准化的硬件描述语言。1993 年 IEEE 对 VHDL 进行了修订，增加了部分新命令与属性，增强了对系统的描述能力，并公布了新版本的 VHDL，即 IEEE 标准的 1076-1993 版本。VHDL 涵盖面广，抽象描述能力强，支持硬件的设计、验证、综合与测试。VHDL 能在多个级别上对同一逻辑功能进行描述，如可以在寄存器级别上对电路的组成结构进行描述，也可以在行为描述级别上对电路的功能与性能进行描述。无论哪种级别的描述，都可以利用综合工具将描述转化为具体的硬件结构。

各种硬件描述语言中，VHDL 的抽象描述能力最强，适用于电路高级建模，综合的效率和效果较好，因此运用 VHDL 进行复杂电路设计时，往往采用自顶向下结构化的设计方法；Verilog-HDL 语言是一种低级的描述语言，适用于描述门级电路，容易控制电路资源，但其对系统的描述能力不如 VHDL 语言。

2. 可编程逻辑器件

可编程逻辑器件（简称 PLD）是一种可以由用户编程来实现某种逻辑功能的新型逻辑器件，不仅速度快、集成度高，能够完成用户定义的逻辑功能，还可以加密和重新定义编程，允许编程次数可多达上万次。使用可编程逻辑器件可大大简化硬件系统、降低成本、提高系统的可靠性和灵活性。因此，自 20 世纪 70 年代问世以来，就受到广大工程人员的青睐，被广泛应用于工业控制、通信设备、智能仪表、计算机硬件和医疗电子仪器等多个领域。

目前，PLD 主要分为 FPGA（现场可编程门阵列）和 CPLD（复杂可编程逻辑器件）两大类。PLD 最明显的特点是集成度高、速度高和可靠性高。高速度表现在其时钟延时可小至纳秒级，结合并行工作方式，在超高速应用领域和实时测控方面有着非常广阔的应用前景；高可靠性和高集成度表现在几乎可将整个系统集成于同一芯片中，实现所谓片上系统（SOPC），从而大大缩小了系统体积，也易于管理和屏蔽。

3. EDA 软件

目前在国内比较流行的 EDA 软件主要有 Altera 公司的 MAX+plus II 和 Quartus II、Lattice 公司的 Expert LEVER 和 Synario、Xilinx 公司的 Foundation 和 Alliance、Actel 公司的 Actel Designer 等，这 4 家公司的 EDA 开发软件特性如表 1-1 所示。

表 1-1 EDA 开发软件特性

厂商	EDA 软件名称	软件适用器件系列	软件支持的描述方式
Altera	MAX+plus II	MAX、FLEX 等	逻辑图、波形图、AHDL 文本、Verilog-HDL 文本、VHDL 文本等
	Quartus II	MAX、FLEX、APEX 等	
Xilinx	Alliance	Xilinx 各种系列	逻辑图、VHDL 文本等
	Foundation	XC 系列	
Lattice	Synario	MACH GAL、ispLSI、pLSI 等	逻辑图、ABEL 文本、VHDL 文本等
	Expert LEVER	ispLSI、pLSI、MACH 等	逻辑图、VHDL 文本等
Actel	Actel Designer	SX 系列、MX 系列	逻辑图、VHDL 文本等

(1) Altera 公司是世界上最大的可编程逻辑器件供应商之一。其主要产品有 MAX7000/9000、FLEX10K、APEX20K、ACEX1K、Stratix、Cyclone 等系列。Altera 公司在 20 世纪 90 年代以后发展很快，业界普遍认为其开发工具 MAX+plus II 是最成功的 EDA 开发平台之一，Quartus II 是 MAX+plus II 的升级版本。

(2) Xilinx 公司是 FPGA 的发明者，其产品种类较全，主要有 XC9500/4000、Spartan、Virtex、Coolrunner(XPLA3)等。Xilinx 公司是与 Altera 公司齐名的可编程逻辑器件供应商，在欧洲用 Xilinx 器件的人多，在日本和亚太地区用 Altera 器件的人多，在美国则是平分秋色。全球 60% 以上的 PLD 产品是由 Altera 和 Xilinx 提供的，Altera 和 Xilinx 共同决定了 PLD 技术的发展方向。

(3) Lattice 公司是 ISP（在系统可编程）技术的发明者，其主要产品有 ispL2000/5000/8000、MACH4/5、ispMACH4000 等。与 Altera 公司和 Xilinx 公司相比，Lattice 的开发工具略逊一筹，大规模 PLD、FPGA 的竞争力也不够强，但其中小规模 PLD 比较有特色。Lattice 于 1999 年推出可编程模拟器件，现已成为全球第 3 大可编程逻辑器件供应商。

(4) Actel 公司是反熔丝（一次性编程）PLD 的领导者。由于反熔丝 PLD 具有抗辐射、

耐高低温、功耗低和速度快等优良品质，在军工产品和宇航产品上有较大优势，而 Altera 和 Xilinx 公司则一般不涉足军工和宇航市场。

1.2 数字电路基础

数字电路可以分为组合逻辑电路和时序逻辑电路两类：组合逻辑电路的特点是任何时刻的输出信号仅仅取决于输入信号，而与信号作用前的电路原有状态无关。在电路结构上单纯由逻辑门构成，没有反馈电路，也不含有存储元件。时序逻辑电路在任何时刻的稳定输出，不仅取决于当前的输入状态，而且还与电路的前一个输出状态有关。时序逻辑电路主要由触发器构成，而触发器的基本元件是逻辑门电路，因此，不论是简单还是复杂的数字电路系统都是由基本逻辑门电路构成的。

1.2.1 逻辑门

数字系统的所有逻辑关系都是由与、或、非 3 种基本逻辑关系组合构成。能够实现逻辑关系的电路称为逻辑门电路，常用的门电路有与门、或门、非门、与非门、或非门、同或门和异或门等。逻辑电路的输入和输出信号只有高电平和低电平两种状态：用 1 表示高电平、用 0 表示低电平的情况称为正逻辑；反之，用 0 表示高电平、用 1 表示低电平的情况称为负逻辑（本书采用正逻辑）。在数字电路中，只要能明确区分高电平和低电平两种状态就可以了，高电平和低电平都允许有一定范围的误差，因此数字电路对元器件参数的精度要求比模拟电路要低一些，其抗干扰能力要比模拟电路强。

1. 与门

当决定某个事件的全部条件都具备时，该事件才会发生，这种因果关系称为与逻辑关系。实现与逻辑关系的电路称为与门。与门可以有两个或两个以上的输入端口以及一个输出端口，输入和输出按照与逻辑关系可以表示为：当任何一个或一个以上的输入端口为 0 时，输出为 0；只有所有的输入端口均为 1 时，输出才为 1。

组合逻辑电路的输入和输出关系可以用逻辑函数来表示，通常有真值表、逻辑表达式、逻辑图和波形图 4 种表示方式。下面就以两输入端与门为例加以说明。

（1）真值表：根据给定的逻辑关系，把输入逻辑变量各种可能取值的组合与对应的输出函数值排列成的表格，表示了逻辑函数与逻辑变量各种取值之间的一一对应的关系。逻辑函数的真值表具有唯一性，若两个逻辑函数具有相同的真值表，则两个逻辑函数必然相等。当逻辑函数有 n 个变量时，共有 2^n 个不同的变量取值组合。以真值表表示的两输入端与门如表 1-2 所示。

表 1-2 两输入端与门的真值表

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

用真值表表示逻辑函数的优点是直观、明了，可直接看出逻辑函数值和变量取值之间的关系。

(2) 逻辑表达式：利用与、或、非等逻辑运算符号组合表示逻辑函数。与关系相当于逻辑乘法，可以用乘号表示，两输入端与门的逻辑表达式如式 1-1 所示。

$$Y = A \cdot B \quad \text{或简写成} \quad Y = AB \tag{1-1}$$

(3) 逻辑图：用逻辑符号来表示逻辑函数。与实际器件有明显的对应关系，比较接近工程实际，根据逻辑图可以方便地选取器件制作数字电路系统。Altera 公司的 EDA 开发软件 Quartus II 提供输入端数量分别为 2、3、4、6、8 和 12 的与门，用符号 AND 表示。另外，Quartus II 还提供了输入端反向的与门，用符号 BAND 表示。两输入端与门的逻辑符号如图 1-1 所示。



图 1-1 两输入端与门逻辑符号
a) AND2 b) BAND2

(4) 波形图：逻辑变量的取值随时间变化的规律，又叫时序图。对于一个逻辑函数来说，所有输入、输出变量的波形图也可表达它们之间的逻辑关系。波形图常用于分析、检测和调试数字电路。两输入端与门的波形图如图 1-2 所示。

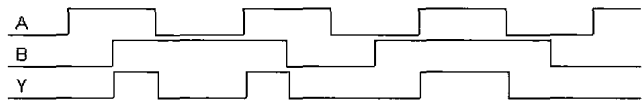


图 1-2 两输入端与门波形图

从与门的逻辑关系上可以看出，如果输入端 A 作为控制端，则 A 的值将会决定输入端 B 的值是否能被输出到端口 Y。例如 A=1 时，则 Y=B，B 被输出；但若 A=0 时，则不管 B 的状态如何，Y 都等于 0。

2. 或门

决定某一事件的所有条件中，只要有一个条件或几个条件具备时，这一事件就会发生，这样的因果关系称为或逻辑。实现或逻辑关系的电路称为或门。或门的输入和输出按照或逻辑关系可以表示为：如有任何一个或一个以上的输入端口为 1 时，输出为 1；当所有的输入端口都为 0 时，输出才为 0。下面以两输入端或门为例说明。

(1) 真值表：以真值表表示的两输入端或门如表 1-3 所示。

表 1-3 两输入端或门的真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

(2) 逻辑表达式：或关系相当于逻辑加法，可以用加号表示，两输入端或门的逻辑表达式如式 2-2 所示。

$$Y = A + B \tag{1-2}$$

(3) 逻辑符号：Quartus II 提供输入端数量分别为 2、3、4、6、8 和 12 的或门，用符号 OR 表示。另外，Quartus II 还提供了输入端反向的或门，用符号 BOR 表示。两输入端或门的逻辑符号如图 1-3 所示。



图 1-3 两输入端或门逻辑符号
a) OR2 b) BOR2

(4) 波形图：两输入端或门的波形图如图 1-4 所示。

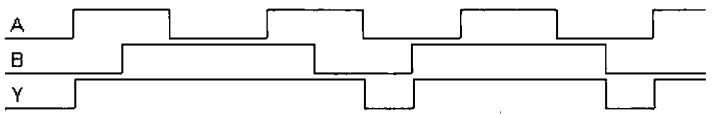


图 1-4 两输入端或门波形图

3. 非门

决定某事件的条件不具备时，该事件发生；条件具备时，事件却不发生。这种互相否定的因果关系称为非逻辑，实现非逻辑关系的电路称为非门。非门只有一个输入端和一个输出端，输出端的值与输入端的值相反，可以用反相器电路实现，因此非门又称为“反相器”。

(1) 真值表：以真值表表示的非门如表 1-4 所示。

表 1-4 非门的真值表

A	Y
0	1
1	0

(2) 逻辑表达式：非关系相当于逻辑取反，可以在变量的上方加个 “—” 表示非，非门的逻辑表达式如式 1-3 所示。

$$Y = \overline{A} \tag{1-3}$$

(3) 逻辑符号：Quartus II 提供的非门，用符号 NOT 表示。非门的逻辑符号如图 1-5 所示。

(4) 波形图：非门的波形图如图 1-6 所示。



图 1-5 非门逻辑符号

图 1-6 非门波形图

4. 与非门

与非门有两个或两个以上的输入端和一个输出端。当任何一个或一个以上的输入端为 0 时，输出为 1；当所有的输入端均为 1 时，则输出为 0。下面以两输入端的与非门为例说明。

(1) 真值表：以真值表表示的两输入端与非门如表 1-5 所示。

表 1-5 两输入端与非门的真值表

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

(2) 逻辑表达式：与非关系相当于对与逻辑关系取反，两输入端与非门的逻辑表达式如式 1-4 所示。

$$Y = \overline{A \cdot B} = \overline{AB} \quad (1-4)$$

(3) 逻辑符号：Quartus II 提供输入端数量分别为 2、3、4、6、8 和 12 的与非门，用符号 NAND 表示。另外，Quartus II 还提供了输入端反向的与非门，用符号 BNAND 表示。两输入端与非门的逻辑符号如图 1-7 所示。



图 1-7 两输入端与非门逻辑符号

a) NAND2 b) BNAND2

(4) 波形图：两输入端与非门的波形图如图 1-8 所示。

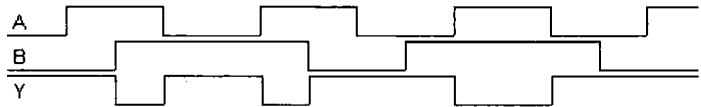


图 1-8 两输入端与非门波形图

从与非门的逻辑关系上可以看出，利用输入端 A 的值来控制输入端口 B 的值是否输出至输出端口 Y。当 $A=1$ 时， $Y = \overline{B}$ （输入信号被反相输出）；但 $A=0$ 时，则不管 B 的值是什么，Y 都为 1，即将 B 信号屏蔽掉。

5. 或非门

或非门可以有两个或两个以上的输入端和一个输出端。当所有的输入端都为 0 时，输出为 1；如有任何一个或一个以上的输入端为 1 时，则输出为 0。下面以两输入端或非门为例说明。

(1) 真值表：以真值表表示的两输入端或非门如表 1-6 所示。

表 1-6 两输入端或非门的真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

(2) 逻辑表达式：或非关系相当于对或逻辑关系取反，两输入端或非门的逻辑表达式如式 1-5 所示。

$$Y = \overline{A + B} \tag{1-5}$$

(3) 逻辑符号：Quartus II 提供输入端数量分别为 2、3、4、6、8 和 12 的或非门，用符号 NOR 表示。另外，Quartus II 还提供了输入端反向的或非门，用符号 BNOR 表示。两输入端或非门的逻辑符号如图 1-9 所示。



图 1-9 两输入端或非门逻辑符号
a) NOR2 b) BNOR2

(4) 波形图：两输入端或门的波形图如图 1-10 所示。

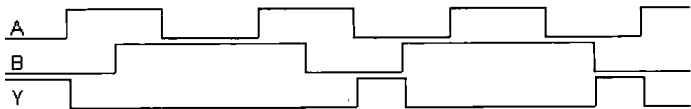


图 1-10 两输入端或非门波形图

可以利用或非门的输入端 A 来控制输入端 B。当 A=0 时， $Y = \overline{B}$ （输入信号被反相输出）；当 A=1 时，则不管 B 的值是什么，Y 都为 0。

6. 异或门

异或门可以有两个或两个以上的输入端和一个输出端。当逻辑值为 1 的输入端个数是奇数时，输出为 1；当逻辑值为 1 的输入端个数是偶数时，输出为 0。下面以两输入端异或门为例说明。

(1) 真值表：以真值表表示的两输入端异或门如表 1-7 所示。

表 1-7 两输入端异或门的真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

由真值表可以看出，当 $A=1$ 时，输入端 B 的信号将反相输出至输出端 Y ；但若 $A=0$ 时，输入端 B 的信号可以直接输出至输出端 Y 。

(2) 逻辑表达式：异或逻辑关系可以用符号 $\oplus$ 表示，两输入端异或门的逻辑表达式如式 1-6 所示。

$$Y = A\bar{B} + \bar{A}B = A \oplus B \quad (1-6)$$

从逻辑表达式中可以看出，异或门能够用与门、非门和或门来实现。

(3) 逻辑符号：Quartus II 提供的异或门，用符号 XOR 表示。异或门的逻辑符号如图 1-11 所示。

(4) 波形图：两输入端异或门的波形图如图 1-12 所示。



图 1-11 两输入端异或门逻辑符号

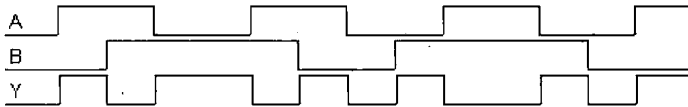


图 1-12 两输入端异或门波形图

7. 同或门

同或门可以有两个或两个以上的输入端和一个输出端。与异或门刚好相反，当逻辑值为 1 的输入端的个数是奇数时，输出为 0；当逻辑值为 1 的输入端的个数是偶数（包括零）时，则输出为 1。下面以两输入端同或门为例说明。

(1) 真值表：以真值表表示的两输入端同或门如表 1-8 所示。

表 1-8 两输入端同或门的真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

由真值表可以看出，当 $A=1$ 时，输入 B 端的信号可以输出至输出端 Y ；当 $A=0$ 时，输入 B 端的信号将反相输出至输出端 Y 。

(2) 逻辑表达式：同或关系相当于给异或逻辑关系取反，两输入端同或门的逻辑表达式如式 1-7 所示。

$$Y = \overline{A \oplus B} = \bar{A}B + AB \quad (1-7)$$

(3) 逻辑符号：Quartus II 提供的同或门，用符号 XNOR 表示。同或门的逻辑符号如图 1-13 所示。

(4) 波形图：两输入端同或门的波形图如图 1-14 所示。



图 1-13 两输入端同或门逻辑符号

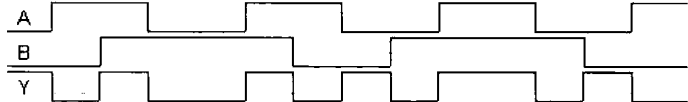


图 1-14 两输入端同或门波形图

1.2.2 触发器

触发器是数字系统中除逻辑门以外的另一类基本单元电路，有两个基本特性：一个是具有两个稳定状态，可分别用来表示二进制数码 0 和 1；另一个是可以在输入时钟脉冲信号的作用下，两个稳定状态可相互转换，能够完成计数功能。当输入时钟脉冲信号消失或保持不变时，触发器的输出状态也保持不变，这就是记忆功能，可用作二进制数据的存储单元。触发器是构成时序逻辑电路的基本电路，有多种分类方式：根据逻辑功能的不同，触发器可分为 RS 触发器、D 触发器、JK 触发器、T 触发器和 T' 触发器等；根据触发方式的不同，触发器可分为电平触发器、边沿触发器和主从触发器等；根据电路结构的不同，触发器可分为基本 RS 触发器、同步 RS 触发器、维持阻塞触发器、主从触发器和边沿触发器等。但从电路的组成单元上看，所有的触发器都是由基本 RS 触发器和逻辑门电路构成，而基本 RS 触发器又可以用两个或非门（或者两个与非门）组成。因此，可以认为触发器是由多个基本逻辑门电路组成。

触发器有一个时钟脉冲（用 CP 表示）输入端、一个或多个输入端和两个互补输出端（分别用 Q 和 $\bar{Q}$ 表示）。通常用 Q 端的输出状态来表示触发器的状态，当 $Q=1$ 、 $\bar{Q}=0$ 时，称为触发器的 1 状态，记 $Q=1$ ；当 $Q=0$ 、 $\bar{Q}=1$ 时，称为触发器的 0 状态，记 $Q=0$ 。这两个状态和二进制数码的 1 和 0 对应。由于触发器属于时序逻辑电路，所以其输出状态不但与输入信号有关，还与当前的输出状态有关。为了描述这种现象，引入现态和次态两个名词：现态是指触发器在输入信号变化之前的状态，用 Q^n 表示；次态是指触发器在输入信号变化后，在输入信号和现态共同作用下所形成的状态，用 Q^{n+1} 表示。触发器的逻辑功能主要用状态表、特性方程、驱动表和波形图（又称时序图）来描述。

含有触发器的逻辑电路称为时序逻辑电路。时序逻辑电路根据电路状态转换情况的不同，可分为同步时序逻辑电路和异步时序逻辑电路两大类。在同步时序逻辑电路中，所有触发器的时钟输入端 CP 都连在一起，在同一个时钟脉冲 CP 作用下，凡是具备翻转条件的触发器在同一时刻状态同时翻转。也就是说，触发器状态的更新和时钟脉冲 CP 是同步的。而在异步时序逻辑电路中，时钟脉冲只触发部分触发器，其余触发器则是由电路内部信号触发的。因此，具备翻转条件的触发器状态翻转有先有后，并不是和时钟脉冲 CP 同步。

在众多的触发器中，边沿触发器只在时钟脉冲 CP 上升沿（或下降沿）时刻接受输入信号，电路状态才发生翻转，其余情况则保持原状态不变，从而能够提高触发器工作的可靠性和抗干扰能力，没有空翻现象。由于边沿触发器的应用非常广泛，所以本章以边沿触发器为例讲解。边沿触发器主要有维持阻塞 D 触发器和边沿 JK 触发器。

1. 维持阻塞 D 触发器

在时钟脉冲 CP 的作用下，根据输入信号 D 取值的不同，输出状态随 D 而变化的电路称为 D 触发器。维持阻塞 D 触发器是利用时钟脉冲 CP 的上升沿（或下降沿）进行触发的，而且电路总是翻转到和 D 相同的状态。

（1）逻辑符号：Quartus II 提供了两种上升沿有效维持阻塞 D 触发器。一种用符号 DFF 表示、一种用符号 DFFE 表示。维持阻塞 D 触发器的逻辑符号如图 1-15 所示。

图 1-15 中 PRN 称为置 1 端，低电平有效，使 Q 输出为 1；CLRn 称为置零（清零）