

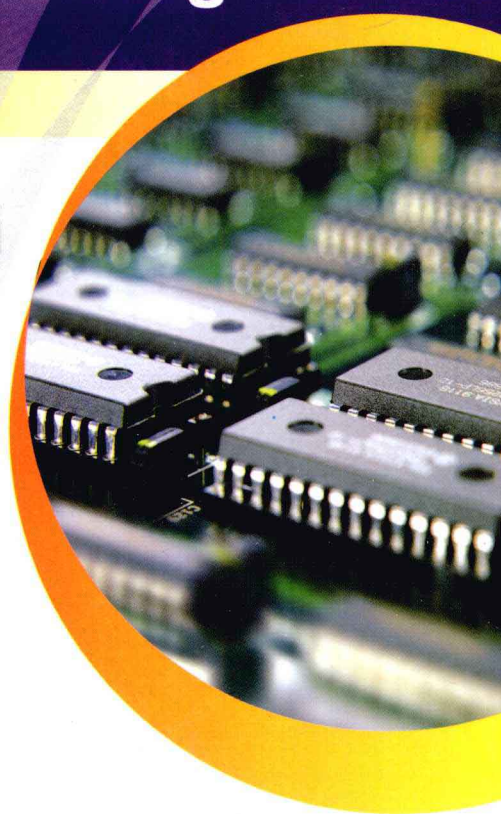
21

高等学校信息工程专业规划教材
湖南省普通高等学校优秀教材

EDA 技术及应用

—— Verilog HDL 版
(第三版)

谭会生 张昌凡 编著



西安电子科技大学出版社
<http://www.xduph.com>

21 世纪高等学校信息工程专业规划教材

湖南省普通高等学校优秀教材

EDA 技术及应用

——Verilog HDL 版

(第三版)

谭会生 张昌凡 编著

西安电子科技大学出版社

内 容 简 介

全书内容分为五个部分,前四部分为正文,共七章,第五部分为附录。第一部分概括地阐述了 EDA 技术及应用的基本概念、基础知识和基本流程等内容(第 1 章);第二部分比较全面地介绍了 EDA 技术的主要内容,包括 EDA 的物质基础——Lattice、Altera 和 Xilinx 公司主流大规模可编程逻辑器件 FPGA/CPLD 的品种规格、性能参数、组成结构及原理(第 2 章),EDA 的主流表达方式——Verilog HDL 的编程基础(第 3 章),EDA 的设计开发软件——Quartus II 8.0、ISE Design Suite 10.1、ispLEVER 8.1、Synplify Pro 7.6、ModelSim SE 6.0 等五个常用 EDA 工具软件的安装与使用(第 4 章),EDA 的实验开发系统——通用 EDA 实验开发系统基本组成、工作原理、性能指标及 GW48 型 EDA 实验开发系统的结构及使用方法(第 5 章);第三部分提供了 12 个综合性的 EDA 设计应用实例(第 6 章),包括数字信号处理、智能控制、神经网络中经常用到的高速 PID 控制器、FIR 滤波器、CORDIC 算法的应用等实例;第四部分是 EDA 技术实验(第 7 章);第五部分是附录,包括常用 FPGA/CPLD 管脚图、利用 WWW 进行 EDA 资源的检索等内容。

本书可供高等院校电子工程、通信工程、自动化、计算机应用、仪器仪表等信息工程类及相近专业的本科生或研究生使用,也可作为相关人员的自学参考书。

★本书配有电子教案,有需要者可登录出版社网站下载。

图书在版编目(CIP)数据

EDA 技术及应用: Verilog HDL 版/谭会生,张昌凡编著.—3 版.—西安:西安电子科技大学出版社,2011.7
21 世纪高等学校信息工程类专业规划教材

ISBN 978-7-5606-2603-1

I. ① E… II. ① 谭… ② 张… III. ① 电子电路—电路设计:计算机辅助设计—高等学校—教材
IV. ① TN702

中国版本图书馆 CIP 数据核字(2011)第 105640 号

策 划 马晓娟

责任编辑 马晓娟

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfb001@163.com

经 销 新华书店

印刷单位 西安文化彩印厂

版 次 2011 年 7 月第 3 版 2011 年 7 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印张 27.5

字 数 648 千字

印 数 1~3 000 册

定 价 46.00 元

ISBN 978-7-5606-2603-1 / TN·0609

XDUP 2895003-1

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜,谨防盗版。

前 言

《EDA 技术及应用(第二版)》2008 年被列选为“普通高等教育‘十一五’国家级规划教材”，2009 年被评为湖南省普通高等学校优秀教材，是 21 世纪高等学校信息工程类专业规划教材之一。随着 EDA 技术的不断发展、EDA 技术使用的不断扩大和深入以及社会对从事 EDA 技术工作人才要求的不断提高，EDA 技术的教育也不断深入，相关高校开设了诸如 EDA 技术、专用集成电路设计、集成电路设计方法、片上系统、可编程片上系统、FPGA 嵌入式系统、VLSI 系统结构设计等课程。考虑到 EDA 技术是高校 EDA 技术类、集成电路设计类相关课程的基础，而这些课程中硬件描述语言有的选用 VHDL、有的选用 Verilog HDL 的现状，且社会招聘从事 EDA 技术类、集成电路设计类工作的人才时更青睐于既熟悉 VHDL，又熟悉 Verilog HDL 的人才，因此这次修订包括两个版本。其中，VHDL 版本中所有的程序和实例均以 VHDL 作为系统逻辑描述的主要表达方式；Verilog HDL 版本中所有程序和实例均以 Verilog HDL 作为系统逻辑描述的主要表达方式。

1. 修订的指导思想

自 20 世纪 90 年代以来，EDA 技术的发展非常迅速，已应用于计算机、消费电子、工业生产、医药卫生、仪器仪表、汽车电子、无线通信、有线网络等领域，特别是在实时图像处理、神经网络、智能控制、交流调速、机器人等一些前沿研究领域，人们正尝试采用 EDA 技术、使用 FPGA 作为基本硬件平台来实现这些研究和系统，它具有传统的电子系统实现平台所无法比拟的优势。为满足 EDA 技术快速发展和广泛应用的需要，本书修订的指导思想如下：

(1) 紧跟社会对 EDA 技术人才的需要，以实际使用 EDA 技术进行工程开发为目标，充分考虑 EDA 技术使用的综合性和实际开发芯片的多样性，进行教材内容的修改和补充。

(2) 跟踪 EDA 技术的最新发展成果，尽可能将 EDA 技术中 FPGA/CPLD 器件、EDA 开发软件及 EDA 实验开发系统的最新成果反映到教材中。

(3) 为了使读者更好地掌握有着广阔应用前景的 EDA 技术，教材的内容不但要满足课堂教学的需要，更要注重课后深化与扩展学习的需要，注重研究性和创新性的教学需要。

2. 修订的主要内容

(1) 跟踪 EDA 技术的最新发展成果，紧跟社会对 EDA 技术人才的更高要求，将教材中有关大规模可编程逻辑器件、EDA 开发软件的内容进行了全面的更新和补充。

第 2 章“大规模可编程逻辑器件”总结与提炼了可编程逻辑器件的分类、识别，分别阐述了 Lattice、Altera 和 Xilinx 公司的最新主流 FPGA 和 CPLD 的性能参数、基本结构及工作原理，概括了 FPGA 和 CPLD 编程下载的有关概念、硬件电路与应用选择。

第4章“常用 EDA 工具软件操作指南”概括了常用 EDA 工具软件的安装指南,新增了仿真测试程序的设计,阐述了更新的 Quartus II 8.0、ISE Design Suite 10.1、ispLEVER 8.1 的操作指南,新增了 Synplify Pro 7.6、ModelSim SE 6.0 的操作指南。

(2) 适应研究性与创新性教学的需要,紧跟 EDA 技术的应用发展需要,针对教材中的 EDA 实验开发系统、Verilog HDL 综合设计应用实例章节的内容,增加对共性的总结和提炼,重新调整和补充了综合设计应用实例。

第5章“EDA 实验开发系统”增加了对通用 EDA 实验开发系统的基本组成、性能指标、工作原理以及一般使用方法的概述,以使读者能够举一反三,触类旁通。

第6章“Verilog HDL 设计应用实例”新增了 FIR 滤波器、CORDIC 算法等数字信号处理、智能控制、神经网络中经常用到的一些模块的设计,使用 Verilog HDL 进行了实例设计或重新调试,同时新增加了部分实例的时序仿真和逻辑综合结果及分析。

(3) 对于教材中有关 Verilog HDL 程序设计和应用的章节,尽可能精炼文字,精选例题,使之简明扼要、重点突出、通俗易懂。

第3章“Verilog HDL 编程基础”保留了原有的章节结构,又充分考虑了 Verilog HDL 程序的设计特点,精炼文字,调整了例题,加重了有关硬件综合结果的阐述,尽可能地做到简明扼要、重点突出、通俗易懂。

3. 本书的主要特点

(1) 整个教材从可编程逻辑器件、硬件描述语言、开发软件工具和实验开发系统等“四大模块”和“一章概述+四章 EDA 基础知识+两章 EDA 技术应用”三个层次来阐述 EDA 技术及应用,突破了早期从硬件或软件某个侧面阐述 EDA 技术和开展 EDA 技术教育的局限性,既抓住了 EDA 技术教学的重点,又符合教学规律。这是本教材的主要创新。

(2) 精选教材内容,阐述循序渐进,来源于教学与科研实践,又在教学与科研实践中不断完善。本书以实用为主线,将理论与实践紧密结合,采用了“一章概述+四章 EDA 基础知识+两章 EDA 技术应用”的三层次教材体系结构,并根据“注意系统性,注重实践性,兼顾自学性”原则精选教材内容。对于重点和难点问题,采用了类比对照法、表格叙述法、分层讲解法、软硬件结合等方法讲解,尽可能突出重点,分层突破。同时教材中的主要程序和应用实例均经过调试,可操作性强。

(3) 注重教学改革,注重研究式教学,注重实践能力和自学能力的培养。无论是教材结构的设计,还是教材内容的选取,或是 EDA 实验的设计,均贯彻和体现了“抓住一个重点(硬件描述语言编程),掌握两个工具(FPGA/CPLD 开发软件、EDA 实验开发系统的使用),运用三种手段(案例分析、应用设计、上机实践),采用四个结合(边学边用相结合、边用边学相结合、理论与实践相结合、课内与课外相结合)”的 EDA 技术教学思想。

本书的出版得到了湖南省普通高等学校优秀教材奖励基金和湖南工业大学教学之星教改专项基金的资助。

在本书的修订出版过程中,湖南工业大学校长、博士生导师王汉青教授,原湖南工业大学副校长,现湖南省第一师范学院院长、博士生导师彭小奇教授,湖南工业大学副校长、博士生导师金继承教授,哈尔滨工业大学博士生导师马广福教授,湖南工业大学教务处、

高等教育研究所及电气与信息工程学院的领导，Lattice 公司南中国区技术支持经理庄永军先生，西安电子科技大学出版社的领导和编辑马晓娟老师等都给予了大力支持与关心，在此一并表示衷心的感谢！

EDA 技术是一门发展迅速的新技术，EDA 技术的研究有待于深入，EDA 技术的教学内容有待于深化，EDA 技术的教学方法有待于完善。由于作者水平有限，加上本书内容更新和改写了 80%左右，书中难免存在疏漏之处，敬请读者批评指正。

湖南工业大学：谭会生
2011 年 5 月

第二版前言

承蒙读者的厚爱,本书自2001年9月出版后,一年半的时间内先后印刷3次共14000册,被包括一些重点院校在内的全国许多高校选为教材,经过使用后得到了一致的认可。但经过作者本人一年多的教学实践以及兄弟院校的使用,发现了一些错误或需完善的地方。同时,作为教材使用,宜增加一些习题和实验。另外,为了使读者更清楚地把握本书的重点和难点,宜给本书的学习者提供一些指导性意见。正是基于这一想法,我们对《EDA 技术及应用》一书进行了修订。

1. 修订的主要内容及特点

修订的主要内容:①对书中的部分章节进行了改写,其中,对第1.1节、1.6节、3.2节、3.5节、4.1节、5.4节、6.1节、6.2节、6.5节、6.6节、6.8节、6.10节和6.12节进行了重写,而对其余章节中的程序进行了部分改写。②每章后增加了习题。③新增了一章和三个附录:EDA技术实验(第7章,包括六个实验和一个实验报告范例),常用FPGA/CPLD管脚图(附录1),VHDL程序设计的语法结构(附录2),利用WWW进行EDA资源的检索(附录3)。

经过修改,本书具有如下特点:①内容更全面,既适合教学,又适合自学。整本书中,有理论,有应用,有练习,有实验,同时还提供了EDA技术的学习指导和利用WWW进行EDA资源检索的方法。②对于难点问题,有的采用了类比的方法讲解(如EDA工程设计流程、VHDL程序的基本结构),注意深入浅出,既减少了理解的难度,又容易建立新的概念;有的采用了表格的叙述方法(如管脚锁定文件的设计过程),既简单直观,又一清二楚。③对于程序中标识符的定义,尽可能简单明了,如V1、V2等表示第1个、第2个变量,S1、S2等表示第1个、第2个信号。④对于系统原理框图的标识,新增了各个组件的标号(元件的例化名)和各个组件间的内部连线(信号)的标注,这对于系统顶层程序的编写和阅读非常有好处。⑤在“第7章EDA技术实验”的写法上,考虑到本书的例题比较多,有关EDA软件的使用及EDA实验开发系统的使用已有专门章节阐述,因此,每个实验只阐述了实验目的、实验内容和实验要求三个方面,有关其余问题只指出参考出处,不再重复。同时,为了便于学生了解预习中应做的准备工作、实验中应记录的信息和实验后能写出规范的实验报告,附加了一个实验报告范例。

2. 关于EDA技术的学习重点及学习方法

EDA技术作为一门发展迅速、有着广阔应用前景的新技术,涉及面广,内容丰富。作者结合自己的学习及教学体会,就EDA技术学习的有关问题提出了一些指导性意见,供读者参考。

1) EDA技术的学习重点

从实用和教学的角度讲,作者认为,EDA技术的学习主要应掌握四个方面的内容:①大规模可编程逻辑器件;②硬件描述语言;③软件开发工具;④实验开发系统。

其中，硬件描述语言是重点。

对于大规模可编程逻辑器件，主要是了解其分类、基本结构、工作原理、各厂家产品的系列、性能指标以及如何选用，而对于各个产品的具体结构不必研究过细。

对于硬件描述语言，除了掌握基本语法规则外，更重要的是要理解 VHDL 的三个“精髓”：软件的强数据类型与硬件电路的惟一性、硬件行为的并行性决定了 VHDL 语言的并行性、软件仿真的顺序性与实际硬件行为的并行性；要掌握系统的分析与建模方法，能够将各种基本语法规则熟练地运用于自己的设计中。

对于软件开发工具，应熟练掌握从源程序的编辑、逻辑综合、逻辑适配到各种仿真、硬件验证各步骤的使用。

对于实验开发系统，主要能够根据自己所拥有的设备，熟练地进行硬件验证或变通地进行硬件验证。

2) EDA 技术的学习方法

抓住一个重点：VHDL 的编程；掌握两个工具：FPGA/CPLD 开发软件和 EDA 实验开发系统的使用；运用三种手段：案例分析、应用设计、上机实践；采用四个结合：边学边用相结合，边用边学相结合，理论与实践相结合，课内与课外相结合。

3. EDA 技术的课程设置及教学安排

本课程既可以作为一门专业基础课开设，也可以作为一门专业课开设，还可以作为一门选修课开设。开设的时期最好是在二年级第二学期或三年级第一学期，这样学生通过该课程的学习基本上掌握 EDA 技术的基础知识及实际开发技能后，再通过课程设计、综合实践、大学生电子设计竞赛、毕业设计等各种场合的综合训练，能够熟练地掌握和应用这种技术进行各种设计与应用。

开设的学时可在 40~80 之间，一般在 60 学时较好，其中实验可安排 3~6 个，9~18 学时。若课时为 60 学时，建议教学学时安排如下：第 1 章，6 学时；第 2 章，8 学时；第 3 章，22 学时；第 4 章，3 学时；第 5 章，3 学时；实验：18 学时。

课堂教学主要讲解第 1 章、第 2 章、第 3 章(基础部分)、第 4 章(根据拟使用的软件选一种)、第 5 章(主要是使用方法)。若学时允许的话，再讲解一下第 3 章(应用部分)和第 6 章中一些程序和应用实例的设计思想。为了使 EDA 技术的学习一开始便做到理论与实践紧密结合，讲课的顺序可选取先讲第 1 章，再讲第 3.1 节、第 3.2 节、第 4.1 节(或第 4.2 节，或第 4.3 节)、第 5 章，这时便可以安排实验，之后讲第 3 章的其余部分，最后讲第 2 章和第 6 章。

本书第一版的出版曾得到株洲工学院著作出版基金的资助，在此，向支持和关心本书出版的株洲工学院的有关领导和部门表示最诚挚的谢意！

在本书的修订过程中，我的导师——中南大学信息科学与工程学院院长、博士生导师桂卫华教授给予了大力支持，武汉大学计算机学院的刘树波等老师提出了宝贵意见，在此表示衷心的感谢！虽然作者力图将最好的作品奉献给读者，但可能离读者的要求还有一定的距离，真诚地希望各位同仁和读者多提宝贵意见。

作 者

2003 年 4 月 18 日于中南大学

第一版前言

现代电子产品正在以前所未有的革新速度，向着功能多样化、体积最小化、功耗最低化的方向迅速发展。它与传统电子产品在设计上的显著区别之一就是大量使用大规模可编程逻辑器件，以提高产品性能，缩小产品体积，降低产品消耗；区别之二就是广泛运用现代计算机技术，以提高电子设计自动化程度，缩短开发周期，提高产品的竞争力。EDA(Electronic Design Automation, 电子设计自动化)技术正是为了适应现代电子产品设计的要求，吸收多学科最新成果而形成的一门新技术。

利用 EDA 技术进行电子系统的设计，具有以下几个特点：① 用软件的方式设计硬件；② 用软件方式设计的系统到硬件系统的转换是由有关的开发软件自动完成的；③ 设计过程中可用有关软件进行各种仿真；④ 系统可现场编程，在线升级；⑤ 整个系统可集成在一个芯片上，体积小、功耗低、可靠性高。因此，EDA 技术是现代电子设计的发展趋势。

但是，这种颇有前途的技术目前国内还处于初级应用阶段，各高校主要在相关专业的研究生中开设了诸如大规模可编程逻辑器件、在系统可编程技术、硬件描述语言 VHDL(或 Verilog)等课程。随着 EDA 技术的快速发展，近一两年，有关院校纷纷加大了对 EDA 技术的研究和对 EDA 实验室的建设，并已逐步在本科生甚至拟在专科生中增开此类课程。但是，目前有关 EDA 技术的书籍比较少，并且大部分都是从某些侧面进行阐述的，作者认为有必要将这些相关课程的内容进行整合与优化，以使这一有着广阔应用前景的新技术迅速地在我国相关的专业技术人员中普及并应用于工程实践中。作者希望并相信，在不久的将来，在我国相关的专业技术人员中，使用 EDA 技术进行工程设计，就像现在我们在工作中使用计算器一样。到那时，我们虽然不能开办集成电路制造厂，但是我们却能制造(设计)自己的专用集成电路或集成电子系统。

EDA 技术是一门涉及多学科的综合性的技术，内容广泛，观点各异，目前尚无明确的定义。作者认为，所谓 EDA 技术，就是以大规模可编程逻辑器件为设计载体，以硬件描述语言为系统逻辑描述的主要表达方式，以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具，通过有关的开发软件，自动完成用软件方式设计的电子系统到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真，直至对于特定目标芯片的适配编译、逻辑映射、编程下载等工作，最终形成集成电子系统或专用集成芯片的一门新技术。

EDA 技术涉及面广，内容丰富。从教学和实用的角度看，究竟应掌握些什么内容呢？结合近年从事 EDA 技术的研究、EDA 实验室的建设及 EDA 技术的有关教学实践，作者认为，主要应掌握如下四个方面的内容：① 大规模可编程逻辑器件；② 硬件描述语言；③ 软件开发工具；④ 实验开发系统。其中，大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体，硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段，软件开发工具是利用 EDA 技术进行电子系统设计的智能化的自动化设计工具，实验开发系统则是

利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。

本书共 6 章，其中第 1、3、4、5、6 章由谭会生编写，第 2 章由张昌凡编写，全书由谭会生统稿、定稿。

在本书的编写过程中，株洲工学院院长、博士生导师张晓琪教授，杨连登副院长，科技处廖建勇处长，电气工程系彭涛主任给予了大力的支持和鼓励，在此一并表示衷心的感谢！株洲工学院电气工程系廖无限老师，彭晶、李勤华同学，株洲工业学校曾招兵、谭建武、费勇同学进行了初稿的文字录入和部分插图的绘制工作，在此表示真诚的谢意！

由于 EDA 技术是一门发展迅速的新技术，加上作者水平有限，书中难免出现疏漏之处，敬请读者批评指正。

作 者

2001 年 6 月于株洲工学院

目 录

| | | | |
|--|----|---------------------------------------|-----|
| 第 1 章 绪论 | 1 | 2.3 Altera 公司的 CPLD 和 FPGA 器件 | 50 |
| 1.1 EDA 技术的涵义 | 1 | 2.3.1 Altera 公司的 CPLD 和 FPGA 概述 | 50 |
| 1.2 EDA 技术的发展历程 | 1 | 2.3.2 MAX 系列 CPLD 结构 | 57 |
| 1.3 EDA 技术的主要内容 | 3 | 2.3.3 MAX II 系列 CPLD 结构 | 58 |
| 1.3.1 大规模可编程逻辑器件 | 3 | 2.3.4 Cyclone 系列 FPGA 结构 | 60 |
| 1.3.2 硬件描述语言(HDL)..... | 4 | 2.3.5 Stratix 系列 FPGA 结构 | 71 |
| 1.3.3 EDA 软件开发工具 | 5 | 2.4 Xilinx 公司的 CPLD 和 FPGA 器件 | 78 |
| 1.3.4 EDA 实验开发系统 | 6 | 2.4.1 Xilinx 公司的 CPLD 和 FPGA 概述 | 78 |
| 1.4 EDA 软件系统的构成 | 6 | 2.4.2 XC9500 系列 CPLD 结构 | 83 |
| 1.5 EDA 工具的发展趋势 | 7 | 2.4.3 CoolRunner 系列 CPLD 结构 | 86 |
| 1.6 EDA 的工程设计流程 | 9 | 2.4.4 Spartan 系列 FPGA 结构 | 88 |
| 1.6.1 FPGA/CPLD 工程设计流程 | 9 | 2.4.5 Virtex 系列 FPGA 结构 | 94 |
| 1.6.2 ASIC 工程设计流程 | 12 | 2.5 CPLD 和 FPGA 的编程与配置 | 98 |
| 1.7 数字系统的设计 | 14 | 2.5.1 CPLD 和 FPGA 的编程配置 | 98 |
| 1.7.1 数字系统的设计模型 | 14 | 2.5.2 CPLD 和 FPGA 的下载接口 | 100 |
| 1.7.2 数字系统的设计方法 | 15 | 2.5.3 CPLD 器件的编程电路 | 101 |
| 1.7.3 数字系统的设计准则 | 16 | 2.5.4 FPGA 器件的配置电路 | 102 |
| 1.7.4 数字系统的设计步骤 | 17 | 2.6 FPGA 和 CPLD 的开发应用选择 | 107 |
| 1.8 EDA 技术的应用展望 | 18 | 习题 | 111 |
| 习题 | 19 | 第 3 章 Verilog HDL 编程基础 | 112 |
| 第 2 章 大规模可编程逻辑器件 | 20 | 3.1 Verilog HDL 简介 | 112 |
| 2.1 可编程逻辑器件概述 | 20 | 3.1.1 常用硬件描述语言简介 | 112 |
| 2.1.1 PLD 的发展进程 | 20 | 3.1.2 Verilog HDL 的优点 | 113 |
| 2.1.2 PLD 的分类方法 | 22 | 3.1.3 Verilog HDL 程序设计约定 | 113 |
| 2.1.3 常用 CPLD 和 FPGA 标识的含义 | 23 | 3.2 Verilog HDL 程序概述 | 114 |
| 2.2 Lattice 公司的 CPLD 和 FPGA 器件 | 25 | 3.2.1 Verilog HDL 程序设计举例 | 114 |
| 2.2.1 Lattice 公司的 CPLD 和 FPGA 概述 | 25 | 3.2.2 Verilog HDL 程序的基本结构 | 116 |
| 2.2.2 ispLSI/pLSI 系列 CPLD 结构 | 30 | 3.2.3 Verilog HDL 程序的基本特性 | 116 |
| 2.2.3 ispMACH 系列 CPLD 结构 | 36 | 3.2.4 Verilog HDL 程序的描述风格 | 117 |
| 2.2.4 EC/ECP 系列 FPGA 结构 | 39 | 3.3 Verilog HDL 语言要素 | 119 |
| 2.2.5 XP/XP2 系列 FPGA 结构 | 46 | 3.3.1 Verilog HDL 文字规则 | 119 |
| 2.2.6 MachXO 系列 FPGA 结构 | 47 | 3.3.2 Verilog HDL 数据类型 | 122 |

| | | | |
|------------------------------------|-----|---|-----|
| 3.3.3 Verilog HDL 操作符 | 125 | 4.2.3 EDA 仿真测试模型及程序 | 223 |
| 3.3.4 编译器伪指令 | 131 | 4.3 Altera Quartus II 操作指南 | 225 |
| 3.4 结构描述语句 | 134 | 4.3.1 Quartus II 的初步认识 | 225 |
| 3.4.1 元件实例化语句 | 134 | 4.3.2 Quartus II 的基本操作 | 230 |
| 3.4.2 门级结构描述 | 136 | 4.3.3 Quartus II 的综合操作 | 246 |
| 3.5 数据流描述语句 | 138 | 4.3.4 Quartus II 的 SOPC 开发 | 251 |
| 3.5.1 隐式连续赋值语句 | 138 | 4.4 Xilinx ISE Design Suite 操作指南 | 256 |
| 3.5.2 显式连续赋值语句 | 139 | 4.4.1 Xilinx ISE 的初步认识 | 257 |
| 3.5.3 连续赋值的表达式 | 140 | 4.4.2 ISE Suite 的基本操作 | 260 |
| 3.5.4 连续赋值的应用实例 | 140 | 4.4.3 ISE Suite 的综合操作 | 273 |
| 3.6 行为描述语句 | 143 | 4.5 Lattice ispLEVER 操作指南 | 279 |
| 3.6.1 过程性结构 | 143 | 4.5.1 ispLEVER 的初步认识 | 279 |
| 3.6.2 过程赋值语句 | 148 | 4.5.2 ispLEVER 的基本操作 | 283 |
| 3.6.3 块语句 | 152 | 4.5.3 ispLEVER 的综合操作 | 296 |
| 3.6.4 条件语句 | 153 | 4.6 Synplify Synplify Pro 操作指南 | 300 |
| 3.6.5 选择语句 | 157 | 4.6.1 Synplify Pro 的使用步骤 | 301 |
| 3.6.6 循环语句 | 160 | 4.6.2 Synplify Pro 的使用实例 | 301 |
| 3.6.7 wait 语句 | 165 | 4.7 Mentor Graphics ModelSim 操作指南 | 304 |
| 3.7 函数与任务 | 165 | 4.7.1 ModelSim 的使用步骤 | 305 |
| 3.7.1 函数 | 166 | 4.7.2 ModelSim 的使用实例 | 305 |
| 3.7.2 任务 | 168 | 习题 | 310 |
| 3.7.3 函数调用函数 | 170 | 第 5 章 EDA 实验开发系统 | 312 |
| 3.7.4 任务调用函数及任务 | 171 | 5.1 通用 EDA 实验开发系统概述 | 312 |
| 3.7.5 系统函数与任务 | 173 | 5.1.1 EDA 实验开发系统的基本组成 | 312 |
| 3.8 基本逻辑电路设计 | 175 | 5.1.2 EDA 实验开发系统的性能指标 | 312 |
| 3.8.1 组合逻辑电路设计 | 175 | 5.1.3 通用 EDA 实验开发系统的 工作原理 | 313 |
| 3.8.2 时序逻辑电路设计 | 182 | 5.1.4 通用 EDA 实验开发系统的 使用方法 | 313 |
| 3.8.3 存储器电路设计 | 197 | 5.2 GW48 型 EDA 实验开发系统的使用 | 314 |
| 3.9 状态机的 Verilog HDL 设计 | 202 | 5.2.1 GW48 型 EDA 实验开发系统介绍 | 314 |
| 3.9.1 状态机的基本结构和编码方案 | 202 | 5.2.2 GW48 实验电路结构图 | 320 |
| 3.9.2 一般状态机的 Verilog HDL 设计 | 203 | 5.2.3 GW48 系统结构图信号名与芯片 引脚对照表 | 326 |
| 3.9.3 摩尔状态机的 Verilog HDL 设计 | 206 | 5.2.4 GW48 型 EDA 实验开发系统 使用实例 | 329 |
| 3.9.4 米立状态机的 Verilog HDL 设计 | 208 | 习题 | 333 |
| 习题 | 212 | 第 6 章 Verilog HDL 设计应用实例 | 334 |
| 第 4 章 常用 EDA 工具软件操作指南 | 215 | 6.1 8 位加法器的设计 | 334 |
| 4.1 常用 EDA 工具软件安装指南 | 215 | | |
| 4.2 常用 EDA 工具软件操作用例 | 218 | | |
| 4.2.1 四位十进制计数器电路 | 218 | | |
| 4.2.2 计数动态扫描显示电路 | 220 | | |

| | | | | |
|--------|-----------------------|-----|------------------------------------|-----|
| 6.2 | 8 位乘法器的设计 | 337 | 习题 | 412 |
| 6.3 | 8 位除法器的设计 | 341 | 第 7 章 EDA 技术实验 | 413 |
| 6.4 | 可调信号发生器的设计 | 346 | 7.1 实验一：计数器电路的设计 | 413 |
| 6.5 | PWM 信号发生器的设计 | 354 | 7.2 实验二：算术运算电路的设计 | 413 |
| 6.6 | 数字频率计的设计 | 359 | 7.3 实验三：可调信号发生器的设计 | 414 |
| 6.7 | 数字秒表的设计 | 363 | 7.4 实验四：数字频率计的设计 | 415 |
| 6.8 | 交通灯信号控制器的设计 | 366 | 7.5 实验五：数字秒表的设计 | 415 |
| 6.9 | 高速 PID 控制器的设计 | 373 | 7.6 实验六：交通灯信号控制器的设计 | 416 |
| 6.10 | FIR 滤波器的设计 | 378 | 7.7 实验七：FIR 滤波器的设计 | 417 |
| 6.11 | CORDIC 算法的应用设计 | 382 | 7.8 实验八：CORDIC 算法的应用设计 | 418 |
| 6.12 | 闹钟系统的设计 | 390 | 7.9 实验报告范例 | 418 |
| 6.12.1 | 系统设计思路 | 390 | 附录 1 常用 FPGA/CPLD 管脚图 | 422 |
| 6.12.2 | Verilog HDL 源程序 | 393 | 附录 2 利用 WWW 进行 EDA 资源的 | |
| 6.12.3 | 仿真结果验证 | 412 | 检索 | 424 |
| 6.12.4 | 逻辑综合分析 | 412 | 主要参考文献 | 426 |
| 6.12.5 | 硬件逻辑验证 | 412 | | |



第1章 绪 论

为了对 EDA 技术的基本概念、基础知识和设计流程等内容有个全面的了解,以便后续的学习,本章概括地阐述了 EDA 技术的涵义,EDA 技术的发展历程,EDA 软件的构成,EDA 工具的发展,EDA 技术的主要内容,EDA 的工程设计流程,数字系统的设计,EDA 技术的应用展望。

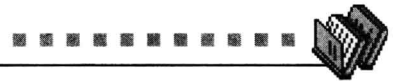
1.1 EDA 技术的涵义

什么叫 EDA 技术?由于它是一门迅速发展的新技术,涉及面广,内容丰富,因而理解各异,目前尚无统一的看法。作者认为:EDA 技术有狭义的 EDA 技术和广义的 EDA 技术之分。狭义的 EDA 技术,就是指以大规模可编程逻辑器件为设计载体,以硬件描述语言为系统逻辑描述的主要表达方式,以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具,通过有关的开发软件,自动完成用软件方式设计的电子系统到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真,直至对于特定目标芯片的适配编译、逻辑映射、编程下载等工作,最终形成集成电子系统或专用集成芯片的一门新技术,或称为 IES/ASIC 自动设计技术。本书讨论的对象专指狭义的 EDA 技术。广义的 EDA 技术,除了狭义的 EDA 技术外,还包括计算机辅助分析 CAA 技术(如 PSPICE、EWB、MATLAB 等)和印刷电路板计算机辅助设计 PCB-CAD 技术(如 PROTEL、ORCAD 等)。在广义的 EDA 技术中,CAA 技术和 PCB-CAD 技术不具备逻辑综合和逻辑适配的功能,因此它并不能称为真正意义上的 EDA 技术。故作者认为将广义的 EDA 技术称为现代电子设计技术更为合适。

利用 EDA 技术(特指 IES/ASIC 自动设计技术)进行电子系统的设计,具有以下几个特点:① 用软件的方式设计硬件;② 用软件方式设计的系统到硬件系统的转换是由有关的开发软件自动完成的;③ 设计过程中可用有关软件进行各种仿真;④ 系统可现场编程,在线升级;⑤ 整个系统可集成在一个芯片上,体积小、功耗低、可靠性高;⑥ 从以前的“组合设计”转向真正的“自由设计”;⑦ 设计的移植性好,效率高;⑧ 非常适合分工设计,团体协作。因此,EDA 技术是现代电子设计的发展趋势。

1.2 EDA 技术的发展历程

EDA 技术伴随着计算机、集成电路、电子系统设计的发展,经历了计算机辅助设计(Computer Assist Design,简称 CAD)、计算机辅助工程设计(Computer Assist Engineering



Design, 简称 CAE)和电子设计自动化(Electronic Design Automation, 简称 EDA)三个发展阶段。

1. 20 世纪 70 年代的计算机辅助设计 CAD 阶段

早期的电子系统硬件设计采用的是分立元件, 随着集成电路的出现和应用, 硬件设计进入到发展的初级阶段。初级阶段的硬件设计大量选用中、小规模标准集成电路。人们将这些器件焊接在电路板上, 做成初级电子系统, 对电子系统的调试是在组装好的 PCB(Printed Circuit Board)板上进行的。

由于设计师对图形符号使用数量有限, 因此传统的手工布图方法无法满足产品复杂性的要求, 更不能满足工作效率的要求。这时, 人们开始将产品设计过程中高度重复性的繁杂劳动, 如布图布线工作, 用二维图形编辑与分析的 CAD 工具替代, 最具代表性的产品就是美国 ACCEL 公司开发的 Tango 布线软件。20 世纪 70 年代, 是 EDA 技术发展初期, 由于 PCB 布图布线工具受到计算机工作平台的制约, 其支持的设计工作有限且性能比较差。

2. 20 世纪 80 年代的计算机辅助工程设计 CAE 阶段

初级阶段的硬件设计是用大量不同型号的标准芯片实现电子系统设计的。随着微电子工艺的发展, 相继出现了集成上万只晶体管的微处理器、集成几十万直到上百万储存单元的随机存储器和只读存储器。此外, 支持定制单元电路设计的硅编辑、掩膜编程的门阵列, 如标准单元的半定制设计方法以及可编程逻辑器件(PAL 和 GAL)等一系列微结构和微电子学的研究成果都为电子系统的设计提供了新天地。因此, 可以用少数几种通用的标准芯片实现电子系统的设计。

伴随着计算机和集成电路的发展, EDA 技术进入到计算机辅助工程设计阶段。20 世纪 80 年代初推出的 EDA 工具则以逻辑模拟、定时分析、故障仿真、自动布局和布线为核心, 重点解决电路设计没有完成之前的功能检测等问题。利用这些工具, 设计师能在产品制作之前预知产品的功能与性能, 能生成制造产品的相关文件, 使设计阶段对产品性能的分析前进了一大步。

如果说 20 世纪 70 年代的自动布局布线的 CAD 工具代替了设计工作中绘图的重复劳动, 那么, 20 世纪 80 年代出现的具有自动综合能力的 CAE 工具则代替了设计师的部分工作, 对保证电子系统的设计, 制造出最佳的电子产品起着关键的作用。到了 20 世纪 80 年代后期, EDA 工具已经可以进行设计描述、综合与优化和设计结果验证等工作。CAE 阶段的 EDA 工具不仅为成功开发电子产品创造了有利条件, 而且为高级设计人员的创造性劳动提供了方便。但是, 大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统的设计要求, 而且具体化的元件图形制约着优化设计。

3. 20 世纪 90 年代电子系统设计自动化 EDA 阶段

为了满足千差万别的系统用户提出的设计要求, 最好的办法是由用户自己设计芯片, 让他们把想设计的电路直接设计在自己的专用芯片上。微电子技术的发展, 特别是可编程逻辑器件的发展, 使得微电子厂家可以为用户提供各种规模的可编程逻辑器件, 使设计者通过设计芯片实现电子系统功能。EDA 工具的发展, 又为设计师提供了全线 EDA 工具。这个阶段发展起来的 EDA 工具, 目的是在设计前期将设计师从事的许多高层次设计工作由工具来完成, 如可以将用户要求转换为设计技术规范, 有效地处理可用的设计资源与理想的



设计目标之间的矛盾,按具体的硬件、软件和算法分解设计等。由于电子技术和 EDA 工具的发展,设计师可以在不太长的时间内使用 EDA 工具,通过一些简单标准化的设计过程,利用微电子厂家提供的设计库来完成数万门 ASIC 和集成系统的设计与验证。

20 世纪 90 年代,设计师逐步从使用硬件转向设计硬件,从单个电子产品开发转向系统级电子产品开发(即片上系统集成, System on a chip)。因此,EDA 工具是以系统级设计为核心,包括系统行为级描述与结构综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。这时的 EDA 工具不仅具有电子系统设计的能力,而且能提供独立于工艺和厂家的系统级设计能力,具有高级抽象的设计构思手段。例如,提供方框图、状态图和流程图的编辑能力,具有适合层次描述和混合信号描述的硬件描述语言(如 VHDL、AHDL 或 Verilog-HDL),同时含有各种工艺的标准元件库。只有具备上述功能的 EDA 工具,才可能使电子系统工程师在不熟悉各种半导体工艺的情况下,完成电子系统的设计。

未来的 EDA 技术将向广度和深度两个方向发展,EDA 将会超越电子设计的范畴进入其他领域,随着基于 EDA 的 SOC(单片系统)设计技术的发展,软、硬核功能库的建立,以及基于 VHDL 的所谓自顶向下设计理念的确立,未来的电子系统的设计与规划将不再是电子工程师们的专利。有专家认为,21 世纪将是 EDA 技术快速发展的时期,并且 EDA 技术将是对 21 世纪产生重大影响的十大技术之一。

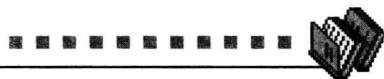
1.3 EDA 技术的主要内容

EDA 技术涉及面广,内容丰富,从教学和实用的角度看,究竟应掌握些什么内容呢?

作者认为,主要应掌握如下四个方面的内容:① 大规模可编程逻辑器件;② 硬件描述语言;③ 软件开发工具;④ 实验开发系统。其中,大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体;硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段;软件开发工具是利用 EDA 技术进行电子系统设计的智能化的自动化设计工具;实验开发系统是利用 EDA 技术进行电子系统设计的下载工具及硬件验证工具。为了使读者对 EDA 技术有一个总体印象,下面对 EDA 技术的主要内容进行概要的介绍。

1.3.1 大规模可编程逻辑器件

可编程逻辑器件(简称 PLD)是一种由用户编程以实现某种逻辑功能的新型逻辑器件。FPGA 和 CPLD 分别是现场可编程门阵列和复杂可编程逻辑器件的简称。现在, FPGA 和 CPLD 器件的应用已十分广泛,它们将随着 EDA 技术的发展成为电子设计领域的重要角色。国际上生产 FPGA/CPLD 的主流公司,并且在国内占有市场份额较大的主要是 Xilinx、Altera、Lattice 三家公司。典型 CPLD 产品有: Lattice 公司的 ispMACH4A5、ispMACH4000、ispXPLD5000 等系列; Altera 公司的 MAX3000A、MAX7000 等系列; Xilinx 公司的 CoolRunner-II、CoolRunner XPLA3、XC9500/XL/XV 等系列。典型 FPGA 产品有: Lattice 公司的 MachXO、ispXPGA、EC/ECP、ECP2/M(含 S 系列)、ECP3、SC/SCM、XP/XP2、FPSC 等系列; Altera 公司的 MAX II、Cyclone、Cyclone II、Cyclone III、Arria GX、Arria II GX、



STRATIX、STRATIX II、STRATIX III、STRATIX IV、FLEX10K、FLEX8000、APEX20K、APEX II、ACEX1K 等系列；Xilinx 公司的 XC3000、XC4000、XC5200、Spartan II、Spartan II E、Spartan-3、Spartan-3A、Spartan-3E、Spartan-3L、Spartan-6、Virtex、Virtex-E、Virtex-II、Virtex-4、Virtex-5、Virtex-6 等系列。近年来，随着集成电路制造技术的飞速发展，这些公司不断地推出集成度更高、性能更好的产品系列和品种，现在一块 CPLD/FPGA 芯片上其等效逻辑门数可从几千到几百万。

FPGA 在结构上主要分为三个部分，即可编程逻辑单元、可编程输入/输出单元和可编程连线三个部分。CPLD 在结构上主要包括三个部分，即可编程逻辑宏单元、可编程输入/输出单元和可编程内部连线。

高集成度、高速度和高可靠性是 FPGA/CPLD 最明显的特点，其时钟延时可小至 ns 级。结合其并行工作方式，在超高速应用领域和实时测控方面，FPGA/CPLD 有着非常广阔的应用前景。在高可靠性应用领域，如果设计得当，将不会存在类似于 MCU 的复位不可靠和 PC 可能跑飞等问题。FPGA/CPLD 的高可靠性还表现在几乎可将整个系统下载于同一芯片中，实现所谓片上系统，从而大大缩小了体积，易于管理和屏蔽。

由于 FPGA/CPLD 的集成规模非常大，因此可利用先进的 EDA 工具进行电子系统设计和产品开发。由于开发工具的通用性、设计语言的标准化以及设计过程几乎与所用器件的硬件结构无关，因而设计开发成功的各类逻辑功能块软件有很好的兼容性和可移植性。它们几乎可用于任何型号和规模的 FPGA/CPLD 中，从而使得产品设计效率大幅度提高，可以在很短的时间内完成十分复杂的系统设计，这正是产品快速进入市场最宝贵的特征。美国 IT 公司认为，一个 ASIC 80%的功能可用 IP 核等现成逻辑合成。而未来大系统的 FPGA/CPLD 设计仅仅是各类再应用逻辑与 IP 核(Core)的拼装，其设计周期将更短。

与 ASIC 设计相比，FPGA/CPLD 显著的优势是开发周期短、投资风险小、产品上市速度快、市场适应能力强和硬件升级回旋余地大，而且当产品定型和产量扩大后，可将在生产中充分检验过的 VHDL 设计迅速投产。

对于一个开发项目，究竟是选择 FPGA 还是选择 CPLD 呢？主要看开发项目本身的需要。对于普通规模，且产量不是很大的产品项目，通常使用 CPLD 比较好。对于大规模的逻辑设计、ASIC 设计，或单片系统设计，则多采用 FPGA。另外，FPGA 掉电后将丢失原有的逻辑信息，所以在实用中需要为 FPGA 芯片配置一个专用 ROM。

1.3.2 硬件描述语言(HDL)

常用的硬件描述语言有 VHDL、Verilog 和 ABEL。

VHDL: 作为 IEEE 的工业标准硬件描述语言，在电子工程领域已成为事实上的通用硬件描述语言。

Verilog: 作为 IEEE 的工业标准硬件描述语言，支持的 EDA 工具较多，适用于 RTL 级和门电路级的描述，其综合过程较 VHDL 稍简单，但其在高级描述方面不如 VHDL。

ABEL: 一种支持各种不同输入方式的 HDL，被广泛用于各种可编程逻辑器件的逻辑功能设计，由于其语言描述的独立性，因而适用于各种不同规模的可编程器件的设计。

有专家认为，在新世纪中，VHDL 与 Verilog 语言将承担几乎全部的数字系统设计任务。