



普通高等教育“十一五”国家级规划教材
电子信息科学与电气信息类基础课程

数字电子技术

(第三版)

高吉祥 丁文霞 主编 唐朝京 主审
黄智伟 王彦 张仁民 编



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>



普通高等教育“十一五”国家级规划教材

电子信息科学与电气信息类基础课程

数字电子技术

(第三版)

高吉祥 丁文霞 主编
唐朝京 主审
黄智伟 王彦 张仁民 编著

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 提 要

本书是依据教育部“电子信息科学与电气信息类基础课程教学基本要求”编写的。主要内容有:数字逻辑基础,逻辑门电路,组合逻辑电路,触发器,时序逻辑电路,脉冲信号的产生与整形,半导体存储器,可编程逻辑器件,数/模转换与模/数转换等基本单元,以及 VHDL 语言基础,门电路、触发器、时序逻辑、存储器 VHDL 描述等拓展知识单元。

本书编写简明扼要,内容深入浅出,便于自学,同时注意实际应用能力的培养。可作为高等学校电气类、电子类、自动化类和其他相近专业的专业基础教材,也可供从事电子技术工作的工程技术人员学习参考。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

数字电子技术/高吉祥,丁文霞主编. —3版. —北京:电子工业出版社,2011.2
普通高等教育“十一五”国家级规划教材. 电子信息科学与电气信息类基础课程
ISBN 978-7-121-12899-8

I. ①数… II. ①高… ②丁… III. ①数字电路—电子技术—高等学校—教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2011)第 018725 号

责任编辑:陈晓莉

印 刷:北京市天竺颖华印刷厂

装 订:三河市鑫金马印装有限公司

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本:787×980 1/16 印张:23.75 字数:610 千字

版 次:2011 年 2 月第 1 次印刷

印 数:4000 册 定价:39.80 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系。联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zltts@phei.com.cn,盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

第三版前言

本书是为高等学校电气与电子类、自动化类、计算机类和其他相近专业而编著的基础教材。为“普通高等教育‘十一五’国家级规划教材”。

自《数字电子技术》(第一版)出版至今,已经过去八年多了。根据广大读者提出的宝贵意见,本书曾做了较大的修订。

第二版修订中,为了保证教学基本单元的体系完整及学时的要求,将第10章“数字系统的EDA设计”的内容删除,这部分内容放在后续课程讲解。修订后全书共分为9章。第1章为数字逻辑基础,主要介绍数制与码制、逻辑代数(布尔代数)、逻辑函数及化简和VHDL语言基础;第2章为逻辑门电路,主要介绍分立元件门电路、TTL集成门电路、ECL门电路和CMOS门电路;第3章为组合逻辑电路,主要介绍组合逻辑电路的分析方法和设计方法、若干组合逻辑电路、组合逻辑电路中的竞争—冒险现象;第4章为触发器,主要介绍触发器的电路结构与动作特点、触发器的逻辑功能及其描述方法和触发器的动态参数;第5章为时序逻辑电路,主要介绍同步、异步时序逻辑电路的分析方法和设计方法,分析了几种常用的时序逻辑电路和时序逻辑电路的竞争—冒险现象;第6章为脉冲信号的产生与整形,主要介绍施密特触发器、单稳态触发器和多谐振荡器的基本原理,以及用模拟运放、逻辑门电路、石英晶体、555定时器构成各种触发器和多谐振荡器;第7章为半导体存储器,主要介绍只读存储器(ROM)和随机存储器(RAM)的原理和构成,以及存储的扩展方式;第8章为可编程逻辑器件,主要介绍可编程逻辑器件的基本结构,PLD电路的表示方法,可编程通用阵列逻辑GAL,复杂可编程逻辑器件CPLD、现场可编程门阵列(FPGA)、在系统可编程逻辑器件(ISP-PLD)的结构和原理;第9章为数/模转换和模/数转换,主要介绍各种D/A和A/D转换器的结构和原理。

第三版修订主要由高吉祥、丁文霞、张仁民完成。其修订工作的指导思想是:依据教育部“电子信息科学与电气信息类基础课程教学基本要求”,同时继续遵循本书前两版的编写原则:“确保基础、精选内容、加强概念、推陈出新、联系实际、侧重集成、避免遗漏、防止重复、统一符号、形成系统”,听取了使用本教材学校的建议,在保持原风格的基础上,对教学内容进行了整合和仔细修改。将拓展的知识内容加“*”,并用小号字处理,同时增加了习题参考答案。

为学好该门课程,还编写了实验与课程设计教材、学习辅助教材、拓宽教材、教师参考教材,以及多媒体课件。与本书配套的教材资料有:

1. 《电子技术基础实验与课程设计》(第三版)高吉祥、库锡树主编,刘菊荣、丁文霞、陆珉、刘安芝编著,电子工业出版社出版;

2. 《数字电子技术学习辅导及习题详解》高吉祥主编,丁文霞、陈忠译、黄智伟编著,电子工业出版社出版;

3. 《全国大学生电子设计竞赛培训系列教程——数字系统与自动控制系统设计》高吉祥主编,唐朝京主审,丁文霞、关永峰、潘中银编著,电子工业出版社;

4.《数字电子技术》教师参考用书(内部资料);

5.《数字电子技术》多媒体教学课件。

选用该教材的学校,可免费获取多媒体教学课件及教师参考用书,但必须由用书学校教务处出具证明,与电子工业出版社高等教育分社联系,或登录 www.hxedu.com.cn 索取。

2009年3月29日在长沙由凌永顺院士、傅丰林、王志功、甘良才、蔡自兴、刘力等几位教授对整个电子技术基础系列教材进行成果鉴定,对这套教材给予极高的评价。详见“电子技术基础”系列教材成果鉴定意见。张晋民教授在系列丛书的修订工作中,对丛书知识体系的调整、内容结构的配比,提出的宝贵的建议,在此一并表示感谢。

本教材适合课时数为40~60个学时。书中有“*”的小节为拓展内容,可根据学时数的要求选讲。

新版教材中一定还有不少缺点和不足之处,恳请广大读者给予批评指正。

编者

2011年2月

“电子技术基础”系列教材成果鉴定意见

2009年3月29日,国防科技大学在长沙主持召开“以人才培养为目标,以教学改革为契机,建设高水平电子技术基础系列教材”成果鉴定会,鉴定委员会听取了系列教材建设的成果汇报,审查了系列教材总结报告和相关材料,经讨论,一致认为该成果具有以下主要特色及创新点:

1. 总体结构设计思想清晰,注重系统配套

该系列教材横向包括5个子系列,即电路分析基础系列、模拟电子技术基础系列、数字电子技术基础系列、高频电子线路系列和全国大学生电子设计竞赛培训系列;每个子系列纵向又分为6个部分,即主干教材、学习辅导及习题详解、实验教材、教师参考用书及配套多媒体课件光盘。整套教材总体结构全面系统,配套性好。

2. 重基础和基本技能训练

该系列教材既保留了对经典基础知识论述精辟、配套习题丰富的特点,又特别注重对学生基本实践技能的培养,为每门课的重点内容均编写了相应的实验指导内容,强化了学生基本实验技能的训练。

3. 注重学生创新能力的培养,拓宽学生的知识面

系列教材在四门主干教材的基础上,增加了电子设计竞赛培训教程等拓宽教材,编写了大量综合设计实验及课程设计,引进了许多新技术、新方法、新器件及新设计思路的讲解。实践证明:该系列教材极大地拓宽了学生知识面,促进了学生创新能力的培养。

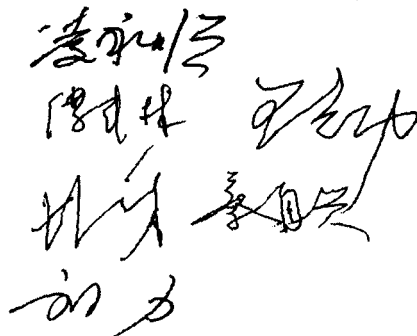
4. 教学、科研和设计相结合,构建特色鲜明的教材体系

系列教材在编写过程中立足于电子信息科技发展前沿,依托高水平科研成果,将科研成果有机融合到教材编写中,形成了教材建设、教学实践和科学研究相互促进的良性互动机制。

鉴定委员会一致认为:该系列教材系统性强、配套性好,具有很高的实用和推广价值。其中《高频电子线路》属普通高等教育“十一五”国家级规划教材,在国内同类教材中具有一流水平,《全国大学生电子设计竞赛培训系列教程》(共7册)填补了此类教材编写的空白。该系列教材现已正式出版16种,发行17万余册,对推进教学改革,促进人才培养起到了重要作用。

鉴定委员会主任:

委员:



2009. 3. 29

目 录

第 1 章 数字逻辑基础	1
1.1 数制与编码	1
1.1.1 数制	1
1.1.2 数制间的转换	2
1.1.3 编码	4
1.2 逻辑代数	8
1.2.1 逻辑变量与逻辑函数概念	8
1.2.2 三种基本逻辑及其运算	8
1.2.3 复合逻辑及其运算	11
1.2.4 逻辑函数的描述	14
1.2.5 逻辑代数的定律、规则及常用公式	15
1.3 逻辑函数化简	18
1.3.1 逻辑函数的最简形式	18
1.3.2 逻辑函数的代数化简法	18
1.3.3 图解化简法(卡诺图化简法)	21
1.3.4 具有无关项的逻辑函数及其化简	28
* 1.4 VHDL 语言基础	31
1.4.1 概述	31
1.4.2 VHDL 的程序结构	32
1.4.3 VHDL 的语言元素	36
1.4.4 VHDL 的基本语句	41
1.4.5 VHDL 的子程序	46
本章小结	47
习题一	48
第 2 章 逻辑门电路	53
2.1 概述	53
2.2 分立元件门电路	53
2.2.1 二极管与门	53
2.2.2 二极管或门	54
2.2.3 三极管非门	54
2.3 TTL 集成门电路	55
2.3.1 TTL 集成门电路的结构	55
2.3.2 TTL 门电路	58

2.4	MOS 门电路	64
2.4.1	NMOS 门电路	64
2.4.2	CMOS 门电路	65
2.4.3	CMOS 集成电路的主要特点和使用中应注意的问题	69
2.5	TTL 电路与 CMOS 电路的接口	70
* 2.6	门电路的 VHDL 描述	73
2.6.1	二输入与非门、与门、或门、或非门、异或门的 VHDL 程序	73
2.6.2	四输入与非门的 VHDL 程序	74
	本章小结	76
	习题二	76
第 3 章	组合逻辑电路	80
3.1	概述	80
3.2	组合逻辑电路的基本分析和设计方法	81
3.2.1	组合逻辑电路的基本分析方法	81
3.2.2	组合逻辑电路的基本设计方法	83
3.3	若干常用的组合逻辑电路	84
3.3.1	全加法器	84
3.3.2	编码器	91
3.3.3	数值比较器	97
3.3.4	译码器	100
3.3.5	数据分配器	108
3.3.6	数据选择器	109
3.4	组合电路中的竞争—冒险	115
3.4.1	竞争—冒险的概念及其产生原因	116
3.4.2	消除竞争—冒险的方法	117
	本章小结	120
	习题三	120
第 4 章	触发器	124
4.1	概述	124
4.2	电平型基本 RS 触发器	124
4.2.1	与非门构成的基本 RS 触发器	124
4.2.2	或非门构成的基本 RS 触发器	126
4.2.3	电平型基本 RS 触发器的动作特点	127
* 4.2.4	电平型基本触发器的 VHDL 描述	127
4.3	时钟控制的电平触发器(同步触发器)	128
4.3.1	同步 RS 触发器	129
4.3.2	同步 D 触发器	131
4.3.3	同步 JK 触发器	132

4.3.4	同步 T 触发器和 T' 触发器	132
4.3.5	同步触发器的动作特点	133
4.4	主从触发器	134
4.4.1	主从 RS 触发器	134
4.4.2	主从 D 触发器	135
4.4.3	主从 JK 触发器	136
4.5	边沿触发器	139
4.5.1	维持阻塞结构正边沿触发器	139
4.5.2	利用传输延迟时间的负边沿触发器	141
4.6	CMOS 触发器	143
4.6.1	带使能端的 CMOS 型 D 触发器	143
4.6.2	CMOS 主从 D 触发器	143
4.6.3	CMOS 主从 JK 触发器	144
4.7	钟控触发器的逻辑功能及其描述方法	145
4.7.1	钟控触发器按逻辑功能的分类	145
4.7.2	触发器的电路结构和逻辑功能的关系	147
4.8	不同类型触发器之间的转换	148
4.8.1	D 型触发器转换成 JK 型触发器	148
4.8.2	JK 型触发器转换成 D 触发器	149
4.9	触发器的动态参数	149
* 4.10	触发器的 VHDL 描述	150
	本章小结	154
	习题四	154
第 5 章	时序逻辑电路	161
5.1	概述	161
5.2	时序逻辑电路的状态转换表、状态转换图和时序图	163
5.2.1	状态转换表(state table)	163
5.2.2	状态转换图(state diagram)	164
5.2.3	时序图(timing diagram)	165
5.3	同步时序逻辑电路的分析和设计方法	165
5.3.1	同步时序逻辑电路的分析方法	165
5.3.2	同步时序逻辑电路的设计方法	169
5.4	异步时序电路的分析和设计方法	179
5.4.1	脉冲型异步时序电路的分析方法	179
5.4.2	脉冲型异步时序电路的设计方法	181
5.5	几种常用的时序逻辑电路	183
5.5.1	寄存器和移位寄存器(Register and Shift Register)	183
5.5.2	计数器	188

* 5.5.3 顺序脉冲发生器	208
* 5.5.4 序列信号发生器	210
* 5.6 时序逻辑电路中的竞争—冒险现象	212
* 5.7 时序逻辑电路的 VHDL 描述	214
本章小结	219
习题五	220
第 6 章 脉冲信号的产生与整形	228
6.1 概述	228
6.2 时基集成电路的结构和工作原理	228
6.2.1 555 时基电路的特点和封装	228
6.2.2 555 时基电路的工作原理	229
6.2.3 双极型 555 和 CMOS 型 555 的性能比较	234
6.3 施密特触发器	235
6.3.1 集成施密特触发器	235
6.3.2 用 555 定时器接成的施密特触发器	238
6.3.3 施密特触发器的应用	239
6.4 单稳态触发器	240
6.4.1 用门电路组成的单稳态触发器	240
6.4.2 集成单稳态触发器	243
6.4.3 用 555 时基电路构成的单稳态触发器	244
6.4.4 单稳态触发器的应用	246
6.5 多谐振荡器	248
6.5.1 对称式多谐振荡器	248
6.5.2 非对称式多谐振荡器	250
6.5.3 环形振荡器	251
6.5.4 用施密特触发器构成的多谐振荡器	253
6.5.5 石英晶体多谐振荡器	253
6.5.6 用 555 时基电路构成的多谐振荡器	254
* 6.5.7 压控振荡器	256
本章小结	260
习题六	261
第 7 章 半导体存储器	264
7.1 概述	264
7.2 只读存储器(ROM)	264
7.2.1 只读存储器的电路结构	264
7.2.2 掩模只读存储器	265
7.2.3 可编程只读存储器(PROM)	267
7.2.4 可擦除的可程序只读存储器(EPROM)	267

7.2.5	电信号擦除的可编程 ROM(EEPROM)	268
7.2.6	快闪存储器(Flash Memory)	269
7.3	随机存储器(RAM)	270
7.3.1	静态随机存储器(SRAM)	271
7.3.2	动态随机存储器(DRAM)	272
7.4	存储器容量的扩展	272
7.4.1	位扩展方式	272
7.4.2	字扩展方式	274
7.5	用存储器实现组合逻辑函数	275
*7.6	存储器的 VHDL 描述	279
	本章小结	281
	习题七	281
第 8 章	可编程逻辑器件	284
8.1	概述	284
8.2	可编程逻辑器件的基本结构和电路表示方法	285
8.2.1	可编程逻辑器件的基本结构	285
8.2.2	PLD 电路的表示方法	285
8.3	可编程阵列逻辑(PAL)	286
8.3.1	基本的 PAL 电路	286
8.3.2	带寄存器输出的 PAL 电路	288
8.3.3	两种输出结构的 PAL 电路	290
8.3.4	带异或输出的 PAL 电路	290
8.3.5	运算选通反馈结构	293
8.3.6	PAL 的应用举例	294
8.4	可编程通用阵列逻辑(GAL)	298
8.4.1	GAL 器件的基本结构	298
8.4.2	输出逻辑宏单元 OLMC	298
8.4.3	GAL 器件的结构控制字	298
8.4.4	输出逻辑宏单元(OLMC)的组态	301
8.4.5	GAL 器件行地址映射图	302
8.5	复杂可编程逻辑器件(CPLD)	302
8.5.1	XC9500 系列器件结构	303
8.5.2	功能块 FB	303
8.5.3	宏单元	304
8.5.4	乘积项分配器(PT)	305
8.5.5	Fast CONNECT 开关矩阵	306
8.5.6	输入/输出块(IOB)	307
8.5.7	JTAG 边界扫描接口	307

8.6	现场编程门阵列(FPGA)	308
8.6.1	FPGA 的基本结构	308
8.6.2	可配置逻辑块(CLB)结构	310
8.6.3	输入/输出块(IOB)结构	316
8.6.4	FPGA 的互连资源	319
8.7	在系统可编程逻辑器件(ISP-PLD)	321
8.7.1	ispLSI 的基本结构	322
8.7.2	通用逻辑块(GLB)	322
8.7.3	全局布线区 GRP	323
8.7.4	输出布线区 ORP	324
8.7.5	输入/输出单元	325
8.7.6	时钟网络	326
8.7.7	边界扫描	326
8.7.8	用户电子标签(UES)和保密位	327
	本章小结	327
	习题八	328
第9章	数/模转换与模/数转换	330
9.1	概述	330
9.2	数/模转换器(DAC)	330
9.2.1	数/模转换器基本原理	330
9.2.2	数/模转换器的主要技术指标	334
9.2.3	集成 DAC 典型芯片	335
9.2.4	集成 DAC 的应用	338
9.3	模/数转换器(ADC)	340
9.3.1	模/数转换器基本原理	341
9.3.2	模/数转换器的主要技术指标	348
9.3.3	集成 ADC 典型芯片	348
9.3.4	集成 ADC 的应用	355
	本章小结	358
	习题九	359
附录 A	习题参考答案	361
附录 B	文字符号及其说明	366
参考文献		368

第 1 章 数字逻辑基础

内容提要:本章介绍数字电路逻辑功能的数学方法。文中首先介绍了数制、编码,然后介绍了逻辑代数的基本公式、常用公式和重要规则,逻辑函数及表示方法,最后介绍如何利用公式、卡诺图和列表化简逻辑函数。

1.1 数制与编码

1.1.1 数制

数制是人们对数量计数的一种统计规则。在日常生活中经常遇到的是十进制。在数字系统中,广泛采用的则是二进制,八进制和十六进制。

一种进位计数包含着两个基本要素。

(1) 基数:基数是计数制中所用到的数码的个数,常用 R 表示。如十进制中,包含 0, 1, 2, ..., 9 等 10 个数码。进位规则为“逢 10 进 1”。所以它的基数 $R = 10$ 。

(2) 位权:处在不同数位的数码,代表着不同的数值,每一个数位的数值是由该位数码的值乘以处在这位的一个固定常数。不同数位上的固定常数称为位权值,简称位权。例如,十进制数个位的位权值是 1,十位的位权值是 10^1 ,百位是 10^2 ,依次类推。譬如十进制数 1 1 1 1,各位数码均为 1,由于它们所处的数位不一样,那么它们所表示的数值不一样。犹如军内干部有司令、军长、师长、团长、营长、连长、排长、班长等职称,他们都属军人,但他们所处的地位不同,那么人们给予他们的权力是不一样的。又如杆称,使用同一个称砣,它所处的位置不一样,那么所表示的重量也是不一样的。

下面对常用的几种数制一一介绍。

一、十进制

基数 $R = 10$ 的数制称为十进制。一个十进制数按权展开为

$$(N)_{10} = a_{n-1}a_{n-2}\cdots a_2a_1a_0.a_{-1}\cdots a_{-m} = \sum_{i=-m}^{n-1} a_i 10^i \quad (1.1.1)$$

式中, n 为整数位数; m 为小数位数; 10 为基数,也称为模; 10^i 为第 i 位的位权值。

特点: ① 有 0, 1, ..., 9 等 10 个数码(数符); ② “逢 10 进 1”。

二、 R 进制

基数为 R 的数制称为 R 进制。进位规则为“逢 R 进 1”。有 0, 1, ..., $R-1$ 个数码(数符)。按权展开为

$$(N)_R = \sum_{i=-m}^{n-1} a_i R^i \quad (1.1.2)$$

式中, n 为整数位数; m 为小数位数; a_i 为第 i 位数码; R 为基数; R^i 为第 i 位的位权值。

三、二进制

基数 $R = 2$ 的数制为二进制,有 0,1 两个数码,进位规则为“逢 2 进 1”。按权展开为

$$(N)_2 = \sum_{i=-m}^{n-1} a_i 2^i \quad (1.1.3)$$

四、八进制

基数 $R = 8$ 的数制为八进制。有 0,1,⋯,7 等 8 个数码,进位规则为“逢 8 进 1”。按权展开为

$$(N)_8 = \sum_{i=-m}^{n-1} a_i 8^i \quad (1.1.4)$$

五、十六进制

基数 $R = 16$ 的数制为十六进制。有 0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F 十六个数码,进位规则为“逢 16 进 1”。按权展开为

$$(N)_{16} = \sum_{i=-m}^{n-1} a_i 16^i \quad (1.1.5)$$

1.1.2 数制间的转换

一、各种进制转换成十进制

基数为 R 的 R 进制转换成十进制的方法很简单,只要按式(1.1.2)就可求得。

【例 1.1.1】 一个二进制数为 $(1010.011)_2$ 化为十进制数。

$$\begin{aligned} \text{解: } (1010.011)_2 &= \sum_{i=-m}^{n-1} a_i 2^i = 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^{-2} + 1 \times 2^{-3} \\ &= (10.375)_{10} \end{aligned}$$

二、十进制转换成 R 进制

一个任意的十进制数可以由整数部分和小数部分构成,若设整数部分为 M_1 ,小数部分为 M_2 ,则

$$(M)_{10} = (M_1)_{10} + (M_2)_{10}$$

将它转换成 R 进制,根据式(1.1.2)得

$$\begin{aligned} (M)_{10} &= \sum_{i=-m}^{n-1} a_i R^i \\ &= a_{n-1} R^{n-1} + a_{n-2} R^{n-2} + \cdots + a_2 R^2 + a_1 R + a_0 + \\ &\quad a_{-1} R^{-1} + a_{-2} R^{-2} + \cdots + a_{-m} R^{-m} \end{aligned} \quad (1.1.6)$$

于是

$$\text{整数部分为: } (M_1)_{10} = a_{n-1} R^{n-1} + a_{n-2} R^{n-2} + \cdots + a_2 R^2 + a_1 R + a_0 \quad (1.1.7)$$

$$\text{小数部分为: } (M_2)_{10} = a_{-1} R^{-1} + a_{-2} R^{-2} + \cdots + a_{-m} R^{-m} \quad (1.1.8)$$

现在的问题是如何确定 a_i 的值。

先观察整数部分:

$$(M_1)_{10} \div R, \text{得商为 } a_{n-1} R^{n-2} + a_{n-2} R^{n-3} + \cdots + a_2 R + a_1 \quad \cdots \text{余数为 } a_0$$

将上式商再除以 R 得

商为 $a_{n-1}R^{n-3} + a_{n-2}R^{n-4} + \dots + a_2$... 余数为 a_1

依次类推, 就可以求得全部的 $a_i (i = 0, 1, 2, \dots, n-1)$ 。

我们将这种方法取名为**除以 R 取余法, 逆序排列**。其中 R 为基数。

再观察小数部分: 将式(1.1.8) 两边同乘以 R 得, 整数部分为 a_{-1} , 小数部分则为

$$a_{-2}R^{-1} + a_{-3}R^{-2} + \dots + a_{-m}R^{-m+1}$$

然后将小数部分再乘以 R 得, 整数部分为 a_{-2} , 小数部分则为

$$a_{-3}R^{-1} + \dots + a_{-m}R^{-m+2}$$

依次类推, 就可求得全部的 $a_i (i = -1, -2, \dots, -m)$ 。

最后一步再乘之后, 还可能存在小数部分, 不妨设为 e , e 称为剩余误差。其值为

$$e < R^{-m}$$

我们将这种方法取名为**乘以 R 取整法, 顺序排列**。

【例 1.1.2】 将十进制数 10.375 转换成二进制数 ($R = 2$)。

解: 将十进制数 10.375 的整数部分和小数部分分别转换。

整数部分转换采用除以 R 取余法(在本例中 $R = 2$)

2	10	余数	对应二进制数码(数符)
	2	5	a_0
	2	2	a_1
	2	1	a_2
	0	1	a_3

于是 $(10)_{10} = (1010)_2$

小数部分采用乘以 R 取整法(在本例中 $R = 2$):

	整数部分	对应二进制数码(数符)
$0.375 \times 2 = 0.75$	0	a_{-1}
$0.75 \times 2 = 1.5$	1	a_{-2}
$0.5 \times 2 = 1.0$	1	a_{-3}

剩余误差 $e = 0$

于是 $(0.375)_{10} = (.011)_2 + e = (.011)_2$

最后得到 $(10.375)_{10} = (1010.011)_2$

三、二进制与八进制、十六进制之间的转换

1. 八进制转换为二进制

把八进制数每位数用 3 位二进制数表示即可。

【例 1.1.3】 将八进制数 $(312.64)_8$ 转换成二进制数。

解: 3 1 2 . 6 4
 011 001 010 . 110 100

于是 $(312.64)_8 = (011001010.110100)_2 = (11001010.1101)_2$

2. 二进制转换为八进制

二进制数转换为八进制数时,以小数点为界,分别向左、向右以 3 位为一组,最高位不到 3 位的用 0 补齐,最低位不到 3 位的也用 0 补齐,然后将每 3 位的二进制数用相应的八进制数表示。

【例 1.1.4】 将二进制数 $(10110.11)_2$ 转换成八进制数。

解: 二进制数 $\quad \underline{010} \quad \underline{110.} \quad \underline{110}$
 对应的八进制数 $\quad 2 \quad 6 \quad . \quad 6$

于是 $(10110.11)_2 = (26.6)_8$

3. 十六进制转换为二进制

将每位十六进制数用相应的 4 位二进制数表示。

【例 1.1.5】 将十六进制数 $(21A.5)_{16}$ 转换成二进制数。

解: 十六进制数 $\quad 2 \quad 1 \quad A \quad . \quad 5$
 对应的二进制数 $\quad \underline{0010} \quad \underline{0001} \quad \underline{1010} \quad . \quad \underline{0101}$

于是 $(21A.5)_{16} = (001000011010.0101)_2 = (1000011010.0101)_2$

4. 二进制转换为十六进制

二进制数转换为十六进制数时,以小数点为界,分别向左、向右以 4 位为一组,最高位不到 4 位者用 0 补齐,最低位不到 4 位者也用 0 补齐,然后将 4 位二进制数用相应的十六进制数表示。

【例 1.1.6】 将二进制数 $(1100101.101)_2$ 转换为十六进制数

解: 二进制数 $\quad \underline{0110} \quad \underline{0101} \quad . \quad \underline{1010}$
 对应的十六进制数 $\quad 6 \quad 5 \quad . \quad A$

于是 $(1100101.101)_2 = (01100101.1010)_2 = (65.A)_{16}$

5. 八进制与十六进制之间的转换

八进制(或十六进制)转换成十六进制(或八进制),先将八进制(或十六进制)转换为二进制,然后按二进制转换十六进制(或八进制)的步骤进行转换。

1.1.3 编码

编码——就是用二进制码来表示给定的信息符号。这个信息符号可以是十进制数符 0, 1, 2, …, 9; 字符 A、B、C、…; 运算符“+”、“-”、“=”等。下面介绍几种常用的编码。

一、带符号的二进制编码

在数字系统中,正、负数的表示方法是:把一个数最高位作为符号位,用“0”表示“+”;用“1”表示“-”。连同符号位一起作为一个数,称为机器数,它的原来的数值形式则称为这个机器数的真值。

例如:真值 $X_1 = +0.1101$; $X_2 = -0.1101$

表示成机器数为: $X_1 = 0.1101$; $X_2 = 1.1101$

在数字系统中,表示机器数的方法很多,目前常用的有原码、反码和补码。

1. 原码(True Form)

原码表示法又称符号—数值表示法。正数的符号位用“0”表示；负数的符号位用“1”表示；数值部分保持不变。

例如：真值 $X = -1101$

$$(X)_{\text{原}} = 11101$$

2. 反码(One's complement)

反码的符号表示方法与原码相同，正数反码的数值部分保持不变，而负数反码的数值是原码的数值按位求反。

例如：真值 $X_1 = +1101$ ，则 $(X_1)_{\text{反}} = 01101 = 1101$

真值 $X_2 = -1101$ ，则 $(X_2)_{\text{反}} = 10010$

3. 补码(Two's complement)

补码的符号表示方法和原码相同。正数的补码数值部分也与原码相同。负数的补码是这样得到的：将数值部分按位求反，再在最低位加1。

例如：真值 $X_1 = +1101$ ，则 $(X_1)_{\text{补}} = (X_1)_{\text{原}} = (X_1)_{\text{反}} = 01101 = 1101$

真值 $X_2 = -1101$ ，则 $(X_2)_{\text{补}} = 10011$

小结：正数的原码、反码与补码是一样的，均等于该数的真值；负数的原码、反码与补码的符号均为1，仅数值部分不相同，原码的数值部分不变，反码的数值部分各位取反，而补码的数值部分仅仅在反码的最后一位加1即可。

二、带小数点的数的编码

一个数既有小数部分又有整数部分，在数字系统中是如何表示呢？一般有两种方式：定点表示和浮点表示。

任何数制的数 N ，均可以表示为

$$N = R^E \times M \quad (1.1.9)$$

式中， R 为基数； E 为阶码，取值为整数； M 为数 N 的尾数，取值为整数或小数。

例如： $(N)_{10} = (0.25)_{10} = 10^{-2} \times 25$ ，则数 N 的阶码 $E = -2$ ，尾数 $M = 25$ 。

对于二进制数，可表示为

$$N = 2^E \times M \quad (1.1.10)$$

1. 定点表示法

所谓定点表示法就是小数点的位置在数中是固定不变的，这个固定位置是事先约定的，不必用符号表示。

当 $E = 0$ ，尾数 M 为纯整数时，则认为小数点在尾数 M 最低位右边，为整数定点。

例如： $N = +1011011$ ，则可表示为图 1.1.1(a) 的形式。

当 $E = 0$ ，尾数 M 为纯小数时，则认为小数点的位置在 M 最高位的左边，定点数只能表示小数，为定点小数。

例如： $N = -0.1101011$ ，则表示为图 1.1.1(b) 的形式。

定点表示法，数 N 的范围是有限的，在定点小数时，当用 8 位二进制数表示一个数时，1 位符号位，7 位表示数值，最大值取值为 $(0.1111111)_2 = (127 \div 128)_{10}$ ，最小数取值为