

21
世纪

普通高等教育电气信息类
规划教材

DSP原理及应用

范勤儒 王一刚 编著



化学工业出版社

21 世纪普通高等教育电气信息类规划教材

DSP 原理及应用

范勤儒 王一刚 编著



化学工业出版社

· 北京 ·

本书是 DSP 芯片的入门书。以 TMS320C54x 为例, 由浅入深介绍 DSP 芯片结构原理, 包括 CPU 组成、存储器结构、在片外围电路等; 介绍了 CCS 集成开发环境, 重点介绍了基于 DSP 的 C 语言设计方法并将该设计方法用于实际的 DSP 系统进行数字信号处理算法程序设计及接口软件设计。以 DSP 音频应用系统为例介绍了最小 DSP 应用系统的软硬件设计。每章后均有小结及内容提示, 并布置了相关习题。最后, 举例说明了 DSP 大作业的设计方法。

本书可供电子信息工程、通信工程及相关专业本科及高职高专学生作为教材使用; 另外, 由于书中有大量的设计实例, 并附有应用程序、电原理图、表格, 对初学者或自学者帮助很大。

图书在版编目 (CIP) 数据

DSP 原理及应用/范勤儒, 王一刚编著. —北京: 化学工业出版社, 2010.12

21 世纪普通高等教育电气信息类规划教材

ISBN 978-7-122-10180-8

I. D… II. ①范… ②王… III. ①数字信号-信号处理-高等学校-教材②数字信号-微处理器-高等学校-教材 IV. ①TN911.72②TP332

中国版本图书馆 CIP 数据核字 (2010) 第 250911 号

责任编辑: 郝英华

文字编辑: 孙 科

责任校对: 吴 静

装帧设计: 尹琳琳

出版发行: 化学工业出版社 (北京市东城区青年湖南街 13 号 邮政编码 100011)

印 装: 三河市延风印装厂

787mm×1092mm 1/16 印张 15½ 字数 383 千字 2010 年 12 月北京第 1 版第 1 次印刷

购书咨询: 010-64518888 (传真: 010-64519686) 售后服务: 010-64518899

网 址: <http://www.cip.com.cn>

凡购买本书, 如有缺损质量问题, 本社销售中心负责调换。

定 价: 32.00 元

版权所有 违者必究

前言

“DSP 原理及应用”是一门基于数字信号处理技术的课程。数字信号处理技术应用领域广泛，根据应用领域不同，所选择的 DSP 芯片有所不同。因此，现在 DSP 芯片种类繁多，出版了基于不同 DSP 芯片的技术书或教材。在出版的 DSP 芯片原理的书中，大多较详细地介绍 DSP 芯片内部结构、在片外围接口电路及使用方法，而本书则从设计、应用的角度来编写。

本书从 DSP 初学者的需求出发，挑选数字信号处理应用的 DSP 主流芯片 TMS320C54x 作为对象，采用大量的图片、程序、电路图、表格等介绍 DSP 芯片结构、软件开发环境、常用数字信号处理算法应用、DSP 接口软件应用等技巧，以及 DSP 最小应用系统开发的概念。作者力图在现有教学大纲要求下，使读者能够在有限的时间内初步掌握 DSP 芯片软件开发方法及 DSP 最小应用系统的设计方法；使其在以后的学习及工作中，能用所学的 DSP 开发方法选择不同 DSP 芯片进行更深一步的嵌入式系统开发。本书内容易学、易用，且采用 C 语言进行软件开发，每章后均有小结及内容提示，并布置了相关习题。

书中主要内容安排如下。

第 1 章：TMS320C54x 的结构原理，由范勤儒编写。该章主要介绍了 TMS320C54x 的 CPU 结构、存储器结构、常用在片外围电路，对定时器、多通道缓冲串行口 McBSP 工作方式设置做了详尽的介绍，本章是 DSP 技术开发的硬件基础。

第 2 章：DSP 的 C 语言开发方法，由王一刚编写。该章主要介绍了基于 DSP 的 C 程序设计方法，其中包括数据结构、语法、文件类型、项目的构成、用实例介绍了在 CCS 集成开发工具下完整的一个项目设计过程，其中包括项目新建、文件新建、文件加入到项目中、项目的编译、下载、运行、调试、结果观察等。

第 3 章：DSP 芯片的定点运算，由王一刚编写。该章主要介绍了定点的概念、定点运算的原理，用实例说明了基于 C 的定点的加法、减法、乘法、除法运算的实现。

第 4 章：DSP 芯片的浮点运算，由王一刚编写。该章介绍了 IEEE 浮点数格式及 TMS320 浮点格式基本概念，介绍 IEEE 浮点数格式与 TMS320 浮点格式之间的转换方法。说明了浮点数加法、减法、乘法、除法的实现过程。

第 5 章：CCS 集成开发工具的使用方法，由范勤儒编写。该章主要介绍了 DSP 主要开发工具 CCS 的使用方法。从 CCS 的安装、工具栏、软件状态设置开始，重点介绍了在 CCS 集成环境中软件仿真状态 (Simulator) 及硬件仿真状态 (Emulator) 下文件的编辑、项目的建立、编译、运行方式、结果观察窗口等。对外部数据文件中探针、断点的使用，GEL 语言传输输入、输出参数等，图形观察窗口等都有详尽的介绍，并通过大量的实例说明实施过程。

第 6 章：TMS320C54x 的软硬件应用，由范勤儒编写。该章主要介绍了 TMS320C54x 在实际 DSP 系统中接口软件、数字信号处理算法软件的开发方法，以实际的 DSP 音频处理系统为例说明 DSP 最小应用系统的设计。本章完整地说明了 DSP 软件开发、最小 DSP

应用系统的设计过程。

第7章：DSP 原理及应用大作业，由范勤儒编写。该章是对前面6章内容学习效果的总结及检验。所谓大作业，是对课程内容掌握程度的综合练习。本章以一个大作用实例，说明 DSP 大作业的设计过程，为后续相关课程或设计打下坚实基础。

附录：TMS320C5416 实验系统，由范勤儒编写。重点介绍了基于 DSP TMS320VC5416 的实验系统结构、功能及使用方法。

为方便教学，本书配套的电子课件可免费提供给采用本书作为教材的相关院校使用。如有需要，请发电子邮件到至 haoyinghua@cip.com.cn 索取。

本书得到全国教育科学规划教育部重点课题“校企合作共建实训基地研究”GKA103004 子课题“独立学院校企合作共建实训基地中电信类实践教学研究”GKA10017 的支持及宁波市教育局课题 JSJZYQ-201005 和 Jd1005120 的资助。

本书在编写过程中，得到浙江大学宁波理工学院信息分院院领导、老师的大力支持及学生张广纬、程伟、吴瑞芳等的实验帮助，在此，作者衷心表示谢意。

由于作者水平有限，书中如有不妥之处，敬请指正。

编著者

2010 年 12 月

目 录

绪论	1
0.1 数字信号处理概述	1
0.1.1 算法的研究	1
0.1.2 数字信号处理的实现	1
0.2 DSP 芯片的发展概况	2
0.3 DSP 芯片的特点、分类及其应用	3
0.3.1 DSP 芯片的特点	3
0.3.2 DSP 芯片分类	4
0.3.3 DSP 芯片主要应用	5
0.4 DSP 芯片的现状和发展趋势	5
0.4.1 DSP 芯片的现状	5
0.4.2 DSP 的发展趋势	6
0.5 DSP 系统构成	7
0.6 DSP 应用系统设计和开发过程	7
第 1 章 TMS320C54x 的结构原理	9
1.1 TMS320C54x DSP	9
1.1.1 TMS320C54x 的主要特征	9
1.1.2 DSP 芯片的运算速度及精度	10
1.1.3 TMS320C54xDSP 芯片的硬件资源	10
1.1.4 TMS320C54xDSP 的组成框图	11
1.2 TMS320C54x 中央处理器 (CPU)	11
1.2.1 算术逻辑运算单元 (ALU)	12
1.2.2 累加器	13
1.2.3 40 位桶形移位寄存器	13
1.2.4 乘累加 (MAC) 单元	13
1.3 存储器	14
1.3.1 片内 ROM	14
1.3.2 双存取 RAM (DARAM)	14
1.3.3 单存取 RAM (SARAM)	14
1.3.4 存储器映射寄存器	14
1.3.5 存储器空间组织	18
1.4 TMS320C54x 的在片外围电路	21
1.4.1 I/O 空间及通用 I/O 引脚	21
1.4.2 定时器	22
1.4.3 时钟发生器	23
1.4.4 TMS320VC54x 串行口	25
1.5 TMS320C54x 中断系统	37
1.5.1 中断类型	37
1.5.2 中断标志寄存器 (IFR) 和中断屏蔽寄存器 (IMR)	39
1.5.3 中断处理过程	40
1.6 TMS320C54x 引脚信号说明	42
小结及内容提示	45
习题	45
第 2 章 DSP 的 C 语言开发方法	47
2.1 COFF 的一般概念	47
2.2 连接命令语言	47
2.3 向量文件	49
2.4 面向 DSP 的 C/C++ 程序设计	50
2.4.1 面向 DSP 的 C/C++ 程序设计原理	50
2.4.2 C/C++ 程序设计框架	51
2.4.3 C/C++ 语言数据结构及语法	52
2.4.4 C/C++ 语言指针	57
2.5 C/C++ 编程举例	60
小结及内容提示	71
习题	72

第 3 章 DSP 芯片的定点运算	73
3.1 定点的基本概念.....	73
3.1.1 数的定标及 Q 值确定.....	73
3.1.2 溢出及处理方法.....	74
3.1.3 舍入及截尾.....	74
3.2 定点运算实现的基本原理.....	75
3.2.1 加法/减法运算的 C 语言定点运算及举例.....	75
3.2.2 乘法运算的 C 语言定点运算及举例.....	76
3.3 定点运算在图像处理中的应用.....	77
3.3.1 三角运算表设计.....	77
3.3.2 画圆函数设计.....	79
小结及内容提示.....	80
习题.....	80
第 4 章 DSP 芯片的浮点运算	81
4.1 浮点的基本概念.....	81
4.1.1 IEEE 浮点数格式.....	81
4.1.2 TMS320 浮点格式.....	82
4.1.3 IEEE 浮点数格式与 TMS320 浮点格式的转换.....	83
4.2 浮点运算实现的基本原理.....	84
4.2.1 浮点乘法和加法/减法运算.....	84
4.2.2 运算的 C 语言浮点运算及举例.....	85
小结及内容提示.....	86
习题.....	86
第 5 章 CCS 集成开发工具的使用方法	87
5.1 CCS 集成开发工具简介.....	87
5.2 CCS 安装和配置.....	87
5.2.1 CCS 对计算机系统的配置要求.....	87
5.2.2 CCS 的安装与配置过程.....	88
5.3 CCS 窗口介绍.....	89
5.3.1 CCS 窗口示例.....	89
5.3.2 CCS 的菜单栏和快捷菜单.....	90
5.3.3 CCS 的常用工具栏.....	90
5.4 工程文件建立.....	90
5.4.1 工程文件的建立、打开和关闭.....	90
5.4.2 工程文件中添加或删除文件.....	91
5.4.3 工程的构建.....	91
5.5 程序调试.....	92
5.5.1 加载可执行文件.....	92
5.5.2 程序的运行和复位.....	92
5.5.3 断点设置.....	92
5.5.4 变量的观察窗口设置.....	93
5.6 调试过程中与外部文件传输数据.....	98
5.6.1 外部数据文件的格式.....	98
5.6.2 利用探针向外部载入/保存数据.....	99
5.7 指令执行时间的剖析.....	100
5.8 图形窗口观察和分析数据.....	101
5.8.1 CCS 的图形显示功能.....	102
5.8.2 CCS 图形功能应用举例.....	102
5.9 通用扩展语言.....	104
5.9.1 GEL 函数.....	104
5.9.2 GEL 菜单里添加 GEL 函数.....	105
小结及内容提示.....	108
习题.....	108
第 6 章 TMS320C54x 的软硬件应用	111
6.1 TMS320C54x 与存储器及外围设备的接口.....	111
6.2 TMS320C54x 与慢速器件接口.....	111
6.3 TMS320C5416 实验系统软硬件应用.....	113
6.3.1 键盘的应用.....	114
6.3.2 蜂鸣器的应用.....	124
6.3.3 LCD 液晶显示器的应用.....	130
6.3.4 LCD 液晶显示器及键盘综合利用.....	145
6.3.5 发光二极管阵列控制应用.....	149

6.4 数字信号处理算法应用	153	件设计	185
6.4.1 FIR 数字滤波器设计	153	6.5.2 最小 DSP 音频信号处理系统软	
6.4.2 IIR 数字滤波器设计	163	件设计	193
6.4.3 快速傅里叶变换 FFT	169	小结及内容提示	199
6.5 最小 DSP 音频信号处理系统设计	185	习题	199
6.5.1 最小 DSP 音频信号处理系统硬			
第 7 章 DSP 原理及应用大作业	201		
习题	230		
附录: TMS320C5416 实验系统	232		
I TMS320C5416DSP 实验系统简介	232	IV TMS320C5416DSP 实验系统技	
II DSP 系统板模块功能介绍	234	术指标	239
III DSP 显示/控制模块功能介绍	237		
参考文献	240		

绪 论

自 20 世纪 70 年代末 80 年代初, 数字信号处理器 (Digital Signal Processor, DSP) 问世以来, 数字信号处理 (Digital Signal Processing, DSP) 得到广泛应用。因此, DSP 既可以代表数字信号处理器 (Digital Signal Processor), 也可以代表数字信号处理技术 (Digital Signal Processing)。前者是指实现这些技术的通用或专用可编程微处理器芯片, 后者是指理论和计算方法上的技术。数字信号处理及数字信号处理芯片无论在其应用的广度还是深度方面, 都在以前所未有的速度向前发展。

本章首先对数字信号处理进行了概述, 介绍了数字信号处理的基本知识; 接着介绍了可编程 DSP 芯片, 对 DSP 芯片的发展、特点、分类、应用和发展趋势作了论述; 然后介绍 DSP 系统, 对 DSP 系统的构成、特点、设计过程以及芯片的选择进行了详细的介绍; 最后对 DSP 产品作了简要介绍。

0.1 数字信号处理概述

数字信号处理 (DSP) 是一门涉及许多学科并广泛应用于很多科学和工程领域的新兴学科。数字信号处理是利用计算机或专用数字处理设备, 对信号进行采集、数字分析、数字滤波、信号压缩、信号编码解码、特征识别、信号合成等加工处理, 以便提取有用的信息并进行有效的传输与应用的处理技术。

数字信号处理是以众多学科为理论基础, 它所涉及的范围极其广泛。如数学领域中的微积分、概率统计、随机过程、数字分析等都是数字信号处理的基础工具。它与网络理论、信号与系统、控制理论、通信理论、语音处理、图像处理等密切相关。

数字信号处理包括算法的研究及数字信号处理的实现两个方面的内容。

0.1.1 算法的研究

算法的研究是指如何以最小的运算量和最小的存储量来完成算法, 如 20 世纪 60 年代出现的快速傅里叶变换 (FFT), 使 DFT 的运算大大简化, 运算时间一般可缩短一到二个数量级, 从而使 DFT 运算得到广泛应用, 使数字信号处理技术发生了革命性的变化。

近几年来, 数字信号处理的理论和方法得到了迅速的发展, 诸如语音与图像的压缩编码及解码、信号建模及识别、信号的调制与解调、信号加密和解密、信道的辨识与均衡、智能天线、频谱分析、自适应信号处理等各种快速算法都成为研究热点, 并取得了长足进步, 为各种实时处理的应用提供了算法基础。

0.1.2 数字信号处理的实现

数字信号处理可用硬件、软件或软硬结合的方法来实现各种算法。数字信号处理的实现一般有以下几种方法。

① 在通用计算机 (PC 机) 上用软件实现。该方法不需添加其他专业设备, 但算法一般只能仿真实现, 且速度较慢。如 MATLAB 软件可用于数字信号算法运算, 该方法不适合实时数字信号处理。

② 在通用计算机系统加入专用的加速处理机实现,用于增强运算能力和提高运算速度,专用性强,成本高,该方法不适合于嵌入式应用。

③ 用单片机实现,成本低,用于简单的数字信号处理,不适用以乘法-累加运算为主的密集型复杂 DSP 算法。

④ 用通用的可编程 DSP 芯片实现,具有可编程型强大的处理能力,可完成复杂的数字信号处理算法,成本不是太高,适宜推广应用,在实时 DSP 领域中处于主导地位。

⑤ 用专用的 DSP 芯片实现,可用在要求信号处理速度加快的特殊场合,如专用于 FFT、数字滤波、卷积相关算法的 DSP 芯片,相应的信号处理算法由内部硬件电路实现。用户无需编程,但专用性强,灵活性差,应用受到限制。

⑥ 用基于通用 DSP 核的 ASIC 芯片实现。随着专用集成电路 (Application Specific Integrated Circuit, ASIC) 的广泛使用,可以将 DSP 的功能集成到 ASIC 芯片中。一般说来, DSP 核是通用 DSP 器件中的 CPU 部分,再配上用户所需的存储器(包括 Cache、RAM、ROM、flash、EPROM)和外设(包括串口、并口、主机接口、DMA、定时器等),组成用户的 ASIC。

0.2 DSP 芯片的发展概况

DSP 芯片诞生于 20 世纪 70 年代末 80 年代初,走过了 30 多年的发展历程,经历了以下三个阶段。

① 第一阶段出现在 20 世纪 70 年代末 80 年代初。1978 年 AMI 公司生产了第一片 DSP 芯片 S2811,1979 年美国 Intel 公司发布了商用可编程 DSP 器件 Intel2920,这两种芯片由于内部没有单周期的乘法器,使芯片的运算速度、数据处理能力和运算精度受到了很大的限制。运算速度大约为单指令周期 200~250ns,应用领域仅局限于军事或航空航天部门。

② 第二阶段出现在 20 世纪 80 年代末 90 年代初。这个时期的 DSP 器件在硬件结构上更适合数字信号处理的要求,能进行硬件乘法、硬件 FFT 变换和单指令滤波处理,单指令周期为 80~100ns。如 TI 公司的 TMS320C20、TMS320C25、TMS320C26、TMS320C28,是该公司的第二代 DSP 器件,采用了 CMOS 制造工艺,其存储容量和运算速度成倍提高,为语音处理、图像硬件处理技术的发展奠定了基础。20 世纪 80 年代后期,以 TI 公司的 TMS320C30 为代表的第三代 DSP 芯片问世,伴随着运算速度的进一步提高,其应用范围逐步扩大到通信、计算机领域。这个时期的器件主要有:TI 公司的 TMS320C20、TMS320C30、TMS320C40、TMS320C50 系列, Motorola 公司的 DSP5600、DSP9600 系列, AT&T 公司的 DSP32 等。

③ 第三阶段出现在 2000 年以后,这一时期各 DSP 制造商不仅使信号处理能力更加完善,而且使系统开发更加方便、程序编辑调试更加灵活、功耗进一步降低、成本不断下降。尤其是各种通用外设集成到芯片上,大大地提高了数字信号处理能力。这一时期的 DSP 运算速度可达到单指令周期 10ns 左右,可在 Windows 环境下直接用 C 语言编程,使用方便灵活,使 DSP 芯片不仅在通信、计算机领域得到了广泛应用,而且逐渐渗透到人们日常消费领域。

目前, DSP 芯片的发展非常迅速。硬件方面主要是向多处理器的并行处理结构、便于外部数据交换的串行总线传输、大容量片上 RAM 和 ROM、程序加密、增加 I/O 驱动能力、外围电路内装化、低功耗等方面发展。软件方面主要是综合开发平台的完善,使 DSP 的应用开发更加灵活方便。

0.3 DSP 芯片的特点、分类及其应用

0.3.1 DSP 芯片的特点

DSP 芯片是一种适合于实时数字信号处理的微处理器，它强调运算的实时性。除了具备普通微处理器所强调的高速运算和控制能力外，针对实时数字信号处理的特点，在处理器的结构、指令系统、指令流程上作了很大的改进，其主要特点如下。

(1) 哈佛结构

现在的 DSP 芯片普遍采用数据总线和程序总线分离的哈佛结构或改进的哈佛结构，比早期微处理器的冯·诺依曼（Von Neumann）结构有更快的指令执行速度。冯·诺依曼结构的微处理器片内程序空间和数据空间是合在一起的，取指令和取操作数都是通过一条总线分时进行的。当进行高速运算时，不但不能同时进行取指令和取操作数，而且还会造成数据传输通道的瓶颈现象；而采用的程序空间和数据空间分开的哈佛（Harvard）结构 DSP 芯片，有各自独立的程序总线 and 数据总线，可独立编址和独立访问，可对程序和数据进行并行传输，这种结构使取指令操作、指令执行操作同时完成，大大地提高了数据处理能力和指令的执行速度，非常适合于实时的数字信号处理；采用改进型哈佛结构 DSP 芯片，双存储空间和数条总线，即一条程序总线和多条数据总线，允许在程序空间和数据空间之间相互传送数据，使这些数据可以由算术运算指令直接调用，增强芯片的灵活性。

(2) 多总线结构

许多 DSP 芯片内部都采用多总线结构，这样在一个机器周期内可以多次访问程序空间和数据空间。例如 TMS320C54x 内部有 P、C、D、E 4 条程序或数据总线，每条总线又包含地址总线，可以在 1 个机器周期内从程序存储器取 1 条指令，从数据存储器读 2 个操作数和向数据存储器写 1 个操作数，大大提高 DSP 运行速度。

(3) 流水线结构

DSP 执行 1 条指令，需要通过取指、译码、取操作数和执行等几个阶段。在 DSP 芯片中，采用流水线结构，在程序运行过程中这几个阶段是重叠的，如图 0-1 所示，这样，在执行本条指令的同时，还依次完成了后面 3 条指令的取操作数、译码和取指令，大大增强了 DSP 的处理能力。

利用这种流水线结构，加上执行重复操作，就能保证在单指令周期内完成数字信号处理中用得最多的乘法累加运算。若采用四级流水线进行下列运算

$$y = \sum_{i=0}^{N-1} h(i)x(i)$$

运算的微操作可用图 0-1 表示。

(4) 配有专用的硬件乘法-累加器

为了适应数字信号处理的需要，当前的 DSP 芯片都配有专用的硬件乘法-累加器，可在一个周期内完成一次乘法和一次累加操作，从而可实现数据的乘法-累加操作。如乘累加运算、FIR 和 IIR 滤波算法运算、FFT 变换、LMS 滤波算法等处理。

(5) 具有特殊的 DSP 指令

为了满足数字信号处理的需要，在 DSP 的指令系统中，设计了一些完成特殊功能的指

令。如 TMS320C54x 中的 FIRS 和 LMS 指令，专门用于完成系数对称的 FIR 滤波器和 LMS 算法。

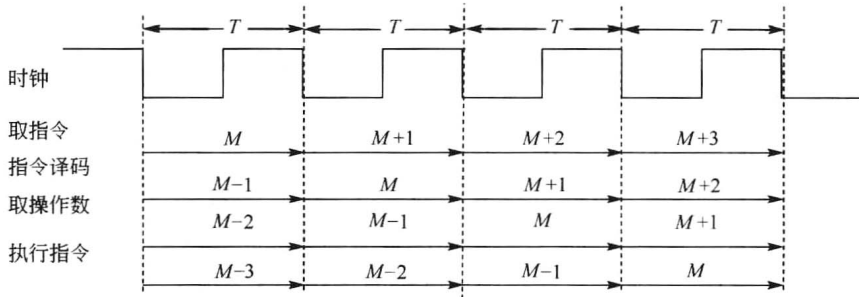


图 0-1 四级流水线操作
T—指令周期；M—第 M 条指令

(6) 快速的指令周期

由于采用哈佛结构、流水线操作、专用的硬件乘法器、特殊的指令以及集成电路的优化设计，使指令周期可在 20ns 以下。如 TMS320C5416-160 的运算速度为 160MIPS，即 160 百万条/秒。

(7) 硬件配置强

新一代的 DSP 芯片具有较强的接口功能，除了具有串行口、定时器、主机接口 (HPI)、DMA 控制器、软件可编程等待状态发生器等片内外设外，还配有中断处理器、PLL、片内存储器、测试接口等单元电路，可以方便地构成一个嵌入式自封闭控制的处理系统。

0.3.2 DSP 芯片分类

为了适应数字信号处理各种各样的实际应用，DSP 厂商生产出多种类型和档次的 DSP 芯片。在众多的 DSP 芯片中，可以按照 3 种方式进行分类。

(1) 按基础特性分类

这种分类是依据 DSP 芯片的工作时钟和指令类型进行的。可分为静态 DSP 芯片和一致性 DSP 芯片。

如果 DSP 芯片在某时钟频率范围内的任何频率上都能正常工作，除计算速度有变化外，没有性能的下降，这类 DSP 芯片一般称为静态 DSP 芯片。例如，TI 公司的 TMS320 系列芯片，日本 OKI 电气公司的 DSP 芯片都属于静态 DSP 芯片。

如果有两种或两种以上的 DSP 芯片，它们的指令集和相应的机器代码及引脚结构相互兼容，则这类 DSP 芯片被称为一致性的 DSP 芯片。例如，TI 公司的 TMS320C54x。

(2) 按用途分类

按照用途，可将 DSP 芯片分为通用型和专用型两大类。

通用型 DSP 芯片：一般是指可以用指令编程的 DSP 芯片，适合于普通的 DSP 应用，具有可编程性和强大的处理能力，可完成复杂的数字信号处理的算法。

专用型 DSP 芯片：是为特定的 DSP 运算而设计，通常只针对某一种应用，相应的算法由内部硬件电路实现，适合于数字滤波、FFT、卷积和相关算法等特殊的运算。主要用于要求信号处理速度极快的特殊场合。

(3) 按数据格式分类

根据芯片工作的数据格式,按其精度或动态范围,可将通用 DSP 划分为定点 DSP 和浮点 DSP 两类。

若处理数据以定点格式工作的为定点 DSP 芯片。

若处理数据以浮点格式工作的为浮点 DSP 芯片。

不同的浮点 DSP 芯片所采用的浮点格式有所不同,有的 DSP 芯片采用自定义的浮点格式,有的 DSP 芯片则采用 IEEE 的标准浮点格式。

随着 DSP 芯片价格的下降,性能价格比的提高,DSP 芯片具有巨大的应用潜力。

0.3.3 DSP 芯片主要应用

随着 DSP 芯片迅速发展及 DSP 技术发展,DSP 芯片在众多领域都得到应用。

① 信号处理技术应用:包括数字信号 FIR 滤波、IIR 滤波、自适应滤波(LMS)、快速傅里叶变换(FFT)、Hibert 变换、相关运算、频谱分析、卷积、信号建模、短时傅里叶变换、波形产生等处理。

② 通信技术应用:包括调制解调器、自适应均衡、数据加密、数据压缩、回波抵消、多路复用、传真、扩频通信、移动通信、纠错编译码、可视电话、路由器等,如 G.729 编解码算法在语音传输上的应用等。

③ 语音处理技术应用:包括语音编码、解码、语音合成、语音识别、语音增强、语音邮件、语音存储、文本-语音转换、说话人识别等,产品如数码助听器等。

④ 图像处理技术应用:包括二维和三维图形处理、图像压缩与传输、图像鉴别、图像增强、图像转换、模式识别、动画、电子地图、机器人视觉等。

⑤ 军事方面应用:包括保密通信、雷达处理、声纳处理、导航、导弹制导、电子对抗、全球定位、GPS 搜索与跟踪、情报收集与处理等。

⑥ 仪器仪表方面应用:包括频谱分析、函数发生、数据采集、锁相环、模式分析、暂态分析、石油/地质勘探、地震预测与处理等,如并条机自调匀整检测应用。

⑦ 自动控制技术应用:包括引擎控制、声控、发动机控制、自动驾驶、机器人控制、磁盘/光盘伺服控制、神经网络控制等,如磁悬浮导轨控制等。

⑧ 医疗工程应用:包括助听器、X 射线扫描、心电图/脑电图、超声设备、核磁共振、诊断工具、病人监护等。

⑨ 家用电器应用:包括高保真音响、音乐合成、音调控制、玩具与游戏、数字电话/电视、高清晰度电视 HDTV、变频空调、机顶盒等。

⑩ 计算机应用:包括震裂处理器、图形加速器、工作站、多媒体计算机、数据采集等,如 PC 机开发的 DSP 数据采集系统等。

0.4 DSP 芯片的现状和发展趋势

0.4.1 DSP 芯片的现状

① 制造工艺。早期 DSP 采用 $4\mu\text{m}$ 的 NMOS 工艺。现在的 DSP 芯片普遍采用 $0.25\mu\text{m}$ 或 $0.18\mu\text{m}$ 的 CMOS 工艺。芯片引脚从原来的 40 个增加到 200 个以上,需要设计的外围电路越来越少,成本、体积和功耗不断下降。

② 存储器容量。早期的 DSP 芯片,其片内程序存储器和数据存储器只有几百个单元。

目前，片内程序和数据存储器可达到几十千字，而片外程序存储器和数据存储器可达到 16M×48 位和 4G×40 位以上。

③ 内部结构。目前，DSP 内部均采用多总线、多处理单元和多级流水线结构，加上完善的接口功能，使 DSP 的系统功能、数据处理能力和与外部设备的通信功能都有了很大的提高。

④ 运算速度。30 多年的发展，使 DSP 的指令周期从 400ns 缩短到 10ns 以下，其相应的速度从 2.5MIPS 提高到 2000MIPS 以上。如 TMS320C6201 执行一次 1024 点复数 FFT 运算的时间只有 66μs。

⑤ 高度集成化。集滤波、A/D、D/A、ROM、RAM 和 DSP 内核于一体的模拟混合式 DSP 芯片已有较大的发展和应用。

⑥ 运算精度和动态范围。DSP 的字长从 8 位增加到 32 位，累加器的长度也增加到 40 位，从而提高了运算精度。同时，采用超长字指令字（VLIW）结构和高性能的浮点运算，扩大了数据处理的动态范围。

⑦ 开发工具。具有较完善的软件和硬件开发工具，如软件仿真器 Simulator、在线仿真器 Emulator、C 编译器和集成开发环境 CCS 等，给开发应用带来很大方便。

CCS 是 TI 公司针对本公司的 DSP 产品开发的集成开发环境。它集成了代码的编辑、编译、链接和调试等诸多功能，而且支持 C/C++ 和汇编的混合编程。开放式的结构允许外扩用户自身的模块。

0.4.2 DSP 的发展趋势

随着通信技术、计算机技术以及超大规模集成电路工艺的不断进步，DSP 芯片将越来越多地渗透到各种电子产品当中，成为各种电子产品尤其是通信类电子产品的技术核心。

DSP 技术将会有以下一些发展趋势。

(1) DSP 的内核结构将进一步改善

多通道结构和单指令多重数据（SIMD）、特大指令字组（VLIM）将在新的高性能处理器中占主导地位，如 AD 公司的 ADSP-2116x。

(2) DSP 和微处理器的融合

微处理器 MPU：是一种执行智能定向控制任务的通用处理器，它能很好地执行智能控制任务，但是对数字信号的处理功能较差。

DSP 处理器：具有高速的数字信号处理能力。

在许多应用中均需要同时具有智能控制和数字信号处理两种功能。

将 DSP 和微处理器结合起来，可简化设计，加速产品的开发，减小 PCB 体积，降低功耗和整个系统的成本。

(3) DSP 和高档 CPU 的融合

大多数高档 MCU，如 Pentium 和 PowerPC 都是 SIMD 指令组的超标量结构，速度很快。

在 DSP 中融入高档 CPU 的分支预示和动态缓冲技术，具有结构规范，利于编程，不用进行指令排队，使 DSP 性能大幅度提高。

(4) DSP 和 SoC 的融合

SoC 是指把一个系统集成在一块芯片上。这个系统包括 DSP 和系统接口软件等。

(5) DSP 和 FPGA 的融合

FPGA 是现场可编程门阵列器件。它和 DSP 集成在一块芯片上,可实现宽带信号处理,大大提高信号处理速度。

(6) 实时操作系统 RTOS 与 DSP 的结合

随着 DSP 处理能力的增强, DSP 系统越来越复杂,使得软件的规模越来越大,往往需要运行多个任务,各任务间的通信、同步等问题就变得非常突出。

随着 DSP 性能和功能的日益增强,对 DSP 应用提供 RTOS 的支持已成为必然的结果。

(7) DSP 的并行处理结构

为了提高 DSP 芯片的运算速度,各 DSP 厂商纷纷在 DSP 芯片中引入并行处理机制。这样,可以在同一时刻将不同的 DSP 与不同的任一存储器连通,大大提高数据传输的速率。

(8) 功耗越来越低

随着超大规模集成电路技术和先进的电源管理设计技术的发展, DSP 芯片内核的电源电压将会越来越低。

0.5 DSP 系统构成

一个典型的 DSP 系统应包括抗混叠滤波器、数据采集 A/D 转换器、数字信号处理器、D/A 转换器、低通滤波器等部分,见图 0-2。

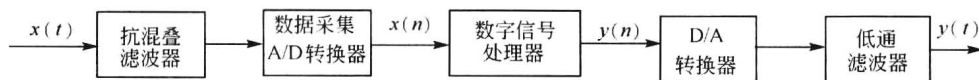


图 0-2 典型的 DSP 系统

DSP 系统的处理过程如下。

- ① 将输入信号 $x(t)$ 进行抗混叠滤波,滤掉高于折叠频率的分量,以防止信号频谱的混叠;
- ② 经采样和 A/D 转换器,将滤波后的信号转换为数字信号 $x(n)$;
- ③ 数字信号处理器对 $x(n)$ 进行处理,得数字信号 $y(n)$;
- ④ 经 D/A 转换器,将 $y(n)$ 转换成模拟信号;
- ⑤ 模拟信号经低通滤波器,滤除高频分量,得到平滑的模拟信号 $y(t)$ 。

0.6 DSP 应用系统设计和开发过程

如图 0-3 所示设计步骤分以下几个阶段。

- ① 明确设计任务,确定设计目标;
- ② 算法模拟,确定性能指标;
- ③ 选择 DSP 芯片和外围芯片;
- ④ 设计实时的 DSP 应用系统;
- ⑤ 硬件和软件调试;
- ⑥ 系统集成和测试。

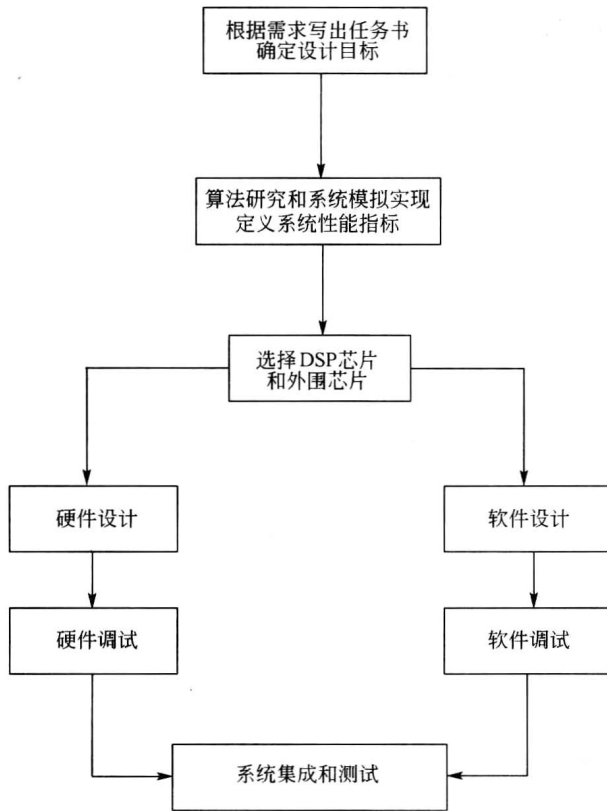


图 0-3 DSP 设计步骤

第 1 章 TMS320C54x 的结构原理

1.1 TMS320C54x DSP

TMS320C54x DSP 芯片是 TI 公司于 1996 年生产的定点数字信号处理芯片，TMS320C54x 采用改进的哈佛结构，片内有 8 条总线（1 条程序总线、3 条数据总线和 4 条地址总线）、CPU、在片存储器和在片外围电路，具有完整的指令系统，且 TMS320C54x 功耗低、性价比高。

1.1.1 TMS320C54x 的主要特征

TMS320VC54x 系列所有的 CPU 完全相同，但在片外围电路和存储器有所不同，不同之处在表 1-1、表 1-2 中列出。下面以 TMS320VC5416-160 为例说明 TMS320C54x 的主要特性。

(1) CPU

① 高级多总线结构，具有 1 条程序总线、3 条数据总线和 4 条地址总线。

② 40 位的算术逻辑单元 (ALU)，包括一个 40 位桶形移位器和两个独立的 40 位累加器。

③ 17 位×17 位并行乘法器和一个 40 位专用加法器结合完成非流水线的单周期乘/累加(MAC)操作。

④ 比较、选择、存储单元 (CSSU) 是一个专用的硬件单元，用于 Viterbi 解码时的加法/比较/选择操作。

⑤ 在单周期内计算 40 位累加器中的数值指数的指数编码器。

⑥ 两个地址产生器，包括 8 个辅助寄存器和两个辅助寄存器算术单元 (ARAU)。

(2) 存储器

① 192KB 可寻址存储空间 (64KB 程序存储器、64KB 数据存储器、64KB I/O 空间)，C548、C549、VC5402、VC5416 和 VC5420 等带有扩展程序存储器、最大可扩展 8MB。

② 16K × 16 位片内 ROM 可用于程序/数据存储。

③ 片内单存取 RAM (8 块 8K×16 位 SARAM) 和双存取 RAM (8 块 8K×16 位 DARAM) 存储器。

DARAM 由存储器内的一些分块组成。由于每个 DARAM 块在单机器周期内能被访问两次，因此在同一个周期内，CPU 和外设可以对 DARAM 进行读和写操作。DARAM 通常被映射到数据区用来存储数据，当然也可以映射到程序区用来存储程序代码。

每个 SARAM 块在单机器周期内只能被访问 1 次。也就是说，每个机器周期只能进行 1 次读或写操作。SARAM 通常被映射到数据区用来存储数据，它也可以映射到程序区存储程序代码。