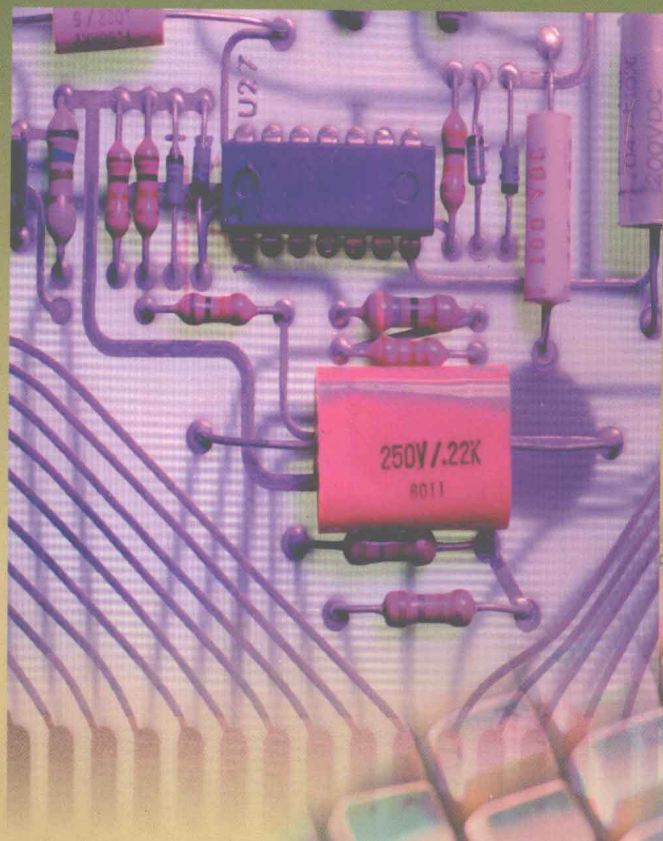


# 计算机组成原理实验教程

主编 李晶皎 韩东红 王爱侠 任晓光



NEUPRESS  
东北大学出版社

# 计算机组成原理实验教程

主 编 李晶皎 韩东红 王爱侠 任晓光

东北大学出版社

· 沈 阳 ·

© 李晶皎 等 2004

图书在版编目 (CIP) 数据

计算机组成原理实验教程 / 李晶皎, 韩东红, 王爱侠, 任晓光主编. — 沈阳: 东北大学出版社, 2004.7

ISBN 7-81102-057-2

I. 计… II. ①李… ②韩… ③王… ④任 III. 计算机体系结构—高等学校—实验—教材  
IV. TP303

中国版本图书馆 CIP 数据核字 (2004) 第 065235 号

---

出版者: 东北大学出版社

地址: 沈阳市和平区文化路 3 号巷 11 号

邮编: 110004

电话: 024—83687331 (市场部) 83680267 (社务室)

传真: 024—83680180 (市场部) 83680265 (社务室)

E-mail: neuph @ neupress.com

http: // www. neupress. com

印刷者: 沈阳农业大学印刷厂

发行者: 东北大学出版社

幅面尺寸: 184mm × 260mm

印 张: 15.625

字 数: 390 千字

出版时间: 2004 年 7 月第 1 版

印刷时间: 2004 年 7 月第 1 次印刷

责任编辑: 冯淑琴

封面设计: 唐敏智

责任校对: 张淑萍

责任出版: 杨华宁

---

定 价: 23.00 元

# 前 言

“计算机组成原理”课程是计算机科学技术专业的重要专业基础课程之一，又是一门实践性很强的课程。为了使理论教学和实践教学紧密结合，培养学生动手能力和解决工程问题的能力，我们编写了这本“计算机组成原理实验教程”。

本教程采用南京伟福公司研制的“计算机组成原理实验仪——COP2000”。实验仪可使实验者通过实验很好地掌握计算机的基本组成和工作原理，了解计算机体系结构的特性，从而更好地理解计算机的内部运行机理，掌握设计计算机系统的基本技术。通过使用FPGA实验板上的XCV200设计模型计算机（Xilinx公司），学生能够学会使用FPGA器件以及EDA技术，使传统的计算机硬件实验软件化，更好地提高实验教学的效率和效果。

全书共分6章，并有3章附录。第1章、第2章、第6章由李晶皎、杨琳编写，第4章、第5章由李晶皎、韩东红、张莲编写，第3章、附录A、附录B、附录C由王爱侠、任晓光编写。

由于作者水平和时间所限，书中恐有不妥和错误，恳请读者指正。

作 者

2004年6月

# 目 录

<b>第 1 章 COP2000 系统硬件简介</b> .....	1
1.1 COP2000 硬件特点 .....	1
1.2 COP2000 硬件组成 .....	3
1.2.1 控制台硬件组成 .....	3
1.2.2 运算器模块 .....	3
1.2.3 程序计数器模块 .....	4
1.2.4 内存模块 .....	5
1.2.5 微程序控制模块 .....	5
1.3 FPGA 实验板组成 .....	8
1.4 COP2000 控制台及其使用方法 .....	8
1.4.1 显示内部寄存器 .....	9
1.4.2 内存操作 .....	9
1.4.3 控制存储器操作 .....	10
1.4.4 键盘调试举例 .....	11
1.5 COP2000 系统的自动检测 .....	13
<b>第 2 章 COP2000 集成开发环境使用</b> .....	14
2.1 COP2000 计算机组成原理实验系统软件简介 .....	14
2.1.1 文件功能 .....	15
2.1.2 结构图功能 .....	16
2.1.3 逻辑分析功能 .....	16
2.1.4 图示帮助功能 .....	17
2.1.5 指令、微程序、跟踪功能 .....	17
2.1.6 快捷键图标功能 .....	19
2.2 FPGA 实验板软件简介 .....	19
2.2.1 FPGA 扩展板结构图功能 .....	19
2.2.2 FPGA 扩展板存储器界面功能 .....	21
<b>第 3 章 可编程逻辑器件与 EDA 技术简介</b> .....	23
3.1 简单可编程逻辑器件简介 .....	23
3.1.1 GAL 的结构和工作原理 .....	23
3.1.2 GAL16V8 七段显示器译码电路设计 .....	25

3.2	复杂可编程逻辑器件 CPLD 简介	28
3.2.1	XC9500 系列器件结构	28
3.2.2	XC9572 的 ALU 设计举例	29
3.3	现场可编程门阵列 FPGA 简介	34
3.3.1	Virtex 阵列	34
3.3.2	输入输出块 (IOB)	35
3.3.3	可配置逻辑块 (CLB)	36
3.3.4	时钟分布	38
3.4	ABEL 硬件描述语言简介	38
3.4.1	ABEL 语言用户源文件的基本结构	39
3.4.2	ABEL 语言的基本语法	45
3.5	VHDL 硬件描述语言简介	52
3.5.1	概述	52
3.5.2	VHDL 语言的基本结构	53
3.5.3	VHDL 的标识符、数据对象、数据类型	68
3.5.4	VHDL 语言的运算操作符	74
3.6	Xilinx Foundation F4.2 简介	77
3.6.1	建立设计项目	78
3.6.2	建立空设计文件	78
3.6.3	保存 VHDL 文本	80
3.6.4	将 VHDL 文件加入项目中	81
3.6.5	对项目中的设计进行综合	81
3.6.6	逻辑功能模拟	81
3.6.7	在窗口内添加信号	82
3.6.8	定义驱动信号波形	83
3.6.9	运行软件逻辑仿真	83
3.6.10	保存仿真波形	85
3.6.11	项目编译	85
3.6.12	逻辑功能验证	86
3.6.13	时序分析	88
3.6.14	将信号锁定到芯片的管脚	88
3.6.15	重新综合/编译	90
3.6.16	编程下载	90
3.6.17	设置/选择实验仪的工作模式	90
3.6.18	在实验仪验证设计	90
<b>第 4 章</b>	<b>模型机基本部件实验</b>	<b>92</b>
4.1	运算器实验	92
4.1.1	运算器验证实验	92

4.1.2	8 位 ALU 设计实验 .....	94
4.1.3	16 位 ALU 设计实验 .....	95
4.2	存储器实验 .....	98
4.3	控制器实验 .....	101
4.3.1	微程序控制器实验 .....	101
4.3.2	硬布线控制器实验 .....	103
4.4	中断控制器实验 .....	105
4.4.1	中断控制器验证实验 .....	105
4.4.2	中断控制器设计实验 .....	107
<b>第 5 章</b>	<b>模型机整机实验 .....</b>	<b>110</b>
5.1	模型机与机器指令执行实验 .....	110
5.2	指令/微指令设计实验 .....	114
5.3	RISC 指令/微指令设计实验 .....	119
<b>第 6 章</b>	<b>模型计算机课程设计 .....</b>	<b>121</b>
6.1	模型计算机设计方法 .....	121
6.2	模型计算机课程设计实验 .....	124
6.3	课程设计报告样例 .....	125
6.4	课程设计报告样例源程序 .....	138
6.4.1	VHDL 源程序 .....	138
6.4.2	UCF 文件 .....	168
<b>附录 A</b>	<b>实验仪相关芯片资料 .....</b>	<b>172</b>
A.1	数字集成电路 .....	172
A.2	存储器 .....	178
A.3	可编程逻辑器件 .....	180
A.4	微控制器等 .....	184
<b>附录 B</b>	<b>COP2000 指令和微指令 .....</b>	<b>186</b>
B.1	模型机指令 .....	186
B.2	模型机微指令 .....	187
<b>附录 C</b>	<b>实验仪相关的硬件描述语言源文件 .....</b>	<b>194</b>
C.1	硬布线控制器的 ABEL 源文件 .....	194
C.2	8 位模型计算机 VHDL 源文件 .....	213
<b>参考文献</b>	<b>.....</b>	<b>242</b>

# 第 1 章 COP2000 系统硬件简介

## 1.1 COP2000 硬件特点

计算机组成原理实验及课程设计采用南京伟福实业有限公司研制的“COP2000 计算机组成原理实验仪”，如图 1.1 所示。实验系统各部件可以通过 J1, J2, J3 座之间不同的连线组合，进行各部件独立的实验，或进行各部件组合实验。通过与控制线的组合，可构造出不同结构及复杂程度的模型计算机。

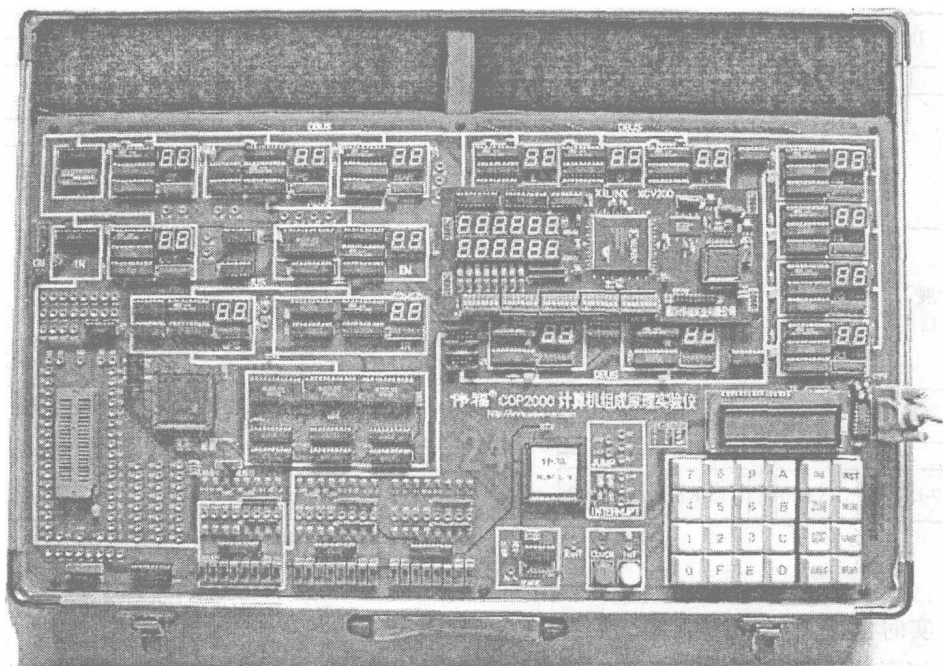


图 1.1 计算机组成原理实验仪

COP2000 实验仪具有以下特点：

### (1) 开放式设计

实验系统的硬件对用户是开放的，具体是：

运算器是由 Xilinx 的 CPLD 9572 (PLCC44) 构成，随机出厂时提供了 8 种运算方式的 ALU，用户可根据需要用 EDA 工具重新设计 ALU，并用提供的 JTAG 口下载。

硬布线控制器是由 Xilinx 的 CPLD 9572 (PLCC84) 构成，随机出厂时提供了 8 位模型机的控制逻辑，用户可根据需要用 EDA 工具重新设计控制器，并用提供的 JTAG 口下载。

控制存储器由 3 片 6116 RAM 组成，用户可以根据需要更改微程序或重新设计，通过实验仪自带的键盘或提供的在 PC 机上运行的 COP2000 软件，方便地将更改的微指令送入控



制存储器。

FPGA 实验板主要有 Xilinx 的 FPGA XCV200 构成，可以进行 8 位和 16 位模型机设计、复杂的 ALU 设计、中断控制器设计等等。

用户可以设计自己的指令/微指令系统。系统中已带三套指令/微程序系统，用户可参照来设计新的指令/微程序系统。

### (2) 采用总线结构

COP2000 采用模块化设计、总线结构（如图 1.2），使实验仪具有结构简单清晰、扩展方便等特点。系统总线具体有：数据总线、地址总线、指令总线、控制总线、ALU 内部总线。由三态缓冲器控制各功能模块的数据线、地址线是否与系统总线相接。

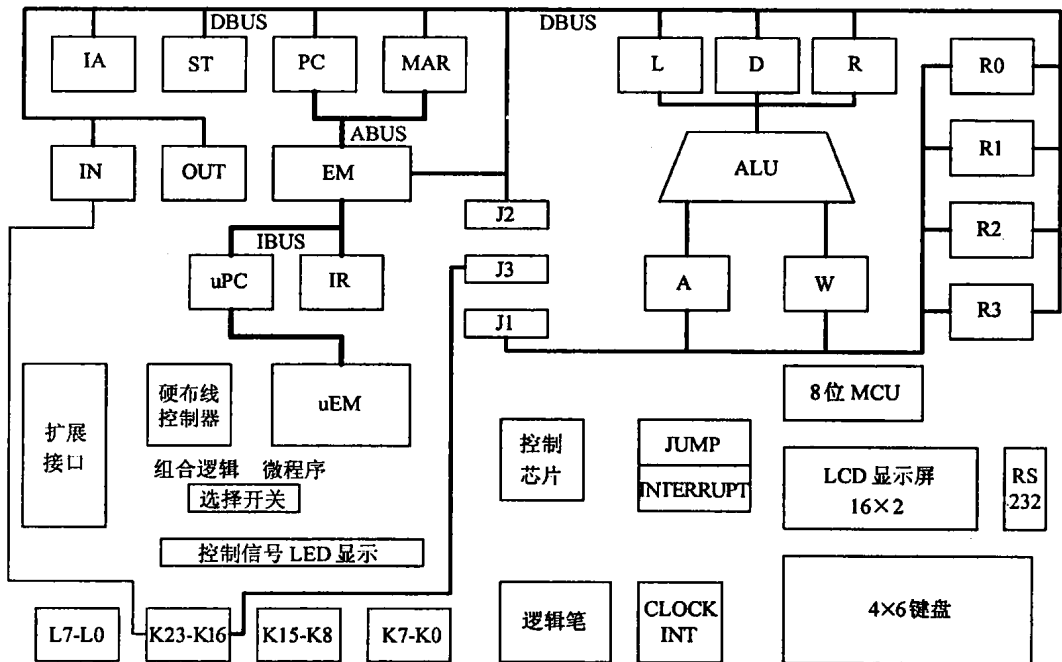


图 1.2 COP2000 实验仪结构图

### (3) 实时数据及数据流监视

各个寄存器、部件均有 8 位 LED 数据指示灯显示二进制值，同时两个七段码数码管显示十六进制值。两个数据流方向指示灯可以显示数据从何处输出、被哪个单元接收的状态。

### (4) 两种控制器方式

系统提供两种控制器方式：微程序控制器和组合逻辑控制器。通过控制方式选择开关，进行选择。在微程序控制器中，系统能提供在线编程，实时修改程序，显示程序。组合逻辑控制器已下载一套完整的实验方案，用户也可使用 CPLD 工具在 PC 机上进行自动化设计。对于不熟悉 EDA 语言的用户，可利用 COP2000 软件环境，自动产生 EDA 语言，然后用 CPLD 工具下载。对于熟悉 EDA 语言的用户，则可直接利用 ABEL 或 VHDL 重新设计。

### (5) 三种工作方式

① 手动方式：不连 PC 机，通过 COP2000 实验仪的键盘输入程序、微程序，用 LCD 及各部件状态显示观察运行状态和结果，手动进行实验。

② 联机方式：连 PC 机，通过 WINDOWS 下的调试环境及图形方式进行更为直观的实验。在 WINDOWS 调试环境中提供了功能强大的逻辑分析和跟踪功能，既可以以波形的方式显示各逻辑关系，也可在跟踪器中观察到当前状态的说明及提示。

③ 模拟方式：不需实验仪，用 PC 机进行仿真模拟实验。

(6) 自检功能

系统设计了自检功能，能自动检测各部件是否正常工作，可确定并提示存在问题的部位，且在 LCD 上提示。

(7) 逻辑笔功能

实验仪提供的逻辑笔可方便地测试逻辑电平，用于分析信号是否正确、器件是否工作正常等。

## 1.2 COP2000 硬件组成

### 1.2.1 控制台硬件组成

控制台的核心器件是 8 位的单片机 W78E58B，它的作用是接收 4×6 键盘输入，将显示信号送 16×2 的 LCD 显示，与 PC 机的串口进行数据通信，控制各个功能模块的正常工作等。控制台的硬件组成框图如图 1.3 所示。

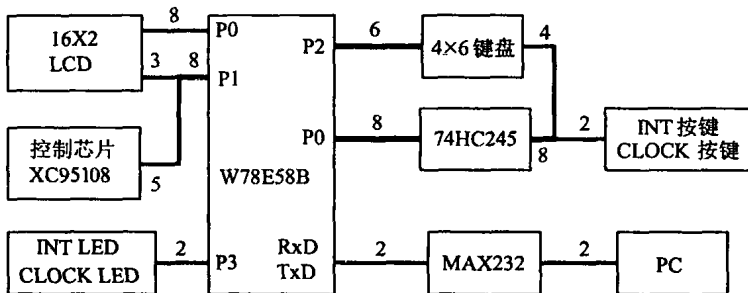


图 1.3 控制台的硬件组成框图

W78E58B 是 Winbond 公司生产的 8051 系列 8 位单片机，片内有 32KB 的 Flash EPROM，用于存储计算机组成原理实验仪的程序。用 P2 口的 6 根线接 4×6 键盘的列线，74HC245 将 P0 口扩展后，用 4 位控制键盘的 4 根行线。16×2 液晶模块的数据线直接与 P0 口相接，P1 口的 3 条线接 LCD 的控制线。控制芯片 XC95108 与 P1 口的剩余 5 根线相连。INT 和 CLOCK 的 LED 输出接 P3 口，INT 和 CLOCK 的按键输入接 74HC245。W78E58B 的串口与 MAX232 相连，然后接 PC 机的串口，与 PC 机的 COP2000 软件进行数据传输。

### 1.2.2 运算器模块

运算器 ALU 模块由 XC9572 (PLCC44) 组成，XC9572 的管脚连接如图 1.4 所示。ALU 模块在 COP2000 出厂时已经设计了一种 ALU (用 ABEL 语言设计的，具体参见第 3 章)，具体的结构如图 1.5 所示。数据输入端 Din0—Din7 接 74HC245，而 74HC245 与 J1 相连。做分部实验时，将 J1 与 J3 相连，这样就可以用开关 K16—K23 输入 0, 1 数据；做模

型机实验时，将 J1 与 J2 相连，即将 Din 与数据线相连。S2, S1, S0 是 8 种运算选择端，可以实现加、减、与、或、进位加、进位减、A 取反、A 输出运算；AEN, WEN 分别是寄存器 A、W 的选通控制端；Cy IN, CN 分别是进位输入和进位输出；X0, X1 用于控制输出；O0—O7 是直通、左移、右移。

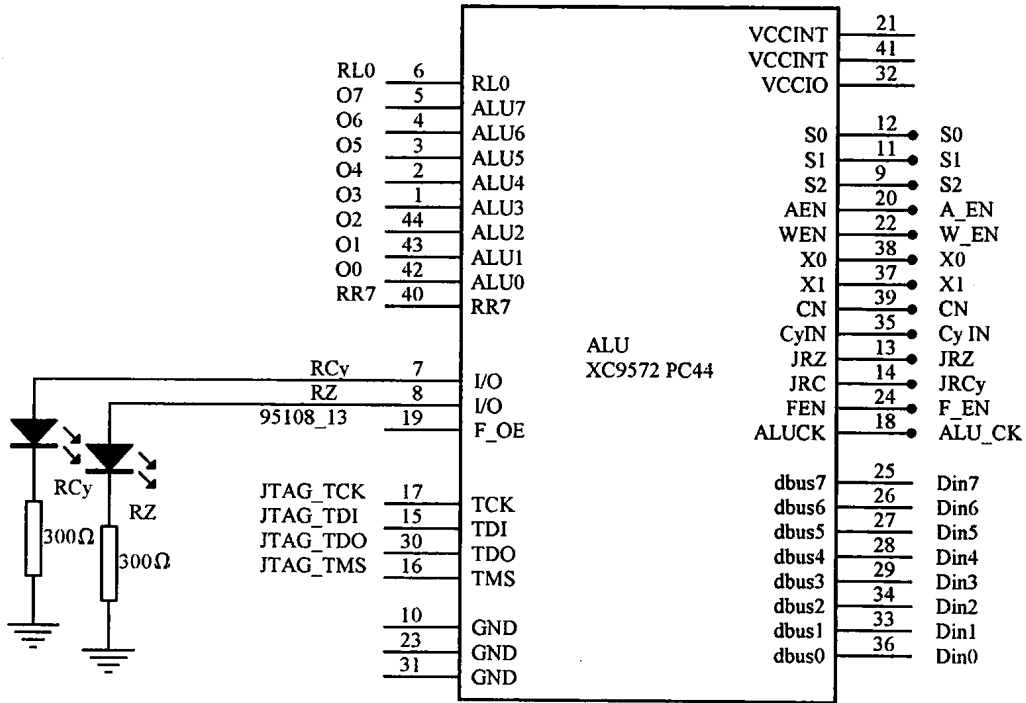


图 1.4 运算器的管脚定义

### 1.2.3 程序计数器模块

程序计数器由 2 片 74HC161 组成（如图 1.6），能完成加 1 和预置数功能。程序计数器的输出由 74HC245 保存，74HC245 与 74HC161 的输出相连，74HC245 (PC245 (1)) 的输出连接地址总线，74HC245 (PC245 (2)) 的输出接到数据总线（当 XXPC=0 时）。当指令正常执行时，程序计数器完成加 1 操作；当执行转移指令时，74HC161 用预置数功能，从数据线接收要跳转的地址。当 RST=0 时，PC 计数器被清 0；当 LD-PC=0 时，在 CK 的上升沿，预置数据被打入 PC 计数器；当 PC+1=1 时，在 CK 的上升沿，PC 计数器加一；当 PCOE=0 时，PC 值送地址总线。

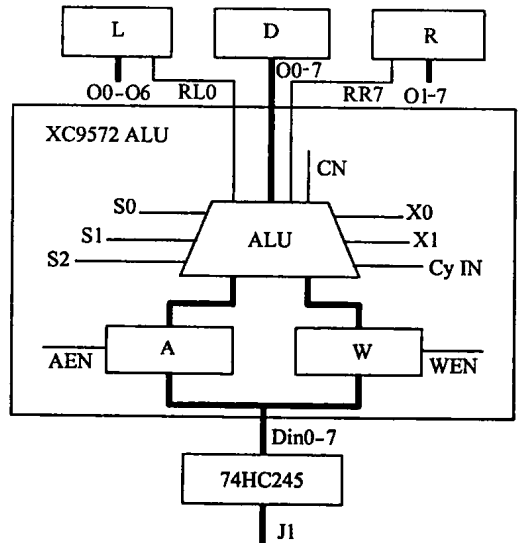


图 1.5 用 XC9572 设计的 ALU 的结构框图

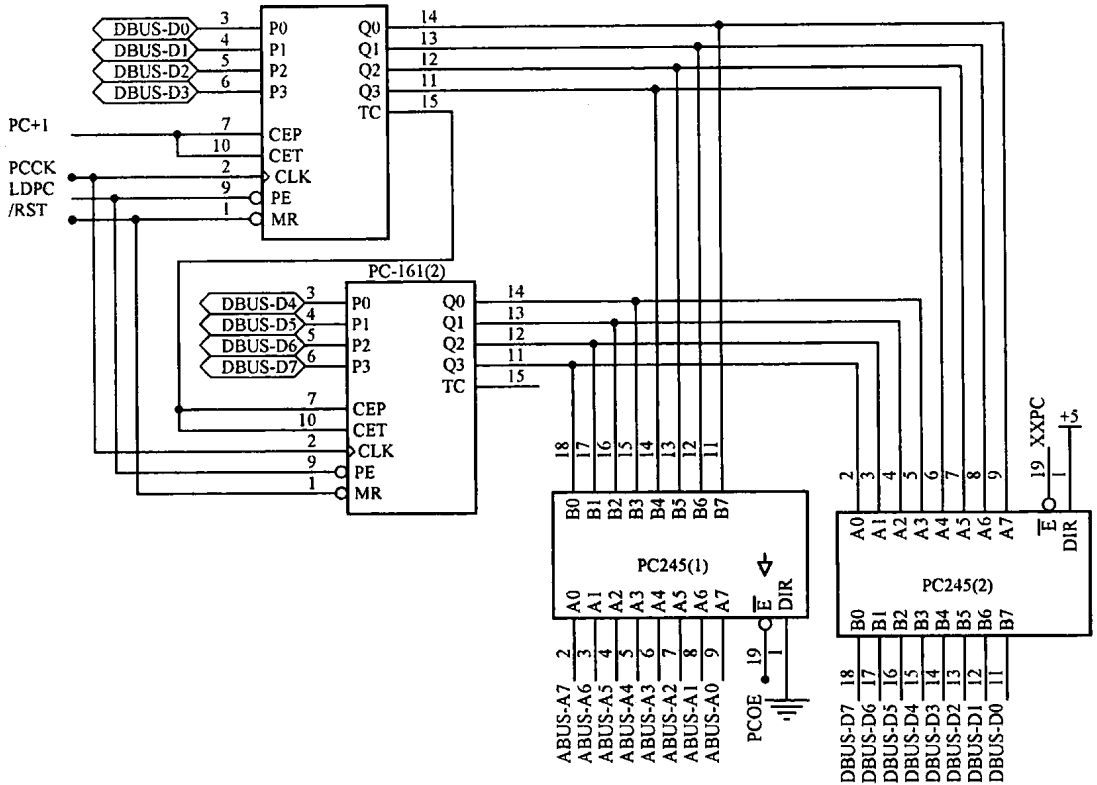


图 1.6 程序计数器原理图

### 1.2.4 内存模块

内存中通常存放指令和数据，当内存存放指令时，将指令送指令总线；当内存存放数据时，将数据送数据总线，内存模块如图 1.7 所示。它主要由一片 RAM 6116 组成，RAM6116 是静态 2048X8 位的 RAM，有 11 条地址线，在 COP2000 模型机中，只使用 8 条地址线 A0—A7，而 A8—A10 接地。RAM 的输出通过 1 片 74HC245 与数据总线相连。RAM 的地址输入可由 PC 或 MAR 提供。RAM 的输出直接送到指令总线上。指令总线上还另外接 1 片 74HC245，当 ICOE=0 时，将中断指令 B8 送到指令总线上。

### 1.2.5 微程序控制模块

在 COP2000 模型机中，微程序控制模块主要由微地址计数器、控制存储器和微指令寄存器组成。微指令寄存器由 3 片 74HC245 组成，分别接在 3 片 6116 的数据输出端。

#### 1.2.5.1 微程序计数器

在 COP2000 中，微程序计数器 (uPC) 是由 2 片 74HC161 组成的，如图 1.8 所示。指令 IBUS [7: 0] 的高六位被接到 uPC 预置输入的高六位，uPC 预置的低两位被置为 0。一条指令最多可有四条微指令。当 RST=0 时，uPC 被清 0；当 IREN=0 时，在 CK 的上升沿，预置数据被打入 uPC；当 IREN=1 时，在 CK 的上升沿，uPC 加 1。

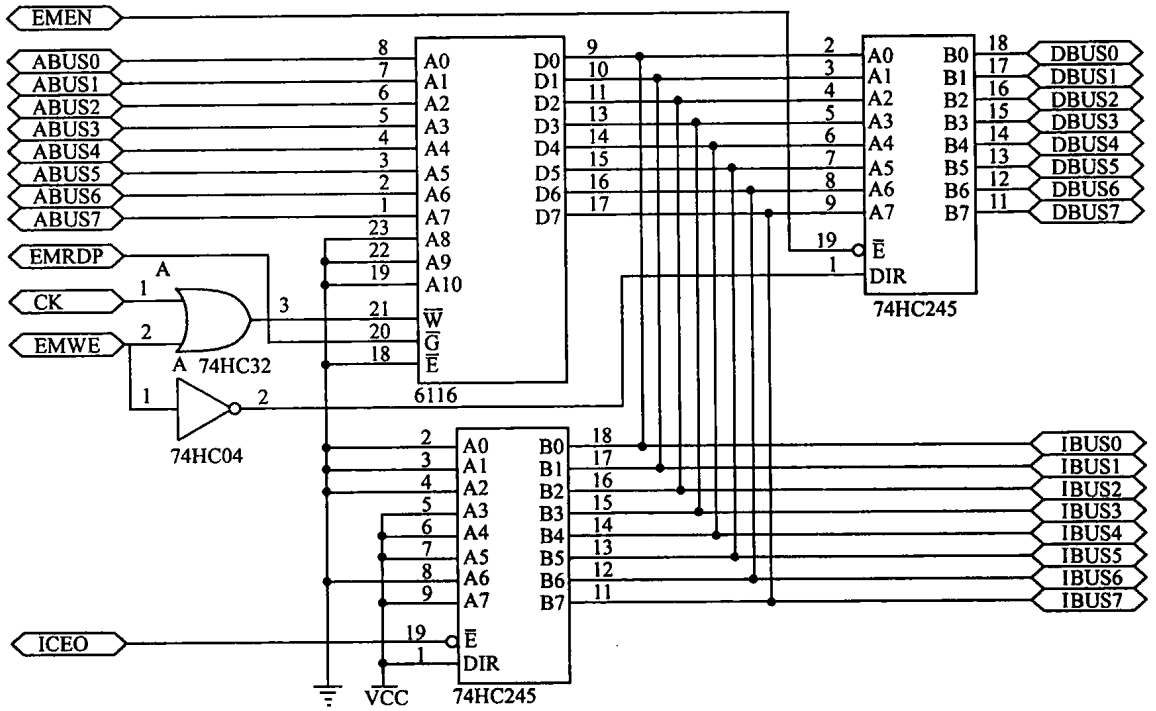


图 1.7 EM 原理图

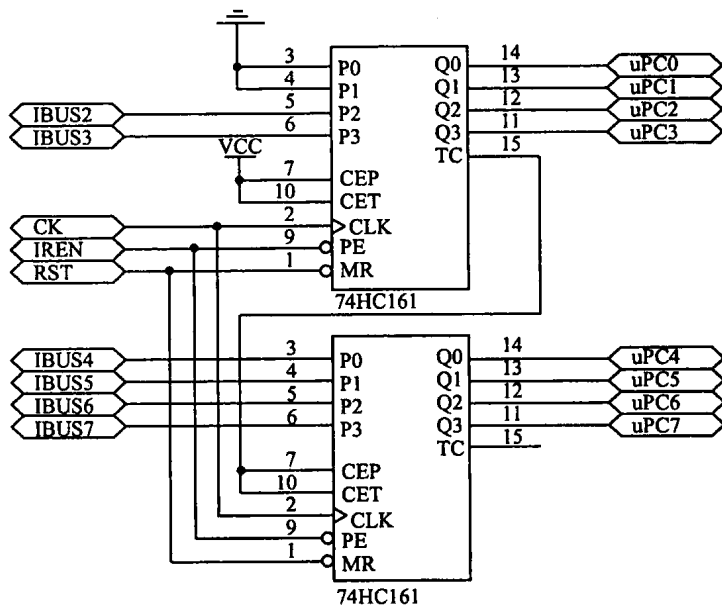


图 1.8 微地址计数器

### 1.2.5.2 控制存储器

控制存储器 (uM) 由 3 片 6116 RAM 组成 (图 1.9), 共 24 位微指令。控制存储器的地址由 uPC 提供, 片选及读信号始终为低, 写信号始终为高, uM 始终输出 uPC 指定地址单元

的数据。24 位操作控制信号具体如下：

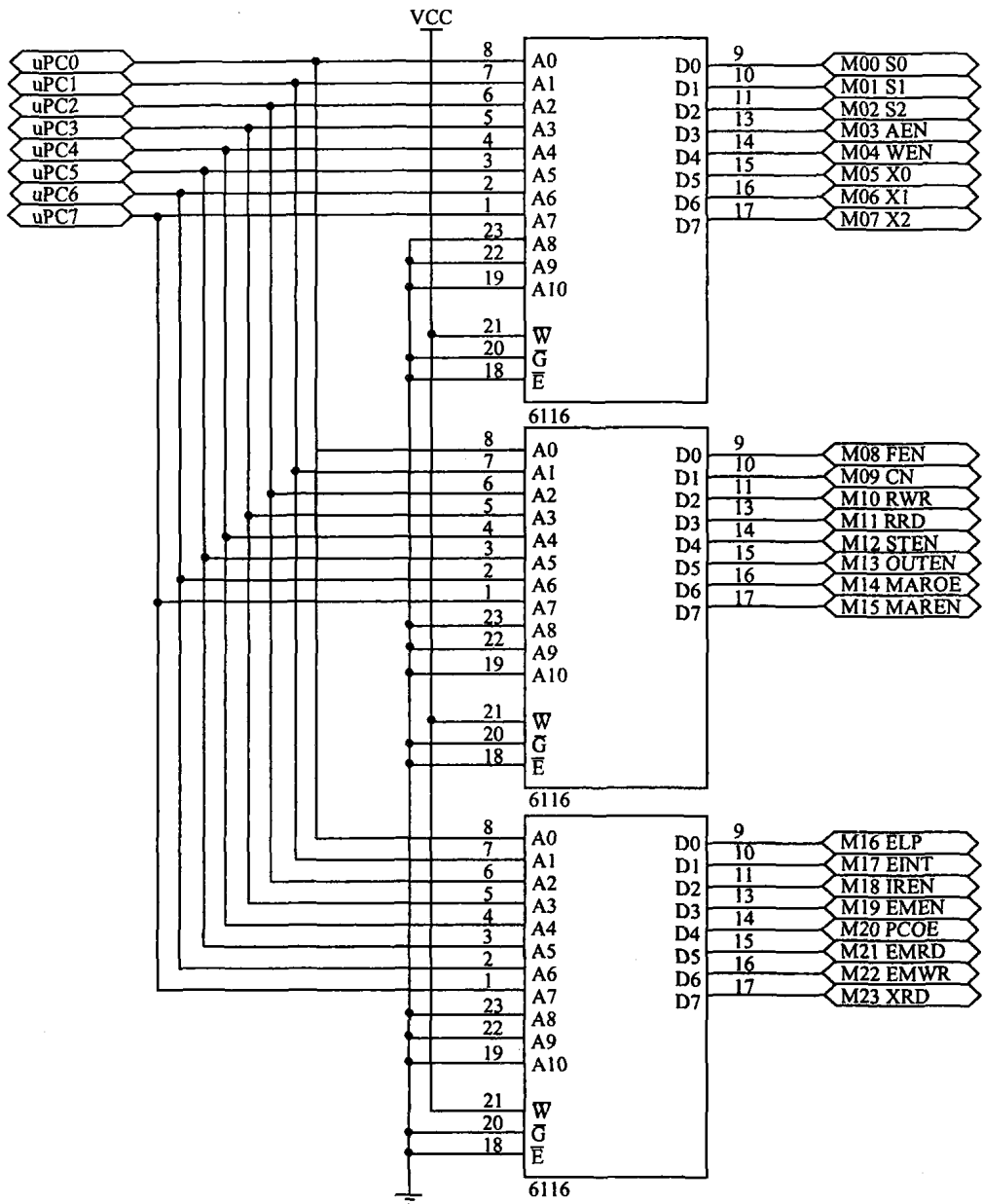


图 1.9 控制存储器原理图

XRD: 外部设备读信号, 当给出了外设的地址后, 输出此信号, 从指定外设读数据。

EMWR: EM 写信号。

EMRD: EM 读信号。

PCOE: 将 PC 值送到地址总线 ABUS 上。

EMEN: 将 EM 与数据总线 DBUS 接通, 由 EMWR 和 EMRD 决定是将 DBUS 数据写到 EM 中, 还是从 EM 读出数据送到 DBUS。

IREN: 将 EM 读出的数据打入指令寄存器 IR 和 uPC。  
EINT: 中断返回时, 清除中断响应和中断请求标志, 便于下次中断。  
ELP: PC 打入允许, 与指令寄存器的 IR3, IR2 位结合, 控制程序跳转。  
MAREN: 将数据总线 DBUS 上数据打入地址寄存器 MAR。  
MAROE: 将地址寄存器 MAR 的值送到地址总线 ABUS 上。  
OUTEN: 将数据总线 DBUS 上数据送到输出端口寄存器 OUT 里。  
STEN: 将数据总线 DBUS 上数据存入堆栈寄存器 ST 中。  
RRD: 读寄存器组 R0—R3, 寄存器 R? 的选择由指令的最低两位决定。  
RWR: 写寄存器组 R0—R3, 寄存器 R? 的选择由指令的最低两位决定。  
CN: 决定运算器是否带进位移位, CN=1 带进位, CN=0 不带进位。  
FEN: 将标志位存入 ALU 内部的标志寄存器。  
WEN: 将数据总线 DBUS 的值打入工作寄存器 W 中。  
AEN: 将数据总线 DBUS 的值打入累加器 A 中。  
S2, S1, S0: S2, S1, S0 三位组合决定 ALU 做何种运算。  
X2, X1, X0: X2, X1, X0 三位组合译码选择决定将什么数据送到 DBUS。

### 1.3 FPGA 实验板组成

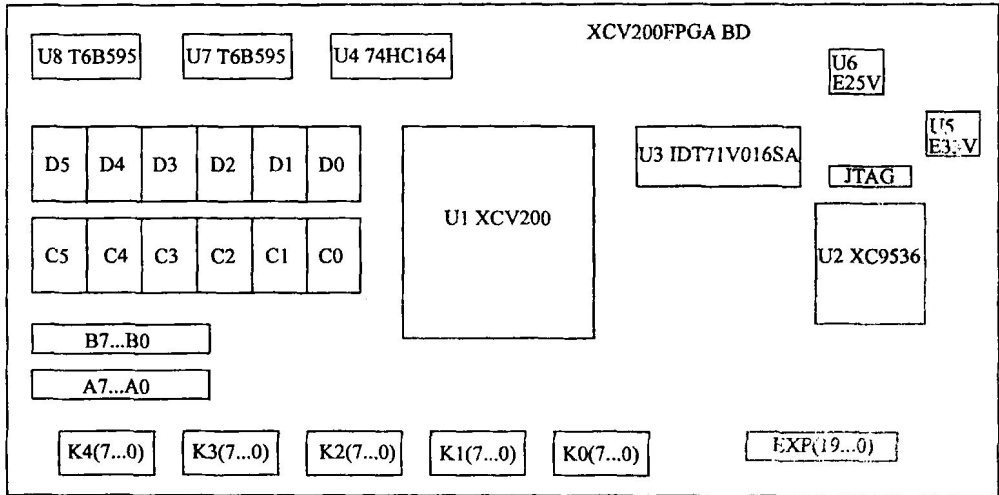
在 COP2000 实验仪中的 FPGA 实验板主要用于设计性实验和课程设计实验, 它的核心器件是 Xilinx 公司的 20 万门 XCV200 的 FPGA 芯片。用 FPGA 实验板可设计 8 位、16 位和 32 位模型机。

FPGA 实验板及框图如图 1.10 所示, U1 是 XCV200, 相应管脚已经连接好, 配合 FPGA 实验板的 PC 调试软件, 可方便地进行各种实验。U3 IDT71V016SA 是 64K×16 位存储器, 能保存大容量的程序。C0—C5, D0—D5 是 12 个 7 段数码管, 用于显示模型机内部的寄存器、总线数值, 在设计时可将需要观察的内部寄存器、总线等值接到这些七段管上, 直观地观察模型机运行时内部状态变化。A0—A7, B0—B7 是 16 个 LED 发光二极管, 用于显示模型机内部的状态, 例如, 进位标志、零标志、中断申请标志, 等等。K0 (0—7) —K4 (0—7) 是 40 个开关, 用于输入外部信号, 例如, 在做单步实验时, 这些开关可用来输入地址总线值、数据总线值、控制信号等。T6B595 是 7 段数码管的驱动芯片, 74HC164 是串转并芯片, 用于接 16 个 LED。

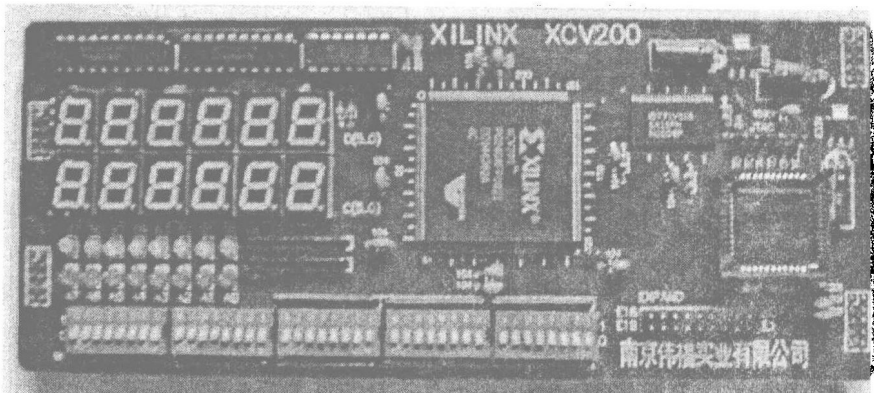
### 1.4 COP2000 控制台及其使用方法

计算机组成原理实验仪 COP2000 的控制台采用 8 位 8051 系列的单片机控制, 为实验者提供 16×2LCD 显示, 4×6 按键, 1 个组合逻辑/微程序选择开关, 1 条 10 芯电缆用于连接 J1, J2 或 J3。实验仪除了可以连在 PC 机上调试程序, 也可以用实验仪上自带的 4×6 键盘 (如图 1.11) 输入程序及微程序, 并可以单步调试程序和微程序, 在显示屏上观察各内部寄存器的值, 编辑修改程序和微程序存储器。

16×2 的 LCD 显示的内容有: 内部寄存器、内存 EM、控制存储器 uM。通过 TAB 键切



(a) 实验板框图



(b) 实验板实物图

图 1.10 FPGA 实验板框图

换显示内容。

#### 1.4.1 显示内部寄存器

内部寄存器的内容分 5 页显示，用 LAST 或 NEXT 键向前或向后翻页。内部寄存器由程序执行结果决定，不能修改（图 1.12）。

#### 1.4.2 内存操作

LCD 显示内存内容如图 1.13 所示，其中“Adr”表示程序存储器地址，“Data”表示该地址中数据。光标初始停在“Adr”处，此时可以用数字键输入想要修改的程序地址，也可以用 NEXT 和 LAST 键将光标移到“Data”处，输入或修改此地址中的数据。再次按 NEXT 或 LAST 键，可自动将地址 +1 或将地址 -1，

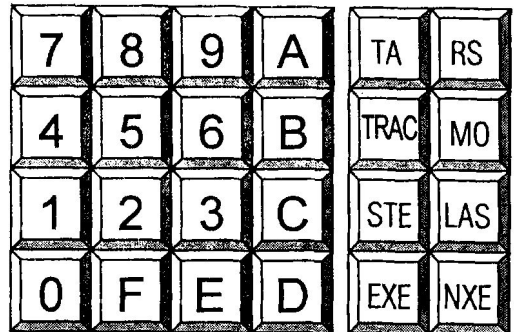


图 1.11 COP2000 实验仪的键盘



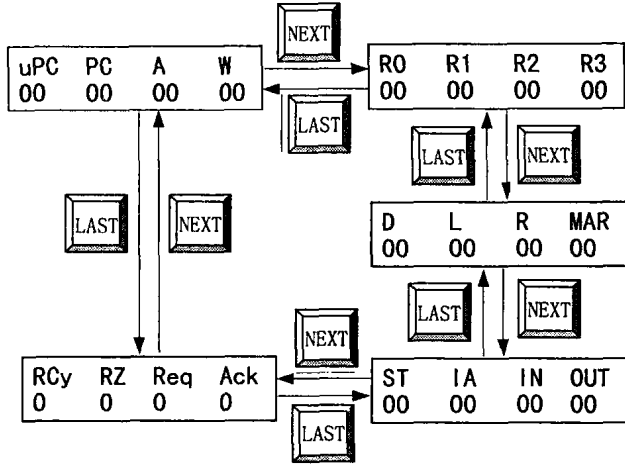


图 1.12 显示内部寄存器

并可用数字键修改数据。按MON键可以回到输入地址的状态。

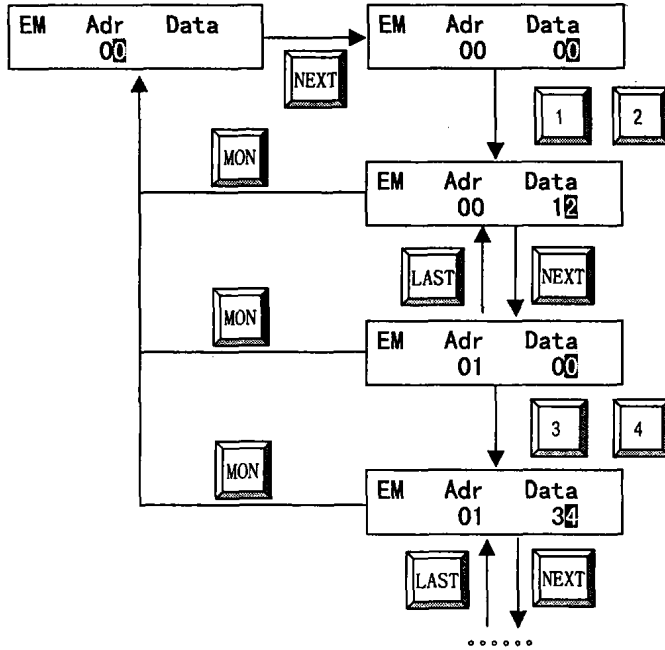


图 1.13 内存操作示意图

### 1.4.3 控制存储器操作

控制存储器的数据操作方法同内存操作类似，不同的是控制存储器要输入 3 个字节，而程序存储器的修改只要输入 1 个字节。控制存储器的操作如图 1.14 所示，其中“Adr”表示微程序地址，“MH”表示微程序的高字节，“MM”表示微程序的中字节，“ML”表示微程序的低字节。

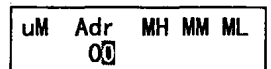


图 1.14 控制存储器的显示