

利尔达科技 编著
王薪宇 郑淑军 贾 灵

CC430无线传感网络 单片机原理与应用



北京航空航天大学出版社
BEIHANG UNIVERSITY PRESS

CC430 无线传感网络 单片机原理与应用

利尔达科技

王薪宇 郑淑军 贾 灵 编著

北京航空航天大学出版社

内 容 简 介

CC430 将最新的 MSP4305xx 内核与专为低功耗无线应用设计的 CC1101 多通道射频收发器集成在一起,并将 25 MHz 性能与 200 kbps 的 12 位 ADC、AES 硬件安全模块和 96 段 LCD 驱动器组合在一起。本书以 TI 公司的 CC430 系列 16 位超低功耗单片机为核心,详细讲述了 CC430 单片机的结构和指令系统,对该系列单片机设计的片内、外围模块的功能、原理、应用作了详尽的描述;介绍了 CC430 单片机的开发环境、汇编语言、C 语言程序设计方法,以及单片机常用接口电路设计和软件编程。

本书深入浅出,着重讲述了 CC430 单片机各模块的原理与应用,可作为高等院校自动化、计算机、仪器仪表、电子等专业高年级学生和研究生的教学与科研开发的参考书。

图书在版编目(CIP)数据

CC430 无线传感网络单片机原理与应用 / 王薪宇,
郑淑军,贾灵编著. — 北京:北京航空航天大学出版社,
2011.7

ISBN 978-7-5124-0429-8

I. ①C… II. ①王… ②郑… ③贾… III. ①单片微
型计算机 IV. ①TP368.1

中国版本图书馆 CIP 数据核字(2011)第 082235 号

版权所有,侵权必究。

CC430 无线传感网络单片机原理与应用

利尔达科技

王薪宇 郑淑军 贾 灵 编著

责任编辑 杨 昕 刘爱萍 刘 工

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱: bhpess@263.net 邮购电话:(010)82316936

北京时代华都印刷有限公司印装 各地书店经销

*

开本:787×1092 1/16 印张:29 25 字数:749 千字

2011 年 7 月第 1 版 2011 年 7 月第 1 次印刷 印数:4 000 册

ISBN 978-7-5124-0429-8 定价:58.00 元

序 言

CC430 单片机将 MSP4305xx 内核与专为低功耗无线应用设计的 CC1101 多通道射频收发器相集成。该内核将 25 MHz 性能与 200 ksp/s 的 12 位 ADC、AES 硬件安全模块和 96 段 LCD 驱动器组合在一起,是美国德州仪器公司推出的 16 位超低功耗、高性能产品。它具有处理能力强,运行速度快,资源丰富,开发方便等优点,有很高的性价比。这些优势有助于打破阻碍 RF 实施的壁垒,如被高度限制的功耗、性能、尺寸与成本要求,以及可降低设计复杂性、简化开发等,从而帮助各类产品实现无线连接。

由 CC430 单片机搭建的平台不仅有助于推动无线网络技术在消费类电子产品市场及工业市场的大规模应用,还可为基于微处理器的应用提供业界最低功耗的单芯片射频解决方案。CC430 平台既可降低系统复杂性、将封装与印刷电路板尺寸缩小 50%,又可简化 RF 设计,从而将包括 RF 网络、能量采集、工业监控与篡改检测、个人无线网络以及自动抄表基础设施等在内的应用推向前所未有的水平。在物联网和无线传感网络盛行的时代,这款性能独特,功耗超低,节约能源与成本的设计,定将在物联网和无线传感网各系统中起到举足轻重的作用,得到广泛的应用。

利尔达科技有限公司正处于飞速发展的阶段,其建立企业与技术人才全面的战略合作关系的举措,将更好地推动利尔达科技有限公司在技术、人才培育等多方面发展。利尔达自主研发的物联网无线收发器、物联网科研教学实验系统等多项技术成果证明了公司的发展轨迹,为其进一步发展物联网的应用设计奠定了人才基础和充足的技术储备。利尔达科技有限公司是杭州市物联网嵌入式行业的龙头骨干企业,不久的将来也定将成为全国物联网嵌入式行业的领头羊。

本书对 CC430 单片机的结构特点和各功能模块做了详细的论述,内容涉及到 CC430 单片机的时钟、定时器、硬件乘法器、A/D 转换模块和 RF1A 无线射频模块、DMA 控制器、液晶驱动等模块的原理和应用。同时针对各个模块的应用及部分接口设计列举了许多例程,供读者学习编程时作为参考。希望本书能给广大师生及从事单片机应用系统开发的工程技术人员在单片机学习和应用过程中提供一定的帮助。

中科院院士: 姚建铨

2011.7.5

前 言

单片机就是在一块芯片上集成了 CPU、主要外设和内存的微型计算机。随着技术的发展和进步,以及市场对产品功能和性能要求的不断提高,使得作为单片嵌入式系统的核心——单片机,朝着多功能、多选择、高速度、低功耗、低价格、大存储容量和强 I/O 功能等方向发展。CC430 系列单片机充分利用 TI 公司业内领先的射频专业技术和超低功耗 MSP430™ 微处理器,提供了低于 1 GHz 的强劲的 RF 协议/应用处理器。它由众所周知且简单易用的 MSP430 工具套件以及 RF 设计工具(如 SmartRF® Studio)提供支持,能够实现快速高效的设计集成。

CC430 单片机具有功能强大的内部模块,如 16 位 ADC 以及低功耗比较器等智能化高性能数字与模拟外设,这样即便在 RF 传输期间也可在实现高性能的同时具有不工作就不耗电等优异特性。同时,集成型高级加密标准(AES)加速器等具有对无线数据进行加密与解密的功能,可以加速设计进程,从而实现更安全的告警与工业监控系统。此外,设计人员还可选择片上 LCD 控制器,从而进一步降低基于 LCD 应用的成本与尺寸。CC430 单片机为基于微处理器(MCU)的应用提供业界最低功耗的单芯片射频系列。通过使射频设计变得简单、小巧、功能丰富和节能,将有助于提高射频网络的应用水平,这些应用包括工业/楼宇自动化、资产跟踪、能量收集、工业监控和篡改检测、个人无线网络、警报和安全系统、运动/车身监控以及自动抄表基础设施等。

本书是一本全面学习 CC430 单片机的读本。全书共分 24 章,分别讲述了看门狗定时器、Flash 控制器、端口映射控制器、无线射频模块、USCI 通信接口等内部模块的原理与应用例程。本书旨在使读者较快地学习 CC430 系列单片机,以使更多科研工作者和学生使用该系列的单片机进行研究和开发。CC430 产品系列是理想的协议/应用微处理器,适用于各种低功耗无线应用。本书能开阔国内单片嵌入式系统开发和设计人员的视野,为促进学习、掌握和应用最新的芯片和技术,为研制和开发中高档电子产品和系统提供有益的参考、帮助和支持。

本书的出版得到了北京航空航天大学出版社的大力支持,作者在此表示诚挚的谢意。

由于时间仓促和水平有限,书中难免存在缺点和疏漏之处,敬请各位专家以及广大读者批评指正。

作 者

2010 年 11 月 1 日

目 录

第 1 章 复位与中断操作模式	1	2.2.3 定时器模式	28
1.1 系统控制模块(SYS)介绍	1	2.2.4 看门狗定时器的中断	28
1.2 系统复位和初始化	1	2.2.5 时钟故障安全保护功能	28
1.3 中 断	3	2.2.6 低功耗模式下的操作	29
1.3.1 不可屏蔽中断(NMI)	3	2.2.7 软件例程	29
1.3.2 SNMI 时序	4	2.3 看门狗寄存器	29
1.3.3 可屏蔽中断	4	第 3 章 一体化时钟系统 UCS	31
1.3.4 中断向量	5	3.1 一体化时钟介绍	31
1.3.5 SYS 中断向量发生器	6	3.2 UCS 模块的操作	33
1.3.6 中断嵌套	7	3.2.1 低功耗应用中,UCS 模块的特点	33
1.4 操作模式	7	3.2.2 内部超低功耗的低频晶体振荡器(VLO)	33
1.4.1 进入和退出低功耗模式 LPM0~LPM4	9	3.2.3 内部基准振荡器(REFO)	34
1.4.2 进入和退出低功耗模式 LPM5	10	3.2.4 XT1 晶体振荡器	34
1.4.3 低功耗模式中的时间延长	11	3.2.5 射频晶体振荡器 XT2	35
1.5 低功耗模式的应用原则	11	3.2.6 数字控制振荡器(DCO)	35
1.6 未使用引脚的连接	11	3.2.7 锁频环(FLL)	36
1.7 引导代码	12	3.2.8 DCO 调制器	36
1.8 存储器映射——使用和功能	12	3.2.9 禁止锁频环(FLL)硬件与调制器	37
1.8.1 空白存储空间	12	3.2.10 低功耗模式时的锁频环	37
1.8.2 通过电子熔丝的 JTAG 锁机制	12	3.2.11 低功耗模式运行,由外围模块请求	37
1.9 JTAG 信箱(JMB)系统	13	3.2.12 UCS 模块失效安全运行模式	38
1.9.1 JMB 配置	14	3.2.13 同步时钟信号	41
1.9.2 JMBOUT0 和 JMBOUT1 输出信箱	14	3.3 模块振荡器(MODOSC)	42
1.9.3 JMBIN0 和 JMBIN1 输入信箱	14	3.4 UCS 模块寄存器	42
1.9.4 JMB NMI 的用法	14	第 4 章 电源管理模块	49
1.10 器件描述符表	15	4.1 电源管理模块简介	49
1.10.1 识别器件类型	15	4.2 PMM 操作	50
1.10.2 TLV 描述符	16	4.2.1 V_{CORE} 与稳压器	50
1.10.3 外设发现描述符	16	4.2.2 电压管理单元与监测单元	51
1.11 特殊功能寄存器(SFRs)	18	4.2.3 电源电压管理与上电监测	54
1.12 SYS 配置寄存器	21	4.2.4 增加内核电压 V_{CORE} ,以支持更高的 MCLK 频率	54
第 2 章 看门狗定时器(WDT_A)	26	4.2.5 降低 V_{CORE} 以优化功耗	56
2.1 看门狗(WDT_A)介绍	26	4.2.6 LPM5	56
2.2 看门狗的操作	26		
2.2.1 看门狗计数器(WDTCNT)	27		
2.2.2 看门狗模式	27		



4.2.7 电压基准	56	6.3.4 Flash 存储器的校验	177
4.2.8 掉电复位(BOR)	56	6.3.5 配置和访问 Flash 存储控制器	177
4.2.9 SVS/SVM 性能模式(正常或全性能)	57	6.3.6 Flash 存储控制器的中断	177
4.2.10 PMM 中断	57	6.3.7 编程器件的 Flash 存储器	177
4.2.11 端口控制	57	6.4 Flash 存储寄存器	178
4.2.12 电源电压监视器输出(SVMOUT, 可选)	57	第 7 章 RAM 控制器	181
4.3 PMM 寄存器	58	7.1 RAM 控制器介绍	181
第 5 章 CPUX 体系结构	64	7.2 RAMCTL 操作	181
5.1 CC430X CPU(CPUX)简介	64	7.3 RAMCTL 模块寄存器	182
5.2 中 断	64	第 8 章 数字 I/O 口	183
5.3 CPU 寄存器	66	8.1 数字 I/O 的介绍	183
5.3.1 程序计数器(PC)	66	8.2 数字 I/O 操作	184
5.3.2 堆栈指针(SP)	66	8.2.1 输入寄存器 PxIN	184
5.3.3 状态寄存器(SR)	67	8.2.2 输出寄存器 PxOUT	184
5.3.4 常数发生器寄存器(CG1 和 CG2)	68	8.2.3 方向寄存器 PxDIR	184
5.3.5 通用寄存器(R4~R15)	69	8.2.4 上拉/下拉电阻使能寄存器 PxREN	184
5.4 寻址模式	70	8.2.5 输出驱动能力寄存器 PxDS	185
5.4.1 寄存器寻址模式	71	8.2.6 功能选择寄存器 PxSEL	185
5.4.2 索引寻址模式	72	8.2.7 P1 和 P2 口中断	185
5.4.3 符号寻址模式	76	8.2.8 配置未使用的端口引脚	187
5.4.4 绝对寻址模式	79	8.3 数字 I/O 端口寄存器	188
5.4.5 间接寄存器寻址模式	81	第 9 章 端口映射控制器	191
5.4.6 间接自动增量寻址模式	82	9.1 端口映射控制器简介	191
5.4.7 立即寻址模式	83	9.2 端口映射控制器的操作	191
5.5 CC430 和 CC430X 指令	84	9.2.1 访 问	191
5.5.1 CC430 指令	85	9.2.2 映 射	191
5.5.2 CC430X 扩展指令	89	9.2.3 软件示例	193
5.6 指令设置描述	98	9.3 端口映射控制寄存器	194
5.6.1 扩展指令二进制描述	99	第 10 章 DMA 控制器	196
5.6.2 CC430 指令	100	10.1 直接存储器存取(DMA)简介	196
5.6.3 扩展指令	132	10.2 DMA 操作	196
5.6.4 寻址指令	159	10.2.1 DMA 的寻址模式	196
第 6 章 Flash 存储控制器	167	10.2.2 DMA 的传输模式	198
6.1 Flash 存储器简介	167	10.2.3 DMA 传输的启动	203
6.2 Flash 存储器分段结构	167	10.2.4 停止 DMA 传输	204
6.3 Flash 存储器操作	169	10.2.5 DMA 通道优先级	204
6.3.1 擦除 Flash 存储器	169	10.2.6 DMA 传输周期	205
6.3.2 写 Flash 存储器	171	10.2.7 系统中断下使用 DMA	205
6.3.3 写入或擦除期间,Flash 存储器的存储操作	176	10.2.8 DMA 控制器中断	205
		10.2.9 DMA 控制器配合 USCI_B I2C 模块的使用	206

10.2.10 DMA 控制器配合 ADC12 的使用	207	14.3 Timer_A 寄存器	255
10.2.11 DMA 控制器配合 DAC12 的使用	207	第 15 章 实时时钟 RTC_A	259
10.3 DMA 寄存器	207	15.1 RTC_A 简介	259
第 11 章 32 位硬件乘法器	214	15.2 RTC_A 的操作	259
11.1 硬件乘法器(32 位)介绍	214	15.2.1 计数器模式	259
11.2 硬件乘法器(32 位)操作	214	15.2.2 日历模式	261
11.2.1 操作数寄存器	216	15.2.3 实时时钟中断	263
11.2.2 结果寄存器	217	15.2.4 实时时钟校准	264
11.2.3 软件示例	218	15.3 实时时钟寄存器	265
11.2.4 小数部分	219	第 16 章 USCI 的 UART 模式	273
11.2.5 小 结	223	16.1 通用串行通信接口(USCI)概述	273
11.2.6 结果寄存器间接寻址	225	16.2 USCI 简介——UART 模式	273
11.2.7 中断使用	225	16.3 USCI 操作——UART 模式	275
11.2.8 使用 DMA	227	16.3.1 USCI 的初始化及复位	275
11.3 硬件乘法器(32 位)寄存器	227	16.3.2 字符格式	275
第 12 章 CRC16 模块	231	16.3.3 异步通信格式	275
12.1 CRC 模块介绍	231	16.3.4 自动波特率检测	278
12.2 CRC 校验和生成	231	16.3.5 IrDA 编码和解码	279
12.2.1 CRC 流程	232	16.3.6 自动错误检测	279
12.2.2 汇编例子	233	16.3.7 USCI 接收使能	280
12.3 CRC 模块寄存器	234	16.3.8 USCI 发送使能	281
第 13 章 AES 加速器	236	16.3.9 UART 波特率的产生	281
13.1 AES 加速器介绍	236	16.3.10 波特率的设置	283
13.2 AES 加速器的操作	236	16.3.11 位发送的时序	284
13.2.1 加 密	237	16.3.12 位接收的时序	284
13.2.2 解 密	238	16.3.13 典型波特率及其误差	285
13.2.3 解密密钥的产生	239	16.3.14 在低功耗模式下使用 USCI 模块的 UART 模式	288
13.2.4 低功耗模式下使用 AES 加速器	241	16.3.15 USCI 中断	289
13.2.5 AES 加速器的中断	241	16.4 USCI 寄存器——UART 模式	290
13.2.6 分组加密模式	241	第 17 章 USCI 的 SPI 模式	295
13.3 AES 加速器寄存器	241	17.1 通用串行通信接口(USCI)概述	295
第 14 章 定时器 Timer_A	244	17.2 USCI 简介——SPI 模式	295
14.1 Timer_A 介绍	244	17.3 USCI 操作——SPI 模式	296
14.2 Timer_A 操作	244	17.3.1 USCI 初始化及复位	297
14.2.1 16 位定时/计数器	244	17.3.2 字符格式	297
14.2.2 启动定时器	246	17.3.3 主机模式	297
14.2.3 定时器模式控制	246	17.3.4 从机模式	298
14.2.4 捕获/比较模块	249	17.3.5 SPI 使能	299
14.2.5 输出单元	251	17.3.6 串行时钟控制	299
14.2.6 Timer_A 中断	253	17.3.7 在低功耗模式下使用 SPI 模式	300
			300
		17.3.8 SPI 中断	300



17.4 USCI 寄存器——SPI 模式	301	19.3.16 系统考量及指导	360
第 18 章 USCI 的 I²C 模式	306	19.3.17 射频内核寄存器	362
18.1 通用串行通信接口(USCI)概述	306	19.4 射频接口寄存器	384
18.2 USCI 简介——I ² C 模式	306	第 20 章 电压基准模块(REF)	389
18.3 USCI 操作——I ² C 模式	307	20.1 REF 介绍	389
18.3.1 USCI 初始化和复位	308	20.2 操作原理	389
18.3.2 I ² C 串行数据	308	20.2.1 低功耗操作	391
18.3.3 I ² C 寻址模式	309	20.2.2 寄存器 REFCTL	391
18.3.4 I ² C 模块操作模式	310	20.2.3 电压基准系统请求信号	392
18.3.5 I ² C 时钟的产生和同步	316	20.3 REF 寄存器	394
18.3.6 在低功耗模式下 USCI 模块 I ² C 模式的使用	319	第 21 章 比较器 B	396
18.3.7 USCI 在 I ² C 模式下的中断	319	21.1 比较器 B 的介绍	396
18.4 USCI 寄存器——I ² C 模式	321	21.2 比较器 B 的操作	397
第 19 章 基于 CC1101 内核的无线 射频模块(RF1A)	325	21.2.1 比较器	397
19.1 RF1A 无线射频模块介绍	325	21.2.2 模拟输入开关	397
19.2 射频接口操作	326	21.2.3 端口逻辑	397
19.2.1 射频接口	326	21.2.4 输入短路开关	397
19.2.2 射频接口中断	331	21.2.5 输出滤波器	398
19.2.3 射频内核中断	332	21.2.6 基准电压发生器	398
19.2.4 射频中断处理	333	21.2.7 比较器 B 的端口禁止寄存器 CBPD	399
19.2.5 使用 DMA 控制器的射频模块	335	21.2.8 比较器 B 的中断	399
19.3 CC1101 射频内核	335	21.2.9 比较器 B 用于测量电阻元件	400
19.3.1 CC430 射频内核与 CC1101 的 不同点	335	21.3 比较器 B 的寄存器	401
19.3.2 CC1101 射频内核的指令系统	336	第 22 章 模/数转换器 ADC12_A	405
19.3.3 数据速率编程	340	22.1 ADC12_A 介绍	405
19.3.4 接收机信道滤波器带宽	340	22.2 ADC12_A 操作	405
19.3.5 解调器、符号同步器与数据判定	341	22.2.1 12 位 ADC 内核	405
19.3.6 数据包处理硬件支持	342	22.2.2 ADC12_A 输入和多路复用器	407
19.3.7 调制格式	347	22.2.3 基准电压发生器	407
19.3.8 接收信号限定符和链路质量 信息	348	22.2.4 自动断电	408
19.3.9 无线控制	352	22.2.5 采样转换时序	408
19.3.10 数据 FIFO	356	22.2.6 转换存储器	410
19.3.11 频率编程	357	22.2.7 ADC12_A 转换模式	410
19.3.12 VCO	358	22.2.8 使用内部集成的温度传感器	414
19.3.13 输出功率编程	358	22.2.9 ADC12_A 接地和噪声的考虑	414
19.3.14 整形和 PA 斜坡	359	22.2.10 ADC12_A 中断	415
19.3.15 异步和同步串行操作	359	22.3 ADC12_A 寄存器	417
		第 23 章 LCD_B 模块	425
		23.1 LCD_B 控制器的简介	425
		23.2 LCD_B 控制器的操作	425
		23.2.1 LCD 存储器	425
		23.2.2 LCD 时序的产生	425

23.2.3	LCD 显示空白	428
23.2.4	LCD 闪烁	428
23.2.5	LCD_B 电压和偏压的产生	428
23.2.6	LCD 输出	431
23.2.7	LCD_B 中断	431
23.2.8	静态模式	432
23.2.9	2-MUX 模式	435
23.2.10	3-MUX 模式	437
23.2.11	4-MUX 模式	439
23.3	LCD 控制寄存器	441

第 24 章	嵌入式仿真模块 EEM	449
24.1	嵌入式仿真模块 EEM 简介	449
24.2	EEM 构造块	449
24.2.1	触 发	449
24.2.2	触发音序器	451
24.2.3	状态存储(内部跟踪缓冲器)	451
24.2.4	周期计数器	451
24.2.5	时钟控制	451
24.3	EEM 配置	451
参考文献		453

第1章 复位与中断操作模式

1.1 系统控制模块(SYS)介绍

SYS 主要负责整个系统各模块间的交互。SYS 提供给模块的功能并非其自身所固有的。地址译码、总线仲裁、中断事件合并以及复位产生等,都是 SYS 提供的众多功能中的一部分。

1.2 系统复位和初始化

系统复位电路如图 1-1 所示,复位源自于掉电复位信号(BOR)、上电复位信号(POR)、上电清除信号(PUC)。不同的事件触发这些复位信号,并根据不同的信号产生不同的初始化环境。

BOR 是器件复位,BOR 只由以下事件产生:

- ☐ 器件上电;
- ☐ RST/NMI 引脚的低电平信号(当 RST/NMI 引脚配置为复位模式时);
- ☐ 从 LPM5 模式唤醒;
- ☐ 软件 BOR 事件。

当发生 BOR 事件时,总是会引发 POR 事件,但是 POR 的发生不会引发 BOR 事件。以下事件将引发 POR:

- ☐ BOR 信号;
- ☐ 当其使能时, SVS_H 和/或 SVM_H 变低(详见 PMM 模块);
- ☐ 当其使能时, SVS_L 和/或 SVM_L 变低(详见 PMM 模块);
- ☐ 软件 POR 事件。

当 POR 发生时,总会引发 PUC 事件,但 PUC 的发生不会引发 POR 事件。以下事件将触发 PUC:

- ☐ POR 信号;
- ☐ 当看门狗工作于看门狗模式时,其定时时间到(详见 WDT_A 模块);
- ☐ 写 WDT_A 安全密钥错误(详见 WDT_A 模块);
- ☐ 写 Flash 存储器安全密钥错误(详见 Flash 存储控制器模块);
- ☐ 写电源管理模块(PMM)安全密钥错误(详见 PMM 模块);
- ☐ 读取外设地址空间。

注意: 各器件之间可用的复位数量和类型是不同的。详见各器件相应的数据手册,查看可用的复位源。

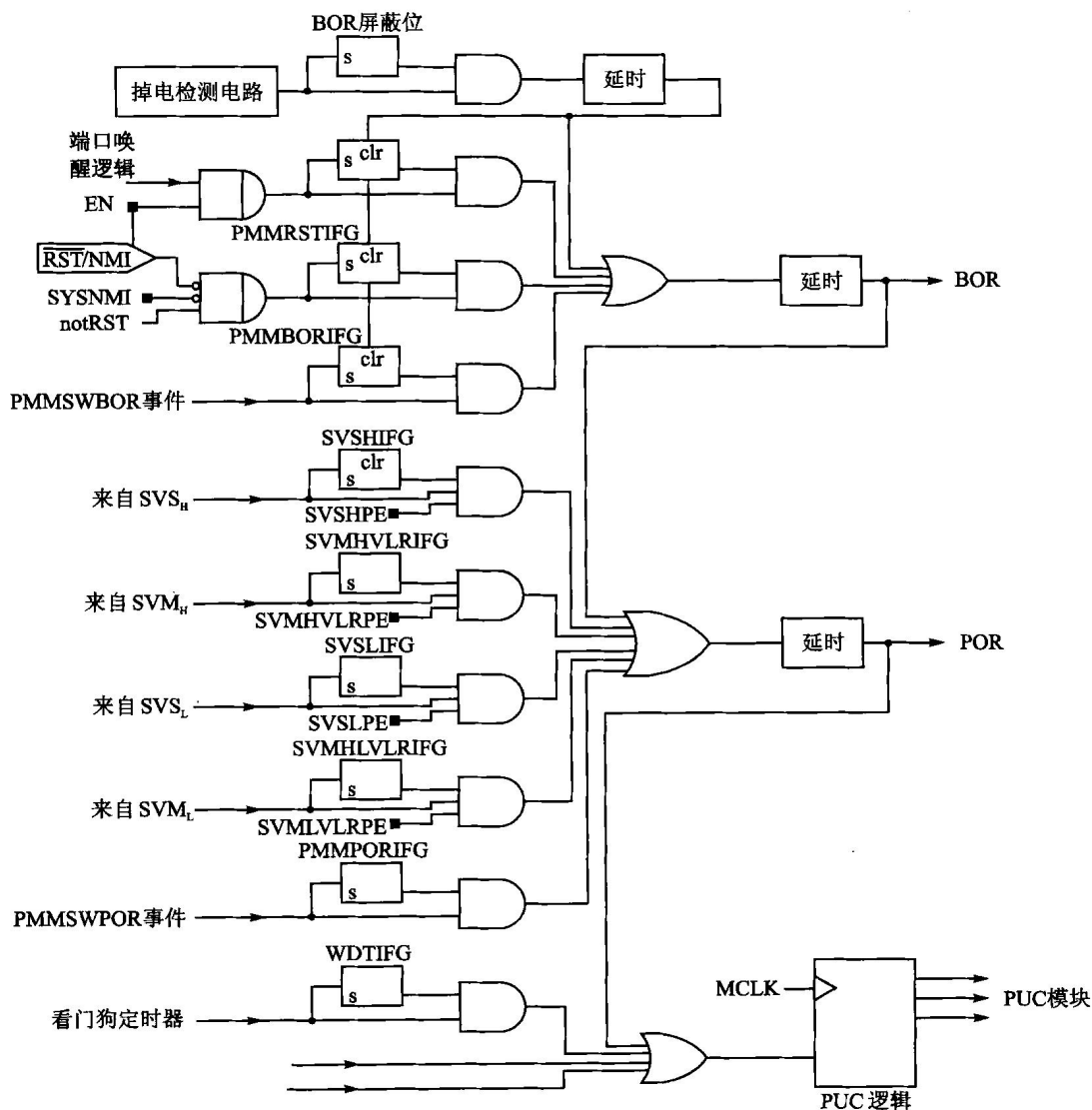


图 1-1 BOR/POR/PUC 复位电路

系统复位后的器件初始状态

BOR 之后,器件的初始状态如下:

- ☐ RST/NMI 引脚配置为复位模式。
- ☐ I/O 引脚配置为数字 I/O 一章所描述的输入模式。
- ☐ 其他外设模块和寄存器均配置为它们相应章节中所描述的初始化状态。
- ☐ 状态寄存器(SR)复位。
- ☐ 程序计数器(PC)载入引导代码地址,并从这一地址开始执行引导代码,详见 1.7 节引导代码。执行完引导代码后,PC 装载 SYSRSTIV 复位位置(0FFFeh)中所包含的地址。

系统复位后,用户软件必须初始化器件以符合应用要求。以下初始化必须完成:

- ☐ 堆栈指针(SP)初始化,典型值设置为 RAM 的顶部。
- ☐ 将看门狗初始化为应用程序所需要的模式。
- ☐ 将外设模块配置为应用程序所需要的状态。

1.3 中 断

中断优先级是固定的,并且是以各个模块的连接链来排列定义的,如图 1-2 所示。中断优先级决定了当系统有多个中断同时发生时,哪一个中断先被响应。

有三种类型的中断:系统复位、不可屏蔽中断及可屏蔽中断。

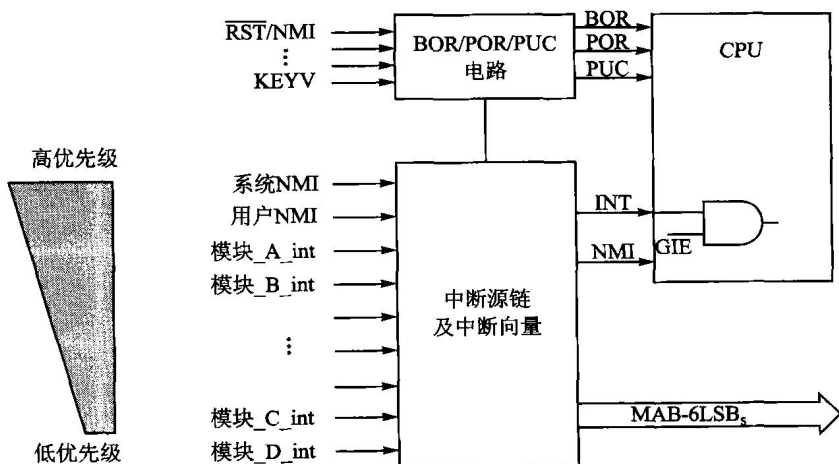


图 1-2 中断优先级

注意: 各器件之间的可用中断源的类型及其各自的优先级可能不同。请参考各器件相应的数据手册中的中断源及优先级信息。

1.3.1 不可屏蔽中断(NMI)

通常,NMI是不能被中断使能位(GIE)屏蔽的。该系列器件支持两种级别的 NMI:系统不可屏蔽中断(SNMI)和用户不可屏蔽中断(UNMI)。不可屏蔽中断源通过各自的中断使能位使能。当一个不可屏蔽中断被响应时,相同级别的其他不可屏蔽中断自动禁止,以防止相同级别的不可屏蔽中断发生连续中断嵌套。程序执行的开始地址存储在不可屏蔽中断向量中,如表 1-1 所列。为了允许向后兼容用户先前的 CC430 系列软件,软件可以(但非必须)重新使能不可屏蔽中断源。不可屏蔽中断源的结构框图,如图 1-3 所示。

用户不可屏蔽中断(UNMI)可由以下事件引发:

- ☐ RST/NMI 引脚上的边沿信号(当 RST/NMI 引脚配置为 NMI 模式时);
- ☐ 发生振荡器故障事件;
- ☐ 非法存取 Flash 存储器。

系统不可屏蔽中断(SNMI)可由以下事件引发:

- ☐ 电源管理模块(PMM)的 SVM_L/SVM_H 发生供电故障;
- ☐ PMM 高/低边的延时时间到;

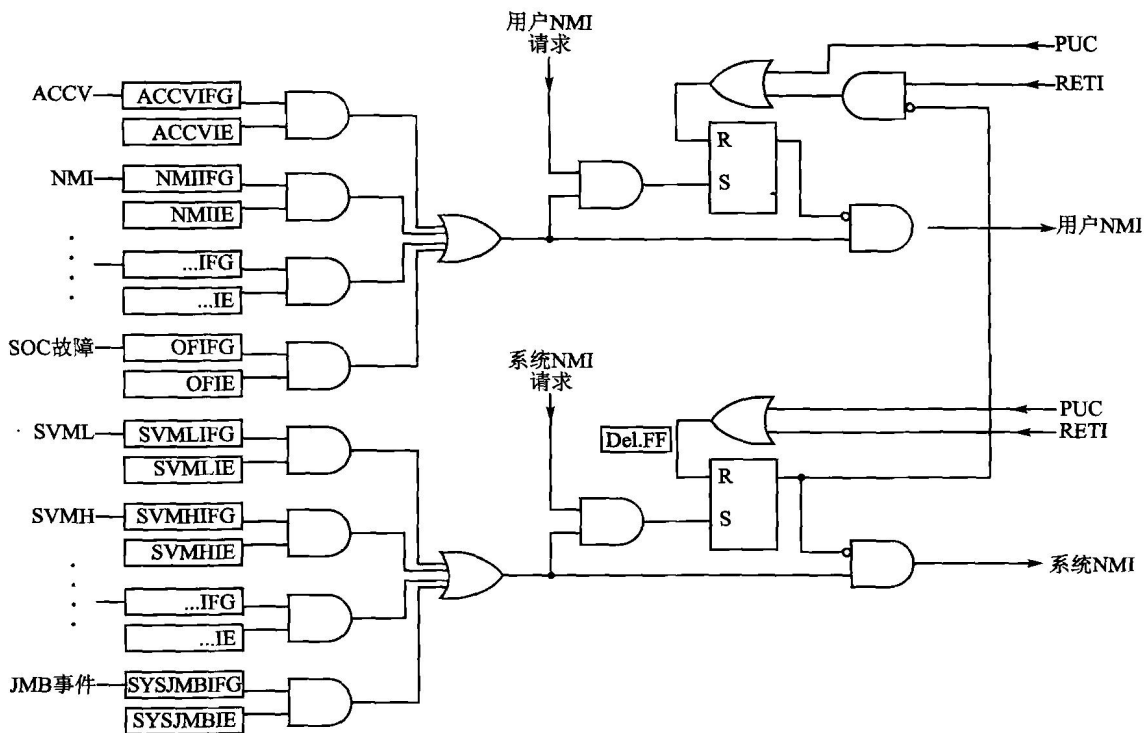


图 1-3 不可屏蔽中断源的结构框图

- 访问空白的内存空间；
- JTAG 信箱(JMB)事件。

注意：各器件之间的不可屏蔽中断源的类型和数量可能不同。请参考相应器件的数据手册中的可用 NMI 源的相关内容。

1.3.2 SNMI 时序

当 SNMI 以更高速率(超过它们能被处理的速度即中断风暴)连续发生时,允许主程序在当前 SNMI 中断处理 RETI 指令结束后与下一个 SNMI 中断处理程序开始前,执行一条指令。在这种情况下,连续的 SNMI 是不能被 UNMI 打断的。这就避免了在高频率的 SNMI 中断下发生阻塞。

1.3.3 可屏蔽中断

可屏蔽中断由具有中断能力的外设引发。每一个可屏蔽中断源均可通过相应的中断使能位禁止,所有可屏蔽中断都可以通过状态寄存器 SR 中的总中断使能位 GIE 禁止。

每一个外设的中断均在本书中相应模块章节中有详细讨论。

1. 中断处理

当有一个外设的中断请求发生后,并且其中断使能位和 GIE 位均置位时,便向 CPU 请求中断服务。对于不可屏蔽中断(NMI),只需将相应的中断使能位置位,就可请求中断。

2. 中断受理

从检测到中断请求至开始执行中断服务程序中的第一条指令,需要延迟 6 个时钟周期,如图 1-4 所示。中断逻辑执行流程如下:

- ① 完成当前正在执行的任何指令。
- ② 指向下一条指令的程序计数器(PC)被压入堆栈。
- ③ 程序状态寄存器(SR)被压入堆栈。
- ④ 如果在执行最后一条指令时,多个中断同时发生,则具有最高优先级的中断被选中执行。
- ⑤ 单中断源的中断请求标志位自动复位。多中断源的中断标志位仍然置位,以备软件查询使用。
- ⑥ 清除程序状态寄存器(SR),这会终止任何低功耗模式。由于此时 GIE 位被清零,因此中断被禁止。
- ⑦ 中断向量中的内容载入 PC,程序从中断服务程序的入口地址继续执行。

3. 中断返回

中断处理程序由以下指令终止:

RETI ;从中断服务程序返回

中断返回执行下面的流程,其占用了 5 个时钟周期,如图 1-5 所示。

- ① 状态寄存器(SR)从堆栈中弹出。先前 SR 中的 GIE、CPUOFF 等所有设置现在重新生效,而不管中断服务期间 SR 被如何设置,除非改变栈里的 SR 原始值。
- ② PC 从堆栈弹出,并从程序被中断的位置继续执行。

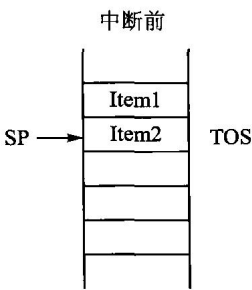


图 1-4 中断处理

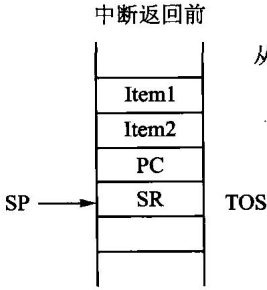
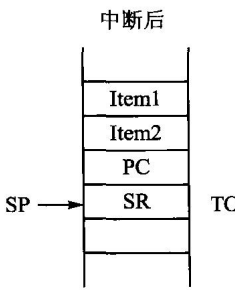
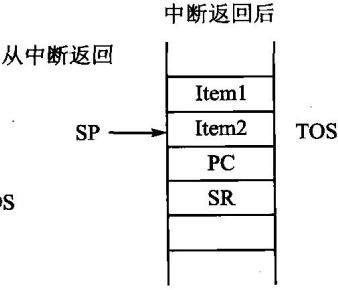


图 1-5 中断返回



1.3.4 中断向量

中断向量位于从 0FFFh~0FF80h 的地址范围内,最多可有 64 个中断源。中断向量由用户编程,并指向相应中断服务程序的开始地址。表 1-1 列出了可用的中断向量。完整的中断向量表请参考相应的数据手册。

一些中断使能位、中断标志位以及 RST/NMI 引脚的控制位位于特殊功能寄存器(SFR)中。SFR 位于外设地址范围,并且可通过字或字节方式存取。详见文中关于 SFR 的配置。



表 1-1 中断源、标志位及中断向量

中断源	中断标志	系统中断	字地址	优先级
复位: 上电、外部复位、看门狗、 Flash 密钥	... WDTIFG KEYV	... Reset	... 0FFFEh	... 最高
系统 NMI: PMM		不可屏蔽	0FFFCh	...
用户 NMI: NMI、振荡器故障、 非法 Flash 存储器存取	... NMIIFG OFIFG ACCVIFG	... 不可屏蔽 不可屏蔽 不可屏蔽	... 0FFFAh	
特殊器件			0FFF8h	...
...			...	...
WDT	WDTIFG	可屏蔽	...	...
...			...	...
特殊器件			...	...
保留		可屏蔽	...	最低

改变中断向量

有一种可能就是利用 RAM 作为替换地址以改变中断向量的存储单元。置位 SYSCTL 中的 SYSRIVECT 标志位,将引发中断向量在 RAM 顶部的重新映射。一旦置位,任何中断向量的替换地址,现在都将驻留在 RAM 中。因为发生 BOR 后,SYSRIVECT 将自动清除,位于 0FFFEh 地址中的复位向量仍然可用,并在固件中适当处理。

1.3.5 SYS 中断向量发生器

SYS 收集所有系统 NMI 中断源(SNMI)、用户 NMI 中断源(UNMI),以及所有其他模块的 BOR/POR/PUC 复位源。它们共组合成 3 个中断向量。中断向量寄存器 SYSRSTIV、SYSSNIV、SYSUNIV 被用来确定哪些标志位请求中断响应或复位。当同一组的最高优先级中断被使能时,会在相应的 SYSRSTIV、SYSSNIV、SYSUNIV 寄存器中生成一个数字。这个数字可以被直接加到程序计数器(PC),以跳转到中断服务程序的相应分支。未使能中断,将不会影响 SYSRSTIV、SYSSNIV、SYSUNIV 值。读 SYSRSTIV、SYSSNIV、SYSUNIV 寄存器自动复位挂起的最高中断标志。如果另一个中断标志置位,在执行完最初的中断服务程序后,另一个中断立即产生。写 SYSRSTIV、SYSSNIV、SYSUNIV 寄存器自动复位所有挂起的同组中断标志。

以下程序例子给出了推荐的 SYSSNIV 用法。SYSSNIV 的值被加到 PC 上,以自动跳转到相应的服务程序中。对于 SYSRSTIV 和 SYSUNIV,可以使用相似的软件处理方法。这个例子是对通用器件而言的。对于一个给定器件,向量的优先级可以改变。可以参考相应器件的数据手册以了解向量优先级别。所有向量应该用符号编码以便于程序编写。

```

SNI_ISR:  ADD    &SYSSNIV,PC    ;加偏移量到跳转表
          RETI                  ;中断向量 0,无中断

```



```
JMP      SVM_L_ISR      ;中断向量 2;SVM_LIFG
JMP      SVM_H_ISR      ;中断向量 4;SVM_HIFG
JMP      DLY_L_ISR      ;中断向量 6;SVSM_LDYIFG
JMP      DLY_H_ISR      ;中断向量 8;SVSM_HDYIFG
JMP      VMA_ISR        ;中断向量 10;VMAIFG
JMP      JMB_I_ISR      ;中断向量 12;JMB_IIFG
JMB_O_ISR;              ;中断向量 14;JMB_OIFG
...              ;任务 E 从这里开始
RETI              ;返回
SVM_L_ISR;            ;中断向量 2
...              ;任务 2 从这里开始
RETI              ;返回
SVM_H_ISR;            ;中断向量 4
...              ;任务 4 从这里开始
RETI              ;返回
DELL_ISR;            ;中断向量 6
...              ;任务 6 从这里开始
RETI              ;返回
DELL_H_ISR;          ;中断向量 8
...              ;任务 8 从这里开始
RETI              ;返回
VMA_ISR;              ;中断向量 A
...              ;任务 A 从这里开始
RETI              ;返回
JMB_I_ISR;            ;中断向量 C
...              ;任务 C 从这里开始
RETI              ;返回
```

SYSBERRIV 总线错误中断向量发生器

某些器件,例如含有 USB 模块的器件具有一个额外的系统中断向量发生器——SYSBERRIV。通常情况下,任何类型的系统总线错误或超时错误都是和用户 NMI 事件相联系的。在这一事件下,SYSUNIV 将包含一个对应总线错误事件(BUSIFG)的偏移值。这一偏移值可以加到 PC 上,以实现自动跳转到相应的 NMI 服务程序中。相似的,SYSBERRIV 也将包含一个对应引发总线错误事件的偏移值。SYSBERRIV 中的偏移值可以加到内部 NMI 程序中以自动跳转到相应的 NMI 服务程序。按这种方式,SYSBERRIV 可以看作是用户 NMI 向量的扩展。

1.3.6 中断嵌套

如果在一个中断服务程序中,置位 GIE 位,那么中断嵌套是允许的。当允许中断嵌套时,在中断服务程序执行期间发生的任何中断,无论中断优先级高低都将打断正在执行的中断程序。

1.4 操作模式

CC430 系列为超低功耗应用而设计,可以使用如图 1-6 所示的不同操作模式,模式比较