



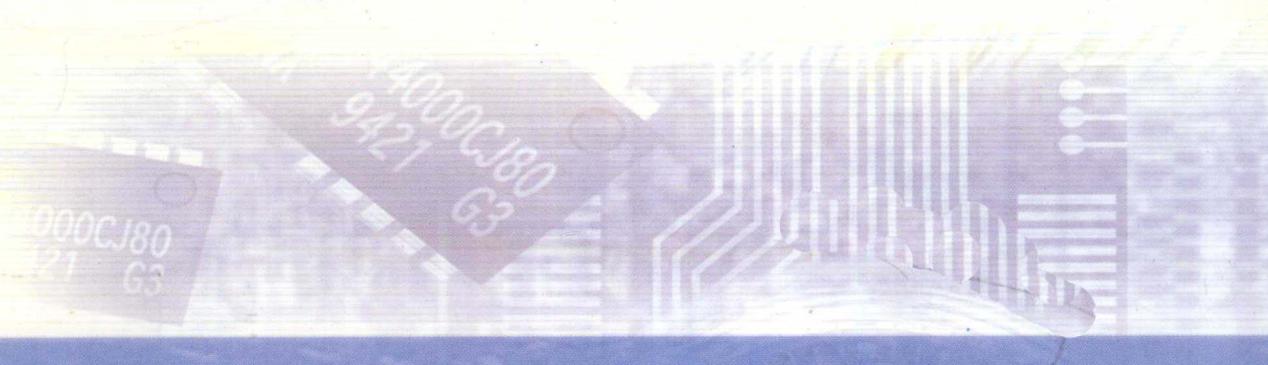
应用电子信息类专业实验教学丛书

SHUZI DIANZI JISHU JICHU SHIYAN JIAOCHENG

数字电子技术基础

实验教程

丛红侠 郭振武 刘广伟 编著



南开大学出版社

应用电子信息类专业实验教学丛书

数字电子技术基础

实验教程

丛红侠 郭振武 刘广伟 编著

**南开大学出版社
天津**

图书在版编目(CIP)数据

数字电子技术基础实验教程 / 丛红侠, 郭振武, 刘广伟
编著. - 天津: 南开大学出版社, 2011. 1
ISBN 978-7-310-03602-8

I. ①数… II. ①丛… ②郭… ③刘… III. ①数字电路 -
电子技术 - 实验 - 高等学校 - 教材 IV. ①TN79 - 33

中国版本图书馆 CIP 数据核字(2010)第 243264 号

版权所有 侵权必究

南开大学出版社出版发行

出版人: 肖占鹏

地址: 天津市南开区卫津路 94 号 邮政编码: 300071

营销部电话: (022)23508339 23500755

营销部传真: (022)23508542 邮购部电话: (022)23502200

*

天津市蓟县宏图印务有限公司印刷

全国各地新华书店经销

*

2011 年 1 月第 1 版 2011 年 1 月第 1 次印刷

787 × 960 毫米 16 开本 9.5 印张 168 千字

定价: 20.00 元

如遇图书印装质量问题, 请与本社营销部联系调换, 电话: (022)23507125

高等院校电子信息类实验教程丛书

专家编审委员会

主任:	李维祥 教授	南开大学滨海学院
副主任:	沈保锁 教授	天津大学
委员:	孙桂玲 教授	南开大学
	杨文霞 教授	南开大学
	徐开友 教授	天津理工大学
	付晓梅 副教授	天津大学
	董田禾 高级工程师	天津工程师范学院
	郭振武 副教授	南开大学滨海学院

丛书前言

应用型电子信息类专业人才必需具备能跟踪新技术发展的良好专业素质、娴熟的专业技能和突出的实践应用能力。对于学生的这种专业素质、技能与能力的培养，必须建立一套科学有效的理论与实验教学体系，大力加强学生的实践动手能力的训练，其中包括实验基地和实验教材的建设。

本套丛书由南开大学滨海学院联合天津部分高校相关专业的教师编写而成。丛书是参照电子信息类实验教学大纲的要求，结合应用型电子信息类专业人才目标而编写的。丛书内容主要体现了在培养学生的基本实验技能的同时，特别注重对学生的电路设计与综合应用能力和自主开发能力的启发与培养，以全面提高学生的专业素质和创新能力。

该丛书既保持了每个实验的独立性，又保证了整个系统的一致性和完整性。每个实验可以单独开课，各实验之间又相互连接，本着由浅入深、由基础到应用、由单元到系统的原则。内容力求浅显易懂，便于操作。每门实验除验证实验外，均设有自主设计性实验和开发性创新实验，便于学生自主创新的培养。每个实验教材后均附有思考题，便于学生开阔思路，培养学生分析问题和解决问题的能力，很好的完成实验。

本丛书的编写过程中得到天津市通信学会高等教育工作委员会和南开大学滨海学院领导的大力支持和帮助，是南开大学滨海学院教材立项资助项目，另外也得到相关实验设备生产企业的大力协助，在此致以衷心的感谢。

丛书编写中的不足，敬请指正。

丛书编写委员会
2009年7月于南开大学滨海学院

前　　言

数字电路是电子技术的一个重要组成部分，是近代电子技术的重要基础。学习理论知识，唯有通过实验实践证明，才能真正成为自己掌握的知识，并为创新或学习新知识奠定基础。

本教程第一部分为数字电路基本实验部分，共包括 15 个基础实验。在基础实验内容中，给出了实验原理、具体的实验方法和实验电路，其中也有部分基础实验要求学生根据实验原理自拟方案并设计简单实验电路。基础实验侧重培养学生掌握基本知识、基本技能和常用仪器仪表的使用方法，以及学生对集成电路的初步应用能力。

第二部分为数字电路综合实验部分，共包括 5 个实验。要求学生在完成前面基本实验内容后，再选做本部分综合性实验。通过综合实验内容培养学生独立思考和创新能力，以达到巩固理论教学内容和提高学生工程设计能力的目标。

电子仿真设计软件日益成为教学和工程设计的一种重要辅助工具，附录介绍了电路仿真设计软件 Multisim 在数字电路中的应用。主要介绍软件的基本使用方法、常用仪器的仿真应用，以及本教程中用到的一些基本器件的功能测试仿真。

在本书编写过程中，得到了南开大学乔月印、赵腊月等教师的帮助，滨海学院电子科学系实验室教师也给以很大支持，在此表示衷心的感谢。

限于时间的仓促和编者的水平，恳请读者对其中欠妥和错误之处给以指正。

目 录

第一部分 基础实验	1
实验一 基本逻辑门电路	1
实验二 集电极开路门和三态门的应用	9
实验三 数据选择器及其应用	15
实验四 编码和译码电路的应用	20
实验五 组合逻辑电路的设计	27
实验六 触发器	32
实验七 移位寄存和串行累加	38
实验八 集成计数器	43
实验九 同步时序电路的设计	49
实验十 脉冲产生电路（一）	55
实验十一 脉冲产生电路（二）	60
实验十二 定时器 555 的应用	63
实验十三 D/A 转换电路	67
实验十四 A/D 转换电路	73
实验十五 存贮器	79
第二部分 综合实验	83
实验十六 电子秒表	83
实验十七 简易数字频率计	88
实验十八 数字音乐电路	93
实验十九 数据采集系统	97
实验二十 数字电压表	100
附录 A Multisim 10 在实验中的应用	102
附录 B 数字电路实验报告样稿	129
实验报告样稿（1）基本逻辑门电路	129
实验报告样稿（2）编码和译码电路的应用	135
参考资料	141

第一部分 基础实验

实验一 基本逻辑门电路

一、实验目的

1. 学习使用集成基本逻辑门电路
2. 初步掌握各种门电路之间的转换方法。
3. 学会测试逻辑门电路的参数方法。
4. 了解 TTL 系列与非门和 CMOS 系列与非门基本参数的特征。

二、实验原理

最基本的逻辑门电路有三种：与门、或门和非门（反相器）。它们的逻辑符号和逻辑表达式如图 1-1 所示。

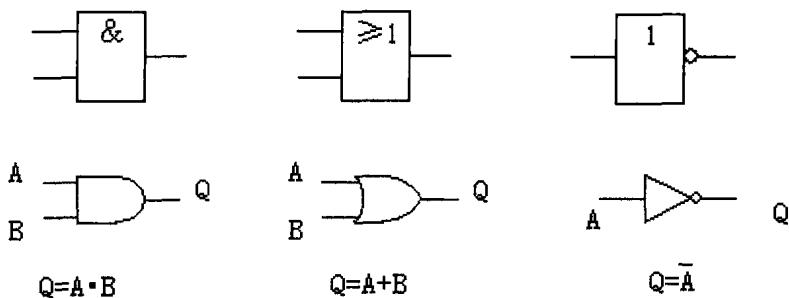


图 1-1 与门、或门和非门的逻辑符号和表达式

其中 A、B 为输入端，Q 为输出端，对于两输入端的与门和或门，其输出的逻辑表达式写在符号下方，与门、或门可能还有更多的输入端，但其输出与输入之间的逻辑关系是确定的。非门就是反相器，它只有一个输入端，输出和输入的逻辑电平总是相反的。

由这三种基本门电路构成的与非门、或非门和异或门等，也是基本门电路，如图 1-2。特别是与非门，应用特别广泛，在许多逻辑系统中都要用到。我们可以用逻辑代数知识把与非门组合成其他电路，如用与非门构成或非门和异或门等。

它们的逻辑符号和逻辑表达式为：

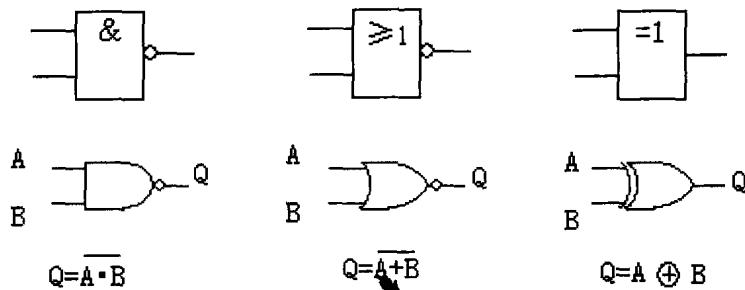


图 1-2 与非门、或非门和异或门的逻辑符号和表达式

逻辑电路的表示方法，有逻辑代数法、真值表法和卡诺图法三种。在数字电路实验中最常用的方法是真值表方法，逻辑代数和卡诺图法是辅助的分析手段。对于某一集成门电路，实验中可以用 0、1 开关满足它的输入逻辑电平要求，用 0、1 显示可以检查其输出状态的逻辑电平，实验箱内的发光二极管（LED）亮表示高电平（逻辑状态 1），不亮（暗）表示低电平（逻辑状态 0）。

TTL 电路中最基本也是最简单的与非门电路为 7400（或 74LS00），它含有四个彼此独立的二输入端与非门，俗称四——二输入与非门。这里所谓“彼此独立”是指每个门的逻辑功能彼此独立，但供电电源连结在一起，其外封装是塑封双列直插式，管脚排列如图 1-3 所示，A、B 为输入端，Q 为输出端，输入与输出的逻辑关系是与非关系，即

$$Q = \overline{A} \cdot \overline{B}$$

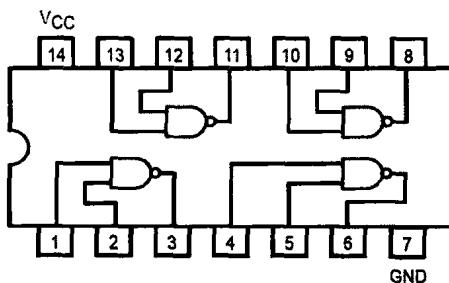


图 1-3 7400 管脚图

在使用中，许多逻辑门电路的输入端不止两个，可以有四个、八个或更多，如果实际上不需要那么多输入端，对于多余的输入端的处理方式不外乎以下几种：

- (1) 与其他输入端合并；
- (2) 悬空；
- (3) 接+5V 电源；
- (4) 接地（相当于输入低电平）；
- (5) 通过一定电阻接地。

究竟采取哪种方式，首先要考虑电路的种类，即是 TTL 电路还是 CMOS 电路，其次要考虑电路的逻辑关系，是与非关系、或非关系、还是其他逻辑关系。

对于 TTL 电路而言，输入电阻不是太高，输入端悬空是允许的，悬空即相当于输入为 1。对于 TTL 与非门，多余端悬空不影响其他输入端的作用。但对于或非门，多余端一定要接地，才不影响其他输入端的作用。对于 CMOS 电路而言，多余输入端悬空是不允许的。CMOS 电路的输入电阻极高，容易受到外界干扰信号感应，也容易将输入端击穿，损坏集成块。所以对于 CMOS 电路而言，多余输入端最好与其他输入端合并，如果需要接高电平，可通过 $100\text{K}\Omega$ 电阻接电源，需要接低电平时可直接接地。

通过电阻接地的情况，可依电阻阻值不同而不同，有可能输入为“1”状态的，也有可能输入为“0”状态的，要根据具体情况而定，使用时须留心。

(一) 与非门电压输出特性

对于使用者来说，推动一个门电路需要多高的电压才算高电平，多低的电压才算低电平？门的延迟时间是多少？这些问题可以通过对与非门参数的测试而获得答案。

对于 TTL 电路，如果给与非门输入电压为由 0 至 +5V 变化，与非门的输出电压一定会经历由截止到线性放大、再到绝对饱和导通的过程。把输入和输出电压的变化用示波器 x-y 状态来描述，就会获得与非门电路的传输特性曲线。具体方法如图 1-4 所示。

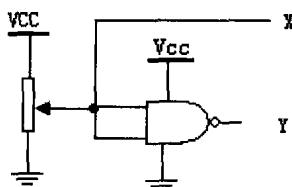


图 1-4 与非门传输特性测试

与非门的输入端接在电位器的活动端，电位器的两固定端分别接电源 V_{cc} 和地，调整活动端时，与非门的输入电压由 0 到 +5V 之间变化。把示波器调整在合适状态并校正原点之值，调整输入电压，在示波器上看到一个亮点在移动，将亮点轨迹描在坐标纸上，这就是与非门的电压传输特性曲线（见图 1-5）。

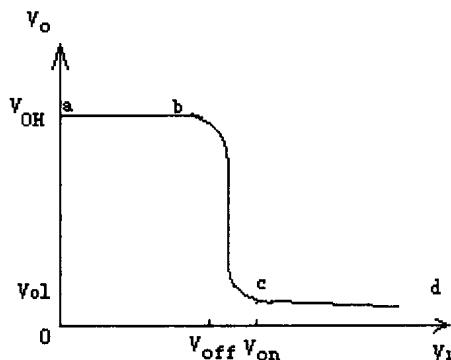


图 1-5 与非门的电压传输特性曲线

当输入电压较低时，与非门电路的输出端为高电平，即曲线的 ab 段；当输入电压大约 1.4V 左右时，输出电压由高电平转为低电平，即曲线上的 bc 段；输入电压继续升高，输出电压维持在低电平，即曲线的 cd 段。从这条曲线上可获得如下参数：

1. 输出高电平 V_{OH} : 曲线 ab 段的高度。指输入为低电平时输出端不接负载的输出电平。
2. 输出低电平 V_{OL} : 曲线 cd 段的高度。指输入端电平超过额定开门电平（约 1.8V）时输出端不接负载的输出电压。
3. 开门电平 V_{on} : 保证输出电平为标准低电平 ($V_{SL}=0.4V$) 的最小输入电压，它表示与非门开通的最小输入电平。
4. 关门电平 V_{off} : 指输出电平上升到标准高电平 ($V_{SH}=2.8V$) 的输入电平，它表示将与非门关断所需的最大输入电平。

开门电平和关门电平是 TTL 与非门的两个重要参数，两者的数值越接近，与非门的传输曲线越理想。这两个参数还能反映出门电路的抗干扰能力，即噪声容限 V_{NIL} 和 V_{NIH} 。

对 TTL 电路与非门和 CMOS 电路与非门分别作电压传输特性曲线测量，可以看到两者之间存在较大差异。

TTL 与非门电路的工作电源 $V_{cc}=+5V$ ，其 V_{OH} 大约为 2.4~3.6V， V_{OL} 约为

0.4V, V_{on} 和 V_{off} 相差较明显, 曲线 bc 段有一定的斜度。

CMOS 电路的工作电压范围较宽 (3~18V), 在不同工作电压下测试的电压传输特性曲线不同。在+5V 工作电源电压下测出的 V_{OH} 一般高于 TTL 电路的, 而 V_{OL} 比 TTL 的更低, 并且 V_{on} 和 V_{off} 难于辨别, 曲线 bc 段垂直降落, 这时的输入电压称开启电压; 或叫阈值电压, 记为 V_T 。 V_T 约是电源电压的一半。

(二) 平均传输延迟时间

由于晶体管有限的开关速度和电路内电容的充放电过程, 逻辑门电路不能立即响应输入信号的突变。图 3-5 表示输入信号和输出信号之间的关系, 输入信号的上升沿中点与输出信号下降沿中点之间的时间差, 称作导通延迟时间, 记为 t_{rd} ; 输入波形的下降沿中点与输出波形上升沿中点之间的时间差, 称作截止延迟时间, 记为 t_{fd} ; 平均延迟时间记为 t_{pd} , 是二者的平均值:

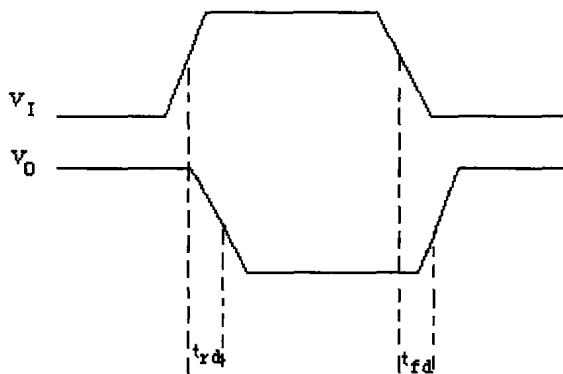


图 1-6 与非门输入输出波形

为了测量与非门的平均延迟时间, 可用奇数个与非门接成一个环形振荡器, 如图 1-7 所示, 一般用三个与非门构成。如果三个门的平均延迟时间相等, 那么振荡周期 T 为三个门的延迟时间之和的两倍:

$$T = 6 t_{pd}$$

用示波器测出振荡器的振荡周期, 就可获得 t_{pd} 的值:

$$t_{pd} = \frac{T}{6}$$

一般 t_{pd} 为几到几十纳秒, CMOS 电路的 t_{pd} 比 TTL 电路的 t_{pd} 要大, 也就是说 CMOS 电路工作起来速度要慢一些。

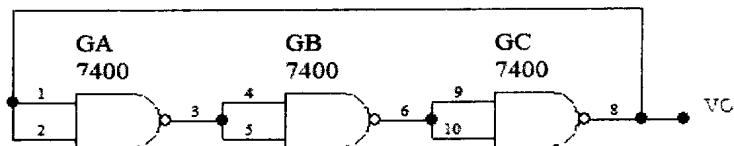


图 1-7 环形振荡器

三、实验设备及器件

直流电源（0~+5V）一台

万用表一台

数字实验箱一个

集成电路：7400、7404、CD4011 各一块，二极管、电阻若干。

四、实验内容、步骤与要求

- 用二极管和电阻按图 1-8 接成一个二输入端与门电路。输出 Q 与实验箱 LED 连接，A、B 与 0/1 开关相接；用数字万用表直流电压挡测量输出端 Q 在 V_A 、 V_B 不同组合时的输出电平，并记录 LED 的显示结果。将测量结果填入表 1-1 中。

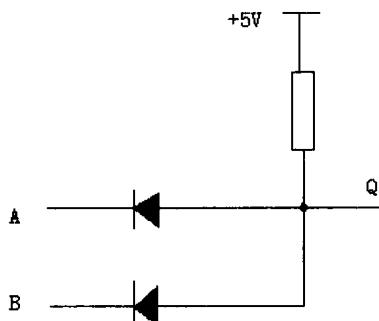


图 1-8 二输入端与门

表 1-1

A	B	V_A (V)	V_B (V)	预期结果	V_Q (V)	实验结果 LED 显示
0	0					
0	1					
1	0					
1	1					

2. 用实验箱检测 7404 中 6 个非门的逻辑功能。以下是 7404 的管脚图 1-9。
提示：输入接 0/1 开关，输出接 LED 指示灯。自拟表格记录测量结果。

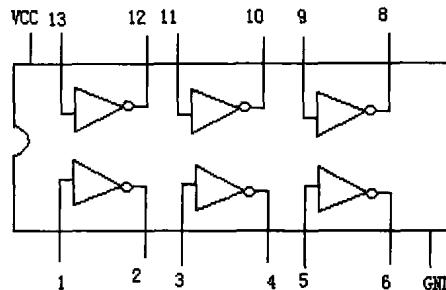


图 1-9 7404 的管脚图

3. 用实验箱检测 7400 电路的逻辑功能。方法同第 2 步。
4. 画出用 7400 构成或非门和异或门的逻辑电路图，写出相应的逻辑表达式，并用实验箱检验逻辑功能（方法同第 2 步）结果填入真值表。提示：化为与非表达式，以下给出异或门的逻辑电路图 1-10 和逻辑表达式供参考。

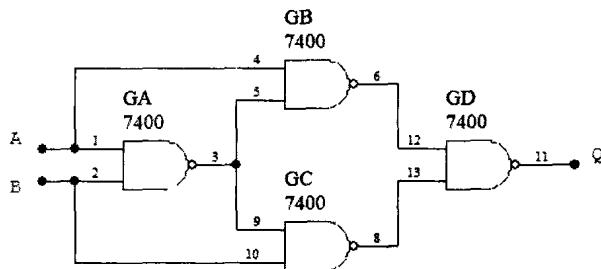


图 1-10 异或门逻辑电路图

$$Q = A \oplus B = \overline{\overline{A}B + \overline{A}\overline{B}} = \overline{\overline{A}B} \cdot \overline{\overline{A}\overline{B}} = \overline{A}\overline{B} \cdot \overline{B}A$$

5. 用环形振荡器测 7400 的平均延迟时间 t_{pd} ，实验电路如图 1-7。用示波器观察振荡波形，测出振荡周期，并计算出平均延迟时间 t_{pd} 。注意示波器的频宽为 20MHZ，测量振荡周期时已接近其极限状态，将示波器的扫描钮置于扫描速度最快一档 $0.2\mu s$ （扫描微调关闭），看到一个稠密的波形，将水平位置钮拉出，可使扫描扩展 10 倍。

6. 测试 TTL 电路 7400 电路的电压传输特性。实验电路如图 1-4。注意：
①示波器设置为 x-y 工作模式，并置 DC 输入方式；②光点随调节电阻而不断移动，扫出一条轨迹。粗略绘出电压传输特性曲线，并标出开门电平、关门电平、

输出高电平和输出低电平的估计值。

五、思考题

1. 如何用二极管、三极管和电阻构成或非门，设计出电路图。如果输入端有三个，只使用两个输入端，另一个输入端如何处理？或非门和与非门多余输入端的处理有何不同？

2. CD4011 是 CMOS 电路四—二输入与非门，当只使用一个与非门时，其他三个与非门的输入端该怎样处置？这种处置方法与 TTL 与非门有何不同？

实验二 集电极开路门和三态门的应用

一、实验目的

- 了解集电极开路门（OC）的特征，学会选择 OC 门的负载电阻。
- 了解三态门（TS）的特征，掌握它在数字通信中的应用。
- 理解接口电路中电平转换的方法。

二、实验原理

(一) OC 门电路特征：

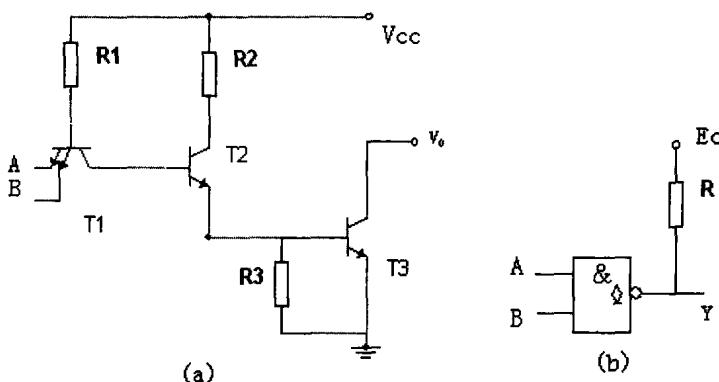


图 2-1 集电极开路 OC 门

图 2-1 (a) 是集电极开路门（Open-Collector）电路。可以看出，OC 门的输出级 T_4 的集电极是悬空的，不接外负载电阻 R_L 时，输出级不工作。(b) 是 OC 门的表示符号和使用时外接负载的方法， R_L 的电源 E_c 可以是 TTL 电路的电源 V_{cc} ，也可以是比 V_{cc} 高的直流电源。

集电极开路门一般说来有两大用处：

第一可以用作“线与”连接。前面指出普通逻辑电路的输出端是不能并接的，但 OC 门电路的输出端是可以并联的，图 2-2 (a) 是两个 OC 门输出端并联的情况，二者通过同一个负载 R_L 连接在 E_c 上，输出端 Q 所表达的逻辑关系为：

$$Q = \overline{AB} \bullet \overline{CD} = \overline{AB + CD}$$

如果用 7400 与非门来表示这个逻辑关系，如图 2-2 (b) 所示需用四个门。

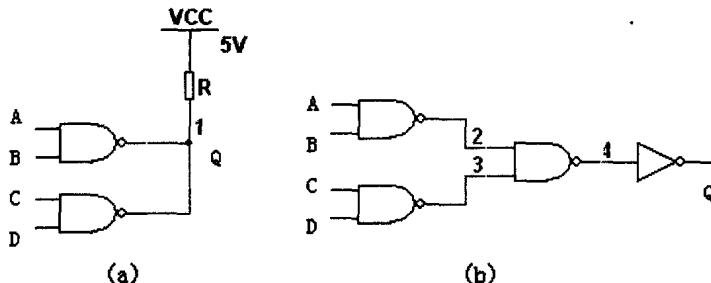


图 2-2 OC 门实现“线与”

实现“线与”的关键问题是负载电阻 R_L 的选择。 R_L 不能太大，其最大值应保证电路输出时后接电路需要的最小输入高电平； R_L 也不能太小，其最小值应保证即使只有一个输出端灌入全部电流，也不会使输出电压升高到后继电路需要的最大输入低电平的限度以上。当 N 个 OC 门“线与”驱动 M 个 TTL 与非门的 K 个输入端时，根据电路输出的高低电平要求和带负载的能力， R_L 应取值为：

$$R_{L_{\max}} = \frac{E_c - V_{OH\ min}}{NI_{OH} + KI_{dH}}$$

$$R_{L_{\min}} = \frac{E_c - V_{OL\ max}}{I_{OL} - MI_{dL}}$$

如图 2-3 电路，N=3、M=3、K=6 时，可以根据上述两个式子选取 R_L 的值。 R_L 的选值范围较宽，如选得大一点，电流小一些，速度也慢一些，功耗小些； R_L 选小一点，电流就大一些，速度就快一些。

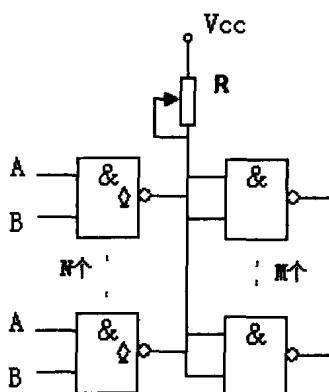


图 2-3 N 个 OC 门驱动 M 个与非门的 K 个输入端